

УДК 681.327.6-185.4

Андреев Ю.Г.
Андреева И.М.
Берендеев Г.П.
Васин А.И.
Салакатов В.П.

ОСНОВНАЯ ОПЕРАТИВНАЯ ПАМЯТЬ НА СЕРДЕЧНИКАХ С ЦИКЛОМ РАБОТЫ 1,25 МКС ДЛЯ ЭВМ ЕС-1030 И ЕС-1050

Рассматривается ОЗУ с выборкой по системе **2,5 Д** с информационной емкостью **256** кбайтов и циклом работы **1,25** мкс на ферритовых сердечниках диаметром **0,6** мм. ОЗУ предназначено для применения в качестве основной оперативной памяти в ЭВМ ЕС-1030 и ЕС-1050.

Описываются особенности схем магнитного накопителя, формировавателей и коммутаторов токов возбуждения, усилителя воспроизведения.

Приводится экспериментальная область устойчивой работы ОЗУ.

В в е д е н и е

Решение задач по созданию ЕС ЭВМ тесно связано с развитием оперативных запоминающих устройств (ОЗУ).

В современных вычислительных системах, состоящих из ряда универсальных ЭВМ различной производительности, в качестве основной оперативной памяти (ОПП) чаще используются быстродействующие ОЗУ большой информационной емкости на ферритовых сердечниках (ФС) малого диаметра [1].

В зависимости от производительности машины ООП ЭВМ имеет емкость **256-2048** кбайтов при емкости логического блока **64-512** кбайтов и цикле работы **1-2** мкс [2].

Рассматривается ОЗУ на ферритовых сердечниках, разработанное для ООП ЭВМ ЕС-1030 и ЕС-1050.
ОЗУ имеет следующие технические характеристики:

информационная емкость	2 x 128 кбайтов
длина слова	36-72 разряда
цикл работы	1,25 мкс
время выборки	0,8 мкс
система выборки	2,5 D - 3 W
тип ферритового сердечника	5BT размером 0,6 x 0,4 x 0,13 мм
параметры входных и выходных сигналов	сигналы микросхем ТТЛ- или ЭКЛ-типа
напряжения питания	+5В; +12,6 В; +20 В; +27 В
нестабильность номиналов питающих напряжений	до ±5%
температурный диапазон работы	5-40° С
потребляемая мощность	не более 4 кВт
габариты (без источников питания)	1600 x 1200 x 750 мм

В ОЗУ применяется комплекс логических интегральных схем ТТЛ-типа (серия ИС-155).

При конструировании ОЗУ использованы базовые конструктивные составляющие электронных устройств ЕС ЭВМ: типовой элемент замены (ТЭЗ), панель, рама, стойка [3].

В качестве источников питания ОЗУ используются унифицированные блоки питания (УБП) ЕС ЭВМ, расположенные в отдельной типовой стойке.

ОЗУ имеет две модификации: устройства ЕС-3203 и ЕС-3205. ОЗУ ЕС-3203 представляет собой два автономных логических блока памяти в стойке емкостью по 32К слова, 36 разрядов каждый и применяется в ЭВМ ЕС-1030 [4]. ОЗУ ЕС-3205 представляет собой один логический блок памяти в стойке емкостью 32К слова, 72 разряда и применяется в ЭВМ ЕС-1050 [5].

ОЗУ ЕС-3203 и ЕС-3205 построены на однотипных магнитных накопителях и ТЭЗ и отличаются только особенностями управления и работы в составе ЭВМ. Так, ОЗУ ЕС-3205 предназначено для работы с процессором, построенным на интегральных схемах ЭКЛ-типа (серия ИС-137). Поэтому на входе и выходе устройства ЕС-3205 установлены элементы согласования уровней сигналов схем ТТЛ- и ЭКЛ-типа.

Запись и считывание информации в ОЗУ может производиться как целым словом, так и по байтам. Кроме основных режимов записи и считывания в ОЗУ предусмотрен ряд диагностических режимов работы, которые имеют некоторые отличия в системах автодиагностики ЭВМ ЕС-1030 и ЕС-1050.

В работе [1] дается краткое описание ООП ЭВМ ЕС-1030 и ЕС-1050. Более детально рассматриваются принципы построения и особенности схем основных узлов ОЗУ: магнитного накопителя, формирователей и коммутаторов токов возбуждения, усилителя воспроизведения, а также область устойчивой работы ОЗУ, полученная на испытаниях ОЗУ при серийном производстве.

Выбор типа логической организации ОЗУ

Блок ОЗУ с информационной емкостью 128 кбайтов, 36 разрядов и циклом работы 1,25 мкс может быть построен с выборкой по системе $3D$ или $2,5D$.

При разработке ОЗУ ЕС ЭВМ наибольшее распространение получила система $2,5D-3W$ [1].

Система выборки $2,5D$ при трехпроводной схеме прошивки магнитного накопителя позволяет обеспечить на магнитных сердечниках типа М5ВТ цикл работы 1,25 мкс при емкости модуля накопителя до 128 кбайтов. Построение такого ОЗУ по системе $3D-3W$ практически не дает выигрыша по объему электронных схем управления (по сравнению с системой $2,5D-3W$), так как для обеспечения требуемого быстродействия необходимо делить накопитель на более мелкие модули с емкостью 16-32 кбайта и комплектовать ОЗУ из большого числа модулей малой емкости. Необходимая область устойчивой работы ОЗУ системы $3D-3W$ обеспечивается при более жестких требованиях к элементам и функциональным узлам, чем в системе $2,5D-3W$.

Структурная схема и компоновка узлов ОЗУ с выборкой по системе $2,5D$

Ниже рассматриваются схемы ОЗУ емкостью 32К слова, 36 разрядов (128 кбайтов). В состав ОЗУ входят следующие функциональные части: магнитный накопитель, адресное устройство, разрядное устройство, устройство управления.

Структурная схема ОЗУ дана на рис.1.

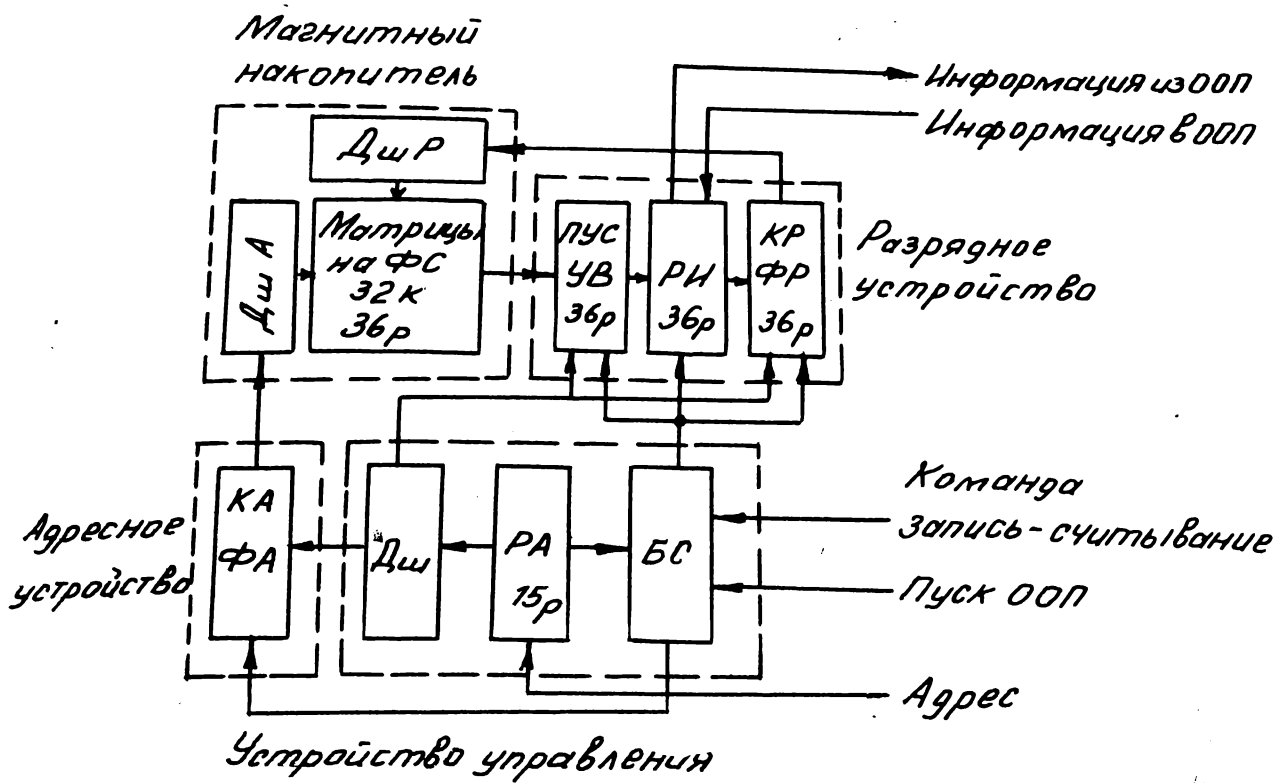


Рис.1. Структурная схема ОЗУ емкостью 128 кбайтов

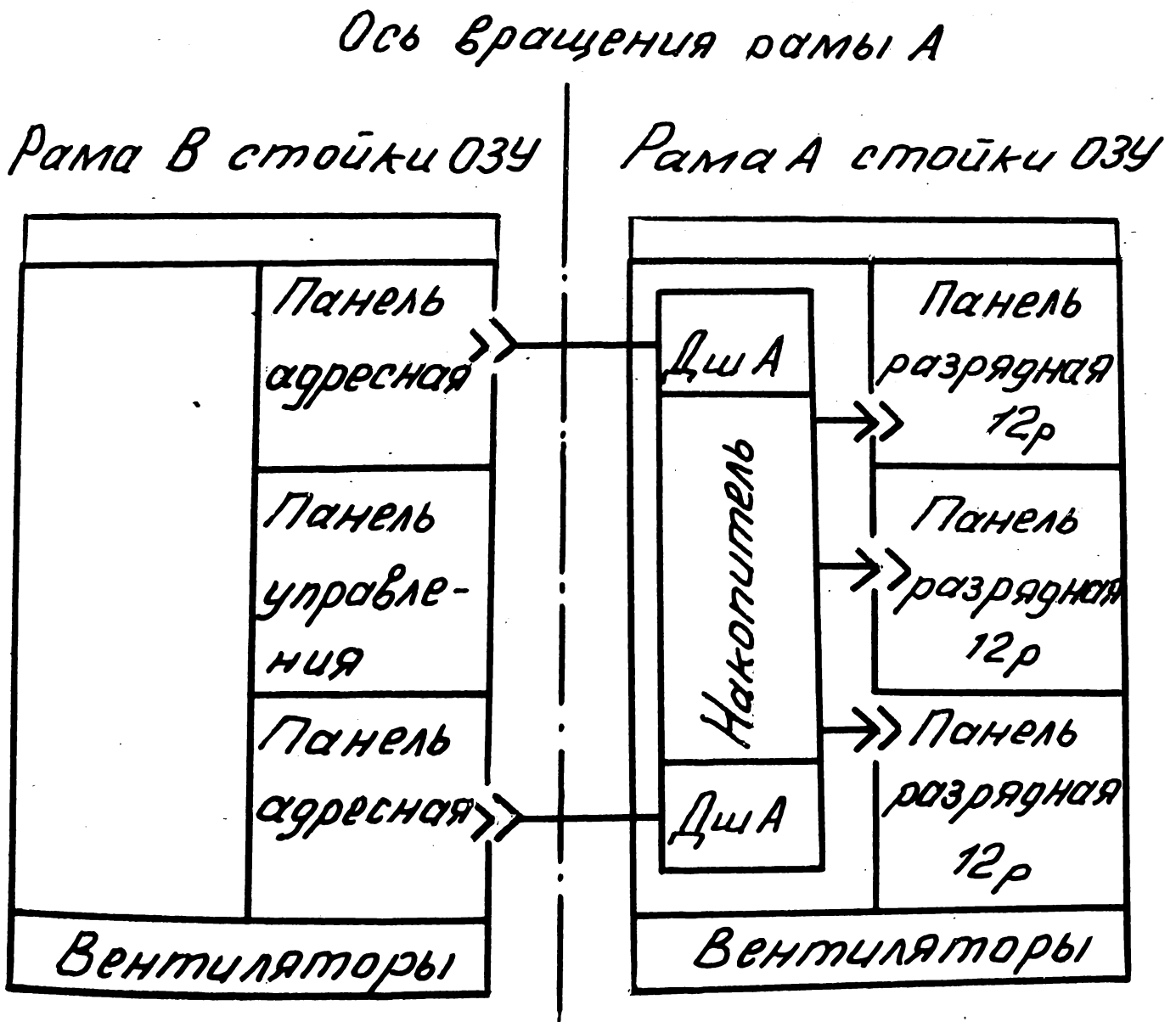


Рис.2. Схема расположения оборудования блока ОЗУ на 128 кбайтов в типовой стойке (рама С не показана)

Магнитный накопитель ОЗУ состоит из матриц на ферритовых сердечниках и оконечных адресных (ДША) и разрядных (ДшР) дешифраторов.

В состав адресного устройства данного ОЗУ входят формирователи адресного тока выборки (ФА) и координатные ключи (КА), управляющие работой ДША.

Разрядное устройство включает узлы, связанные через регистр информации (РИ): усилители воспроизведения считанных из накопителя сигналов (УВ), а также формирователи разрядного тока (ФР) и ключи (КР), управляющие работой ДшР*).

Синхронизация работы адресного и разрядного устройств осуществляется от устройства управления, в состав которого в данном ОЗУ входят: регистр адреса (РА) и предварительные дешифраторы адреса (Дш), а также блок синхронизатора (БС) для формирования управляющих и синхронизирующих сигналов. В стойке, состоящей из трех рам, размещаются два блока ОЗУ. На рис.2 показано оборудование только одного блока ОЗУ емкостью 128 кбайтов.

В ОЗУ применяется 16 типов элементов замены: 9 типов выполнены в основном на интегральных схемах ТТЛ-типа и 7 типов — на дискретных компонентах с применением интегральных микросхем.

Магнитный накопитель

Основной частью ОЗУ является магнитный накопитель, организованный по системе 2,5 D с тремя прошивающими проводами. В качестве запоминающих элементов в накопителе используются ферритовые сердечники М5ВТ с наружным диаметром 0,6 мм, прошитые проводом, имеющим диаметр жилы 0,07 мм.

Все сердечники размещаются в 16 одинаковых матрицах, расположенных на двух сторонах плоского металлического основания накопителя. Каждая матрица содержит 8192 слова по 9 разрядов и имеет емкость 256x288 бит.

Для увеличения отношения сигнал-помеха на входе усилителя воспроизведения обмотка считывания каждого разряда делится на восемь секций, каждая из которых охватывает 4352 сердечника. Конфигурация обмотки считывания обеспечивает максимальную компенсацию помех от полувозбужденных сердечников: имеют место помехи только от 127 полувозбужденных сердечников по разрядной линии и от 33 — по адресной.

*) Ниже используется понятие "разрядный формирователь (ключ)" вместо "разрядно-адресный формирователь (ключ)".

Упрощенная схема расположения адресных и разрядных шин на основании накопителя дана на рис.3. Выбор (переключение) магнитного сердечника происходит при совпадении в нем импульсов адресного и разрядного токов выборки. Импульсы адресного тока всегда двухполярные (считывание и запись), импульсы разрядного тока — двухполярные при записи "1" и однополярные при записи "0". Выбор каждого из двух сердечников, расположенных на пересечении адресной и разрядной шин накопителя, производится при двух противоположных направлениях адресных токов в шине. Возбуждение адресных и разрядных шин накопителя осуществляется через диодно-магнитные дешифраторы, расположенные также в накопителе. Диодно-магнитные дешифраторы выполнены в виде плат с печатными проводниками, на которых размещаются диоды и трансформаторные сборки в унифицированных корпусах (по два трансформатора в каждом).

Все оборудование накопителя размещается в четырех кассетах и двух разрядных дешифраторах, связанных между собой плоскими проводными шлейфами. Вне стойки накопитель может быть развернут в плоскости, благодаря чему обеспечивается быстрый доступ к любому элементу накопителя. Каждая кассета накопителя состоит из блока матриц емкостью 8К x 32 р. и двух плат адресных дешифраторов. Блок матриц представляет собой металлическое основание, на котором расположены четыре ферритовых матрицы (по две с каждой стороны основания). Разряды с 1 по 18 расположены на одной стороне основания накопителя, а разряды с 19 по 36 — на другой.

Выходы всех секций обмотки считывания каждого разряда подключаются к информационным входам предварительного усилителя воспроизведения (ПУС) данного разряда.

Схемы цепей токов возбуждения и воспроизведения считанных сигналов приводятся ниже.

Схема тракта считывания-записи и воспроизведения информации

На рис.4 приведена упрощенная функциональная схема выбора адреса (слова) ОЗУ емкостью 32К x 36 р.

15-разрядный код адреса используется в схеме следующим образом:

- 0 разряд регистра адреса (РА) управляет направлением тока в адресной шине накопителя;
- 1 разряд РА управляет возбуждением верхнего или нижнего адресного дешифратора на 512 выходов;
- разряды 1-5 управляют работой адресных ключей "X" (КА "X");

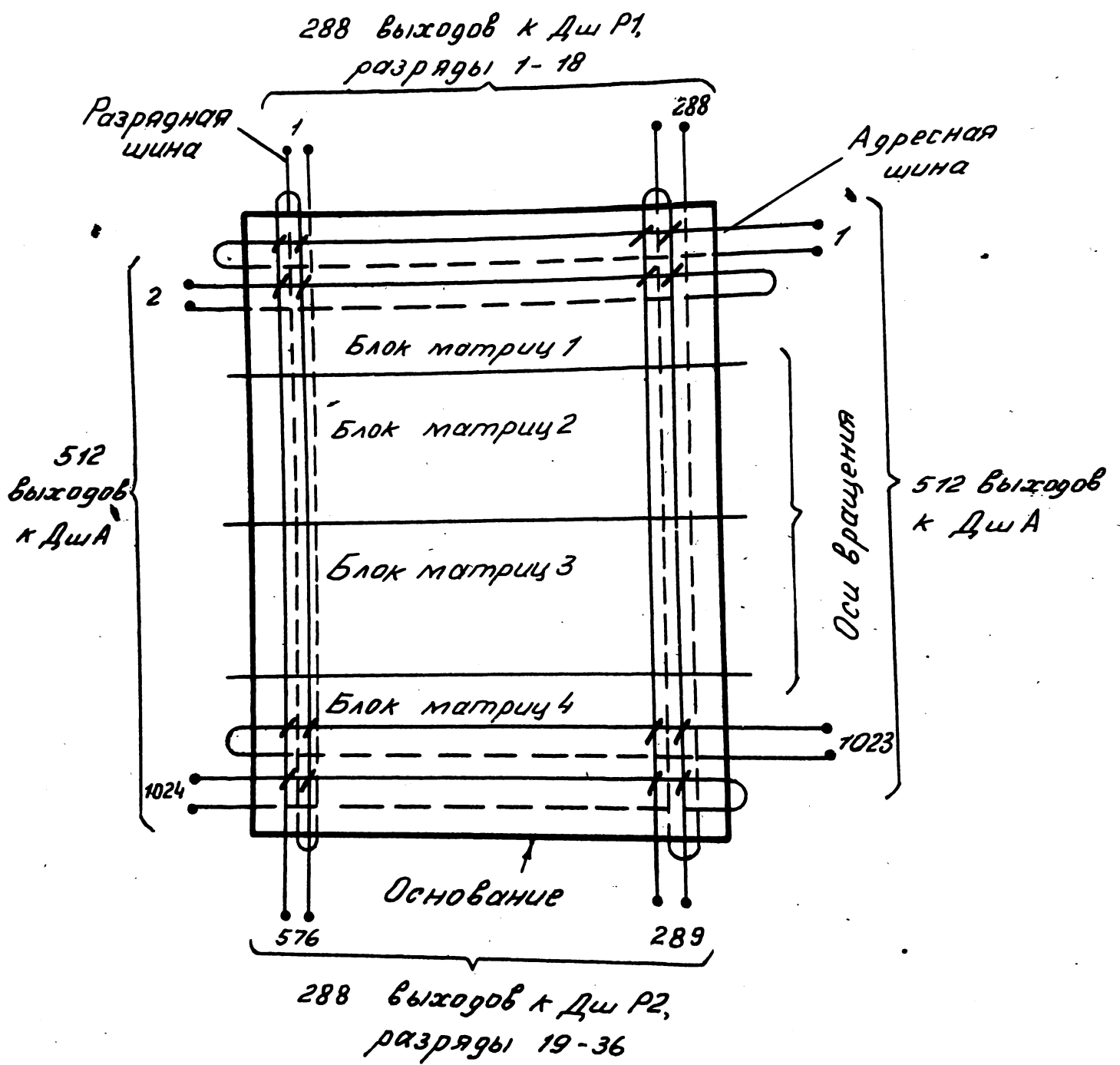


Рис.3. Схема расположения адресных и разрядных шин на основании накопителя (пунктиром показаны провода, проходящие с другой стороны основания)

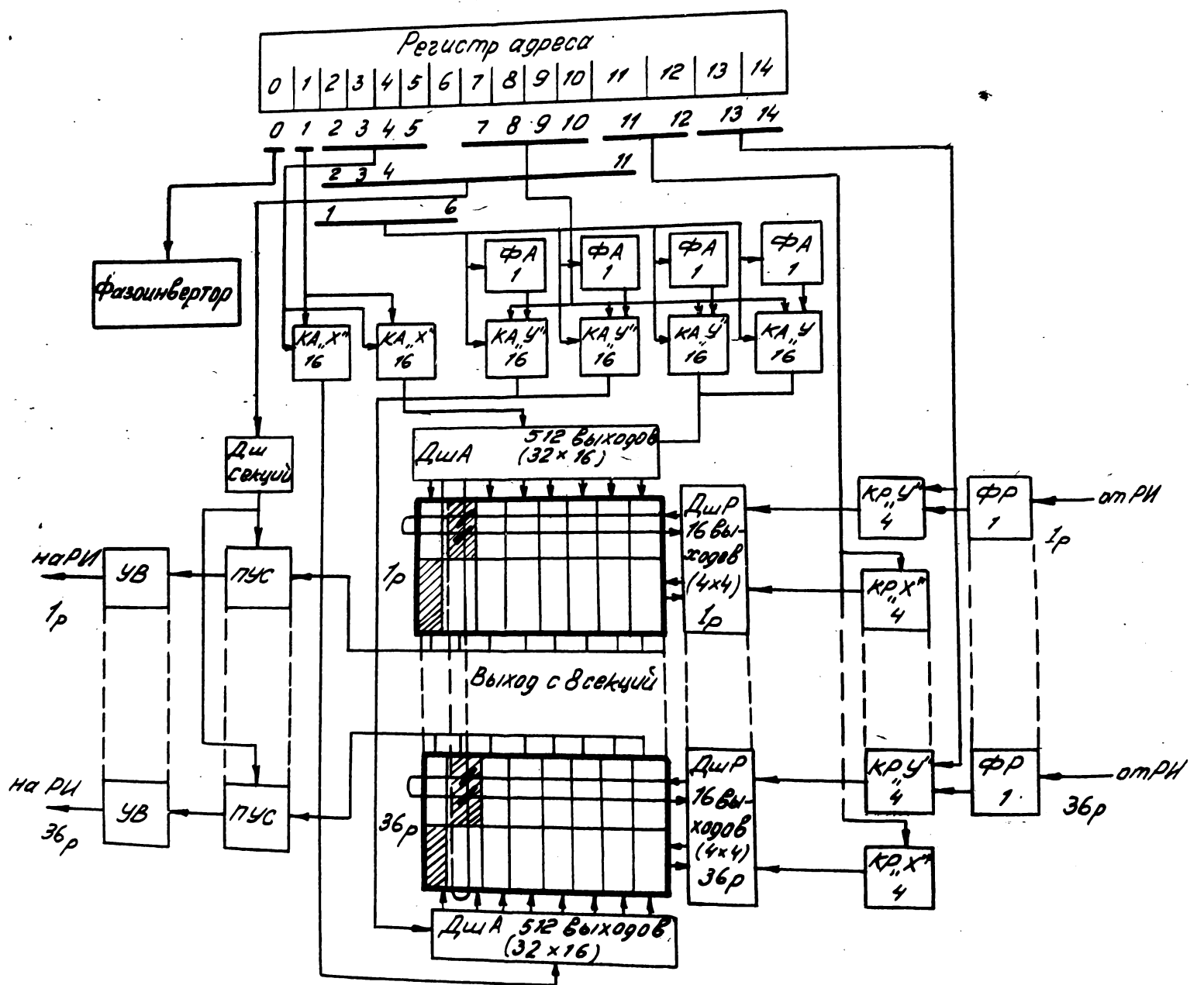


Рис.4. Схема выбора адреса (слова) в ОЗУ емкостью слова, 36 разрядов

- разряды 1, 8-10 управляют работой адресных формирователей тока (ФА) и ключей "У" (КА "У");
- разряды 11,12 управляют работой разрядных ключей "Х" (КР "Х"), а разряды 13,14 - работой ключей "У" (КР "У");
- разряды 2,3,4,11 через дешифратор секций управляют входами предварительного усилителя воспроизведения: при каждом считывании из накопителя открывается только один из восьми входов ПУС каждого разряда.

Схема цепей токов возбуждения

Адресные и разрядные формирователи и ключи выполнены на дискретных транзисторах, диодах и импульсных трансформаторах. В схемах применены транзисторы типа КТ608 и КТ904А, импульсные диоды типа КД509А и КД510А. Все импульсные трансформаторы выполнены на сердечниках типа М1100НН1-1 размером 3 x 2 x 1,5 мм (в одном корпусе размещены 2-4 трансформатора).

На рис.5 и 6 приведены схемы возбуждения адресной и разрядной шин накопителя. В качестве координатных ключей "Х" и "У" используется схема насыщенного транзисторного ключа с трансформаторной связью на входе [6]. В качестве формирователей импульсов тока возбуждения используется схема токового ключа с эмиттерной обратной связью по току. В схеме формирователей предусмотрена коррекция фронта тока, что позволяет получить в нагрузке оптимальную форму импульса тока [7].

Для уменьшения паразитных параметров нагрузки в адресном устройстве используются четыре формирователя тока. В разрядном устройстве используется один формирователь на каждый разряд (см.рис.4).

Возбуждение шин накопителя производится через диодно-трансформаторные ключи. Разрядный диодно-трансформаторный ключ обеспечивает формирование как двухполярных, так и однополярных импульсов тока без смещения постоянной составляющей. Для уменьшения амплитуды тока формирователя в диодно-трансформаторных ключах используются трансформаторы с коэффициентом трансформации тока, равным 1,5.

Для уменьшения паразитной емкости шины накопителя изолированы от корпуса. Шины накопителя короткозамкнуты. Эквивалентная индуктивность адресной шины составляет 1,5 мкГ, разрядной - 2 мкГ. Активные сопротивления шин соответственно равны 4 и 7 Ом.

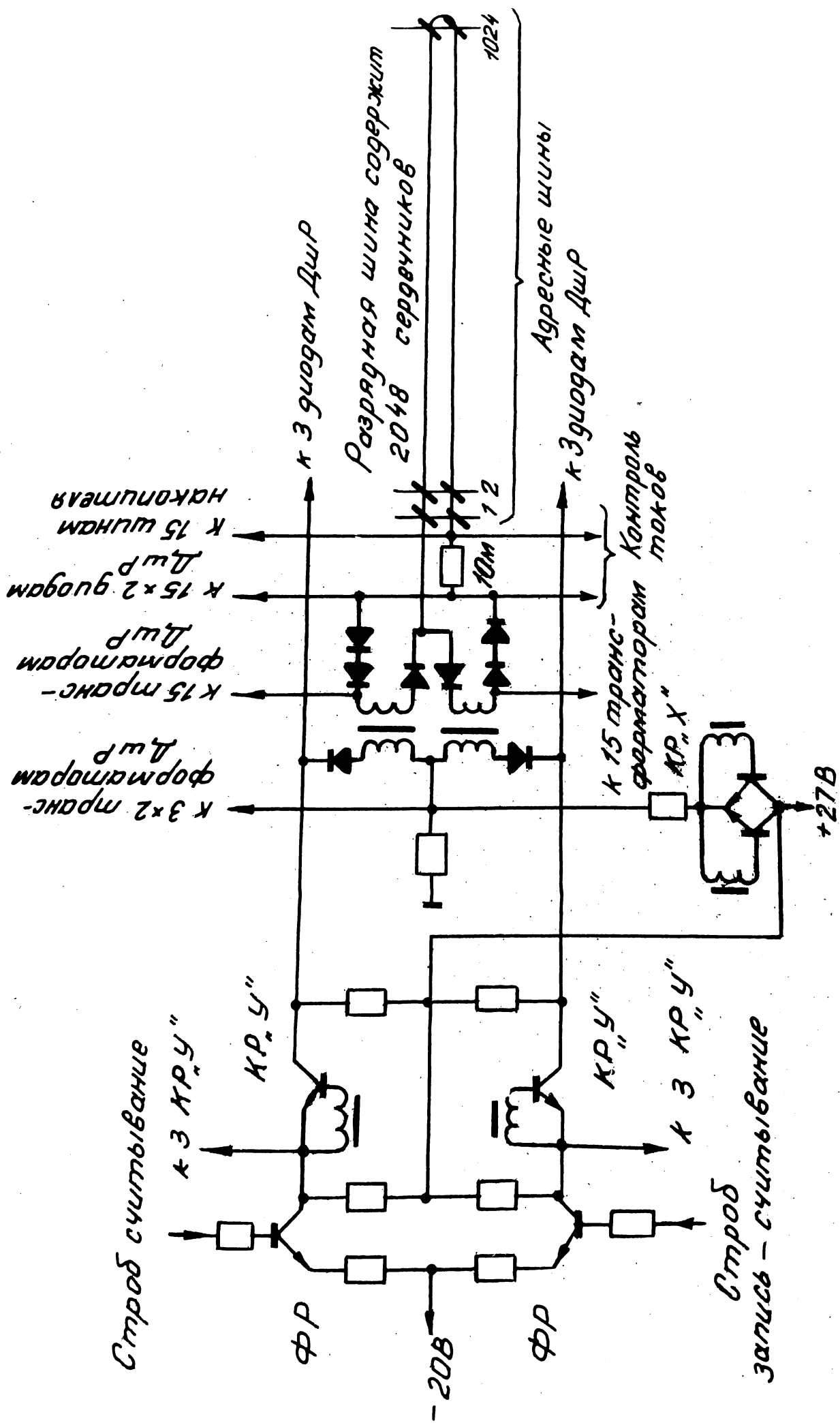


Рис.6. Схема возбуждения разрядной шины накопителя ОЗУ

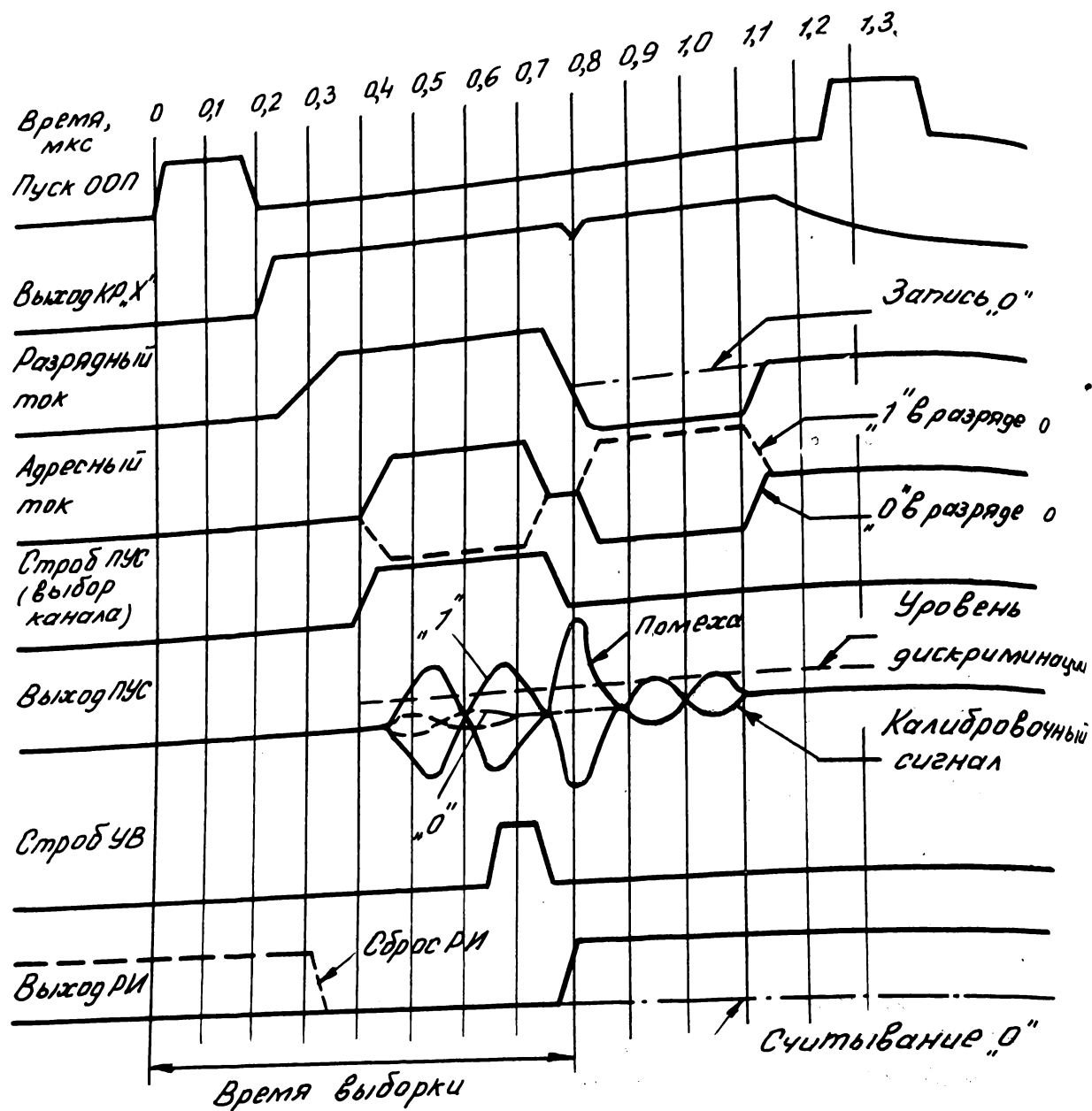


Рис.7. Временная диаграмма работы ОЗУ в режиме считывания информации (пунктиром показано считывание "0")

Применение в адресных и разрядных токовых цепях общих (для группы выбираемых шин) формирователей тока обеспечивает высокую стабильность импульсов тока в нагрузке. Коррекция формы импульса тока, используемая в схеме формирователя, позволяет получить минимальную длительность фронта тока в нагрузке без выброса тока.

Параметры импульсов адресных и разрядных токов выборки в шинах магнитного накопителя даны на рис.7.

Цепи воспроизведения считанных сигналов

Ферритовое поле одного разряда магнитного накопителя представляет собой прямоугольник, содержащий 1024x34 сердечника.

Обмотка считывания каждого разряда накопителя разделена на восемь секций. Каждая секция содержит около 4К сердечников; суммарное ослабление сигнала, обусловленное разностью фаз и внутренним сопротивлением обмотки считывания, составляет примерно 8%.

Для уменьшения количества оборудования тракта воспроизведения считанные сигналы усиливаются предусилителями, затем собираются вместе и поступают на вход основного усилителя воспроизведения.

Предварительный усилитель имеет восемь пар информационных входов и выполнен в виде многовходового дифференциального усилителя, имеющего общие сопротивления нагрузки и обратной связи (рис.8). ПУС содержит девять пар транзисторов и выполнен на транзисторах микросхем ЭКЛ-типа. Восемь пар транзисторов предназначены для усиления сигнала с восьми секций обмотки считывания, девятая пара транзисторов усиливает калибровочный сигнал, предназначенный для установления и динамической подстройки порога срабатывания амплитудного селектора основного усилителя (УВ).

Для уменьшения помех, поступающих в такте считывания на все информационные входы, в ПУС (см.рис. 4, 7) осуществляется первое временное стробирование сигналами (строб ПУС) с дешифратора секций (Дш секций). Благодаря этому во время поступления считанного сигнала в соответствии с кодом адреса (разряды 2,3,4,11) открыта только одна пара транзисторов из восьми, в остальное время открыта девятая пара, т.е. открыт только вход калибровочного сигнала.

Для стабилизации статического режима работы УВ в ПУС между сопротивлениями коллекторной нагрузки включена линия задержки. Величина времени задержки линии выбрана примерно равной половине длительности сигнала. При этом в ПУС и затем в УВ происходит формирование двух полувольт сигнала (см.рис.7).

Сигнал с выхода ПУС поступает на основной двухкаскадный дифференциальный усилитель с реактивными связями, оба каскада которого выполнены по схеме с общим эмиттером. Для расширения полосы пропускания усилитель охвачен отрицательной обратной связью.

Общий коэффициент усиления дифференциального сигнала равен 100. Полоса пропускания усилителя - 8 МГц.

С выхода усилителя сигналы поступают на два дискриминатора - для положительной и отрицательной полярности сигнала. Каждый из дискриминаторов имеет два входа: сигнальный и управляющий. Напряжения, определяющие уровень амплитудной селекции, подаются на управляющие входы дискриминаторов. Эти напряжения пропорциональны импульсам калибровки, подаваемым на дополнительный вход

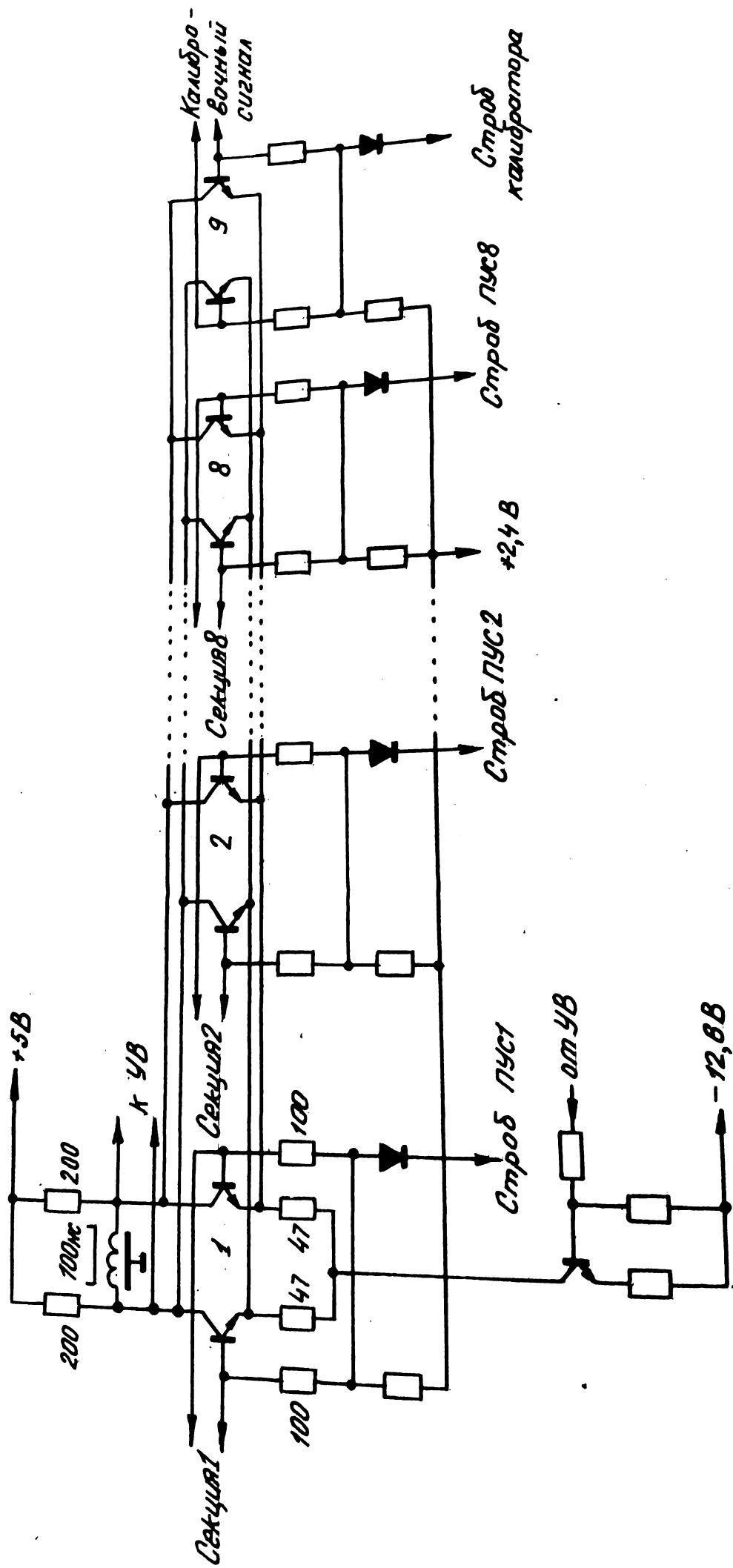


Рис.8. Схема 8-канального ПУС

предварительного усилителя со специального генератора, и коэффициентам усиления каналов усилителя.

Применение общих резисторов для любой из пар транзисторов в информационных каскадах ПУС, отдельных дискриминаторов для каждой из полярностей сигналов, способа автоматической регулировки уровня амплитудной селекции и двойного стробирования сигнала позволило полностью отказаться от подбора компонентов в усилителе и обеспечить стабильность работы тракта воспроизведения во всем диапазоне изменений температуры окружающей среды и при отклонении питающих напряжений на $\pm 5\%$.

Временная диаграмма работы ОЗУ

На рис.7 приведена временная диаграмма работы ОЗУ в режиме считывания информации.

Одновременно с сигналом обращения ("Пуск ООП") в ОЗУ поступает код адреса. Перед формированием разрядных импульсов тока выборки происходит возбуждение транзисторных ключей КР. Задержка открывания ключей составляет 200-220 нс. Для уменьшения влияния помех от переднего фронта разрядного тока считывания на работу ПУС адресный ток формируется с задержкой по отношению к началу цикла, равной 400 нс. Одновременно с импульсом адресного тока открывается один из входов ПУС в каждом разряде.

Сигнал "1" ("0") на выходе ПУС в результате совпадения разнополярных сигналов на входах линии задержки и их последующего вычитания имеет две полуволны. Полярность (фаза) сигнала зависит от кода адреса (на рис.7 условно показаны обе полярности). На выходе ПУС наблюдаются также помехи от фронта разрядного тока и калибровочный сигнал, пиковое значение которого определяет уровень порога амплитудного селектора УВ по отношению к сигналам "1" и "0". В УВ для увеличения устойчивости работы ОЗУ стробируется вторая полуволна сигнала "1". Длительность строба УВ не более 100 нс. После срабатывания формирователя УВ и затем триггера РИ информация поступает на выходные шины.

Время выборки информации равно 800 нс. Минимальный цикл работы ОЗУ - 1,25 мкс.

Область устойчивой работы ОЗУ

Для оценки работоспособности ОЗУ производилось снятие двумерной области устойчивой работы при изменении

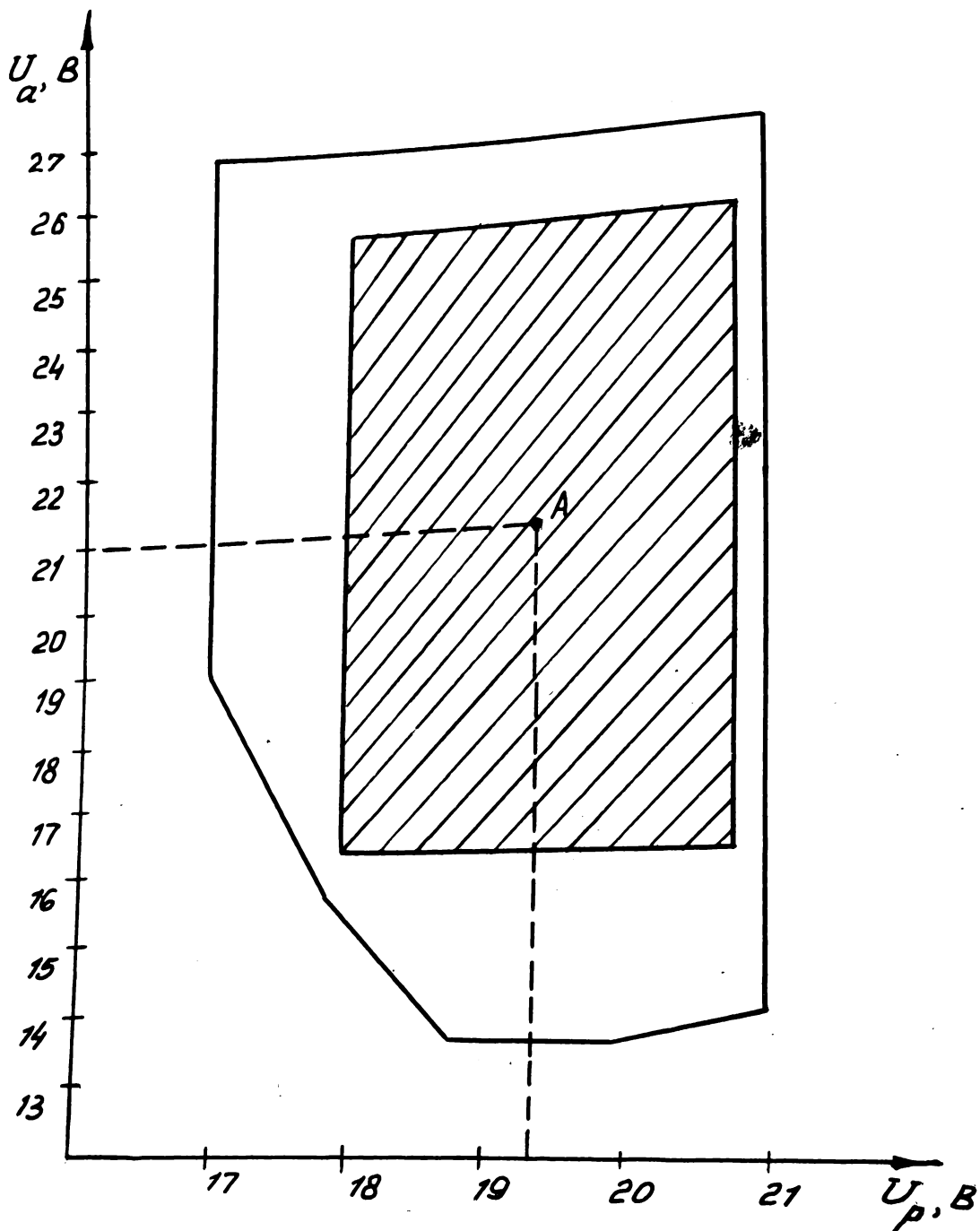


Рис.9. Экспериментальная область устойчивой работы ОЗУ:
 частота обращения ≤ 800 кГц; температура $+25^{\circ}\text{C}$;
 А - точка оптимального режима

токов возбуждения, а также проверка работоспособности ОЗУ при одновременном изменении напряжения всех источников питания на $\pm 5\%$ от номинальных значений.

Область устойчивой работы снималась в условиях непрерывной регенерации контрольного теста "Шахматный код", обеспечивающего условия получения максимальной помехи полувозбуждения от разрядного тока, при постоянном номинальном значении напряжения порога срабатывания дискриминатора усилителя воспроизведения и постоянном положении строб-импульса. Граница области определялась по появлению первого сбоя при работе ОЗУ на контрольном тесте.

На рис.9 показана экспериментальная область ус-

тойчивой работы ОЗУ при изменении напряжений источников питания, определяющих амплитуду адресных и разрядных токов.

Точка оптимального режима выбрана из условия обеспечения равных отклонений амплитуд перемагничивающих токов на 10% по обеим координатам. Область 10-процентных отклонений заштрихована.

Параметры оптимального режима по напряжениям питания равны $U_a = 21$ В, $U_p = 19,4$ В, что соответствует амплитудам адресного и разрядного токов: $I_a = 385$ мА; $I_{p. опт} = 370$ мА.

Проведенные испытания (автономные и в составе ЭВМ ЕС-1030 и ЕС-1050) показали, что ОЗУ устойчиво работает при одновременном изменении напряжений всех источников питания на $\pm 5\%$ от номинальных значений в диапазоне температур $5-40^\circ\text{C}$ и обеспечивает стабильную работу в номинальном режиме при повышенной рабочей температуре до 55°C .

Л и т е р а т у р а

1. Шаруненко Н.М. Запоминающие устройства ЕС ЭВМ. - "Вопросы радиоэлектроники", сер. ЭВТ, 1973, вып.3.
2. Ларионов А.М. и др. Логическая структура и принципы работы ЕС ЭВМ. - "Вопросы радиоэлектроники", сер. ЭВТ, 1973, вып.1.
3. Файзулаев Б.Н. и др. Конструктивно-технологическая база ЕС ЭВМ. - "Вопросы радиоэлектроники", сер. ЭВТ, 1973, вып.5.
4. Аджемян В.Л. и др. Особенности структуры и функциональные характеристики ЭВМ ЕС-1030. - "Вопросы радиоэлектроники", сер. ЭВТ, 1973, вып.1.
5. Антонов В.С. и др. Электронная вычислительная машина ЕС-1050. - "Вопросы радиоэлектроники", сер. ЭВТ, 1973, вып.1.
6. Берендеев Г.П. и др. Транзисторные ключи для адресных цепей оперативных запоминающих устройств на ферритовых сердечниках. - "Вопросы радиоэлектроники", сер. ЭВТ, 1972, вып.1.
7. Берендеев Г.П. и др. Дешифратор с общим генератором адресного тока для быстродействующего ОЗУ на ферритовых сердечниках. - "Вопросы радиоэлектроники", сер. ЭВТ, 1973, вып.5.