

ЕС-2020

БЛОК ЗАЩИТЫ

ТЕХНИЧЕСКОЕ ОПИСАНИЕ

Е13.055.001 ТО6

СОДЕРЖАНИЕ

1. Введение	3
2. Назначение	3
3. Технические данные	3
4. Состав блока защиты	4
5. Устройство и работа блока защиты	4
6. Устройство и работа составных частей блока защиты	6
6.1. Устройство и работа регистра блока защиты	6
6.2. Устройство и работа узла сравнения блока защиты	9
6.3. Устройство и работа узла управления блока защиты	9
6.4. Устройство и работа запоминающего устройства ключей памяти	9
ПРИЛОЖЕНИЕ. Перечень сокращений и условных обозначений сигналов блока защиты	22

1. ВВЕДЕНИЕ

Настоящее техническое описание (ТО) предназначено для изучения работы блока защиты (БЗ) оперативной памяти модели ЕС-1020.

При изучении работы БЗ дополнительно следует руководствоваться следующими документами:

Е13.083.003 ЭЗ,
Е13.088.141 ЭЗ,
Е13.088.142 ЭЗ,
Е13.088.143 ЭЗ,
Е13.088.145 ЭЗ,
Е13.088.163 ЭЗ, Е13.088.163 ТО,
Е13.088.147 ЭЗ,
Е13.092.086 ЭЗ,
Е13.092.087 ЭЗ,
Е13.092.081 ЭЗ,
Е13.092.082 ЭЗ,
Е13.092.083 ЭЗ,
Е13.092.084 ЭЗ,
Е13.092.085 ЭЗ,
Е13.051.001 Э7, лист 10, 11, 12, 21,
Е13.051.001 Э1, лист 7,
Е13.055.001 ТО1.

Перечень сокращений и условных обозначений сигналов блока защиты, применяемых в настоящем ТО, приведен в приложении.

2. НАЗНАЧЕНИЕ

Блок защиты ЕС-2420/В018 Е13.083.003 предназначен для защиты основной оперативной памяти (ОП) модели ЕС-1020.

БЗ предназначен для эксплуатации в составе процессора модели ЕС-1020 при следующих климатических условиях:

- температуре окружающего воздуха от 5 до 40°C;
- относительной влажности до 95% при температуре 30°C;
- атмосферном давлении от 620 до 1055 мбар (от 460 до 790 мм рт.ст.).

3. ТЕХНИЧЕСКИЕ ДАННЫЕ

Напряжение питания $5 \pm 0,25$ в.

Основные технические данные приведены в табл. I.

Наименование параметров	Норма	Примечание
Потребляемый ток от источника питания, а	$\leq 5,5$	При полном объеме памяти
Объем памяти в словах	32-128	
Разрядность в двоичных разрядах	6	
Время выдачи сигнала нарушения защиты (после поступления адреса), нсек	≤ 300	
Частота работы, МГц	≤ 1	

4. СОСТАВ БЛОКА ЗАЩИТЫ

Блок защиты (БЗ) состоит:

- из регистра блока защиты (РБЗ);
- узла сравнения блока защиты (УСБЗ);
- узла управления блока защиты (УУБЗ);
- запоминающего устройства ключей памяти (ЗУКП).

Структурная схема БЗ приведена на рис.1.

4.2. Комплектация ТЭЗ БЗ (ЕС-2420/ВО18) при различном объеме ОП приведена в Е13.051.001 Э7, лист 10,11,12,21.

5. УСТРОЙСТВО И РАБОТА БЛОКА ЗАЩИТЫ

БЗ выполнен на ТЭЗ стандартной конструкции, размещенных на экранированной панели ЕС-2420/ВО18.

БЗ может работать в трех режимах:

- автоматическом, который включается при каждом обращении к оперативной памяти;
- чтения информации из ЗУКП;
- записи информации в ЗУКП.

В ЗУКП постоянно передаются семь старших разрядов адреса, засылаемого в регистр МН ОП. По первому синхроимпульсу - С1В в УУБЗ вырабатываются управляющие импульсы - УИ1, УИ2, УИ3, РС; по четвертому синхроимпульсу - С4В - С4В.

Временная диаграмма управляющих импульсов приведена на рис.2.

Работа БЗ в автоматическом режиме (режим включается при одновременном наличии сигналов СЧТСТ БЗ и ОП БЗ) заключается в следующем:

- производится подготовка ЗУКП к чтению информации (по - УИ1);
- производится чтение слова ($[K, 0/4]$ разряды) из ЗУКП (по РАЗР. ОБР, РС и УИ2);
- производится регенерация прочитанной информации (РЕГ-низкий);
- содержимое четвертого разряда прочитанного слова из ЗУКП по шине ЗАЩ.ПО СЧТ передается в БР;
- в ЗУКП производится контроль по нечетности прочитанного слова, при нарушении нечетности вырабатывается положительный сигнал СБ.РБЗ;
- в УСБЗ ключ памяти ($[0/3]$ разряды прочтенного из ЗУКП слова) сравнивается с ключом защиты программы текущего ССП, предварительно засланного в РБЗ (в разряды $[4/7]$, а при наличии положительного сигнала СР.БЭК - с кодом на шинах РКЭК;
- при совпадении ключей в УСБЗ вырабатывается отрицательный сигнал СХ.СРАВН;
- при равенстве нулю ключа защиты программы или ключа защиты селекторного канала (при наличии сигнала СР.БЭК) на шине БЛОКИР.СР сохраняется низкий уровень;
- содержимое $[K, 0/4]$ разрядов прочтенного слова из ЗУКП передается в $[K, 0/4]$ разряды РБЗ (по УИ3 и РБЗ: =РМ);

РКЗК [0/3] # КУ
 КША [11/17] # БР

С [К], С [0/7] # БА
 ТЦП БЗ # БР
 СЧТ СТ, ЗП, ОП, З, РБЗ = С # БУ
 СИНХР. ИМП. # БС

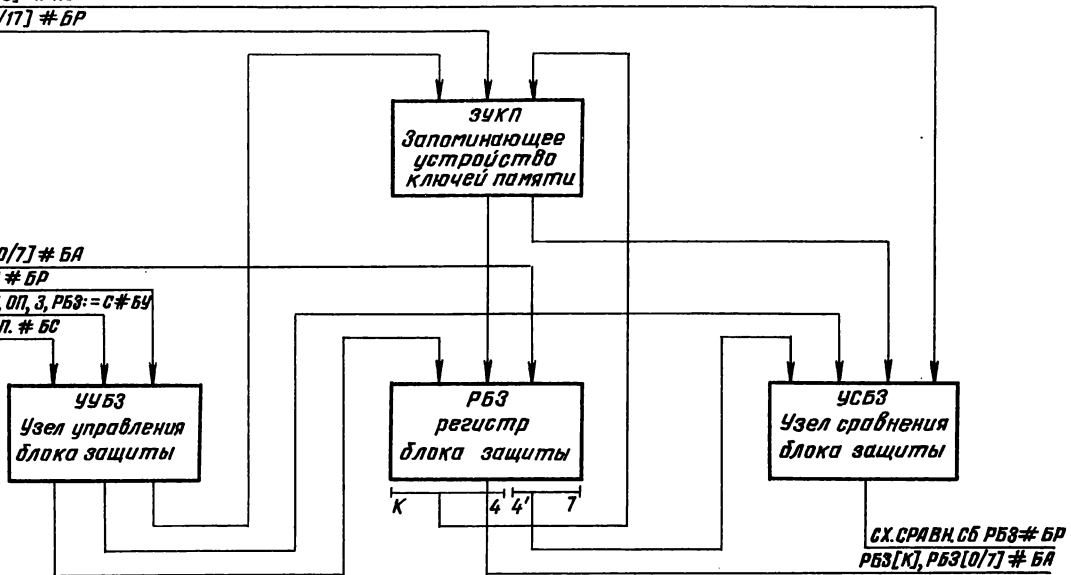


Рис. 1. Структурная схема блока защиты

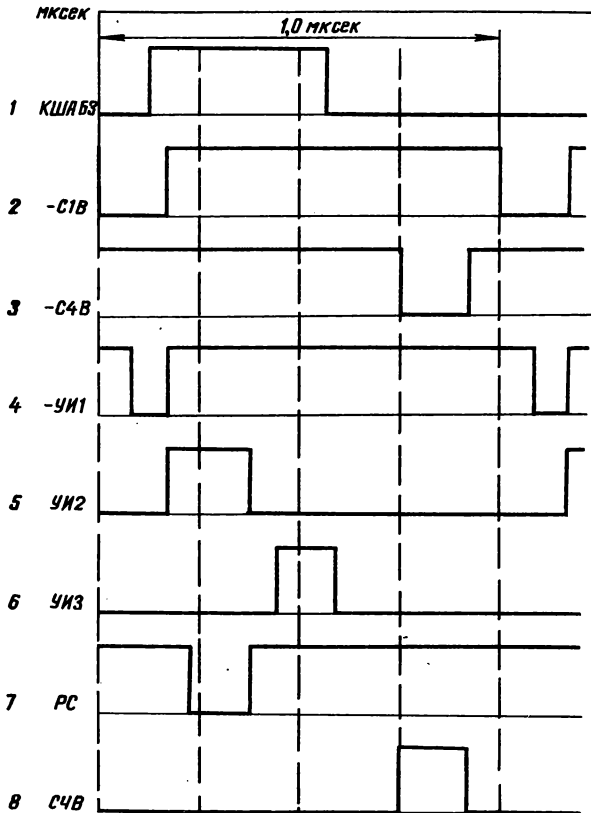


Рис. 2. Временная диаграмма управляющих импульсов

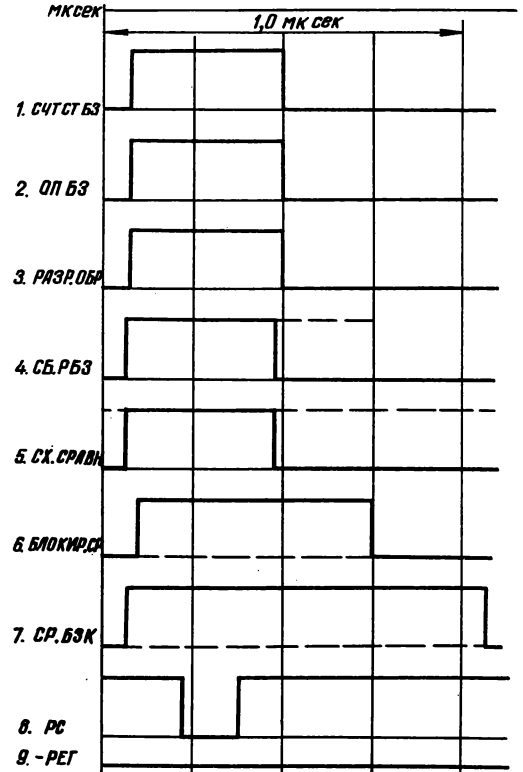


Рис. 3. Временная диаграмма работы блока защиты в автоматическом режиме

- на шины А БА выводятся нулевые выходы РБЗ, причем при отсутствии положительного сигнала ТЦП БЗ выводится 4-й разряд, а при наличии - разряд 4';

- УУБЗ и УСБЗ возвращаются в исходное состояние (по С4В).

Временная диаграмма работы БЗ в автоматическом режиме приведена на рис. 3.

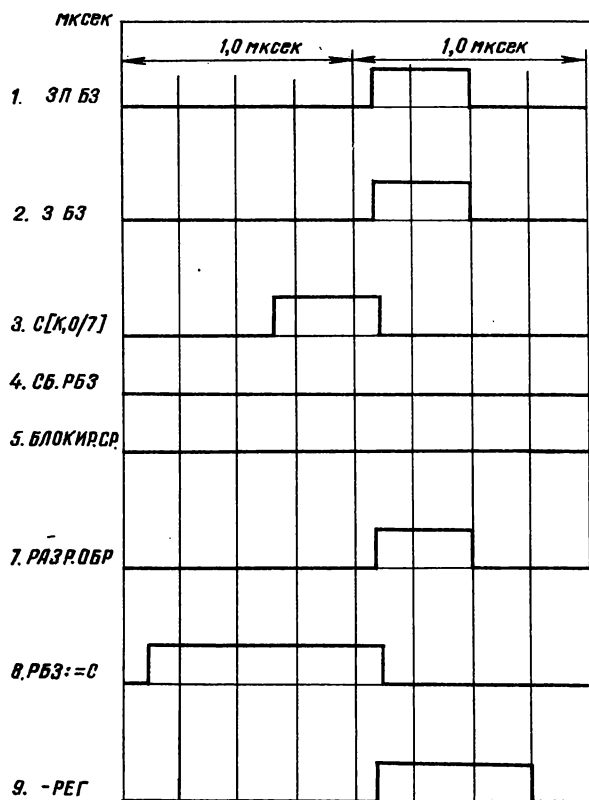


Рис. 4. Временная диаграмма работы блока защиты в режиме записи информации в ЗУКП

Работа БЗ в режиме чтения информации из ЗУКП (режим характеризуется одновременным наличием сигналов СЧТСТ БЗ и З БЗ) отличается от работы в автоматическом режиме лишь тем, что на шине БЛОКИР.СР сохраняется низкий уровень независимо от кода ключа защиты.

Работа БЗ в режиме записи информации в ЗУКП (режим включается при одновременном наличии сигналов ЗП БЗ и З БЗ) отличается от работы в режиме чтения тем, что прочтенное слово из ЗУКП в РЕЗ не передается (положительный сигнал РЕЗ: = РИ отсутствует), в УСБЗ вырабатывается сигнал БЛК.СБ, а в ЗУКП записывается содержимое $[К,0/4]$ разрядов РЕЗ (УУБЗ вырабатывает положительный сигнал -РЕГ), причем информация по шинам С из БА передается в РЕЗ в одном из предыдущих циклов по сигналам РЕЗ: = С и С4В.

Временная диаграмма работы БЗ в режиме записи информации в ЗУКП приведена на рис. 4.

6. УСТРОЙСТВО И РАБОТА СОСТАВНЫХ ЧАСТЕЙ БЛОКА ЗАЩИТЫ

6.1. Устройство и работа регистра блока защиты (РБЗ)

6.1.1. РБЗ предназначен:

- для приема информации с выхода с БА (ключа памяти в $[К,0/4]$ разряды и ключа защиты программы в $[4/7]$ разряды);
- приема информации из ЗУКП (в $[К,0/4]$ разряды);
- управления записью информации (в ЗУКП $[К,0/4]$ разряды);
- выработки контрольного разряда и передачи информации в регистр А БА, причем на шины РЕЗ $[4]$ и -РЕЗ $[4]$ выводится информация с триггера РБЗ 4, если триггер ТЦП регистра РБД БР находится в нулевом состоянии, и с триггера РБЗ $[4']$, если триггер ТЦП - в единичном состоянии. Функциональная схема РБЗ представлена на рис.5.

6.1.2. В состав РБЗ входят триггеры двух типов, представленные на рис.6.

6.1.3. РБЗ может работать в одном из двух режимов:

- приема информации с выхода С БА;
- приема информации из ЗУКП.

6.1.4. Прием информации с выхода С БА осуществляется по сигналам РЕЗ: = С и С4В, причем С $[4]$ БЗ заносится одновременно в разряды $[4]$ и $[4']$.

6.1.5. Прием информации из ЗУКП осуществляется по сигналам РЕЗ: = РИ и УМЗ.

6.1.6. Для управления записью информации в ЗУКП используются единичные выходы триггеров РБЗ $[К,0/4]$.

6.1.7. Для передачи информации в регистр А БА сумма по модулю 2 разрядов $0/7$ дополняется до нечетной стандартной схемой свертки, полученная информация выводится на шину - РЕЗ $[К,]$, а информация с триггеров РБЗ $[0/7]$ выводится на шины - РЕЗ $[0/7]$.

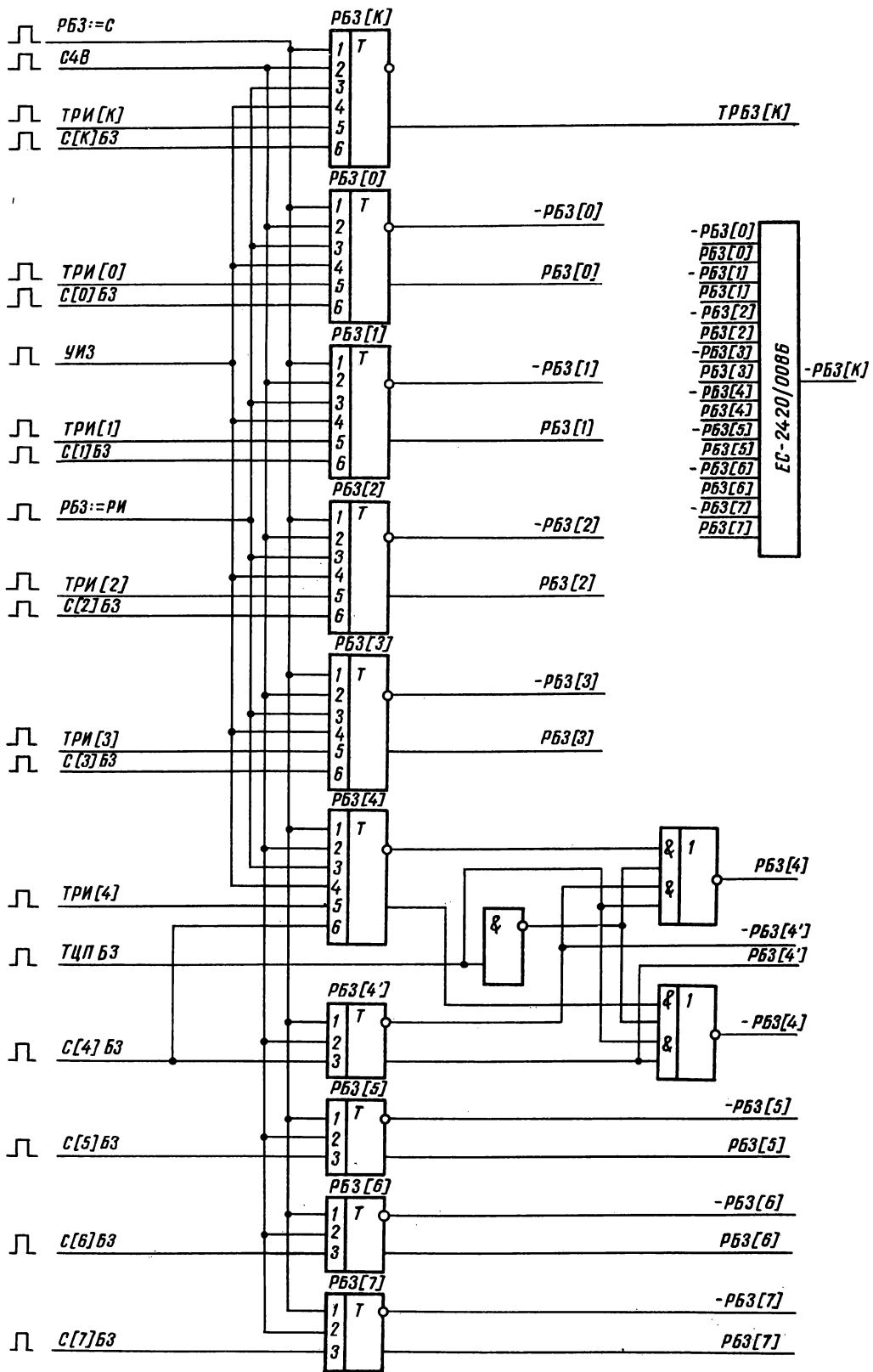
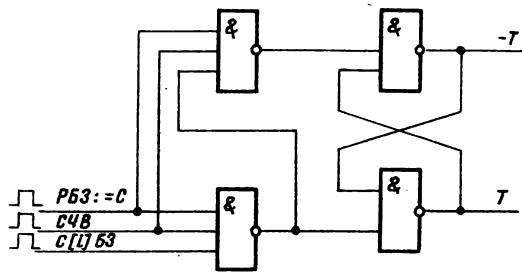
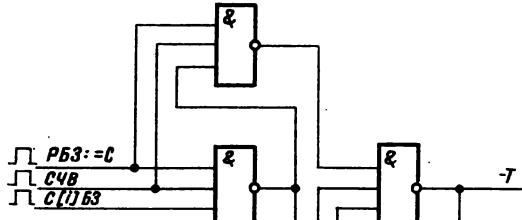


Рис. 5. Регистр блока защиты

Рис. 6. Триггеры регистра блока защиты:
 а - РБЗ [4¹/7];
 б - РБЗ [к, 0/4]



а)



б)

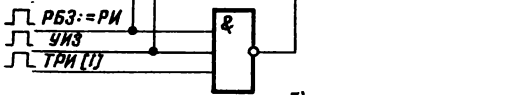
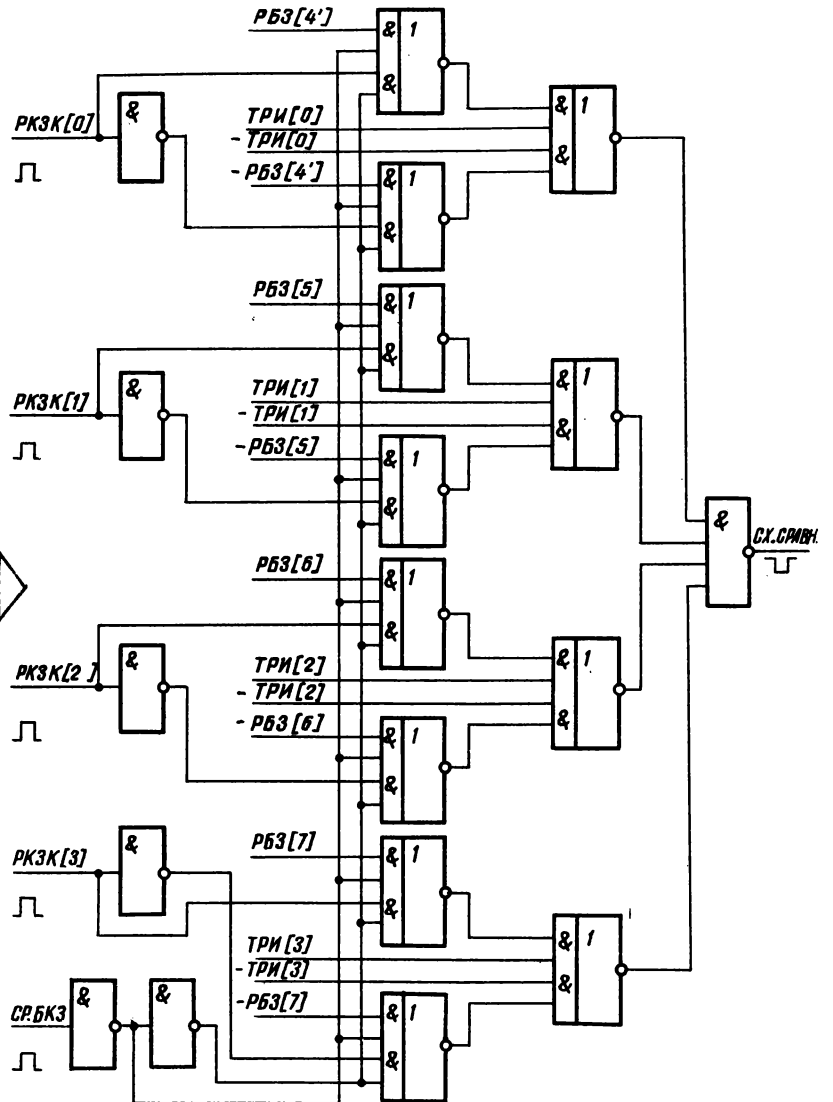


Рис. 7. Узел сравнения блока защиты
 Схема сравнения



6.1.8. РБЗ расположен в ТЭЗ ЕС-2420/0085.

6.2. Устройство и работа узла сравнения блока защиты (УСБЗ)

6.2.1. УСБЗ предназначен:

- для сравнения ключа защиты программы или ключа защиты селекторного канала с ключом памяти и выработки сигналов СХ.СРАВН. и БЛОКИР.СР;
- выработки сигнала БЛК.СБ.

6.2.2. Отрицательный сигнал СХ.СРАВН. вырабатывается схемой сравнения (рис.7) если выполняются равенства:

$$\text{РБЗ } [4] = \text{ТРИ } [0] ;$$

$$\text{РБЗ } [5] = \text{ТРИ } [1] ;$$

$$\text{РБЗ } [6] = \text{ТРИ } [2] ;$$

$$\text{РБЗ } [7] = \text{ТРИ } [3] ;$$

а при наличии положительного сигнала СР.БЭК, если

$$\text{РКЭК } [0] = \text{ТРИ } [0] ;$$

$$\text{РКЭК } [1] = \text{ТРИ } [1] ;$$

$$\text{РКЭК } [2] = \text{ТРИ } [2] ;$$

$$\text{РКЭК } [3] = \text{ТРИ } [3] .$$

6.2.3. Отрицательный сигнал БЛОКИР.СР вырабатывается при выполнении условий:

$$\text{РБЗ } [4] = \text{РБЗ } [5] = \text{РБЗ } [6] = \text{РБЗ } [7] = 0$$

$$\text{или } \text{РКЭК } [0] = \text{РКЭК } [1] = \text{РКЭК } [2] = \text{РКЭК } [3] = 0 \text{ (при наличии сигнала СР.БЭК),}$$

или при отсутствии совпадения сигналов СЧТСТ БЗ и ОП БЗ.

Схема выработки сигналов БЛОКИР.СР и БЛКСБ представлена на рис.8.

6.2.4. Положительный сигнал БЛК СБ вырабатывается при несовпадении сигналов СЧТСТ БЗ и РАЗР.ОБР.

6.2.5. УСБЗ расположен на ТЭЗ ЕС-2420/0083 кроме схемы выработки сигнала БЛКСБ, конструктивные адреса элементов которой указаны на рис.8.

6.3. Устройство и работа узла управления блока защиты (УУБЗ)

6.3.1. УУБЗ предназначен для выработки управляющих сигналов.

Функциональная схема УУБЗ представлена на рис.9,10.

6.3.2. Сигнал С4В вырабатывается инвертированием сигнала - С4В (см.рис.9).

6.3.3. Сигналы СЧТСТ БЗ и ТЦП БЗ для согласования линии связи и нагрузки инвертируются дважды (см.рис.9).

6.3.4. Положительный сигнал РАЗР.ОБР вырабатывается при выполнении условия ОП БЗ \vee З БЗ (см.рис.9).

6.3.5. Положительный сигнал РБЗ: = РИ вырабатывается при выполнении условия СЧТСТ БЗ \wedge РАЗР.ОБР (см.рис.9).

6.3.6. Положительный сигнал - РЕГ вырабатывается при выполнении условия ЗП БЗ \wedge ЗБЗ (см.рис.9).

6.3.7. Сигналы - УИ1, УИ2, УИ3, РС вырабатываются по сигналу - С1В (см.рис.10).

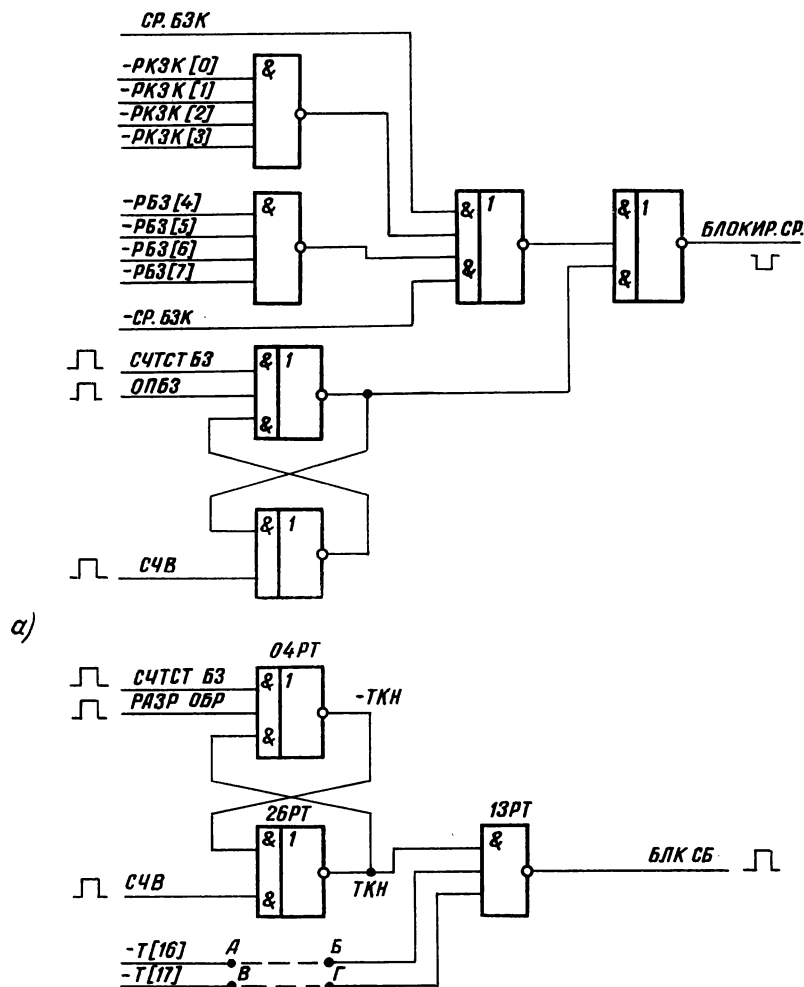
Временная диаграмма выработки управляющих импульсов приведена на рис.11.

6.4. Устройство и работа запоминающего устройства ключей памяти (ЗУКП)

6.4.1. ЗУКП предназначено для хранения ключей памяти.

6.4.2. ЗУКП состоит из следующих элементов:

- регистра адреса (РА);
- дешифратора (Дш);
- накопителя ключей памяти (НКП);
- узла усилителей считывания (УУС);
- регистра информации (РИ);
- узла разрешения записи (УРЗ);
- узла формирователей записи (УФЗ);
- узла контроля по четности (УКН).



а)
 б)

При неполном объеме ЗУКП перемычки АБ и ВГ позволяют выработать сигнал БЛК СБ при обращении к отсутствующим адресам: перемычки АБ и ВГ при объеме ЗУКП 32 числа, перемычка ВГ при объеме ЗУКП 64 числа.

Рис. 8. Узел сравнения блока защиты:

- а - схема выработки сигнала БЛОКИР.СР;
- б - схема выработки сигнала БЛКСБ

Структурная схема ЗУКП приведена на рис.12.

6.4.3. ЗУКП может работать в одном из двух режимов:

- чтения информации;
- записи информации.

6.4.4. Работа ЗУКП в режиме чтения информации (режим включается при наличии сигнала РАЗР.ОБР) заключается в следующем:

- производится гашение РИ сигналом - УИ1;
- ДШ вырабатывает отрицательный сигнал ГАШ (n) на n-ом выходе в соответствии с кодом РА (по РАЗР.ОБР и УИ2);
- сигналом ГАШ (n) производится считывание из НКП n -го слова и возбуждается n-й формирователь записи УФЗ;
- УУС формирует сигналы УС-К...УС-4, соответствующие коду прочтенного числа (по РС);
- сигнал с единичного выхода триггера ТРИ [4] поступает на шину ЗАЩ.ПО СЧТ;
- в УКН проверяется правильность чтения информации из НКП, при сбое и отсутствии положительного сигнала БЛК СБ вырабатывается положительный сигнал СБ.РБЗ;

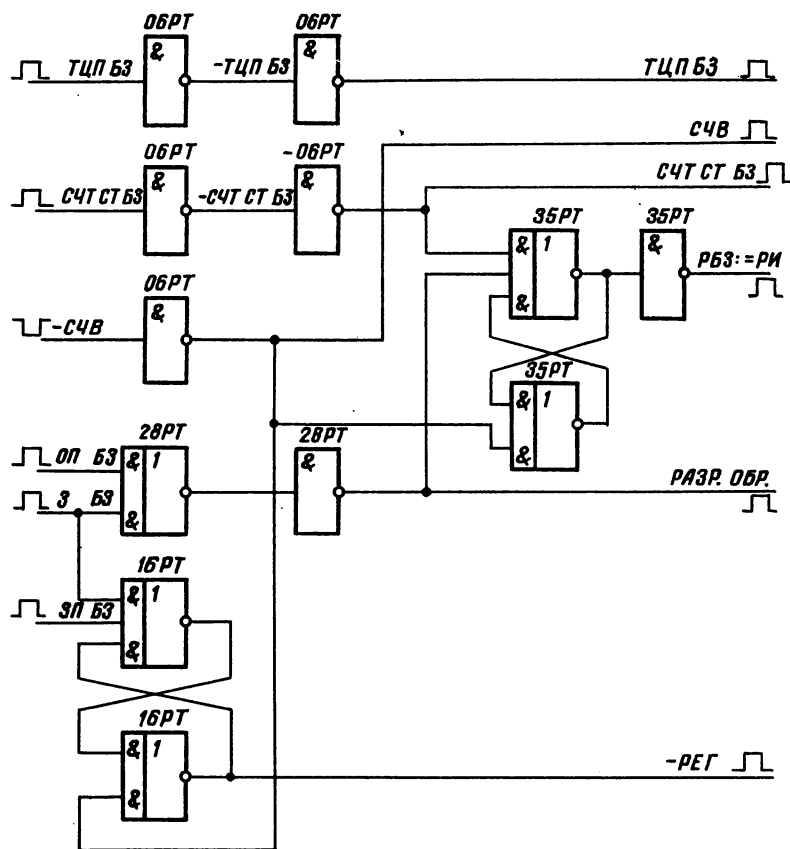


Рис. 9. Узел управления блока защиты
 Схема ТЦПБЗ, СЧВ, СЧТСТ/БЗ, РБЗ:=РИ, РАЗР.ОБР., - РЕГ

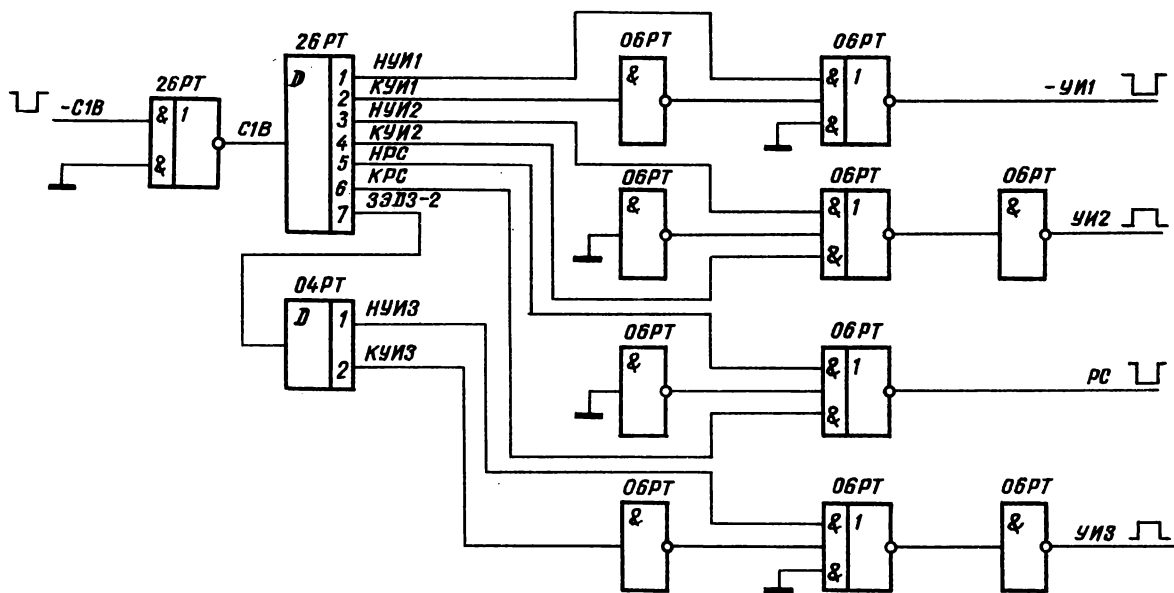


Рис.10. Узел управления блока защиты. Схема выработки
 управляющих сигналов - УИ1, УИ2, РС, УИЗ

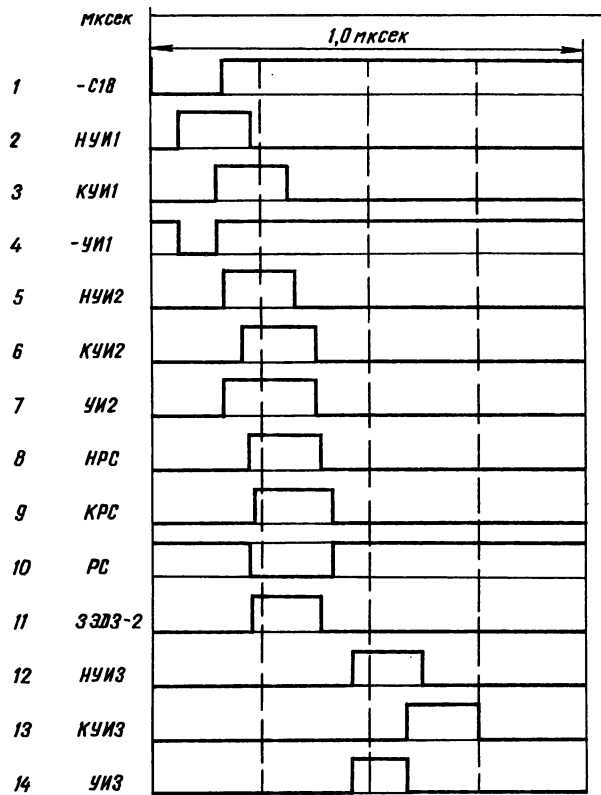


Рис.11. Временная диаграмма выработки управляющих импульсов

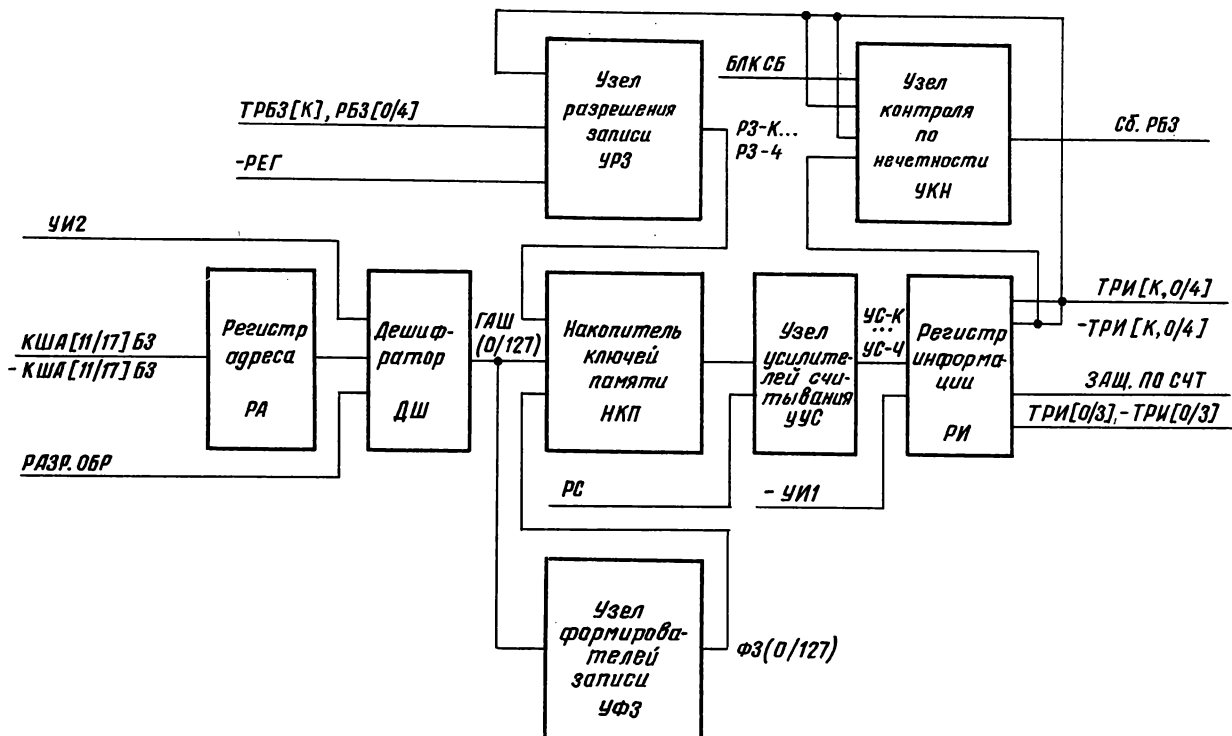


Рис.12. Структурная схема запоминающего устройства ключей памяти

- состояние триггеров РИ по шинам ТРИ [К, 0/4] передается в УРЗ, где вырабатываются сигналы РЗ-К...РЗ-4, управляющие регенерацией прочтенного слова;

- сигналом ФЗ (п) с УФЗ производится регенерация информации в НКП.

Временная диаграмма работы ЗУКП в режиме чтения приведена на рис.13.

6.4.5. Работа ЗУКП в режиме записи информации (режим характеризуется наличием сигналов РАЗР.ОБР и -РЕГ) отличается от режима чтения информации только тем, что при наличии сигналов -РЕГ сигналы РЗ-К - РЗ-4 соответствуют коду на шинах ТРБЗ [К], РБЗ [0/4] и в НКП записывается информация, переданная в РБЗ в разряды [К, 0/4], а сигнал СБ РБЗ не вырабатывается, так как имеется сигнал БЛК СБ.

6.4.6. РА предназначен для приема адреса при обращении к ЗУКП и управления дешифратором. РА состоит из семи идентичных триггеров, собранных по схеме рис.14.

Занесение информации осуществляется парафазными сигналами КША [m] и -КША [m], m = II-I7. Расположен РА в ТЭЗ ЕС-2420/0081.

6.4.7. Дш предназначен для выработки отрицательного сигнала ГАШ (п), п = 0-127, соответствующего коду РА, при обращении к ЗУКП.

Дш состоит из следующих функциональных узлов:

- дешифратора X (ДшX),
- дешифратора Y (ДшY);
- 128 элементов оконечной дешифрации.

ДшX и ДшY состоят из схем И-НЕ, отличающихся количеством входов (четыре и шесть соответственно).

Элементы оконечной дешифрации состоят из схемы И-НЕ на два входа (X и Y) и эмиттерного повторителя с симметричным ускоряющим транзистором для уменьшения длительности фронтов выходного сигнала.

Функциональная схема Дш ЗУКП представлена на рис.15.

Дш вырабатывает отрицательный сигнал ГАШ (п) на выходе, определяемом кодом РА, при наличии сигналов УИ2 и РАЗР.ОБР, причем верхний уровень сигнала ГАШ (п) имеет вид:

$$E_{\text{см}} = E_{\text{пит.}} - \frac{I_{\text{нагр.}}}{\beta_{T_1}} \cdot R_1 - U_{\text{бэт}_1}, \quad (1)$$

где $E_{\text{пит.}}$ - напряжение питания;

$I_{\text{нагр.}}$ - ток нагрузки;

β_{T_1} - коэффициент усиления по току транзистора Т1;

$U_{\text{бэт}_1}$ - напряжение база-эмиттер транзистора Т1.

ДшX расположен в ТЭЗ ЕС-2420/0081,

ДшY - в ТЭЗ ЕС-2420/0087.

Элементы оконечной дешифрации расположены в ТЭЗ ЕС 2420/0092, по 16 элементов в ТЭЗ, в порядке, указанном в табл.2.

Строка определяет расположение ТЭЗ ЕС 2420/0093 на конструкции, столбец - номер его контакта, на который выведен сигнал ГАШ (п), значение п для которого находится на пересечении строки и столбца (в числителе - в десятичной системе счисления, в знаменателе - в восьмичной).

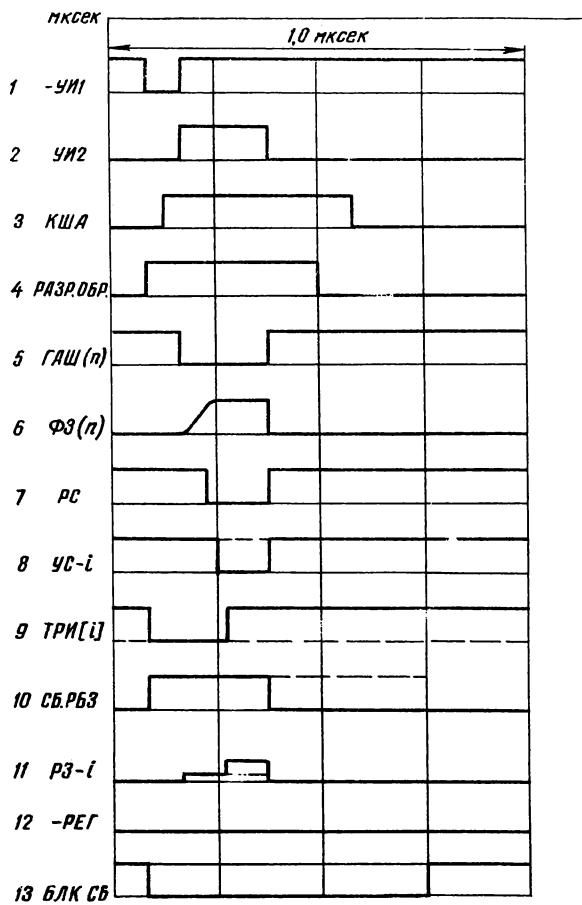


Рис.13. Временная диаграмма работы ЗУКП в режиме чтения

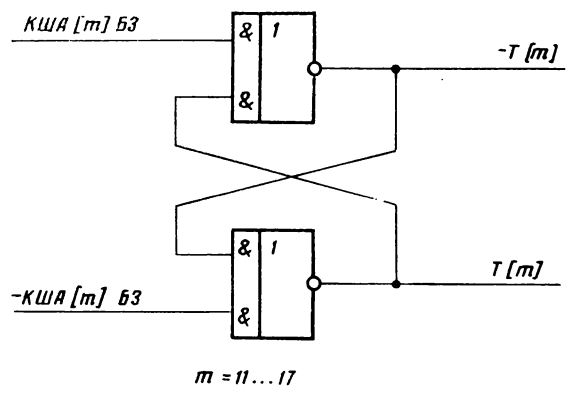


Рис.14. Триггер регистра адреса

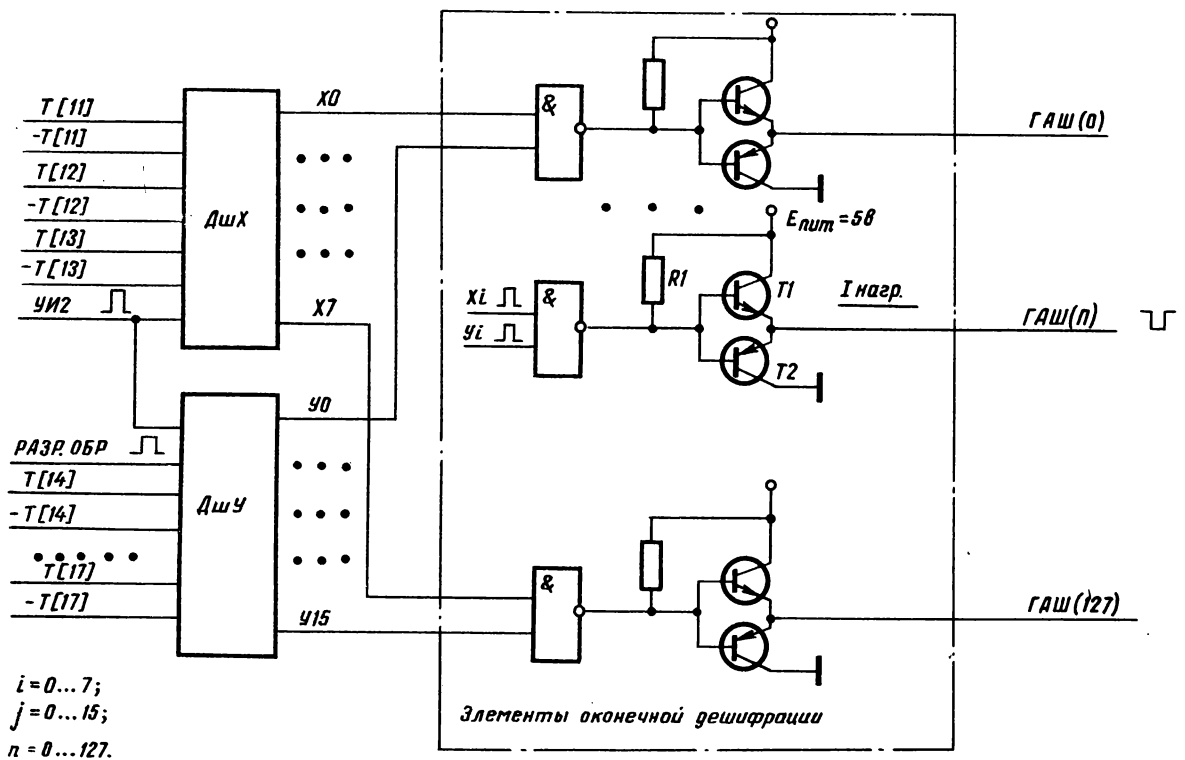


Рис.15. Дешифратор запоминающего устройства ключей памяти

Таблица 2

	II	2I	35	23	09	24	34	I7	I5	26	43	33	I2	29	4I	25
8PT	<u>0</u> 0	<u>I</u> I	<u>2</u> 2	<u>3</u> 3	<u>8</u> I0	<u>9</u> II	<u>10</u> I2	<u>II</u> I3	<u>16</u> 20	<u>17</u> 2I	<u>18</u> 22	<u>19</u> 23	<u>24</u> 30	<u>25</u> 3I	<u>26</u> 32	<u>27</u> 33
IIPT	<u>4</u> 4	<u>5</u> 5	<u>6</u> 6	<u>7</u> 7	<u>12</u> I4	<u>13</u> I5	<u>14</u> I6	<u>15</u> I7	<u>20</u> 24	<u>21</u> 25	<u>22</u> 36	<u>23</u> 27	<u>28</u> 34	<u>29</u> 35	<u>30</u> 36	<u>31</u> 37
I8PT	<u>32</u> 40	<u>33</u> 4I	<u>34</u> 42	<u>35</u> 43	<u>40</u> 50	<u>4I</u> 5I	<u>42</u> 52	<u>43</u> 53	<u>48</u> 60	<u>49</u> 6I	<u>50</u> 62	<u>5I</u> 63	<u>56</u> 70	<u>57</u> 7I	<u>58</u> 72	<u>59</u> 73
2IPT	<u>36</u> 44	<u>37</u> 45	<u>38</u> 46	<u>39</u> 47	<u>44</u> 54	<u>45</u> 55	<u>46</u> 56	<u>47</u> 57	<u>52</u> 64	<u>53</u> 65	<u>54</u> 66	<u>55</u> 67	<u>60</u> 74	<u>6I</u> 75	<u>62</u> 76	<u>63</u> 77
30PT	<u>64</u> I00	<u>65</u> I0I	<u>66</u> I02	<u>67</u> I03	<u>72</u> II0	<u>73</u> III	<u>74</u> II2	<u>75</u> II3	<u>80</u> I20	<u>8I</u> I2I	<u>82</u> I22	<u>83</u> I23	<u>88</u> I30	<u>89</u> I3I	<u>90</u> I32	<u>9I</u> I33
33PT	<u>68</u> I04	<u>69</u> I05	<u>70</u> I06	<u>7I</u> I07	<u>76</u> II4	<u>77</u> II5	<u>78</u> II6	<u>79</u> II7	<u>84</u> I24	<u>85</u> I25	<u>86</u> I26	<u>87</u> I27	<u>92</u> I34	<u>93</u> I35	<u>94</u> I36	<u>95</u> I37
40PT	<u>96</u> I40	<u>97</u> I4I	<u>98</u> I42	<u>99</u> I43	<u>I04</u> I50	<u>I05</u> I5I	<u>I06</u> I52	<u>I07</u> I53	<u>II2</u> I60	<u>II3</u> I6I	<u>II4</u> I62	<u>II5</u> I63	<u>I20</u> I70	<u>I2I</u> I7I	<u>I22</u> I72	<u>I23</u> I73
43PT	<u>I00</u> I44	<u>I0I</u> I45	<u>I02</u> I46	<u>I03</u> I47	<u>I08</u> I54	<u>I09</u> I55	<u>II0</u> I56	<u>III</u> I57	<u>II6</u> I64	<u>II7</u> I65	<u>II8</u> I66	<u>II9</u> I67	<u>I24</u> I74	<u>I25</u> I75	<u>I26</u> I76	<u>I27</u> I77

6.4.8. НКП предназначен для хранения ключей памяти.

НКП состоит из 768 запоминающих ячеек (ЗЯ) объединенных в I28 шестизрядных слов. Структурная схема НКП представлена на рис. I6.

ЗЯ представляет собой триггер, образованный регистром R2 и туннельным диодом ДЗ, ко входу которого подсоединена схема совпадения, состоящая из резистора RI, диодов ДI (германиевого) и Д2 (кремниевое). Принципиальная схема ЗЯ, вольтамперная характеристика ДЗ и нагрузочная прямая приведены на рис. I7.

ДЗ может находиться в двух устойчивых состояниях:

- низковольтном (состояние "0");
- высоковольтном (состояние "I").

При поступлении сигнала ГАШ (n) все туннельные диоды n -го слова переключаются в состояние "0", так как $E_{cm} = 0$. На анодах туннельных диодов, находившихся в состоянии "I", возникают отрицательные перепады, поступающие через емкость CI в УУС.

При поступлении сигнала ФЗ (n) ток от формирователя записи в зависимости от уровня на шине PЗ-1 может протекать по двум цепям:

- через RI, Д2 и ДЗ, если PЗ-1 высокий;
- через RI и ДI, если PЗ-1 низкий.

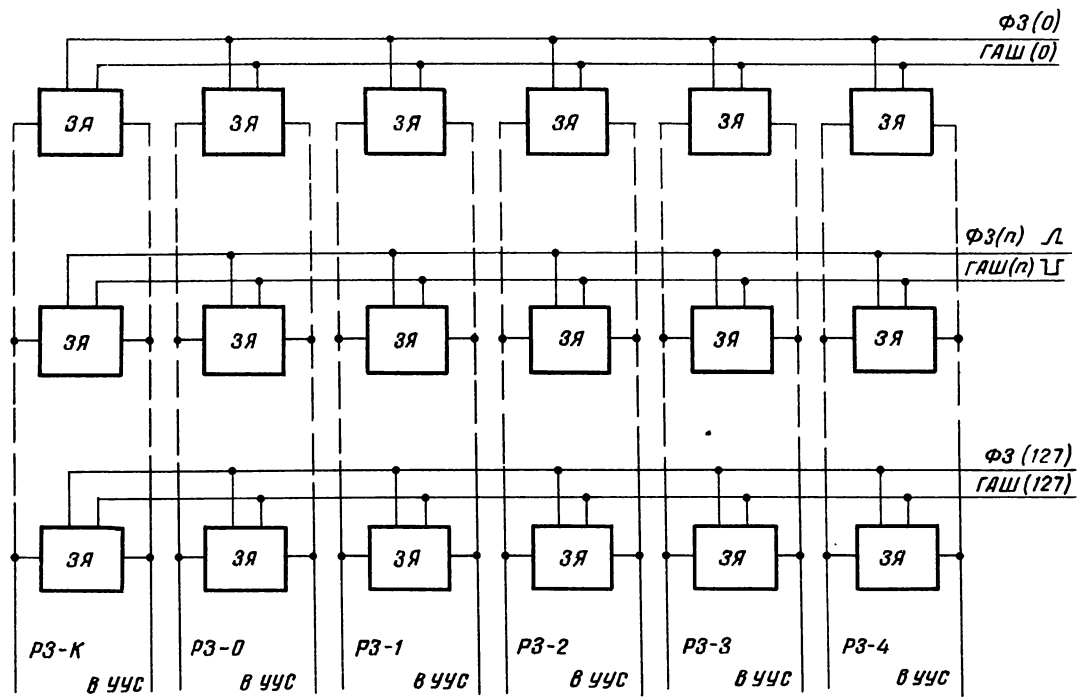
В первом случае ДЗ переключается в состояние "I" и после окончания сигнала ГАШ (n) остается в нем.

Во втором случае ДЗ остается в "0", так как Д2 закрыт.

Временная диаграмма работы ЗЯ приведена на рис. I8.

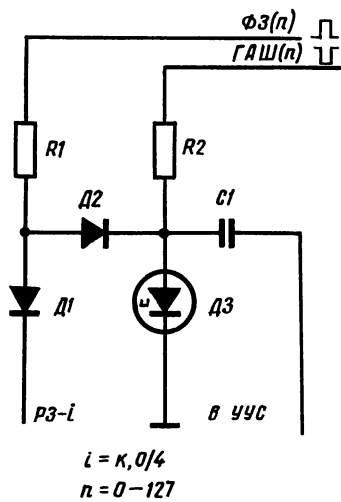
ЗЯ расположены в ТЭЗ ЕС-2420/0093, по восемь шестизрядных слов в каждом.

6.4.9. УУС предназначен для усиления считанных сигналов до стандартной для микросхем серии I55 величины.

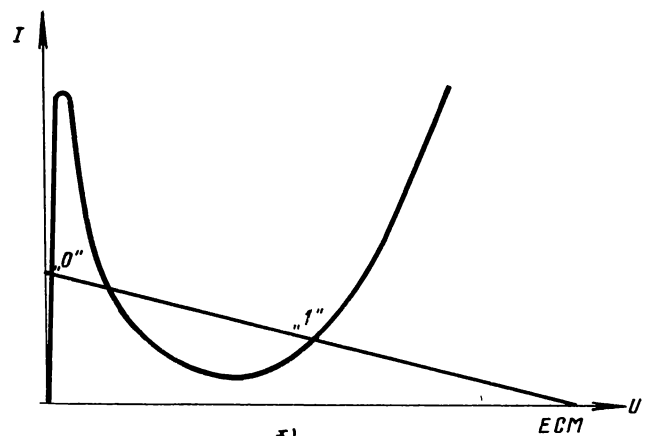


От ЗЯ одного разряда в ЧУС идут 10 шин, каждая из которых объединяет 6 слов.

Рис.16. Структурная схема накопителя ключей памяти



а)



б)

Рис.17. Запоминающая ячейка:
 а - принципиальная схема;
 б - вольтамперная характеристика

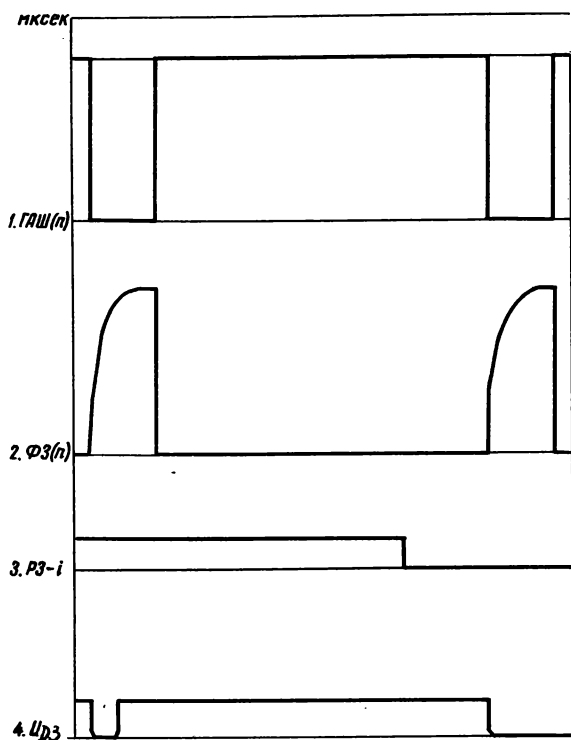


Рис.18. Временная диаграмма работы запоминающей ячейки

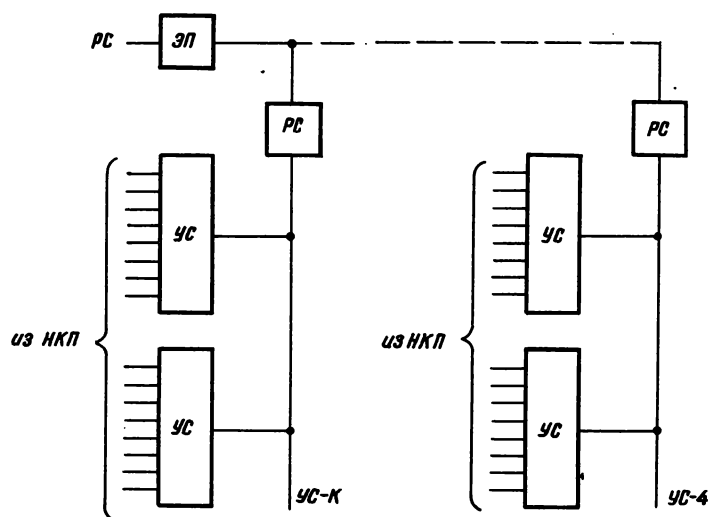


Рис.19. Структурная схема узла усилителей считывания

УУС состоит из следующих функциональных узлов:

- двенадцати усилителей считывания (УС), по два на один разряд,
- шести элементов разрешения считывания (РС),
- эмиттерного повторителя сигнала РС (ЭП).

Структурная схема УУС приведена на рис.19.

УС состоит из восьми предварительных усилителей считывания (УСП), к каждой паре которых подсоединен один усилитель считывания (УСО). Структурная схема УС приведена на рис.20, принципиальная схема тракта усиления приведена на рис.21.

УСП представляет собой каскад с эмиттерной противосвязью. Нагрузкой УСП является резистор R_1 УСО.

Ток смещения в базу транзистора Т1 задается резистором R_3 от делителя R_8, R_9, C_5 , общего для шести УСП.

УСО представляет собой каскад с общим эмиттером. Нагрузкой каскада являются резисторы R_1 и R_2 элемента РС. Величины их подобраны таким образом, что, во первых, верхний уровень выходного сигнала УС-1 соответствует тому же уровню для микросхем серии 155, во-вторых, диод Д1 РС закрыт даже при высоком уровне на шине РС. Если от помехи транзистор Т1 УСО открывается, то при высоком уровне на шине РС диод Д1 открывается, не давая верхнему уровню выходного сигнала УС-1 опуститься ниже допустимой величины.

При считывании отрицательный сигнал РС закрывает транзистор Т4, отключая цепь диода Д1.

Отрицательный сигнал, поступающий из НКП, приоткрывает транзистор Т1 УСП. Положительный импульс, выделяющийся на R_1 УСО, через переходную цепь C_1, R_2 УСО подается на базу транзистора Т1 УСО, открывая его до насыщения. На выходе образуется отрицательный сигнал УС-1.

УСП расположены в ТЭЭ ЕС-2420/0093, по шесть в каждом.

УСО расположены в ТЭЭ ЕС-2420/0088, по 24 в каждом.

РС и ЭП расположены в ТЭЭ ЕС-2420/0094.

6.4.10. РМ предназначен для приема информации, считанной из НКП, и управления ее регенерацией.

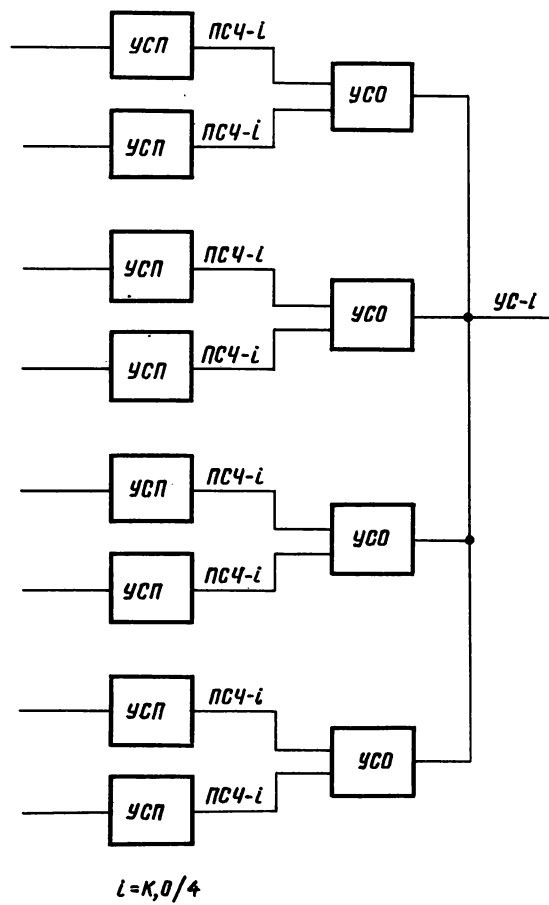


Рис.20. Структурная схема усилителя считывания

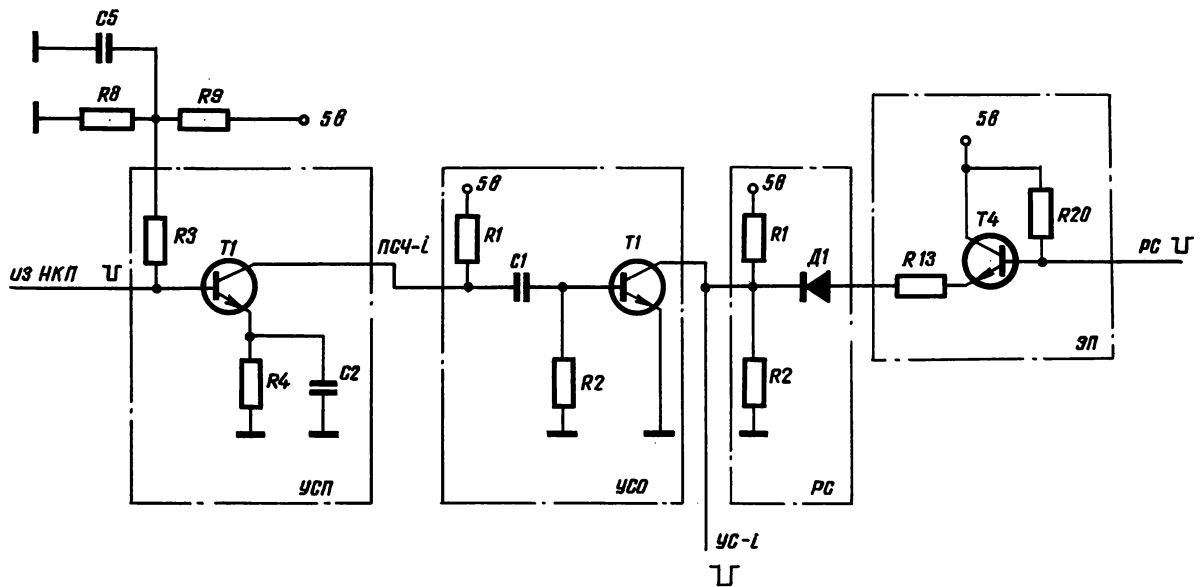


Рис.21. Принципиальная схема тракта усиления

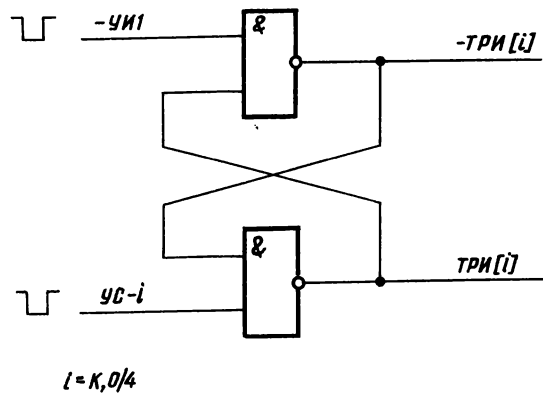


Рис.22. Триггер регистра информации

РИ состоит из шести идентичных триггеров, собранных по схеме рис.22.

Занесение информации осуществляется отрицательными сигналами УС-1. Гасится РИ отрицательным сигналом - УИ1.

Расположен РИ в ТЭЗ ЕС-2420/0082.

6.4.II. УРЗ предназначен для выработки сигналов РЗ-1, $i = K, 0/4$, соответствующих коду слова, записываемого в НКП.

УРЗ состоит из следующих функциональных узлов:

- инвертора сигнала - РЕГ,
- шести схем И-ИЛИ-НЕ,
- шести элементов разрешения записи (РЗ).

Структурная схема УРЗ представлена на рис.23.

Элемент РЗ состоит из следующих элементов:

- эмиттерного повторителя с симметричным ускоряющим транзистором;
- инвертора, собранного по схеме с общим эмиттером с резисторно-емкостным делителем на входе;
- диодов Д5 для обеспечения нулевого потенциала на базе транзистора Т2 при низком уровне на шине РЗ [1], Д2 для уменьшения длительности положительного фронта выходного сигнала РЗ-1; Д3 для ограничения обратного напряжения база-эмиттер транзистора Т2, Д4 и Д6 для ограничения тока через туннельный диод на второй восходящей ветви в элементе ЗЯ ТЭЗ ЕС-2420/0093.

Принципиальная схема элемента РЗ представлена на рис.23.

Схемами И-ИЛИ-НЕ инвертируется либо код РИ, если сигнал - РЕГ - низкий, либо код РЕЗ, если сигнал - РЕГ - высокий (первый случай соответствует регенерации информации, второй - записи).

Проинвертированный код поступает на элементы РЗ, которые, инвертируя его еще раз, вырабатывают сигналы РЗ-1. Низкий уровень РЗ-1 соответствует записи нуля, высокий - единицы. В последнем случае, как только туннельный диод переключился в высоковольтное состояние, открываются диоды Д4 и Д6 РЗ, ограничивая ток через туннельный диод.

УРЗ расположен в ТЭЗ ЕС-2420/0082, за исключением элементов РЗ, расположенных в ТЭЗ ЕС-2420/0094.

6.4.I2. УФЗ предназначен для выработки положительных сигналов ФЗ (n), где $n = 0-127$.

УФЗ состоит из 128 идентичных элементов ФЗ, собранных по схеме, представленной на рис.24.

ФЗ представляют собой каскад с общим эмиттером, на выходе которого включен дроссель Др1, затягивающий передний фронт выходного сигнала, что исключает влияние индуктивности шин РЗ-1, предотвращая тем самым ложные переключатели туннельных диодов.

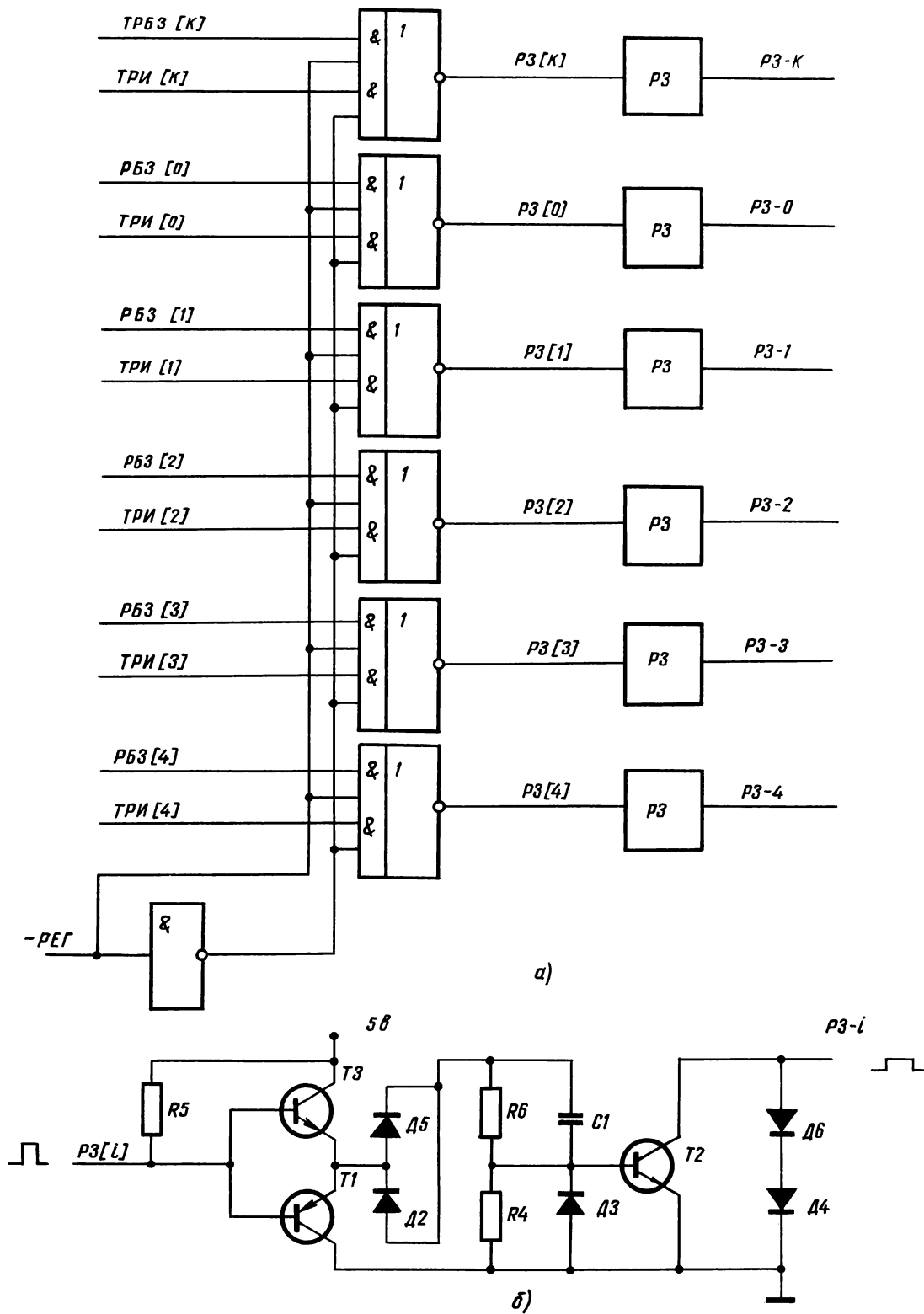


Рис.23. Узел разрешения записи:
 а - структурная схема;
 б - принципиальная схема элемента P3

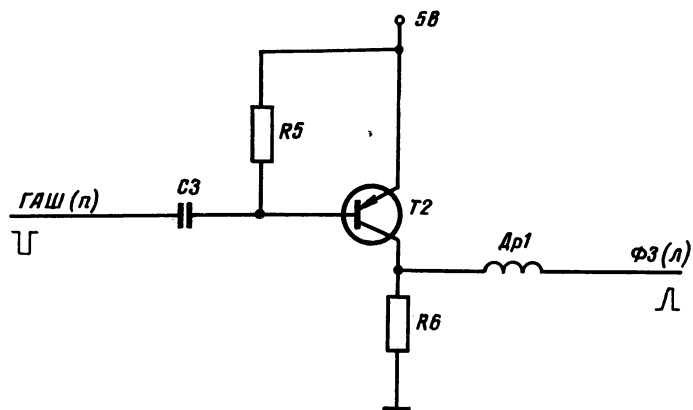


Рис.24. Принципиальная схема формирователя записи

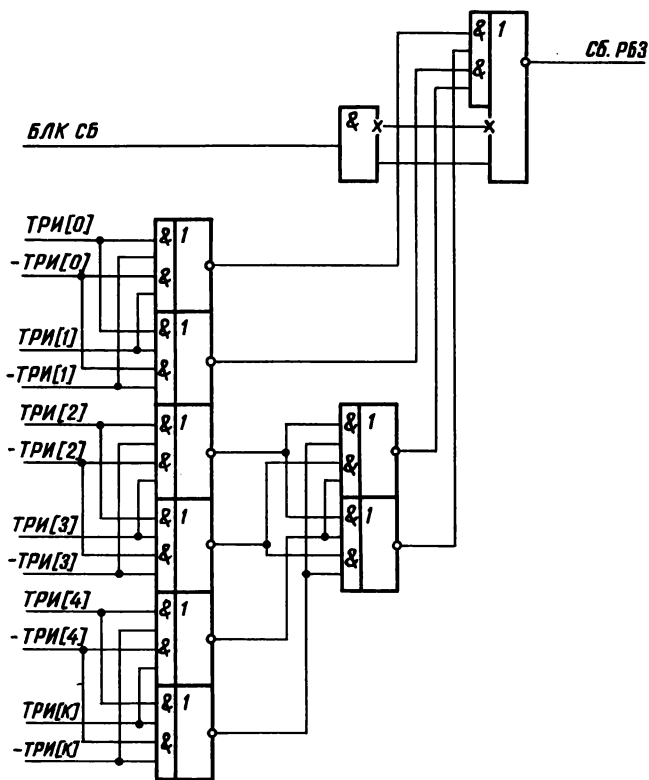


Рис.25. Схема свертки

ФЗ запускаются отрицательным фронтом сигналов ГАШ (n), при этом длительность выходного сигнала равна длительности входного.

ФЗ расположены в ТЭЗ ЕС-2420/0093, по восемь в каждом.

6.4.13. УКН предназначен для контроля правильности чтения информации из НКП в РИ. УКН представляет собой схему свертки (рис.25), расположенную в ТЭЗ ЕС-2420/0086.

ПЕРЕЧЕНЬ СОКРАЩЕНИЙ И УСЛОВНЫХ ОБОЗНАЧЕНИЙ СИГНАЛОВ БЛОКА ЗАЩИТЫ

-С1В, -С4В	- синхроимпульсы
СЧТСТ БЗ	- считывание-стирание в БЗ
ЗП БЗ	- запись в БЗ
ОП БЗ	- признак оперативной памяти в БЗ
З БЗ	- признак блока защиты
ТЦП БЗ	- триггер вычислительного устройства в БЗ
КША [I1/I7] БЗ	- кодовые шины адреса оперативной памяти в БЗ, разряды с I1 по I7
-УИ1, УИ2, УИ3	- управляющие импульсы
РАЗР.ОБР	- разрешение обращения
-РЕГ	- регенерация
РС	- разрешение считывания
РБЗ: = РИ	- регистру блока защиты присвоить значение регистра информации
ЗАЩ.ПО СЧТ	- защита по считыванию (режим защиты)
ТРИ [К,0/4]	- прямой выход триггера регистра информации, разряды [К,0/4]
-ТРИ [К,0/4]	- инверсный выход триггера регистра информации, разряды [К,0/4]
СР.БЗК	- сравнение с ключом защиты селекторного канала
РКЗК [0/3]	- регистр ключа защиты канала (селекторного), разряды [0/3]
РБЗ: =С	- регистру блока защиты присвоить значение выхода С арифметического блока
С [К,0/7] БЗ	- выход С арифметического блока в БЗ, разряды [К,0/7]
РБЗ [К,0/7]	- прямой выход триггера регистра блока защиты, разряды [К,0/7]
-РБЗ [К,0/7]	- инверсный выход триггера регистра блока защиты, разряды [К,0/7]
СБ.РБЗ	- сбой регистра блока защиты
БЛОКИР.СР	- блокировка сравнения
СХ.СРАВН.	- схема сравнения
Х [0/7]	- выходы дешифратора Х, с 0 по 7
У [0/I5]	- выходы дешифратора У, с 0 по I5
ГАШ (0-I27)	- гашение, с 0 по I27
ФЗ (0-I27)	- формирователь записи, с 0 по I27
ПСЧ-1, 1 =К,0/4	- предварительное считывание, разряды [К,0/4]
УС-1, 1=К,0/4	- усилитель считывания, разряды [К,0/4]
РЗ-1, 1=К,0/4	- разрешение записи, разряды [К,0/4]
НУИ1, НУИ2, НУИ3	- начало управляющего импульса
КУИ1, КУИ2, КУИ3	- конец управляющего импульса
НРС	- начало разрешения считывания
КРС	- конец разрешения считывания
ЭДЗ-2	- запуск ЭДЗ-2
ТКН	- прямой выход триггера контроля по нечетности
-ТКН	- инверсный выход триггера контроля по нечетности
БЛК СБ	- блокировка сбоя РБЗ

Лист регистрации изменений

Изменения	Номера листов (страниц)				Всего листов (страниц) в документе	№ документа	Входящий № сопроводительного документа и дата	Подпись	Дата
	измененных	замененных	новых	изъятых					