

В. А. ВОРОБЬЕВ, В. В. ЕВТЕЕВ, А. А. ИВАНОВ,  
А. А. МАҚАРОВ, В. В. ЧУГУНОВ

УСТРОЙСТВО  
И ТЕХНИЧЕСКОЕ ОБСЛУЖИВАНИЕ  
ЭВМ ЕС-1020

УЧЕБНОЕ ПОСОБИЕ

*Под редакцией В. В. ЕВТЕЕВА*

*Утверждено в качестве  
учебного пособия*

Министерство обороны СССР

МОСКВА 1976

УДК 681.142

Учебное пособие посвящено вопросам построения и функционирования устройств ЭВМ ЕС-1020, а также особенностям технического обслуживания машины.

Книга является учебным пособием для слушателей, изучающих эксплуатацию вычислительной техники.

Предполагается знакомство читателя с принципами построения электронных вычислительных машин Единой системы.

Илл. 129, табл. 25 , библ. 5 назв.

Подписано в печать 31.12.75 г.

Формат 60 x 90/16      Объем 19 п.л. + 2 вкл. в I/4  
(вклейка № 1 между стр. 144-145, вклейка № 2 между стр. 254-255)  
"Для внутриведомственной продажи (цена 79 коп.)"

---

Г 424060

Изд. № 120

Зак. 1008

© Министерство обороны СССР, 1976

## ОГЛАВЛЕНИЕ

Предисловие .....	5
-------------------	---

### Глава I. Назначение, состав устройств и основные характеристики ЭВМ ЕС-1020

§ I.1. Общие сведения о машине .....	7
§ I.2. Состав устройств и их основные характеристики.	9
§ I.3. Форматы машинных кодов .....	17

### Глава II. Оперативная память

§ 2.1. Назначение и общие принципы построения оперативной памяти .....	24
§ 2.2. Основные технические данные оперативной памяти .....	29
§ 2.3. Особенности построения и работы основных функциональных узлов оперативной памяти .....	32
§ 2.4. Порядок функционирования оперативной памяти ..	71
§ 2.5. Блок защиты .....	78

### Глава III. Арифметико-логический блок

§ 3.1. Общие сведения об АЛБ. Методика выполнения операций .....	95
§ 3.2. Структурная схема АЛБ .....	101
§ 3.3. Функционирование АЛБ при выполнении операций сложения и вычитания.....	115
§ 3.4. Функционирование АЛБ при выполнении логических операций, операций пересылки и сдвига .....	119

### Глава IV. Центральное устройство управления

§ 4.1. Назначение, принцип построения, состав ЦУУ ...	124
§ 4.2. Блок синхронизации .....	125

§ 4.3. Блок регистров .....	128
§ 4.4. Постоянная память .....	139
§ 4.5. Структура микрокоманды. Микрооперации .....	146
§ 4.6. Блок управления .....	150
§ 4.7. Функционирование ЦУУ при выполнении команд .....	163

### Глава У. Система прерываний

§ 5.1. Слово состояния программы .....	182
§ 5.2. Общие сведения о системе. Процедура прерываний .....	185
§ 5.3. Аппаратные средства системы прерываний .....	193
§ 5.4. Функционирование системы при выполнении прерываний .....	201

### Глава VI. Интерфейс ввода-вывода

§ 6.1. Общие сведения об интерфейсе ввода-вывода .....	213
§ 6.2. Состав и подключение интерфейса ввода-вывода .....	215
§ 6.3. Назначение сигналов в интерфейсе ввода-вывода .....	218
§ 6.4. Выполнение операций обмена информацией между каналом и абонентом .....	228

### Глава УП. Каналы машины

§ 7.1. Назначение, состав и структурная схема мультиплексного канала .....	239
§ 7.2. Работа мультиплексного канала .....	244
§ 7.3. Назначение, состав и структурная схема селекторного канала .....	253
§ 7.4. Работа селекторного канала .....	259

### Глава УШ. Системы питания и контроля.

#### Техническое обслуживание машины

§ 8.1. Система питания машины .....	266
§ 8.2. Система контроля машины .....	271
§ 8.3. Система технического обслуживания машины .....	284
§ 8.4. Общие вопросы организации эксплуатации машины .....	292

Литература .....	303
------------------	-----

## ПРЕДИСЛОВИЕ

Учебное пособие предназначено для слушателей, изучающих вычислительную технику, а также для специалистов, занимающихся эксплуатацией ЭВМ ЕС-1020.

Пособие рассчитано на читателя, знакомого с вопросами программирования и основами построения современных ЭВМ и вычислительных систем.

В пособии рассматривается построение основных устройств ЭВМ ЕС-1020, особенности их функционирования при выполнении типовых операций, а также вопросы контроля работоспособности и технического обслуживания машины. Материал излагается в такой последовательности.

В первой главе кратко изложены основные характеристики машины, ее состав и сведения о представлении информации в ней.

В последующих четырех главах рассматривается построение и функционирование устройств, входящих в состав процессора машины. Вторая глава посвящена рассмотрению построения и функционирования оперативной памяти машины. В третьей главе изложены особенности построения и функционирования арифметико-логического блока при выполнении типовых операций. Четвертая глава посвящена рассмотрению построения и функционирования центрального устройства управления. В ней достаточно подробно излагается функционирование микропрограммного управления. Изложение материала сопровождается конкретными примерами.

Особенности построения и функционирования системы прерываний машины рассмотрены в пятой главе.

В следующих двух главах излагается построение и функционирование интерфейса ввода-вывода информации и каналов машины.

В восьмой главе рассмотрено построение системы питания и системы контроля работоспособности, а также излагаются система технического обслуживания и некоторые вопросы эксплуатации машины.

Материал пособия распределяется между авторами следующим образом: А.А. Иванов - главы I и II (§ 2,5 написан Е.А. Дроздо-

вым), А.А. Макаров – главы III и VI, В.В. Евтеев – главы IV и V, В.В. Чугунов – глава VII, В.А. Воробьев – глава VIII.

Авторы выражают признательность Е.А. Дроздову, В.А. Комарницкому, А.М. Махонько и А.П. Пятибратову, внимательно просмотревшим рукопись и сделавшим ряд замечаний и предложений, которые способствовали улучшению качества учебного пособия.

---

## Г л а в а I

### НАЗНАЧЕНИЕ, СОСТАВ УСТРОЙСТВ И ОСНОВНЫЕ ХАРАКТЕРИСТИКИ ЭВМ ЕС-1020

#### § I.I. ОБЩИЕ СВЕДЕНИЯ О МАШИНЕ

Электронная вычислительная машина ЕС-1020 является малой моделью системы машин третьего поколения.

По своим техническим характеристикам ЭВМ ЕС-1020 предназначена для решения широкого круга научно-технических и экономических задач и для работы в различных автоматизированных системах управления. Универсальность машины достигается применением в ней современных системных принципов построения и работы основных устройств, а также использованием системы команд с обширным набором операций. На уровне машинного языка ЭВМ ЕС-1020 полностью совместима с другими моделями машин Единой системы.

В машине ЕС-1020 реализуется принцип микропрограммного управления, обеспечивается возможность работы с кодами переменной длины ( с кодами различных форматов ), допускается представление чисел в форме с фиксированной запятой, в форме с плавающей запятой и в виде целых десятичных чисел. В качестве основного исходного элемента для формирования кодов ( слов ) всех форматов принят байт - восьмиразрядный двоичный код. Байт является также наименьшим информационным словом, которое самостоятельно может быть записано или считано из памяти машины.

Электронная вычислительная машина ЕС-1020 снабжена совершенной системой памяти. В ней применяются магнитное оперативное запоминающее устройство, накопитель на магнитных лентах и накопитель на магнитных дисках.

Для машины предусмотрены различные способы ввода и вывода информации. Информация в машину может вводиться с перфолент и

перфокарт, может приниматься из телеграфных и телефонных каналов связи. Вывод информации из машины может осуществляться на перфоленту, перфокарты, бумажные ленты в виде печати, в телеграфные и телефонные каналы связи.

Функциональные устройства машины разработаны с применением принципов агрегатирования и могут использоваться для построения вычислительных систем различной сложности и различного целевого назначения. Объединение машин в вычислительные системы может производиться через общее внешнее запоминающее устройство (накопитель) и с помощью непосредственных связей между процессорами.

В машине применяется аппаратный контроль, основанный на применении метода контроля по  $mod\ 2$  и дублировании оборудования. Основным видом контроля является контроль по  $mod\ 2$ . С целью контроля каждый байт информации дополняется девятым контрольным разрядом, значение которого формируется аппаратурно.

Математическое обеспечение ЭВМ ЕС-1020 состоит из комплекса программ технического обслуживания (КПТО) и дисковой операционной системы (ДОС/ЕС). КПТО предназначен для контроля правильности функционирования технических средств машины и облегчения их наладки. ДОС/ЕС обеспечивает автоматизацию процесса подготовки и использования рабочих программ, повышение производительности труда программистов, операторов и обслуживающего персонала.

Система математического обеспечения машины позволяет использовать проблемно ориентированные языки программирования типа Фортран, Пл/І, РПГ.

Для размещения машины требуется помещение общей площадью 96 м<sup>2</sup> и высотой не менее 3 м. К микроклимату помещения предъявляются следующие требования: температура воздуха от 5 до 40° С, атмосферное давление 760 ± 30 мм рт. ст., влажность воздуха 65±5%, запыленность воздуха не более 500 частиц в 1 м<sup>3</sup> при размере твердых частиц не более 0,7 мк. [5].

Первичное питание машины – трехфазная сеть напряжением 380/220 В, частотой 50 Гц. Машина потребляет мощность не более 21 кВа.

Допускается любой режим эксплуатации машины: односменный, двухсменный и трехсменный. При трехсменной эксплуатации машины для ее технического обслуживания рекомендуется иметь следующий состав обслуживающего персонала:

начальник машины – 1;  
инженер-электрик – 6;

техник-электрик - 4;  
слесарь точной механики - I.

## § I.2. СОСТАВ УСТРОЙСТВ И ИХ ОСНОВНЫЕ ХАРАКТЕРИСТИКИ

Для ЭВМ ЕС-1020 установлен типовой, основной комплект оборудования, состав которого определен из условий ее автономного использования.

Общая схема машины, соответствующая основному комплекту ее оборудования, изображена на рис. I.1. На схеме пунктиром выделены те устройства, число которых при постановке машины потребителям может изменяться.

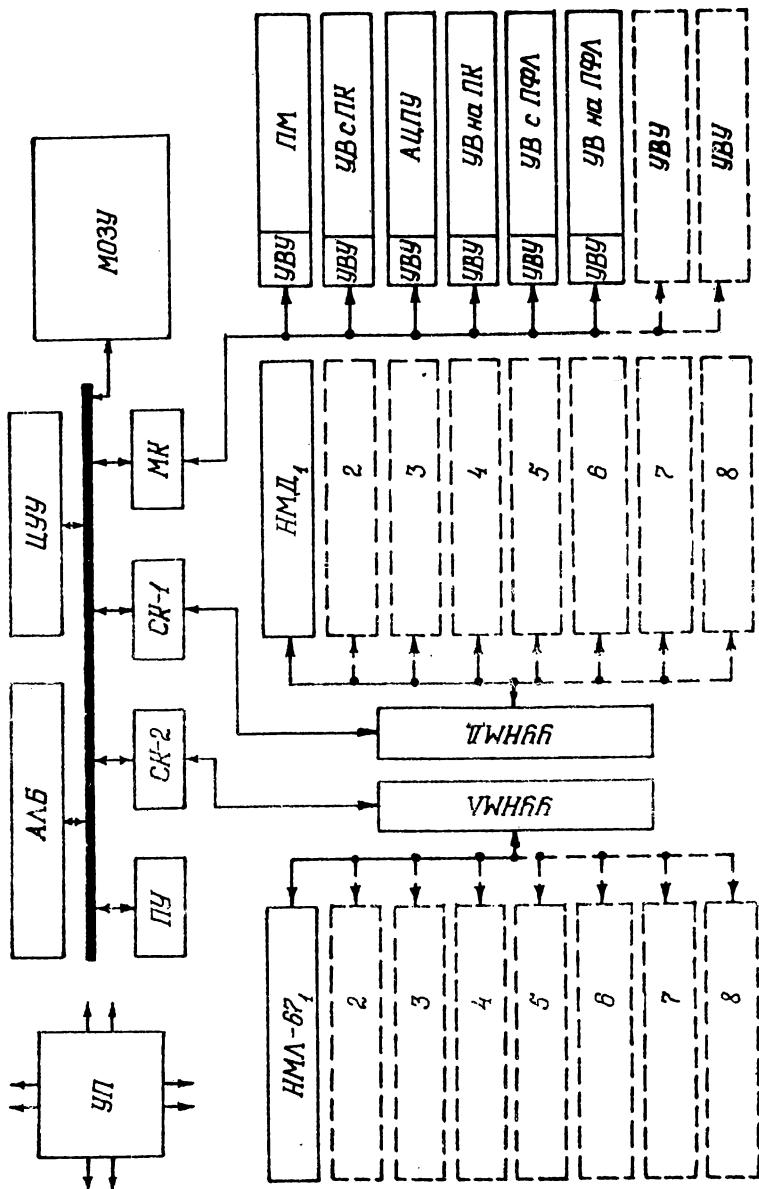
Для упрощения изложения материала условимся в дальнейшем, как это принято в наиболее распространенной специальной литературе, называть процессором <sup>1</sup> совокупность арифметико-логического блока и центрального устройства управления, а вычислителем - совокупность процессора и оперативной памяти.

Ниже приводятся назначение, технические характеристики и условное обозначение основных функциональных устройств ЭВМ ЕС-1020.

Арифметико-логический блок (АЛБ) ЕС-2420 обеспечивает побайтную обработку информации. Основные узлы АЛБ выполнены в виде комбинационных схем. В АЛБ используется парофазный код, обеспечивающий оперативный контроль правильности представления и пересылок операндов, участвующих в операциях. Контроль осуществляется путем непрерывного сравнения прямых и инверсных кодовых сигналов каждого разряда операндов. Наряду с выполнением арифметических и логических операций АЛБ широко участвует в пересыloчных операциях.

Центральное устройство управления (ЦУУ) ЕС-2420 служит для формирования управляющих сигналов, обеспечивающих выполнение машинных операций по обработке информации и обмену информацией между различными устройствами в соответствии с заданными алгоритмами решения задач и заложенными в машину принципами пост-

<sup>1</sup> В литературе встречаются и другие определения понятия "процессор". Так, например, в американских источниках процессором называется арифметико-логический блок, в техническом описании ЕС-1020 - совокупность арифметико-логического блока, центрального устройства управления и оперативной части.



P.M.C. T.I.

роения и работы. В ЦУУ применяется микропрограммный принцип построения и работы, прерывание программ аппаратурными и программными средствами с учетом четырех уровней приоритета причин прерывания; защита оперативной памяти по ключам; переменная длительность времени выполнения команд, составляющая для арифметических и логических операций 20 - 2069 мкс; генератор исходных синхроимпульсов с изменяемой длительностью такта работы, обеспечивающий выработку синхроимпульсов с частотой 1 000 000 или 909 090 Гц.

Оперативная память (ОП) ЕС-3220 обеспечивает хранение программной и обрабатываемой информации: тип памяти  $2,5d$ ; емкость переменная и составляет или 32 768, или 65 536, или 131 072 18-разрядных двоичных слова; один цикл обращения к ОП обеспечивает передачу одного 18-разрядного кода (двух байтов и двух дополнительных контрольных разрядов) и по времени занимает 2 мкс.

Первый селекторный канал (СК-1) ЕС-2420 предназначен для подключения к ОП накопителей на магнитных дисках в целях обмена информацией между ними. Количество подканалов - два, режим работы - монопольный, число реально подключаемых НМД - от 1 до 64, максимально возможное число подключаемых НМД равно 256, быстродействие канала составляет 100 000 18-разрядных двоичных кодов в секунду (200 Кбайт/с).

Второй селекторный канал (СК-2) ЕС-2420 предназначен для подключения к ОП накопителей на магнитных лентах в целях обмена информацией между ними. Характеристики СК-2 аналогичны характеристикам СК-1.

Мультиплексный канал (МК) ЕС-2420 служит для подключения к ОП устройств ввода и вывода информации. Количество подканалов - от 48 до 112: 8 подканалов являются разделенными, остальные - неразделенными. Каждый из разделенных подканалов может управлять работой до 16 однотипных устройств ввода или вывода информации, неразделенный - одним устройством. Общее число подключаемых устройств - от 168 до 232; режимы работы - монопольный и мультиплексный; быстродействие канала в монопольном режиме - до 103 000 восьмиразрядных двоичных слов (100 Кбайт) в секунду, в мультиплексном - до 16384 восьмиразрядных двоичных слов (16 Кбайт) в секунду; передача информации производится по байтам.

Устройство управления накопителями на магнитных лентах (УУ НМЛ) ЕС-5511 обеспечивает управление обменом информацией между ОП и накопителями на магнитных лентах, использующих прин-

при записи "по двум уровням без возвращения к нулю". Число подключаемых НМЛ - до 8; режим обмена информацией - монопольный; быстродействие равно 65 536 восьмиразрядных двоичных кодов (64 Кбайт) в секунду при плотности записи 32 импульса на 1 мм или 16 384 восьмиразрядных двоичных числа (16 Кбайт) в секунду при плотности записи 8 импульсов на 1мм; обмен информацией при плотности записи 32 импульса на 1 мм сопровождается циклическим контролем, обеспечивающим исправление одиночных и групповых ошибок, возникающих за счет искажения информации только по одной дорожке, и обнаружение ошибок, заключающихся в искажении информации по нескольким дорожкам; возможна работа устройства с двумя ЭВМ в монопольном режиме. В составе машины может применяться от одного до восьми устройств ЕС-55II.

Накопитель на магнитной ленте НМЛ-67 предназначен для приема, хранения и выдачи больших массивов информации. Носитель информации - магнитная лента типа В4502 - 12; ширина - 12,7 мм, толщина - 45-55 мк; скорость движения - 2 м/с; плотность записи - 32 или 8 импульсов на 1 мм; способ записи - "по двум уровням без возвращения к нулю"; количество рабочих дорожек - 9; общая длина ленты - 732 м; рабочий ресурс ленты - не менее 50 000 проходов; запись информации сопровождается контрольным считыванием, что обеспечивается конструктивным объединением в одном блоке записывающих и считающих магнитных головок и схемными решениями в УУ НМЛ; запись информации производится при движении МЛ в прямом направлении, считывание - при движении МЛ в обоих направлениях; стирание информации одной общей магнитной головкой, ленто-протяжный механизм с вакуумным прижимом МЛ к ведущим валам, с вакуумной колонкой и фотодатчиками для контроля за количеством ленты в колонке. В составе машины может применяться от 1 до 64 устройств типа НМЛ-67.

Устройство управления накопителями на магнитных дисках (уу НМД) ЕС-555I служит для управления обменом информации между ОП и накопителями на магнитных дисках. Число подключаемых НМД - до 8; режим обмена информацией - монопольный; быстродействие - 159 744 восьмиразрядных двоичных кодов(156 Кбайт) в секунду; обмен информацией сопровождается контролем по *mod2* и циклическим контролем; возможна работа устройства с двумя ЭВМ в монопольном режиме. В составе машины может применяться от одного до восьми устройств ЕС-555I.

Накопитель на магнитных дисках (НМД) ЕС-5056 обеспечивает прием, хранение и выдачу больших массивов информации, хранение программ операционной системы. Пакеты дисков сменные; ёмкость

сменного пакета дисков -  $58 \cdot 10^6$  двоичных цифр (бит); скорость обмена информацией -  $1,25 \cdot 10^6$  двоичных цифр в секунду; средняя скорость поиска информации - 90 мс; количество дисков в пакете - 6; количество рабочих поверхностей пакета - 10, число рабочих дорожек на одной рабочей поверхности равно 203; метод записи - двухчастотный; плотность записи для внешней дорожки составляет 30 бит/мм, внутренней дорожки - 44 бит/мм; ширина рабочей дорожки - 0,13 мм; шаг дорожек -  $0,257 \pm 0,01$  мм; диаметр диска - 356 мм; скорость вращения дисков - 2400 об/м; время смены пакета дисков - не более 2 мин; покрытие дисков - кобальтово-кадиевое; толщина покрытия - 0,25 - 0,3 мк. В составе машины может применяться от 1 до 64 устройств типа ЕС-5056.

Пишущая машинка с блоком местного управления (ПМ) ЕС-7070 используется для организации диалога оператора с машиной с помощью двоичного кода для обмена информацией (ДКОИ). Печатающая машинка типа "Консул-260": скорость печати - до 10 символов в секунду; максимальное число символов в строке -  $10^6$ ; число различных печатаемых символов - 93 (при общем количестве клавиш 46); ввод и вывод информации - по байтам; контроль правильности передачи информации - по принципу нечетности, побайтно; режим работы - монопольный и мультиплексный; печать по бумажной ленте двухцветная.

Устройство ввода информации с перфокарт с блоком местного управления (УВ с ПК) ЕС-6012 осуществляет ввод информации с перфокарт. Носитель информации - 80-колонная перфокарта; расположение информации на перфокарте - по колонкам; правила пробивки кодов - в соответствии с кодом перфокарт КПК-12 и дальнейшим аппаратурным преобразованием считываемой информации в ДКОИ или по любым другим правилам без последующего их аппаратурного преобразования; способ подачи перфокарт - в продольном направлении; способ считывания информации - фотозелектрический, максимальная скорость подачи перфокарт - 500 перфокарт в минуту; емкость подающего магазина - до 1000 перфокарт; в устройстве применяется контроль считанной информации на несуществующую комбинацию пробивок, контроль работоспособности каналов считывания и каналов синхронизации, контроль на замятие, неподачу или двойную подачу перфокарт.

Устройство вывода информации на перфокарты с блоком местного управления (УВ на ПК) ЕС-7010 обеспечивает непосредственный вывод информации на перфокарты. Носитель информации - 80-колонная перфокарта; правила пробивки перфокарт - по строкам; при выводе

информации в машинном коде ДКОМ пробивке кодов на перфокарте предшествует их аппаратурное преобразование с учетом правил построения кода КПК-12 и построчной пробивки перфокарт; возможен вывод информации в любом коде без ее предварительного аппаратурного преобразования перед пробивкой на перфокарте; устройство имеет буферное ЗУ емкостью 256 байт, обеспечивающее совмещение во времени его работы с работой процессора; максимальная скорость пробивки перфокарт - 100 перфокарт в минуту; емкость подающего магазина - 700 перфокарт; емкость каждого из двух приемных карманов - 700 перфокарт; режимы работы - монопольный или мультиплексный; контроль правильности приема кодов из машины - побайтно по принципу нечетности, правильности пробивки кодов - путем контрольного считывания и сравнения с исходными кодами.

Алфавитно-цифровое печатающее устройство с блоком местного управления (АЦПУ) ЕС-7030 предназначено для вывода информации на широкую бумажную ленту в виде цифровой или буквенной печати и в виде графиков. Тип АЦПУ - "АЦПУ-128-5": носитель информации - бумажная лента шириной от 80 до 420 мм; количество различных печатаемых знаков - 82 (русский и латинский алфавит, цифры и специальные знаки); количество печатных знаков в строке - 128; скорость - 650-890 строк в минуту; размер знаков 2,3 x 1,4 мм; интервал между знаками в строке - 2,34 мм; интервал между строками -  $4,23 \pm 0,5$  мм; время перемещения бумаги на один шаг - 17мс; управление перемещением бумаги - от специальной перфоленты; принцип действия печатающего механизма - асинхронный; имеется буферное ЗУ емкостью 128 байтов (на одну строку); режимы работы - монопольный и мультиплексный; предусмотрен аппаратный контроль по *mod 2* (по байтам); красящая лента на капроновой или шелковой основе 5-8 м и сроком службы - 200 000 строк.

Устройство ввода информации с перфоленты с блоком местного управления (УВ с ПФЛ) ЕС-6022 обеспечивает ввод информации с бумажной перфоленты. Фотосчитывающий механизм - "FS-1501": носитель информации - 5-;6-,7- или 8-дорожечные бумажные перфоленты (ГОСТ 10860-68), максимальная скорость считывания - 1500 строк в минуту; со всех типов перфолент ввод информации в режиме копии, с 8-дорожечной перфоленты предусмотрен также ввод информации с преобразованием; режимы работы устройства - монопольный и мультиплексный; для режима копии предусмотрены ввод информации с контролем по четности или нечетности и ввод информации без контроля.

Устройство вывода информации на перфоленту (УВ на ПЛ) предназначено для вывода информации на бумажную перфоленту. Перфоратор ленточный типа "ПЛ-150": носитель информации - 5- или 8-дорожечные бумажные перфоленты (ГОСТ 1391-70, ГОСТ 10860-68); максимальная скорость пробивки перфоленты - 150 строк в минуту; вывод информации в режиме копии на 5- и 8-дорожечные ленты с формированием и пробивкой контрольного разряда или без него; вывод информации в коде КОИ-8 с преобразованием в код ГОСТ 13052-67 на 8-дорожечную перфоленту; режимы работы - монопольный и мультиплексный; предусмотрён контроль по  $mod\ 2$  принимаемой информации (по байтам), контроль на несуществующую пробивку, контроль неверного преобразования символа в режиме преобразования, контроль наличия сигналов на неиспользованных шинах в режиме копии, контроль невключения электродвигателя перфоратора по команде и его останова, контроль обрыва перфоленты.

Устройство питания (УП) ЕС-0820 служит для выработки питающих постоянных и переменных напряжений, а также дистанционного управления включением и выключением электропитания устройств машины. Система электропитания по конструктивному оформлению - централизованная, источник первичного питания - трехфазная сеть переменного тока напряжением 380/220 В с допустимым отклонением от + 10 до - 15% и частотой  $50 \pm 1$  Гц; номинальные значения постоянных питающих напряжений составляют  $\pm 5; \pm 12,6; +6,3$  и  $+20$  В; величины переменных напряжений равно 6 В 380/220 В; предусмотрена защита входной сети от коротких замыканий и перегрузок с помощью автомата АК50К-ЗМГ; обеспечивается формирование и выдача в ВЧУ сигнала, учреждающего аварийное отключение стабилизированных источников питания в случае понижения напряжения на их выходе не более чем на 5% от номинальных значений; имеется защита схем машины от превышения питающих напряжений.

Пульт управления (ПУ) ЕС-2020 используется для оперативного управления работой машины оператором. С ПУ осуществляется приведение ЭВМ в исходное состояние СБРОС, занесение информации в ее оперативную память и регистры, первоначальная загрузка информации. На ПУ также индицируются слова из оперативной памяти, с регистров и слово состояния программы (СП).

При рассмотрении рис. I.I обращает внимание тот факт, что устройства ввода и вывода информации, а также внешние ЗУ (некопители) подключены к вычислителю не непосредственно, а через специальные устройства-каналы (селекторные каналы СК-1, СК-2 и

МК). Наличие каналов в составе ЕС-1020 определяет основное отличие структуры этой машины от структуры ЭВМ первого и второго поколения.

В целях повышения уровня стандартизации оборудования и режимов его работы в ЕС-1020 обеспечены единые принципы организации функциональных связей каналов с устройствами ввода и вывода информации и накопителями. Это достигается применением в машине унифицированной для всех ЭВМ третьего поколения системы электрических связей и сигналов между каналами и управляемыми ими внешними устройствами, получившей в литературе наименование интерфейса. Построение и работа интерфейса внешних устройств ЕС-1020 основываются на использовании единых принципов обмена информацией, единых форматов информации и единых последовательностей управляющих сигналов.

Общий порядок взаимодействия устройств ЕС-1020 в процессе работы для рассматриваемого аппаратурного состава и его функциональных связей сводится к следующему. Процесс решения задач на ЭВМ ЕС-1020 формально может быть представлен в виде совокупности двух этапов. Первый из них является подготовительным этапом и имеет целью общую подготовку машины к работе. В литературе этот этап получил наименование "первоначальной загрузки программ". Второй этап заключается в непосредственном выполнении работы, объем и характер которой определяется информацией, заданной машине при первоначальной загрузке программы. В режим первоначальной загрузки программа включается оператором с помощью элементов пульта управления. На пульте управления оператором с помощью переключателя задается устройство ввода информации в машину, например, устройство ввода информации с перфокарт ЕС-6012, и нажимается кнопка ЗАГРУЗКА. При нажатии кнопки машина устанавливается в исходное состояние и в работу включается мультиплексный канал. В результате работы канала производится считывание с перфокарт и засыпка в вычислительное устройство 64-разрядного командного слова ССП. В ССП содержится информация, необходимая для организации дальнейшей работы машины. При этом, если программы решения заданных задач были ранее введены в оперативную память, то ССП обеспечивает непосредственный переход машины ко второму этапу процесса решения задач. В противном случае ССП организует ввод нужных программ в оперативную память и переход машины ко второму этапу вычислительного процесса осуществляется после завершения операций по вводу программ.

Работа ЭВМ на втором этапе вычислительного процесса организуется с помощью самих программ решения задач и 64-разрядных командных кодов, называемых текущими словами состояний программ (ТССП). На ТССП возложены функции управления последовательностью выборки команд программ, фиксации и обеспечения индикации состояния вычислительного устройства. Текущие ССП являются эффективным элементом управления вычислительным процессом в целом. Задавая новое ТССП или его определенную часть, можно оперативно изменять состояние вычислительного устройства полностью или частично. Запоминая ТССП при прерывании программ можно использовать их в дальнейшем для восстановления состояния вычислительного устройства на момент времени прерывания программ, что позволяет продолжить выполнение прерванных ранее программ.

Необходимость ввода и вывода информации на втором этапе процесса решения задач определяется обычно программами решения задач. Однако эти программы только начинают операцию ввода или вывода информации путем выдачи определенной инструкции в виде 32-разрядного командного кода в соответствующий канал машины. Непосредственное же выполнение операций ввода или вывода осуществляется каналом, управление которым производится специальной, канальной, программой. Канальная программа размещена в оперативной памяти машины и состоит из одного или нескольких 64-разрядных командных кодов - командных слов канала (КСК). В каждом КСК содержится информация о характере выполняемой операции, области используемой оперативной памяти и действиях канала после завершения операции ввода или вывода информации. Выполнение канальной программы совмещается во времени с выполнением машиной основных программ.

Следует отметить, что рассмотренный выше порядок взаимодействия основных устройств машины соответствует одному из возможных случаев ее работы. Естественно, что он не отражает всех особенностей и сложной логики работы ЭВМ ЕС-1020.

### § 1.3. ФОРМАТЫ МАШИННЫХ КОДОВ

Эффективное использование оборудования ЭВМ ЕС-1020 при решении разнообразных задач обеспечивается в значительной степени возможностью ее работы с кодами различных форматов.

В качестве основного структурного элемента для формирования машинных кодов всех форматов принят байт - восьмиразрядный двоичный код. При использовании байта как основного струк-

турного элемента разрядность машинных кодов различных форматов оказывается кратной восьми.

В общем случае, выбор и использование формата машинных кодов определяется видом информации, для представления которой используются коды, и характером операций по обработке этой информации.

В качестве основных в ЭВМ ЕС-1020 приняты следующие форматы машинных кодов:

полуслово – код, состоящий из двух последовательно расположенных байтов (рис. I.2, а);

слово – код, состоящий из четырех последовательно расположенных байтов (рис. I.2, б);

двойное слово – код, состоящий из восьми последовательно расположенных байтов (рис. I.2, в).

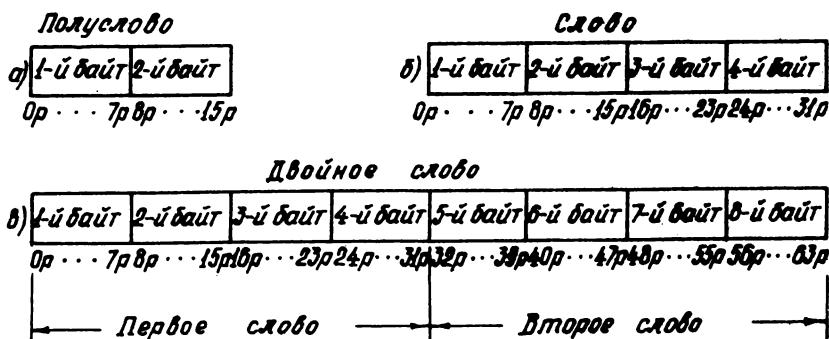


Рис. I.2

Следует отметить, что указанные выше форматы далеко не исчерпывают всего многообразия машинных кодов, используемых в ЭВМ ЕС-1020. Более полное представление о них дает таблица I.I.

Таблица I.I

№ п/п	Вид представляющей в машине информации	Применяемые форматы машинных кодов
I	Целые двоичные числа в форме с фиксированной запятой	Полуслово, слово и двойное слово
2	Дробные двоичные числа в форме с плавающей запятой	Слово, двойное слово

## Основные таблицы I.I

№ п/п	Вид представляющей в машине информации	Применяемые форматы машинных кодов
3	Целые десятичные числа	От одного до шестнадцати байтев
4	Буквенно-цифровая (логическая) информация	Для логических кодов фиксированной длины – байт, слово, двойное слово; для логических кодов переменной длины – от одного до двухсот пятидесяти шести байтов
5	Командные коды	Полуслово, слово, три полуслова
6	Специальные командные коды (слова состояния программ, слова состояния каналов, командное слово канала)	Двойное слово

Из таблицы I.1 следует, что в общем случае машинные коды различных форматов отличаются друг от друга разрядностью, характером и порядком размещения информации в их разрядной сетке. Порядок размещения информации в разрядной сетке машинных кодов с форматами, указанными в этой таблице, поясняется рис. I.3-I.7.

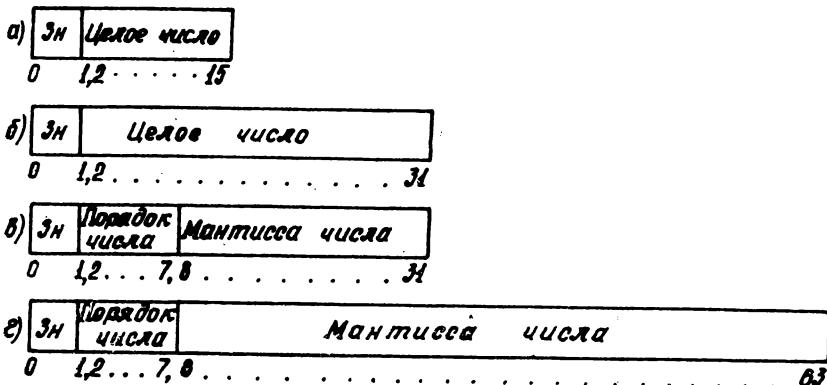


FIG. I.3

На рис. I.3 изображены возможные случаи представления в машинных кодах двоичных чисел. При этом рис. I.3,а и I.3,б соответствуют случаям представления в машинных кодах целых двоичных

чисел. на рис. I.3,в и I.3,г представлен порядок размещения в разрядной сетке машинных кодов двоичных чисел в форме с плавающей запятой. Во всех случаях изображения двоичных чисел в машине для знака числа отводится левый, нулевой, разряд машинного кода. Порядок числа размещается в I-7 разрядах кода. Как и в ЭВМ типа М-220 порядок числа отсчитывается относительно числа 64 и является всегда положительным.

На рис. I.4 приведены возможные форматы машинных кодов при изображении десятичных чисел. Во всех случаях десятичные числа рассматриваются как целые числа с определенным знаком. Знак числа и десятичные цифры изображаются в машинных кодах в виде элемента (тетрад). Во всех форматах на знак числа отводится старшая тетрада кода.

Форматы машинных кодов, представляющих собой логическую информацию, приведены на рис. I.5. Под логической информацией понимается совокупность чисел, буквенно-цифровых или буквенных слов, над которыми выполняются логические операции сравнения, трансляции, редактирования, тестирования и установки битов. Для представления в машине логической информации применяются коды фиксированной (рис. I.5,а) и переменной (рис. I.5,б) длины. В первом случае коды имеют длину в один байт, слово или двойное слово, во втором - от одного до двухсот пятидесяти шести байтов. При использовании буквенно-цифрового алфавита для изображения одного символа в машинном коде отводится один байт.

Для ЭВМ ЕС-1020 можно отметить пять основных форматов кодов команд, отличающихся друг от друга длиной и структурой адресных частей (рис. I.6): формат  $RK$ , формат  $RX$ , формат  $RS$ , формат  $SI$  и формат  $SS$ . В указанных форматах команд первый байт отводится для записи кода операции. При этом, первые два разряда байта (0-й и I-й разряды) определяют формат команды (таблица I.2), остальные шесть разрядов - характер операции.

Т а б л и ц а I.2

Признак формата команды		Длина кода команды	Обозначение формата команды
0-й разряд	I-й разряд		
0	0	Одно полуслово	$RK$
0	I	Два полуслова	$RX$
I	0	Два полуслова	$RS$ , или $SI$
I	I	Три полуслова	$SS$

циф	3н
ра	

0...3,4...7

циф- ра	циф- ра	циф- ра	зн
0...3,4..7,8..11,12,15			

цифра						
ра	ра	ра	ра	ра	ра	зн.

0...3, 4...7, 8...11, 12...15, 16...19, 20...23

Рис. I.4

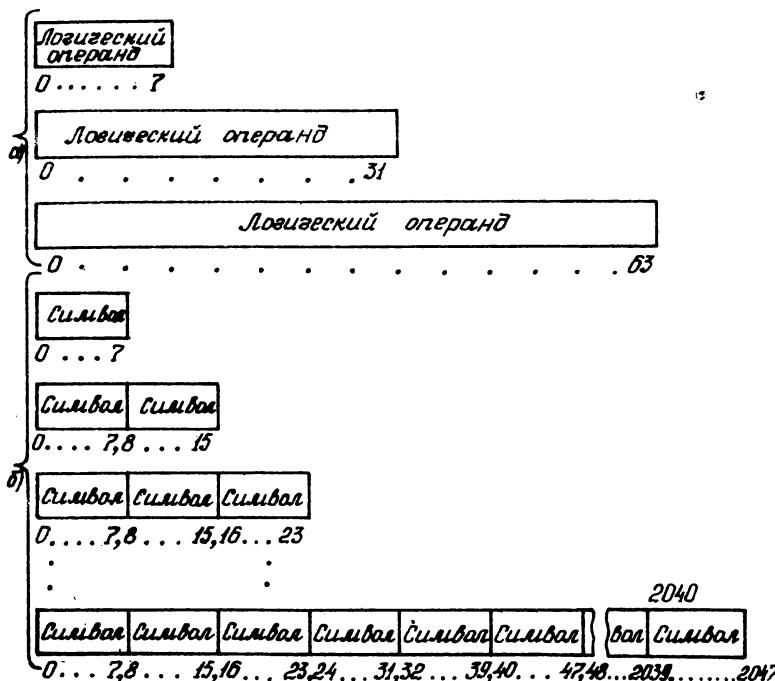


Рис. I.5

<table border="1"> <tr> <td>KOP</td><td>R1</td><td>R2</td><td></td><td></td><td></td><td></td></tr> </table>	KOP	R1	R2					← Формат RR
KOP	R1	R2						
O ... 7,8..H,12..15								
<table border="1"> <tr> <td>KOP</td><td>R1</td><td>X2</td><td>B2</td><td>D2</td><td></td><td></td></tr> </table>	KOP	R1	X2	B2	D2			← Формат RX
KOP	R1	X2	B2	D2				
O ... 7,8..11,12..15,16..19,20 .... 31								
<table border="1"> <tr> <td>KOP</td><td>R1</td><td>R3</td><td>B2</td><td>D2</td><td></td><td></td></tr> </table>	KOP	R1	R3	B2	D2			← Формат RS
KOP	R1	R3	B2	D2				
O ... 7,8..11,12..15,16..19,20 .... 31								
<table border="1"> <tr> <td>KOP</td><td>I<sub>2</sub></td><td>B1</td><td>D1</td><td></td><td></td><td></td></tr> </table>	KOP	I <sub>2</sub>	B1	D1				← Формат SI
KOP	I <sub>2</sub>	B1	D1					
O ... 7,8 ... 15,16..19,20								
<table border="1"> <tr> <td>KOP</td><td>Z1</td><td>Z2</td><td>B1</td><td>D1</td><td>B2</td><td>D2</td> </tr> </table>	KOP	Z1	Z2	B1	D1	B2	D2	← Формат SS
KOP	Z1	Z2	B1	D1	B2	D2		
O ... 7,8..11,12..15,16..19,20 ..... 31,32,35,36..... 47								

Рис. I.6

### Слово состояния программы

<u>Ключ защиты,</u>		<u>КДК, Маска программы,</u>	
↓		33,34 / 40	
a)	Маска системы	Код прерывания	Адрес программы
0 ... 7,8..11,12..15,16 .....		31,32,35,36,39, 63	
<u>Состояние</u>		<u>Код условия</u>	

### Слово состояния канала

b)	—	Адрес КСК	Состояние	Счетчик байтов
	0..3,4..7,8 .....	51,32 .....	47,48 .....	63

Ключ защиты

### Командное слово канала

б)	KOP	Адрес данных	000	—	Счетчик байтов
	0 ... 7,8 .....	31,32,36,37		47,48 .....	63

Флаги

Рис. I.7

Второй байт кодов команд используется для размещения следующих данных:

$R_1$ ,  $R_2$  и  $R_3$  - четырехразрядных кодов номеров регистров вычислителя, в которых находятся операторы, участвующие в операции;

$X2$  - четырехразрядный код номера регистра вычислителя;  
 $Z1$  и  $Z2$  - четырехразрядные коды, определяющие длину операндов, участвующих в операции;

$J2$  - восьмиразрядный код, участвующий в операции в качестве одного из операндов.

Второе полуслово (3-й и 4-й байты) и третье полуслово (5-й и 6-й байты) кодов команд имеют единую структуру. В первых четырех разрядах каждого полуслова фиксируется код номера регистра базы (B1 или B2), в остальных двенадцати разрядах - код смещения (D1 или D2).

Специальные командные коды также имеют достаточно сложную структуру и фиксируют разнообразную информацию, необходимую для выполнения рабочих программ (рис. I.7,а), однозначного определения текущего состояния канала (рис.I.7,б) или выполнения одной операции ввода-вывода (рис. I.7,в).

В заключение следует отметить, что рассмотренная группа машинных кодов не исчерпывает всех возможных для ЭВМ ЕС-1020 случаев. Однако в совокупности они позволяют получить достаточно полное представление как о возможном характере информации, с которой оперирует машина, так и об особенностях изображения в машинных кодах информации различного характера.

---

## Г л а в а П

### ОПЕРАТИВНАЯ ПАМЯТЬ

#### § 2.1. НАЗНАЧЕНИЕ И ОБЩИЕ ПРИНЦИПЫ ПОСТРОЕНИЯ ОПЕРАТИВНОЙ ПАМЯТИ

Оперативная память ЭВМ ЕС-1020 предназначена для приема, хранения и выдачи в другие устройства кодов команд и операндов, используемых машиной при выполнении текущего этапа обработки информации по заданным алгоритмам.

В качестве оперативной памяти в ЭВМ ЕС-1020 применяется МОЗУ типа 2,5Д.

Построение и работа МОЗУ типа 2,5Д основаны на применении для считывания и записи двоичной информации известного принципа совпадения двух полутоков. Особенности аппаратурной реализации этого принципа в МОЗУ типа 2,5Д поясняются рис. 2.1 и 2.2.

Через каждый магнитный сердечник (МС) в МОЗУ типа 2,5Д проходит три одновитковые обмотки (шины): координатная или адресная шина  $X$ , координатная или разрядная шина  $Y$  и выходная шина  $Z$ . При считывании информации с сердечника МС одновременно возбуждаются формирователи ФХ и ФСЧ. Вырабатываемые ими полутоки считывания протекают по адресной  $X$  и разрядной  $Y$  шинам. Сердечник МС оказывается под воздействием суммарного магнитного поля, создаваемого этими полутоками. Если сердечник МС находился в единичном состоянии (хранил единицу), то он перемагничивается в нулевое состояние. На выходнойшине  $Z$  наводится ЭДС индукции – кодовый сигнал считанной единицы. В противном случае, магнитное состояние сердечника МС не изменяется и сигнал на выходнойшине  $Z$  отсутствует.

При записи единицы триггер Т числового регистра предварительно устанавливается в единичное состояние. Сигналом с единичного выхода триггера Т отпирается элемент И, включенный в цепь разрядной шины  $Y$ . После этого одновременно возбуждаются формирователи ФХ и ФЗАП, обеспечивающие выработку и подачу в шины  $X$  и  $Y$  полутоков записи. Под воздействием суммарного магнитного поля от полутоков записи сердечник МС устанавливается

в единичное состояние, т.е. запоминает двоичную единицу. При записи нуля триггер Т находится в нулевом состоянии. Элемент И оказывается закрытым и полуток записи от формирователя ФЗАП в разрядную шину  $Y$  не поступает. На сердечник МС действует магнитное поле только одного полутока записи от формирователя ФХ и сердечник сохраняет свое исходное, нулевое, состояние.

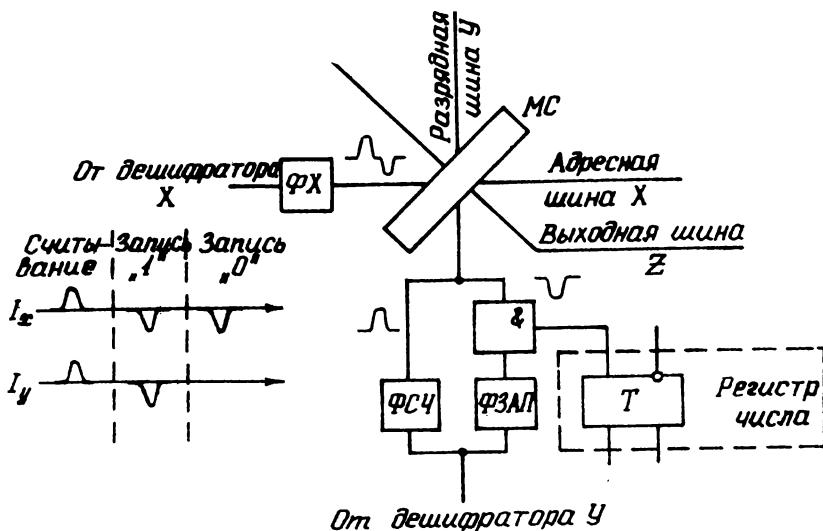


Рис. 2.1

При построении запоминающих ферритовых матриц МОЗУ типа 2,5Д необходимо стремиться к максимальным ограничениям числа магнитных сердечников, прошиваемых каждой шиной в отдельности, и сохранению относительно равномерного распределения сердечников по шинам. При выполнении этих условий появляются дополнительные возможности по повышению быстродействия МОЗУ и смягчению требований к разбросу амплитуд полутоков считывания и записи [1]. Ограничение числа магнитных сердечников, прошиваемых однойшиной, и их равномерное распределение по шинам в МОЗУ типа 2,5Д достигается применением ферритовых матриц определенных размеров и соответствующим соединением обмоток сердечников  $x$ ,  $y$  и  $z$  в шины  $X$ ,  $Y$  и  $Z$  МОЗУ. Возможность получения требуемого эффекта указанными способами иллюстрируется на рис. 2.2.

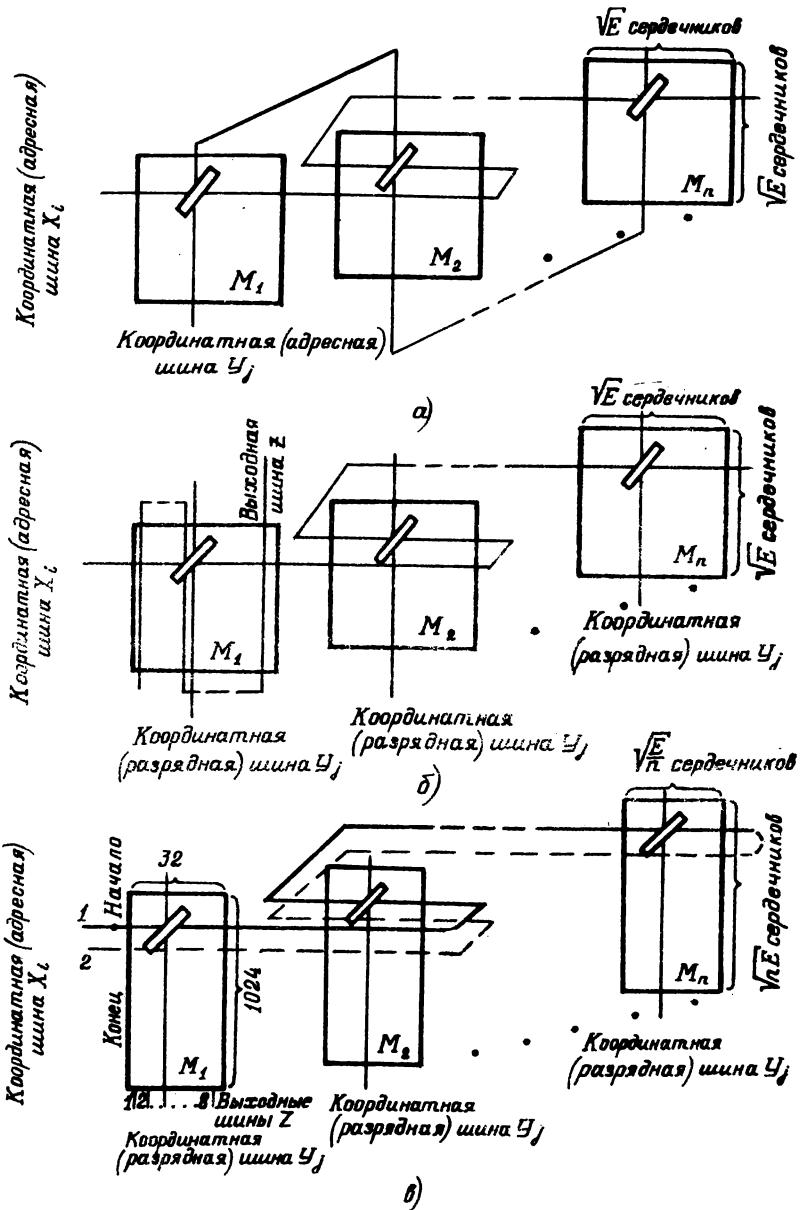


Рис. 2.2

На рис. 2.2,а поясняется порядок соединения обмоток  $x$  и  $y$  магнитных сердечников в ферритовом кубе МОЗУ матричного типа.

При таком соединении обмоток  $x$  и  $y$  каждая из координатных шин  $X$  и  $Y$  куба проходит через  $n\sqrt{E}$  сердечников, где  $n$  – разрядность, а  $E$  – емкость МОЗУ. На данном рисунке не изображены выходные шины и шины запрета, являющиеся в МОЗУ матричного типа разрядными шинами. Каждая из них пронизывает все сердечники одной определенной матрицы МОЗУ, т.е.  $E$  сердечников. В некоторых МОЗУ матричного типа вместо одной выходной шины в каждом разряде МОЗУ применяется несколько шин. В этом случае количество сердечников, прошиваемых одной выходной шиной, уменьшается в соответствующее число раз.

На рис. 2.2,б изображен вариант построения запоминающего ферритового узла МОЗУ, который можно рассматривать как переходный от МОЗУ матричного типа к МОЗУ типа 2,5Д. От МОЗУ матричного типа он отличается отсутствием шин запрета и тем, что одна из адресных шин, шина  $Y$ , выполнена в виде группы разрядных шин. Количество сердечников, пронизываемых в данном варианте адресной шиной  $X$ , разрядной шиной  $Y$ , и выходной шиной составляет соответственно  $n\sqrt{E}$ ,  $\sqrt{E}$  и  $E$ . Если теперь уменьшить в

$\sqrt{n}$  раз количество сердечников, прошиваемых каждой адресной шиной  $X$ , увеличится во столько же раз число сердечников, прошиваемых одной разрядной шиной  $Y$ , и вместо одной выходной шины в каждом разряде МОЗУ использовать  $K$  шин, то получим вариант, применяемый в МОЗУ типа 2,5Д. Он отличается ограниченным числом сердечников, прошиваемых каждой из шин МОЗУ в отдельности, и относительно равномерным распределением сердечников по различным шинам. Для практического получения такого варианта достаточно вместо квадратной матрицы в варианте рис. 2.2,в использовать прямоугольную матрицу с размерами  $\sqrt{\frac{E}{n}}$  и  $\sqrt{n}E$ .

В заключение рассмотрим, в какой степени изложенные выше правила построения ферритовых матриц и прошивки их шинами нашли применение в оперативной памяти ЭВМ ЕС-1020. Один блок оперативной памяти этой машины обеспечивает запоминание 32 768 18-разрядных двоичных чисел. В соответствии с приведенными выше соотношениями ферритовая матрица такого МОЗУ должна иметь следующие размеры:

$$\sqrt{\frac{E}{n}} = \sqrt{\frac{32 \cdot 768}{18}} \approx 4J;$$

$$\sqrt{nE} = \sqrt{18 \cdot 32768} = 768.$$

Следует заметить, что построение и использование ферритовой матрицы таких размеров является нецелесообразным. При построении схем МОЗУ на двоичных элементах и по законам двоичной логики удобно использовать ферритовую матрицу, размеры которой выражаются числами в виде целой степени двойки ( $2^{\ell}$  и  $2^k$ ). В рассматриваемом случае степени  $\ell$  и  $k$  выбираются из условия наилучшего приближения величин  $2^{\ell}$  и  $2^k$  к значениям  $\sqrt{\frac{E}{n}}$  и  $\sqrt{nE}$ . Нетрудно увидеть, что для данных  $n$  и  $E$  такими величинами будут 32 и 1024. Именно такие размеры выбраны за основу для ферритовых матриц оперативной памяти ЭВМ ЕС-1020 (см. рис. 2.2,в).

Система шин оперативной памяти ЭВМ ЕС-1020 включает в себя адресные шины  $X$ , разрядные шины  $Y$  и выходные шины. В целях упрощения дешифраторов адресные шины  $X$  соединены попарно так, как это показано на рис. 2.2,в. Для уменьшения числа сердечников, прошиваемых одной выходной шиной, в каждом разряде выходная шина разбивается на восемь самостоятельных секций. Имеющее при этом место распределения магнитных сердечников по отдельным шинам МОЗУ дано в таблице 2.1. Для сравнения в ней также приведены данные по МОЗУ матричного типа такой же емкости и разрядности.

Т а б л и ц а 2.1

Вид шины	Количество сердечников прошиваемых шиной	
	МОЗУ ЭВМ ЕС-1020	МОЗУ матричного типа
Адресная шина $X$	$576 \times 2 = 1152$	3238
Разрядная (адресная) шина $Y$	1024	3258
Шина запрета	-	32768
Выходная шина	4096	4096

## § 2.2. ОСНОВНЫЕ ТЕХНИЧЕСКИЕ ДАННЫЕ ОПЕРАТИВНОЙ ПАМЯТИ

При разработке оперативной памяти ЭВМ ЕС-1020 учтены системные принципы построения и универсальные возможности этой машины.

Общее поле ячеек оперативной памяти разделено на три самостоятельных массива, каждый из которых имеет определенное функциональное назначение. Первый из них получил наименование основной оперативной памяти (ООП), второй – локальной памяти (ЛП) и третий – мультиплексной памяти (МП). Основная память применяется для размещения программ общего и специального математического обеспечения, используемых в процессе выполнения рабочих (проблемных) программ. В ней также хранятся и сами рабочие программы. Ячейки локальной памяти выполняют функции различных регистров арифметико-логического блока и устройства управления. В мультиплексной памяти хранится информация, необходимая для работы мультиплексного канала.

В ЭВМ ЕС-1020 может применяться одна из трех возможных модификаций оперативной памяти, отличающиеся друг от друга емкостью. Данные об общей емкости оперативной памяти и распределении ее по отдельным видам памяти приведены в таблице 2.2.

Т а б л и ц а 2.2

Модификация оперативной памяти	Общая емкость оперативной памяти (Кбайт)	Емкость оперативной памяти отдельных видов (Кбайт)		
		ООП	ЛП	МП
ЕС-3220-1	65 К	64 К	0,25 К	0,75 К
ЕС-3220-2	130 К	128 К	0,25 К	1,75 К
ЕС-3220-3	258 К	256 К	0,25 К	1,75 К

Через К в таблице 2.2 обозначена константа, равная по величине 1024.

В каждом цикле работы оперативной памяти производится обращение только к одному из ее видов: или ООП, или ЛП, или МП. Полный цикл обращения к оперативной памяти обеспечивает выборку из определенной ячейки 18-разрядного двоичного кода и последующую запись в эту ячейку кода такой же разрядности.

Полный цикл обращения к оперативной памяти складывается из двух этапов: этапа считывания, или стирания, и этапа регенерации, или записи. Длительность каждого из этих этапов составляет одну микросекунду. Реализуются они с помощью сигналов различных микрокоманд независимо друг от друга как самостоятельные этапы. Это позволяет формировать цикл обращения к оперативной памяти с переменной длительностью, что положительно влияет на производительность машины в целом.

Возможная структура и содержание цикла обращения к оперативной памяти поясняется рис. 2.3. На рис. 2.3,а изображен случай, предполагающий считывание и выдачу кода из  $\varepsilon$ -й ячейки оперативной памяти и его последующую регенерацию в этой ячейке. Длительность такого цикла обращения равна 2 мкс. Такую же длительность имеет и цикл обращения к оперативной памяти, выполняемого с целью занесения в  $\varepsilon$ -ю ячейку нового кода с предварительным стиранием старого содержимого (рис. 2.3,б). Более сложную структуру имеет цикл обращения к оперативной памяти, в пределах которого производится считывание и выдача кода из  $\varepsilon$ -й ячейки и последующая запись в эту ячейку нового кода (рис. 2.3,в). Этап записи в таком цикле обращения не обязательно следует непосредственно за этапом считывания. Он может отстоять от него на произвольное время  $\tau$ . В результате этого появляется возможность использования ячеек оперативной памяти по схеме: "считывание - обработка - запись". В процессе обработки информации такая схема использования ячеек оперативной памяти оказывается часто более рациональной.

Код адреса ячейки оперативной памяти имеет структуру, изображенную на рис. 2.4. Он состоит из 21 двоичного разряда, из которых 18 значащих разрядов и 3 контрольных. Код адреса основной памяти изображается семнадцатиразрядным двоичным кодом (I-I7 разряды), мультиплексной памяти - десятиразрядным двоичным кодом (I-I0 разряды) и локальной памяти - семиразрядным двоичным кодом (I-7 разряды). Нулевой разряд кода адреса не дешифрируется и на выбор ячейки оперативной памяти не влияет. В необходимых случаях он обеспечивает выбор для дальнейшего использования одного из двух байтов, считываемых одновременно из ячейки оперативной памяти. Принадлежность адреса к определенному виду оперативной памяти (ООП, ЛП или МП) в каждом конкретном случае зависит от характера и формата выполняемой команды и задается микрокомандами обращения к оперативной памяти.

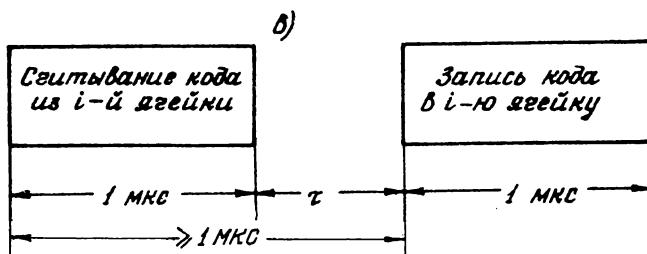
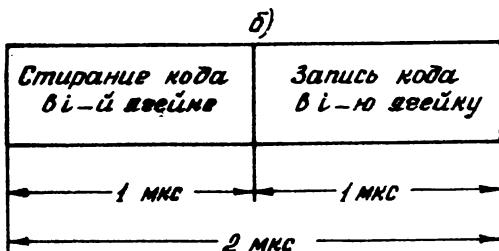
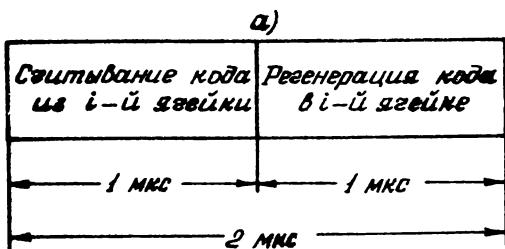


Рис. 2.3

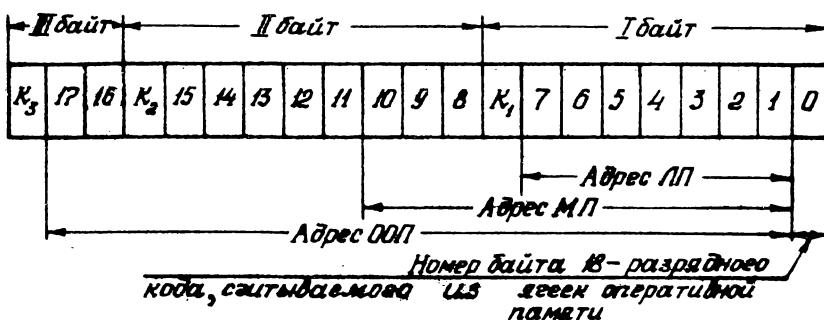


Рис. 2.4

Адрес в оперативную память поступает параллельным импульсным паразитным кодом по 42 кодовым шинам адреса (КША). Считанная из оперативной памяти информация выдается на кодовые шины чтения (КШЧ) в параллельном импульсном коде. Для передачи информации в оперативную память в целях ее записи используются статические сигналы.

Правильность приема кода адреса в оперативную память контролируется по принципу четности. Кроме того, в оперативной памяти предусмотрен контроль правильности адресации. При его проведении проверяется соответствие величины адреса емкости основной или мультиплексной памяти применяемой модификации оперативной памяти, контролируются значения адресов на соответствие заданным для работы массивам ячеек оперативной памяти.

Автономный режим работы для оперативной памяти не предусмотрен. Проверка ее работоспособности в процессе эксплуатации машины осуществляется с помощью специальной тест-программы, реализуемой микропрограммным способом, и с помощью элементов инженерного пульта управления.

Питание схем оперативной памяти осуществляется от стойки питания ЕС-0820 стабилизованными напряжениями номиналами +5; +12,6; -5; +20 и +25 В. Исключение составляют источники опорных напряжений, определяющих амплитуду полутоков считывания и записи. Они формируют напряжения величиной -4,8 ± -5 В, подвергаются в процессе эксплуатации машины периодической регулировке и находятся в стойке оперативной памяти.

### § 2.3. ОСОБЕННОСТИ ПОСТРОЕНИЯ И РАБОТЫ ОСНОВНЫХ ФУНКЦИОНАЛЬНЫХ УЗЛОВ ОПЕРАТИВНОЙ ПАМЯТИ

Оперативная память ЭВМ ЕС-1020 состоит из следующих основных функциональных узлов, или блоков (рис. 2.5):

- магнитного запоминающего блока, или накопителя;
- блока регистра и предварительного дешифрирования адреса;
- блока разрядной выборки;
- блока адресной выборки;
- блока считывания;
- блока местного управления.

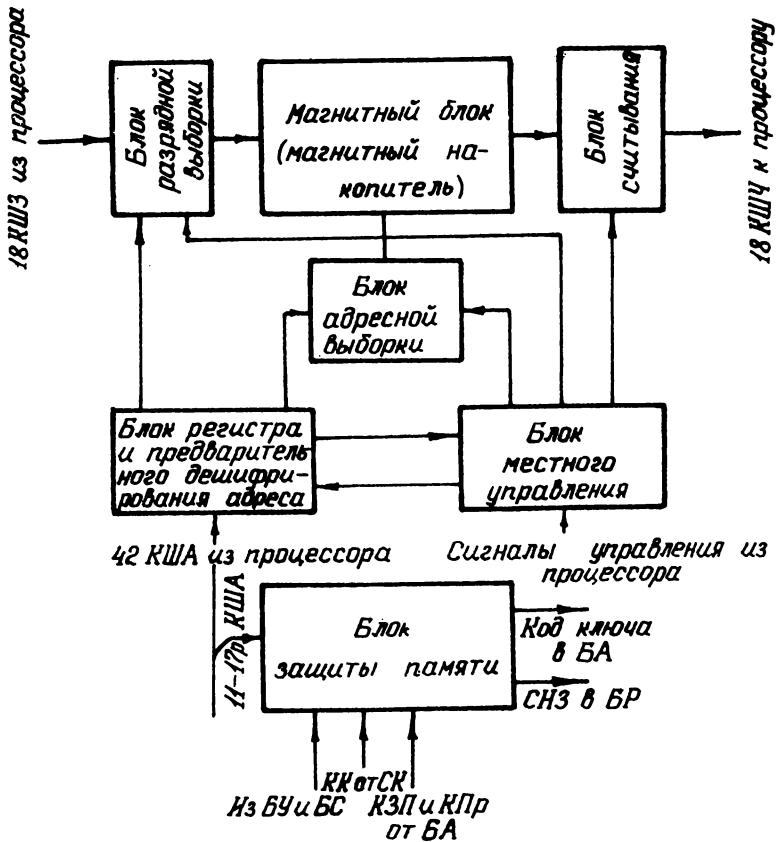
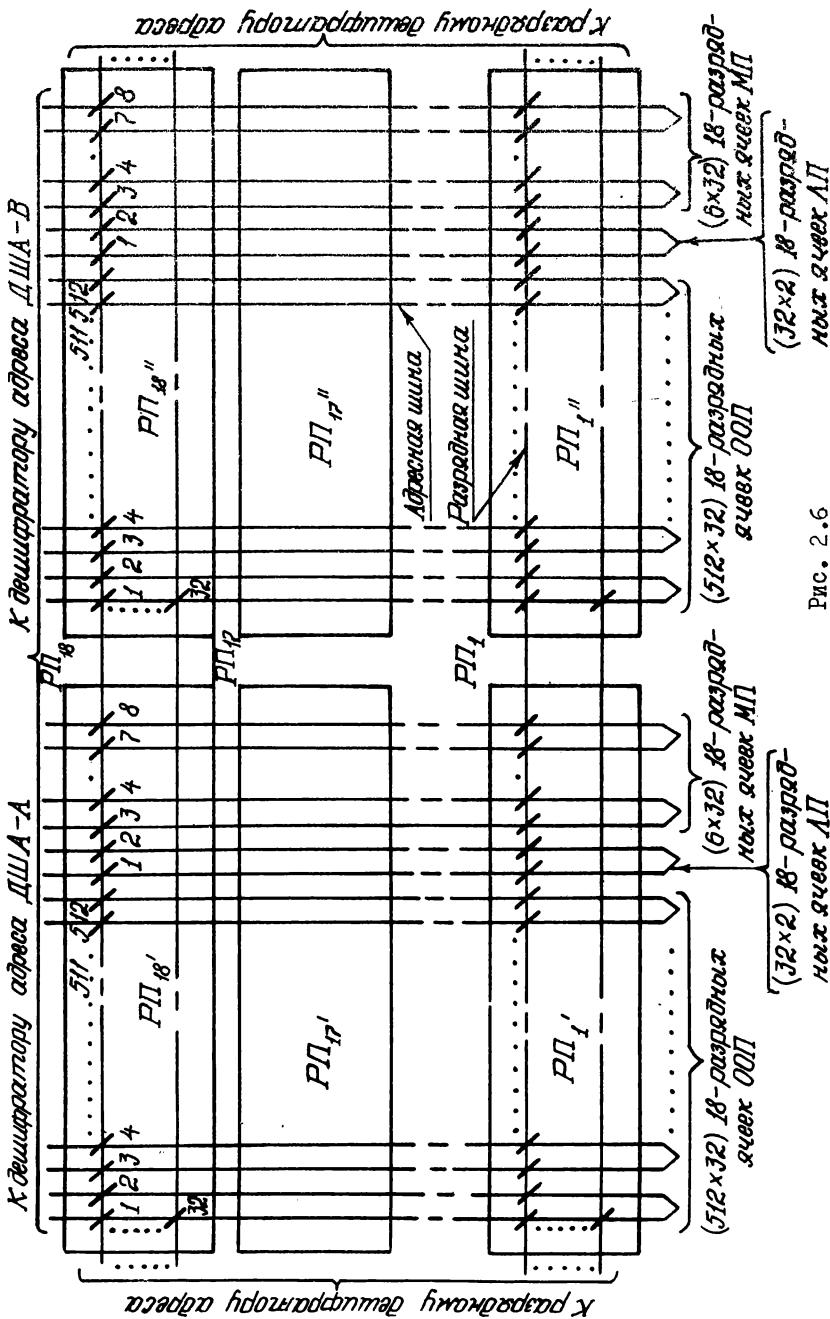


Рис. 2.5

### I. Магнитный накопитель

Магнитный накопитель предназначен для непосредственного хранения информации в виде 18-разрядных двоичных кодов. В качестве двоичного запоминающего элемента в нем применяется магнитный сердечник с прямоугольной петлей гистерезиса марки МЗВТ-К ( $2,4\text{МГц}$ ) с размерами  $0,8 \times 0,55 \times 0,22$  мм.

Структура магнитного накопителя с учетом логики его работы может быть представлена в виде, изображенном на рис. 2.6. Магнитный накопитель состоит из 18-разрядных ферритовых полей



34

$\text{РП}_1$ - $\text{РП}_{18}$ . Каждое из них служит для хранения цифр определенного разряда всех кодов, запоминаемых в оперативной памяти.

Разрядное ферритовое поле магнитного накопителя образуется 33 280 рабочими магнитными сердечниками, располагаемыми в 32 рядах по 1040 сердечников в каждом. При этом 3226 (32 x 512 x 2) магнитных сердечников составляют разрядное поле основной памяти, 128 (32 x 2 x 2) магнитных сердечников – разрядное поле локальной памяти и 384 (32 x 6 x 2) магнитных сердечника – разрядное поле мультиплексной памяти.

С конструктивных позиций каждое разрядное поле  $\text{РП}_i$  может быть представлено в виде двух частей (полуполей)  $\text{РП}_i'$  и  $\text{РП}_i''$ . При общей компоновке магнитного накопителя разрядные полуpollo  $\text{РП}_i'$  и  $\text{РП}_i''$  располагаются с различных строк одной вертикальной плоскости так, как показано на рис. 2.7.

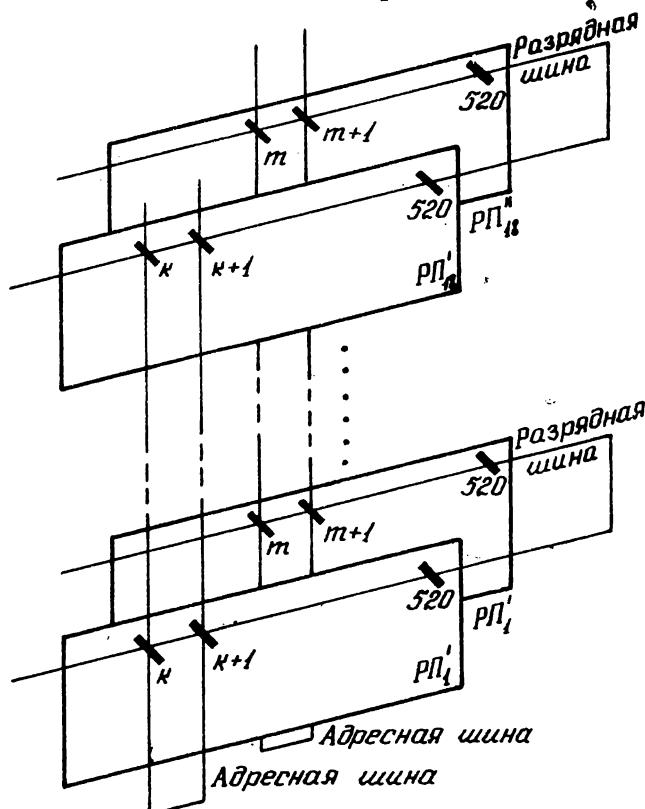
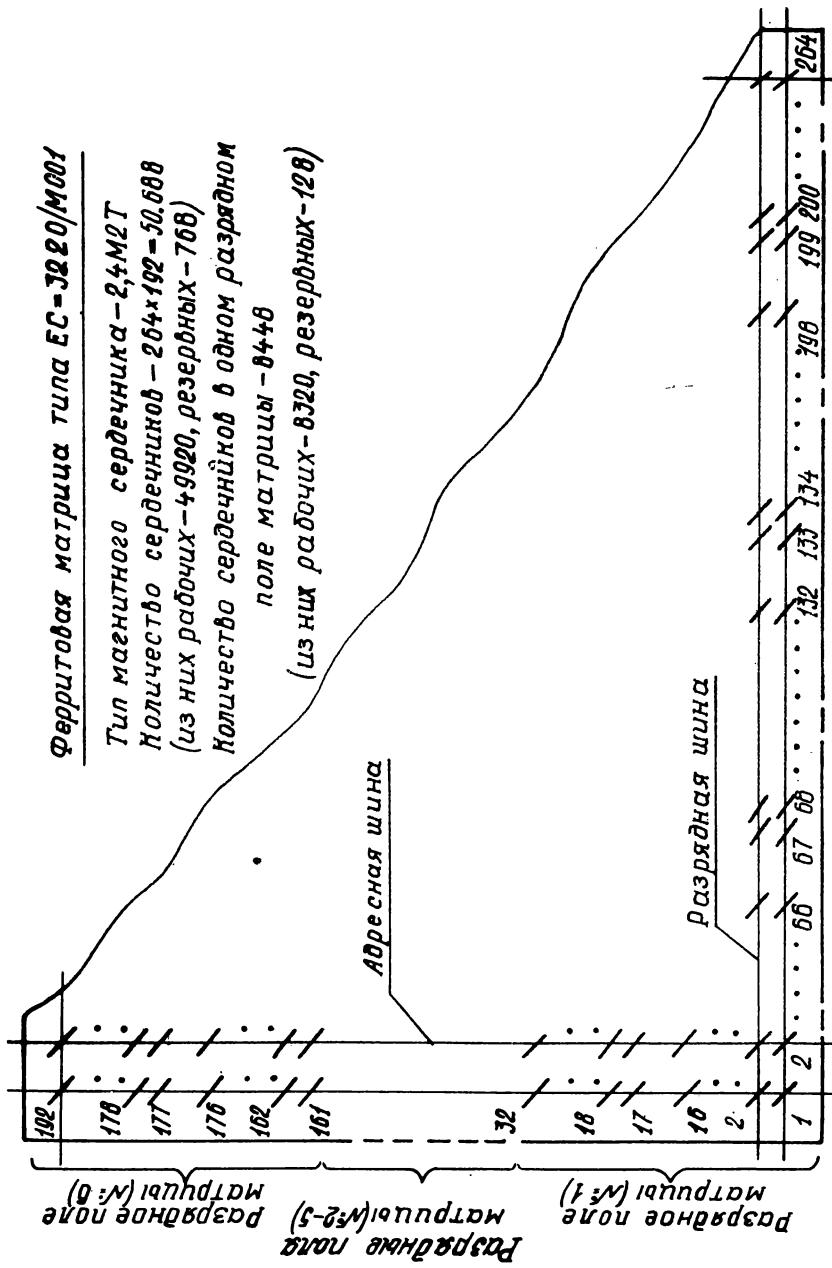


Рис. 2.7

Федеральное государственное бюджетное образовательное учреждение высшего образования «Московский государственный институт инженерной психологии и прикладной психологии»

Тип магнитного сердечника - 2,4М2Т  
Количество сердечников - 264x(92-50,688  
(из них рабочих - 49920, резервных - 768)  
Количество сердечників в одном разрядном  
поле матрицы - 8448  
(из них рабочих - 8320, резервных - 128)



PnC. 2.8

Физической единицей для построения магнитного накопителя служит плоская ферритовая матрица типа ЕС-3220/МО01. Ферритовое поле матрицы содержит 50 688 магнитных сердечников, расположенных на пересечении 192 разрядных (горизонтальных) и 264 адресных (вертикальных) шин (рис. 2.8). Из 264 адресных шин матрицы 260 шин являются рабочими и 4 шины – резервными.

При использовании матрицы в составе магнитного накопителя ее разрядные шины делятся на шесть групп по 32 шины в каждой группе. Магнитные сердечники, пересекаемые разрядными шинами одной группы образуют  $\frac{1}{4}$  часть разрядного поля накопителя. Полноразрядное поле накопителя составляется из четырех однотипных разрядных полей четырех таких матриц.

Для построения накопителя емкостью 33 280 18-разрядных двоичных кодов используется 12 ферритовых матриц. Имеющие при-

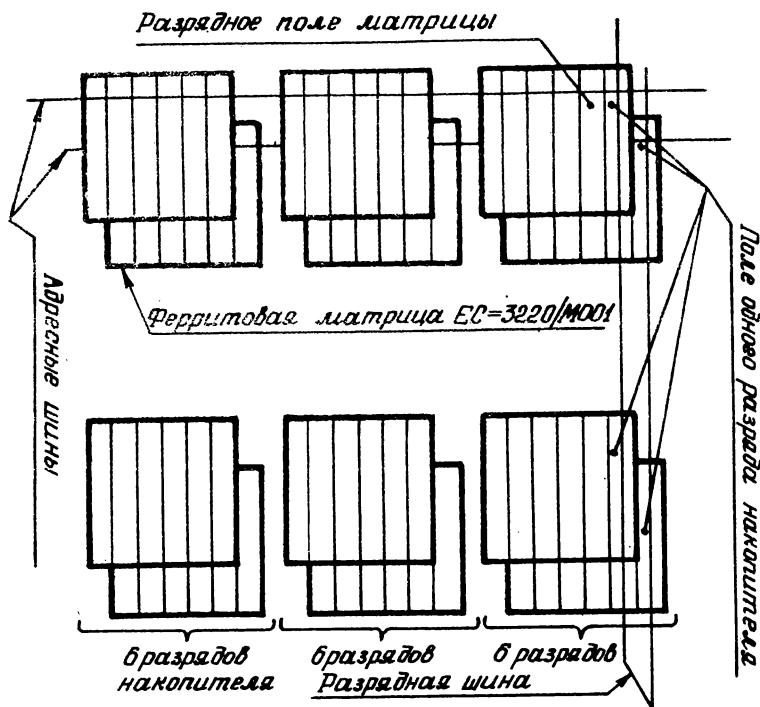


Рис. 2.9

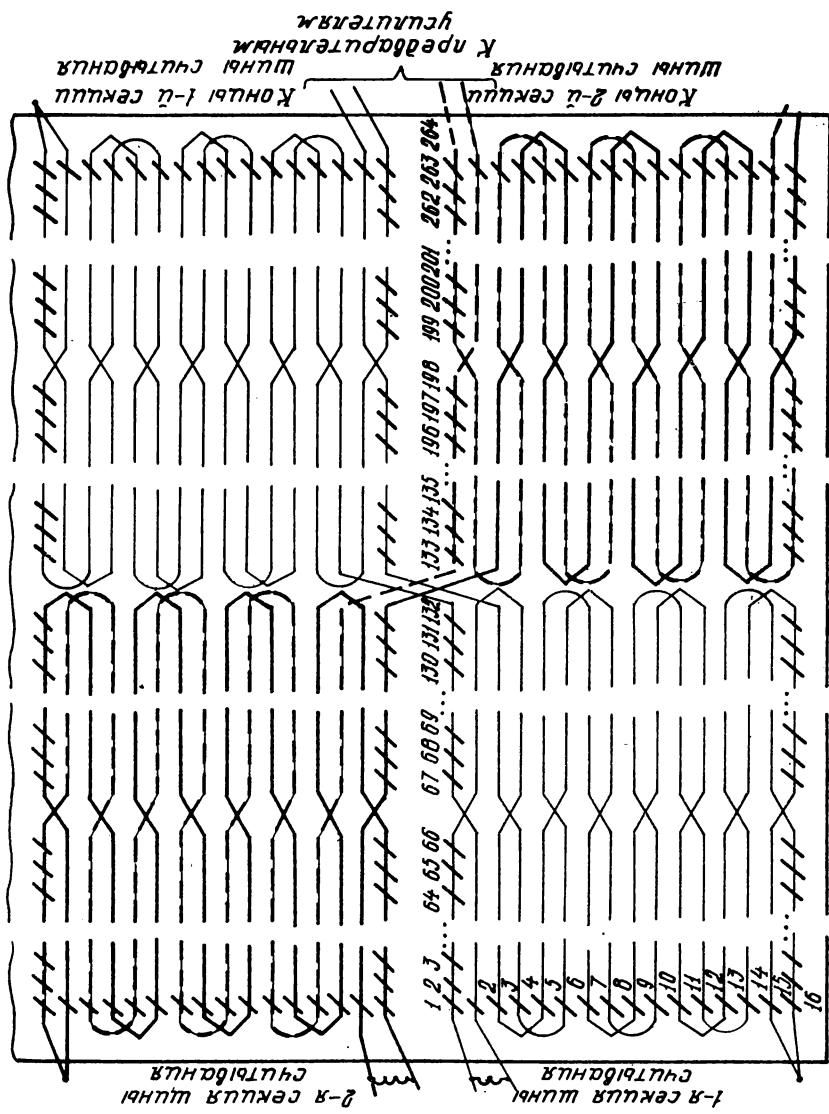


Рис. 2.10

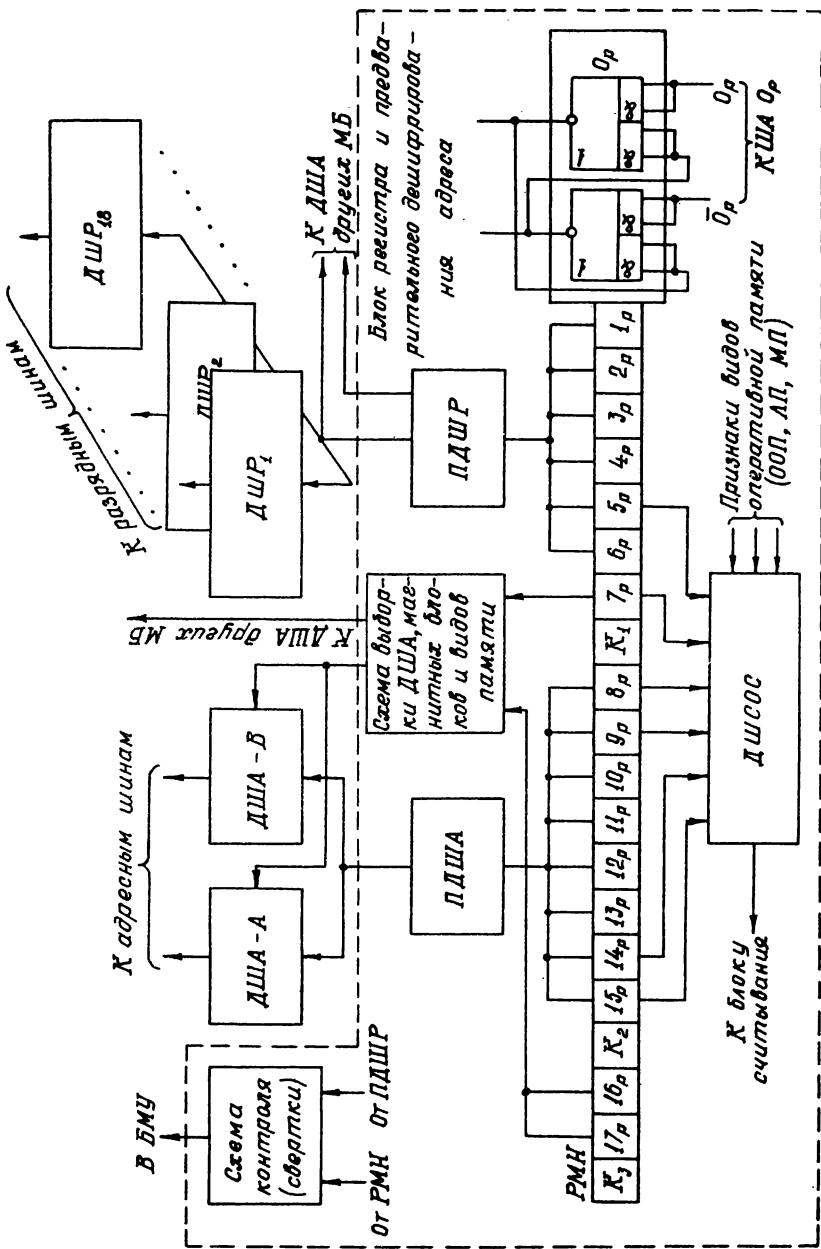


Рис. 2.11

этом место особенности конструктивной компоновки накопителя и организаций связей между разрядными и адресными шинами матриц поясняются рис. 2.9.

Шина считывания каждого разряда магнитного накопителя выполнена в виде восьми самостоятельных секций ( по две секции на разрядное поле каждой матрицы). Порядок прошивки магнитных сердечников секциями шин считывания поясняется рис. 2.1С на примере одного разрядного поля матрицы.

Шины считывания проходят через магнитные сердечники параллельно разрядным шинам. В целях уменьшения количества полуобратных сердечников, связанных с одной шиной считывания, каждая ее секция проходит через две группы сердечников, расположенных в разрядном поле матрицы по диагонали. Для взаимной компенсации помех, прошиваемые одной секцией шины считывания, магнитные сердечники делятся на две равные группы, через которые шина считывания проходит в противоположных направлениях.

Для упрощения технологии прошивки матрицы каждая секция шины считывания выполняется четырьмя отдельными проводами, которые затем соединяются в единую цепь. Один из возможных способов соединения проводов приведен на рис. 2.10.

## 2. Блок регистра и предварительного дешифрирования адреса

Блок регистра и предварительного дешифрирования адреса выполняет следующие функции:

- принимает и фиксирует на время обращения к оперативной памяти код адреса, по которому производится обращение;
- осуществляет предварительное дешифрирование кода адреса и формирование сигналов, необходимых для работы адресных и разрядных дешифраторов заданного магнитного накопителя;
- производит контроль правильности пересылки и приема кода адреса на регистр адреса и выработку сигнала сбоя при несовпадении значений контрольных разрядов с числом значащих единиц в коде адреса.

Для приема и хранения в процессе обращения к оперативной памяти кодов адресов ячеек в составе рассматриваемого блока предусмотрен регистр адреса РМН (рис. 2.11). Регистр РМН является 21-разрядным регистром параллельного действия и построен на *RS*-триггерах с несинхронизированными входами. Логическая структура такого триггера приведена на рис. 2.11 для нулевого разряда регистра РМН.

Предварительное дешифрирование кода адреса представляет собой совокупность ряда операций, содержание и необходимость в которых определяются следующими особенностями оперативной памяти:

- применением принципа двусторонней выборки разрядных и адресных шин магнитного накопителя;
- зависимостью направлений полутоков считывания и записи в разрядных шинах магнитного накопителя от адреса ячейки, к которой производится обращение;
- использованием для непосредственной выборки адресных шин магнитного накопителя двух дешифраторов (ДША-А и ДША-В, см. рис. 2.6);
- возможностью применения в составе оперативной памяти нескольких магнитных накопителей (до четырех);
- делением общего поля ячеек оперативной памяти на несколько частей с различным функциональным назначением;
- секционным принципом построения обмоток считывания магнитных накопителей.

Аппаратурная реализация операций по предварительному дешифрированию кода адреса обеспечивается следующими схемами (см. рис. 2.II):

- схемой предварительного дешифрирования кода адреса в целях выборки разрядной шины магнитного накопителя (ПДШР);
- схемой предварительного дешифрирования кода адреса в целях выборки адресной шины магнитного накопителя (ПДША);
- схемой управления выборкой магнитного накопителя (I, II, III или IV), адресного дешифратора (ДША-А или ДША-В) и вида оперативной памяти (ООП, ЛП или МП);
- схемой (дешифратором) выборки рабочих обмоток считывания магнитных накопителей в каждом цикле обращения к оперативной памяти (ДШСОС).

Схема предварительного дешифрирования кода адреса разрядных шин является первой ступенью разрядного дешифратора оперативной памяти. Она осуществляет выборку коммутаторов тока, образующих вторую ступень разрядного дешифратора и обеспечивающих непосредственное подключение разрядных шин магнитного накопителя к генераторам полутоков считывания и записи. Основу схемы составляют два предварительных разрядных дешифратора на четыре выхода – ПДШР<sub>4</sub><sub>1</sub> и ПДШР<sub>4</sub><sub>2</sub> и два предварительных разрядных дешифратора на восемь выходов – ПДШР<sub>8</sub><sub>1</sub> и ПДШР<sub>8</sub><sub>2</sub> (рис. 2.I2).

*К магнитному накопителю I*

*К магнитному накопителю II*

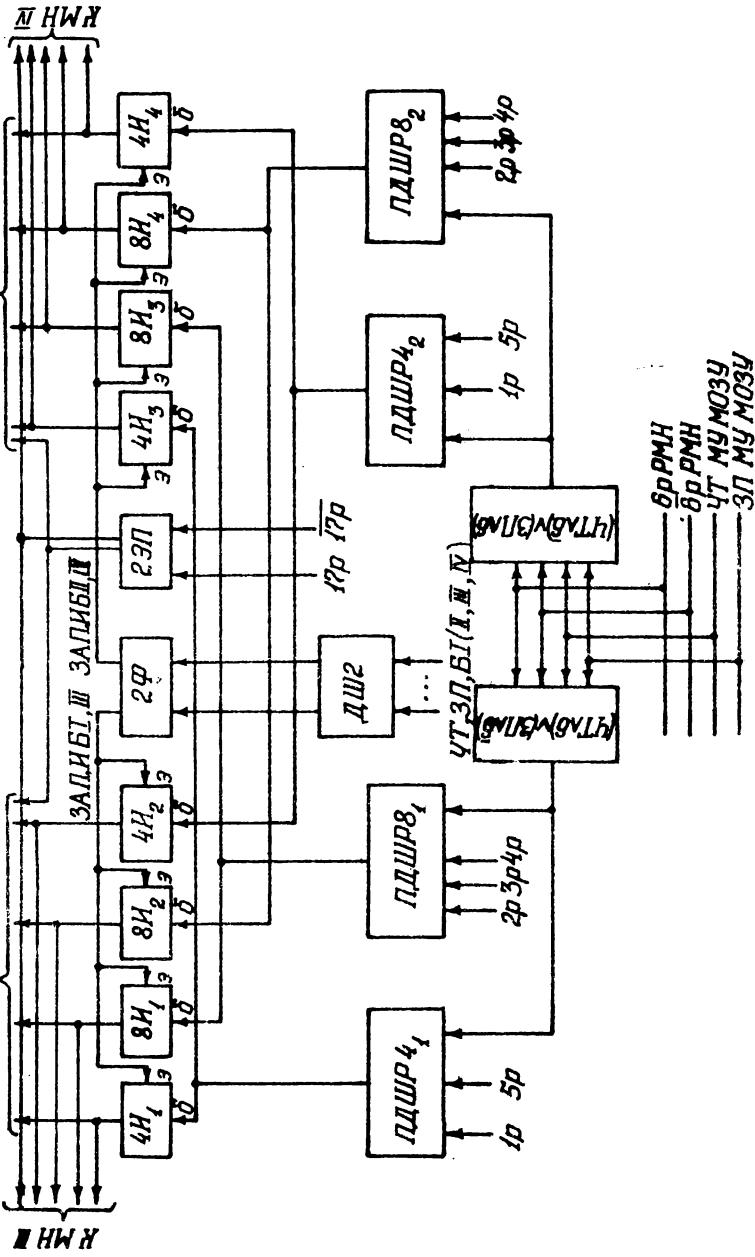


Рис. 2.12

Для выборки любой из 32 разрядных шин в каждом разряде магнитного накопителя достаточно иметь один дешифратор на четыре выхода и один дешифратор на восемь выходов. Применение второй пары таких дешифраторов вызывается необходимостью изменять направление полутоков считывания и записи в разрядных шинах в зависимости от адреса обращения к оперативной памяти. С этой же целью указанные дешифраторы имеют дополнительные входы. На них подаются сигналы, формируемые отдельными схемами в соответствии со следующими логическими соотношениями:

$$(\text{ЧТ} \wedge 6) \vee (\text{ЗП} \wedge \bar{6});$$

$$(\text{ЧТ} \wedge \bar{6}) \vee (\text{ЗП} \wedge 6).$$

В этих соотношениях через 6 и  $\bar{6}$  обозначены сигналы с единичного и нулевого выходов триггера шестого разряда регистра РМН, а через ЧТ и ЗП – тактирующие сигналы местного управления оперативной памяти.

Сигналы с выходов дешифратора ПДШР4<sub>I</sub> управляют по базе работы двух групп инверторов по четыре инвертора в каждой ( $4I_1$  и  $4I_3$ ). Инверторы выполняют роль согласующих элементов между первой и второй ступенями разрядного дешифратора. Кроме того, они участвуют в реализации операции выборки заданного магнитного накопителя. С этой целью эмиттеры инверторов  $4I_1$  и  $4I_3$  управляются сигналами с выходов дешифратора ДШ2, а выходы инверторов каждой из этих групп подключены к коммутаторам тока вторых ступеней разрядного дешифратора двух магнитных накопителей: выходы инверторов  $4I_1$  связаны с коммутаторами токов магнитных накопителей I и III, а выходы инверторов  $4I_3$  – магнитных накопителей II и IV. Дешифратор ДШ2 обеспечивает формирование сигналов запуска инверторов при обращении к магнитным накопителям с четными или нечетными номерами. Функциональные связи дешифраторов ПДШР4<sub>2</sub>, ПДШР8<sub>I</sub> и ПДШР8<sub>2</sub> по своему характеру аналогичны функциональным связям дешифратора ПДШР4<sub>I</sub>. Необходимо только иметь в виду, что дешифраторы ПДШР8<sub>I</sub> и ПДШР8<sub>2</sub> управляют группами инверторов, имеющих в своем составе по восемь инверторов.

Следует отметить, что дешифратор ДШ2 не обеспечивает однозначной выборки заданного магнитного накопителя, а следовательно, и нужных разрядных шин. В этих целях по каналу выборки разрядных шин используются также сигналы с выходов триггера I6 и I7 разряда регистра адреса РМН. Через эмиттерные повторители 2ЭП эти сигналы выдаются непосредственно на схемы вторых ступеней разрядных де-

шифраторов соответствующих магнитных накопителей. Условие запуска коммутаторов тока второй ступени разрядного дешифратора определенного магнитного накопителя заключается в совпадении сигналов с выхода эмиттерных повторителей 2ЭП и с выходов инверторов соответствующих групп. Так, например, при возбуждении инверторов 4И<sub>1</sub> и левого выхода элементов 2ЭП обращение будет производиться только к первому магнитному накопителю. Для всех других магнитных накопителей будет иметь место отсутствие либо разрешающего сигнала с выхода эмиттерного повторителя, либо сигналов с выходов соответствующих инверторов. Рассмотренный принцип выборки магнитного накопителя по каналу разрядных шин дополнительно поясняется диаграммой, изображенной на рис. 2.13.

Разрешающий сигнал на выходах ДШГ		Разрешающий сигнал на выходах 2ЭП
ЗАП ИБ <sub>1,II</sub>	ЗАП ИБ <sub>II,IV</sub>	На левом выходе ( $I^p_r = 0$ )
Выбирается магнитный накопитель I	Выбирается магнитный накопитель II	На левом выходе ( $I^p_r = 0$ )
Выбирается магнитный накопитель III	Выбирается магнитный накопитель IV	На правом выходе ( $I^p_r = 1$ )

Рис. 2.13

Схема предварительного дешифрирования кода адреса адресных шин магнитного накопителя выполняет функции первой ступени адресного дешифратора оперативной памяти. В состав этой схемы входят (рис. 2.14):

- два предварительных адресных дешифратора ПДША16<sub>1</sub> и ПДША16<sub>2</sub> на 16 выходов каждый;
- восемь групп инверторов по 16 инверторов в каждой группе (I6ИЧТ1, I6ИЗП1, I6ИЧТ2, I6ИЗП2, I6ИЧТ3, I6ИЗП3, I6ИЧТ4 и I6ИЗП4);

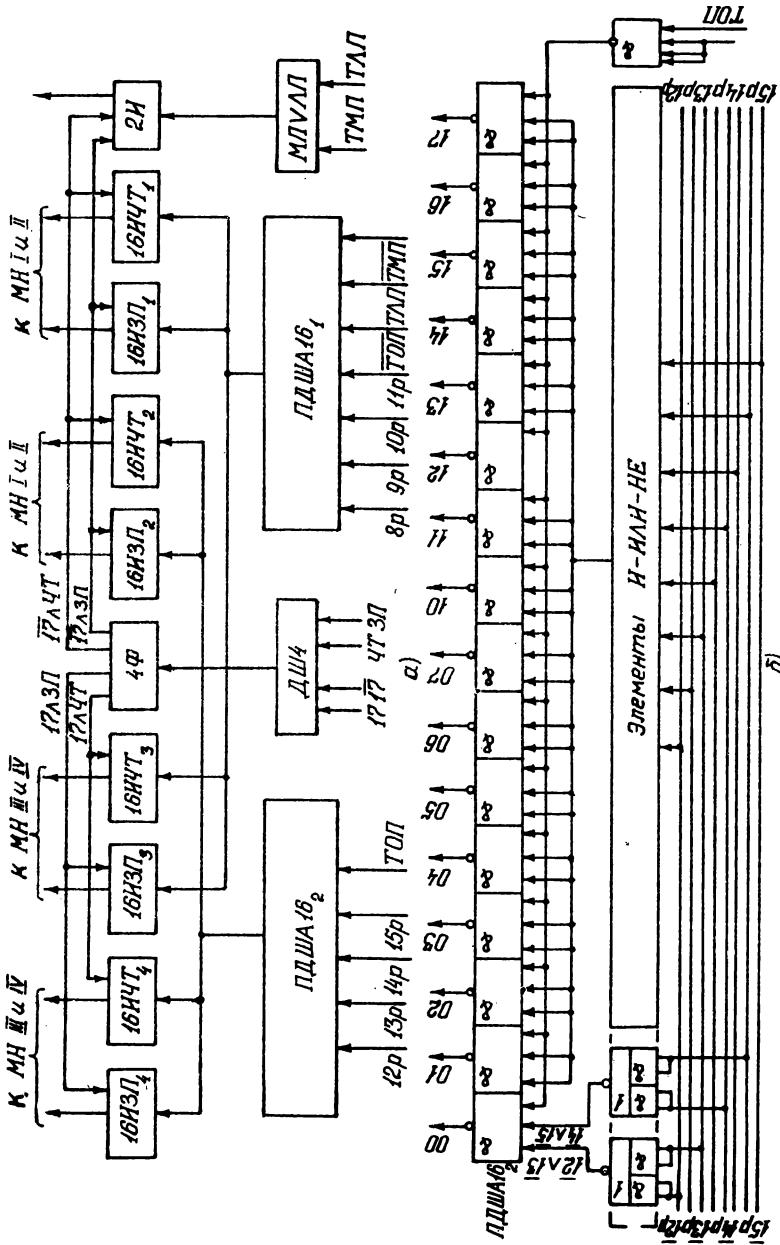


Рис. 2.14  
d)

- дешифратор на четыре выхода ДШ4;
- схема формирования объединенного признака мультиплексной и локальной памяти (схема МПУЛП);
- две группы согласующих элементов 4Ф и 2И.

Дешифратор ПДША16<sub>1</sub> служит для выборки адресной шины в группе из 16 шин. Выборка необходимой группы адресных шин осуществляется с помощью дешифратора ПДША16<sub>2</sub>.

При обращении к основной памяти выбор выходной шины дешифратора ПДША16<sub>1</sub> определяется состоянием триггеров 8, 9, 10 и II-го разрядов регистра РМН. При обращении к мультиплексной памяти в дешифраторе ПДША16<sub>1</sub> рабочими являются только выходы 00, 01, 02 и 03, выбор которых определяется состоянием 8-го и 9-го разрядов регистра адреса РМН и сигналом с нулевого выхода триггера мультиплексной памяти (ТМП). Остальные выходы дешифратора блокируются с помощью сигнала с нулевого выхода триггера основной памяти (TOP). При обращении к локальной памяти сигналом с единичного выхода триггера локальной памяти (ЛП) независимо от состояния триггеров 8, 9, 10 и II-го разрядов регистра адреса РМН постоянно выбирается нулевой выход дешифратора ПДША16<sub>1</sub>. Все остальные его выходы в этом случае блокируются сигналами TOP и ТМП.

Дешифратор ПДША16<sub>2</sub> работает только при обращении к основной памяти. Во всех остальных случаях все выходы этого дешифратора блокируются сигналом TOP.

Схемы дешифраторов ПДША16<sub>1</sub> и ПДША16<sub>2</sub>, как и других дешифраторов блока регистра и предварительного дешифрирования адреса, строятся на типовых модулях серии I55 с логикой работы вида И-НЕ и И-ИЛИ-НЕ. Особенности построения дешифраторов с применением этих модулей иллюстрируются рис. 2.14,б на примере схемы дешифратора ПДША16<sub>2</sub>. Этой же схемой поясняются принципы управления дешифраторами с помощью дополнительных сигналов. Для дешифратора ПДША16<sub>2</sub> таким сигналом является сигнал TOP.

Сигналы с выходов дешифратора ПДША16<sub>1</sub> подаются параллельно на базовые входы четырех групп инверторов I6ИЧТ1, I6ИЗП1, I6ИЧТ3 и I6ИЗП3. Объединенные эмиттерные входы каждой из этих групп управляются соответственно сигналами I7ΛЧТ, I7ΛЗП, I7ΛЧТ и I7ΛЗП, формируемых дешифратором ДШ4 по сигналам с единичного и нулевого выходов триггера I7-го разряда регистра адреса РМН и по тактирующим сигналам ЧТ и ЗП местного управления оперативной памяти. Аналогичные сигналы управляют по объединенным эмиттерным входам четырьмя группами инверторов I6ИЧТ2, I6ИЗП2, I6ИЧТ4 и

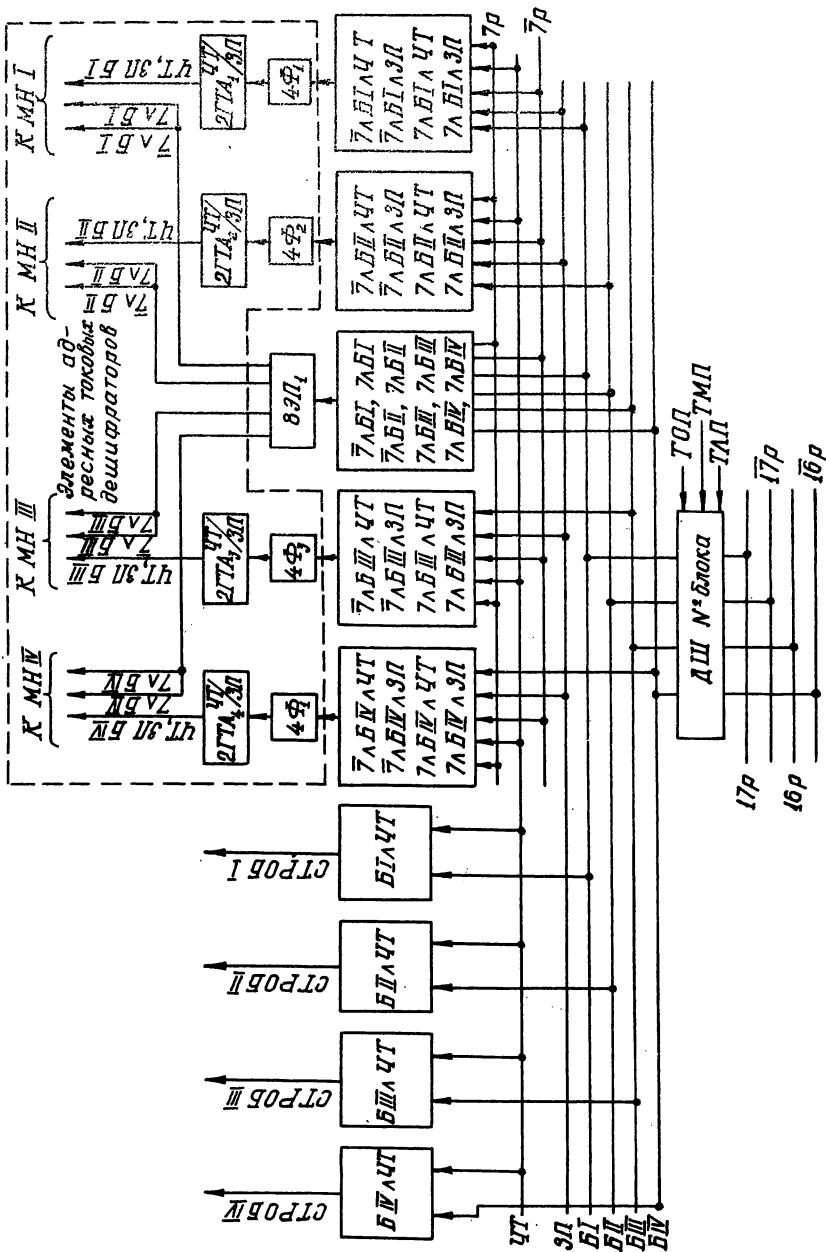


Рис. 2.15

I6ИЗП4. По базовым входам инверторы этих групп управляются сигналами с выходов дешифратора ПДША16<sub>2</sub>. Таким образом, на этапе считывания (стирания) или на этапе записи (регенерации) из восьми групп инверторов выбираются только две группы. При этом в каждой из этих групп срабатывает по одному инвертору, выбор которых определяется в одной группе содержимым 8-II разрядов регистра РМН, в другой – содержимым I2-I5 разрядов этого регистра.

Выходы каждой группы инверторов связаны с токовыми ключами вторых ступеней адресного дешифратора двух магнитных накопителей одновременно: МН1 и МН2 или МН3 и МН4. В дальнейшем выбор конкретных токовых ключей определяется сигналами с выходов инверторов и сигналами, формируемыми в результате анализа I7, I6 и 7-го разрядов регистра адреса РМН. Разряды I7 и I6 регистра определяют номер рабочего магнитного накопителя, а разряд 7 – адресный дешифратор в выбранном магнитном накопителе.

Кроме рассмотренных восьми групп инверторов в состав схемы предварительного адресного дешифрирования входят два инвертора 2И. По базовым входам они управляются сигналом МПУЛП, а по эмиттерным – сигналами I7ЛЧТ и I7ЛЗП, т.е. сигналами чтения и записи для I и II магнитных накопителей. Сигналы с выходов этих инверторов подаются на дополнительные токовые ключи, обеспечивающие выборку адресных шин ячеек мультиплексной и локальной памяти в магнитных накопителях I и II.

С точки зрения выполняемых функций инверторы 2И и элемент МПУЛП относятся к схеме управления выборкой отдельных видов оперативной памяти. Как было показано выше, непосредственное участие в выполнении этих функций принимают и дешифраторы ПДША16<sub>1</sub> и ПДША16<sub>2</sub>.

Задача управления выборкой магнитных накопителей и их адресных дешифраторов частично решается схемами предварительных разрядных и адресных дешифраторов, рассмотренных выше. Наряду с этим, в состав блока регистра и предварительного дешифрирования адреса введены дешифратор номера блока (ДШ № блока) и ряд логических схем (рис. 2.15). Дешифратор ДШ № блока анализирует I6-й и I7-й разряды адреса и формирует сигнал на одном из четырех своих выходов, соответствующий заданному магнитному накопителю. Сигналы с выходов дешифратора совместно с тактирующими сигналами ЧТ и ЗП местного управления памяти и сигналами с выходов триггера 7-го разряда регистра РМН используются логическими схемами для формирования сигналов запуска коммутаторов тока заданного адресного дешифратора выбранного магнитного накопителя и стро-

бирования усилителей считывания. Такими сигналами являются сигналы СТРОБ(П, Ш и ИУ); сигналы ЧТ и ЗП, Б1(П, Ш, ИУ), сигналы  $\bar{7} \wedge$  Б1 (П, Ш, ИУ) и  $7 \wedge$  Б1 (П, Ш, ИУ).

Схема выборки рабочих секций обмоток считывания магнитного накопителя представляет собой коммутирующее устройство, имеющее семнадцать входов и восемь выходов (рис. 2.16). Коммутирующее устройство выполнено на типовых модулях И-НЕ и И-ИЛИ-НЕ таким образом, что во всех случаях его работы возбуждается только один из восьми выходов. Это позволяет рассматривать коммутирующее устройство как разновидность дешифратора и в технической документации ЭВМ ЕС-1020 он называется дешифратором секций обмоток считывания (ДШОС).

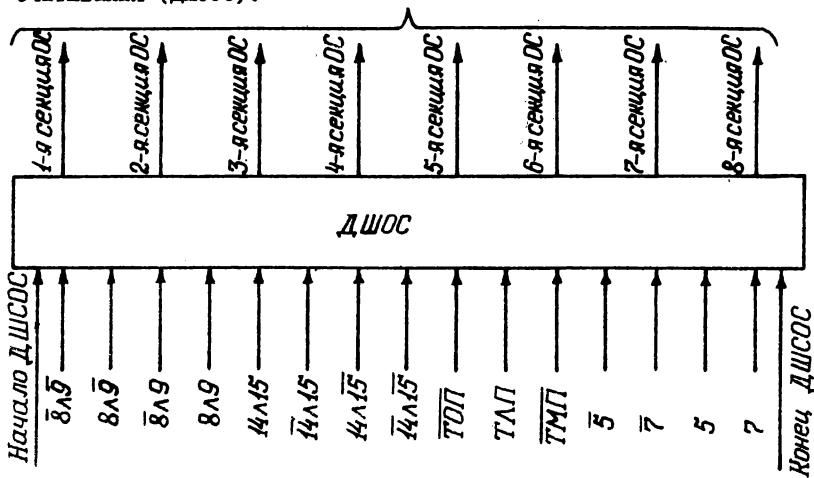


Рис. 2.16

На вход дешифратора ДШОС подаются сигналы с выходов предварительных адресных дешифраторов ПДША16<sub>1</sub> и ПДША16<sub>2</sub> ( $\bar{8} \wedge \bar{9}$ ,  $\bar{8} \wedge \bar{9}$ ,  $\bar{8} \wedge \bar{9}$ ,  $\bar{8} \wedge \bar{9}$ ,  $14 \wedge 15$ ,  $14 \wedge 15$ ,  $14 \wedge 15$ ,  $14 \wedge 15$ ), сигналы с выходов триггеров 5-го и 7-го разрядов регистра РМН (5,  $\bar{5}$ , 7 и  $\bar{7}$ ) и сигналы от местного управления оперативной памяти (TOP, TLP, TMP, НАЧАЛО ДШОС и КОНЕЦ ДШОС). При этом сигналы НАЧАЛО ДШОС и КОНЕЦ ДШОС определяют длительность выходного сигнала дешифратора, а остальные сигналы – выход дешифратора, на котором этот сигнал появляется.

С выходов дешифратора ДШОС сигналы через переходные элементы поступают на предварительные усилители блока считывания.

При этом с каждого выхода дешифратора ДШСОС сигнал параллельно подается на соответствующие предварительные усилители блоков считывания всех четырех магнитных накопителей. Условия формирования этих сигналов описываются следующими логическими выражениями:

- 1- $(\bar{5}_L \bar{7}_L \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{14}_L \bar{15}_L 0011)$ ;
- 2- $(\bar{5}_L \bar{7}_L \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011)$ ;
- 3- $(\bar{5}_L \bar{7}_L \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011)$ ;
- 4- $(\bar{5}_L \bar{7}_L \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011)$ ;
- 5- $(\bar{5}_L \bar{7}_L \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011)$ ;
- 6- $(\bar{5}_L \bar{7}_L \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011)$ ;
- 7- $(\bar{5}_L \bar{7}_L \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011)$ ;
- 8- $(\bar{5}_L \bar{7}_L \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011) \vee (\bar{5}_L \bar{7}_L \bar{1} \bar{14}_L \bar{15}_L 0011)$ .

### 3. Блок разрядной выборки

Блок разрядной выборки обеспечивает посылку стабилизированных полутоков чтения и записи в одну из 32 разрядных шин одновременно во всех 18 разрядах одного из четырех магнитных накопителей. Он состоит из четырех одинаковых схем разрядной выборки, каждая из которых обслуживает один определенный магнитный накопитель. Схема разрядной выборки управляется сигналами с предварительного разрядного дешифратора и от местного управления оперативной памяти и состоит (рис. 2.17):

- из 18 разрядных токовых дешифраторов,
- из схемы одновременного запуска ключей разрядных токовых дешифраторов,
- из 18 разрядных генераторов тока чтения и записи со схемой запуска.

Разрядные токовые дешифраторы выполняют функции вторых ступеней разрядного дешифратора оперативной памяти. В основу их построения и работы положены принципы двусторонней выборки разрядных шин и их включения в цепь полутоков считывания и записи с помощью двух различных пар коммутаторов тока.

Разрядный токовый дешифратор (рис. 2.17) состоит из четырех групп коммутаторов тока -  $4KT_1$ ,  $8KT_1$ ,  $4KT_2$  и  $8KT_2$ , и диодных матриц МД32. Коммутаторы тока  $4KT_1$  и  $8KT_1$  работают на этапе чтения и обеспечивают выборку и подключение разрядных шин к

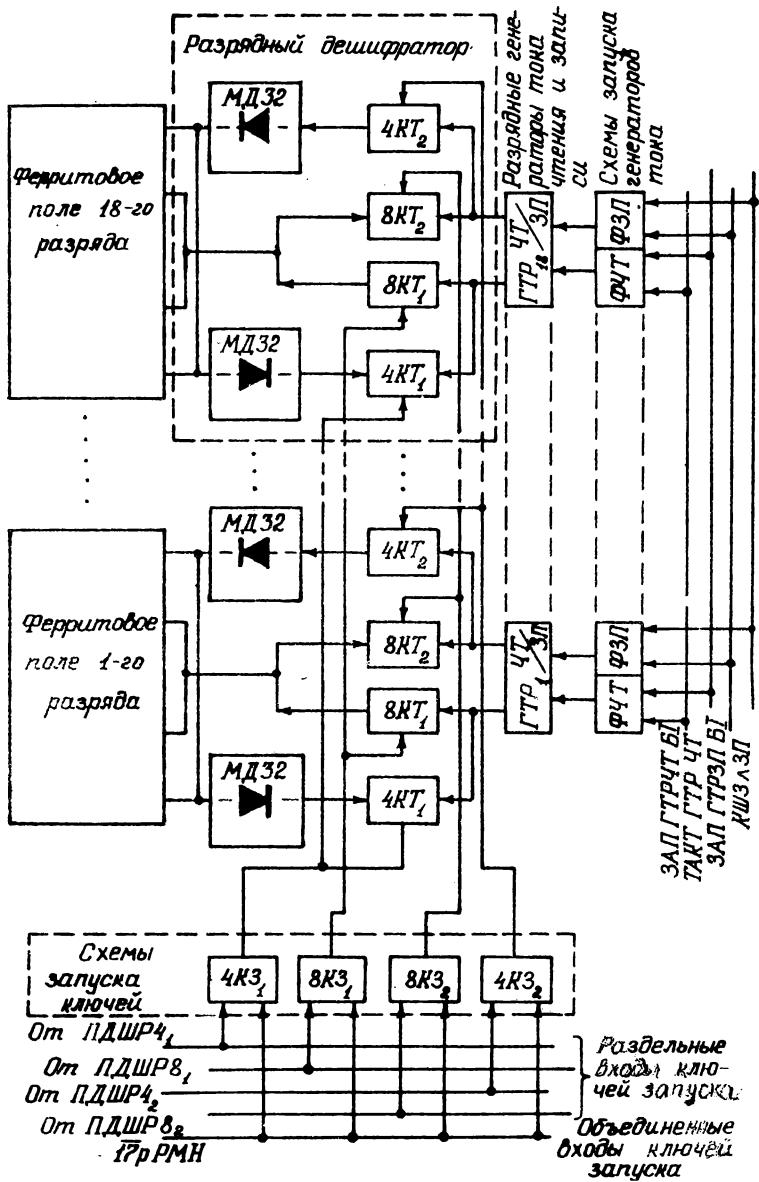


Рис. 2.17

генераторам полутоков считывания. При этом каждый коммутатор тока из группы 4КТ<sub>1</sub> обеспечивает одновременную выборку восьми определенных разрядных шин (одной из четырех групп разрядных шин). Каждый определенный коммутатор тока из группы 8КТ<sub>1</sub> осуществляет выборку определенной разрядной шины в каждой группе из восьми разрядных шин. Аналогичные функции выполняют на этапе записи коммутаторы тока 4КТ<sub>2</sub> и 8КТ<sub>2</sub>. Диодные матрицы МД обеспечивают взаимную развязку коммутаторов тока, работающих на различных этапах цикла обращения к оперативной памяти.

Схемы одновременного запуска коммутаторов разрядных токовых дешифраторов выполнены на четырех группах коммутаторов токов 4КЗ, 8КЗ, 4КЗ и 8КЗ (рис. 2.17), получивших наименование коммутаторов запуска. Коммутаторы 4КЗ<sub>1</sub> и 8КЗ<sub>1</sub> обеспечивают запуск коммутаторов полутока чтения 4КТ<sub>1</sub> и 8КТ<sub>1</sub>. При этом каждый из коммутаторов 4КЗ<sub>1</sub> и 8КЗ<sub>1</sub> запускает одновременно одноименные коммутаторы тока в группах 4КТ<sub>1</sub> или 8КТ<sub>1</sub> всех 18 разрядов магнитного накопителя. Имеющая при этом место схема соединения коммутаторов запуска с управляемыми или коммутаторами тока изображена на рис. 2.18. Аналогичным образом коммутаторы запуска 4КЗ<sub>2</sub> и 8КЗ<sub>2</sub> управляют выборкой коммутаторов тока 4КТ<sub>2</sub> и 8КТ<sub>2</sub>.

Полутоки считывания и записи в блоке разрядной выборки формируются с помощью импульсного стабилизатора тока, схема которого изображена на рис. 2.19. Работа схемы основана на известном принципе сравнения падения напряжения на эталонном сопротивлении  $R_{ст}$  в цепи тока нагрузки  $Z_H$  с опорным напряжением  $U_{оп}$ , на управляющем транзисторе T2 (IT308В). В исходном состоянии регулирующий транзистор T1 (П609А) закрыт некоторым положительным смещением по базе. При поступлении на вход схемы первого импульса отрицательной полярности транзистор T1 открывается и через него, а следовательно, и через  $R_{ст}$  начинает протекать ток  $I_H$ . Величина этого тока возрастает до тех пор, пока падение напряжения  $I_H R_{ст}$  не достигнет величины  $U_{оп} + U_d + U_{в.б}$ , где  $U_d$  и  $U_{в.б}$  – пороговые напряжения соответственно диода Д1 и перехода эмиттер–база транзистора T2. Последний открывается и начинает шунтировать часть базового тока транзистора T1, ограничивая тем самым ток  $I_H$ .

В каждом разряде магнитного накопителя используется два импульсных стабилизатора тока. Запуск их осуществляется с помощью специальных формирователей.

Особенности включения импульсных стабилизаторов тока в общую схему разрядного токового дешифратора поясняются рис. 2.20, на котором изображена развернутая схема выборки одной разрядной

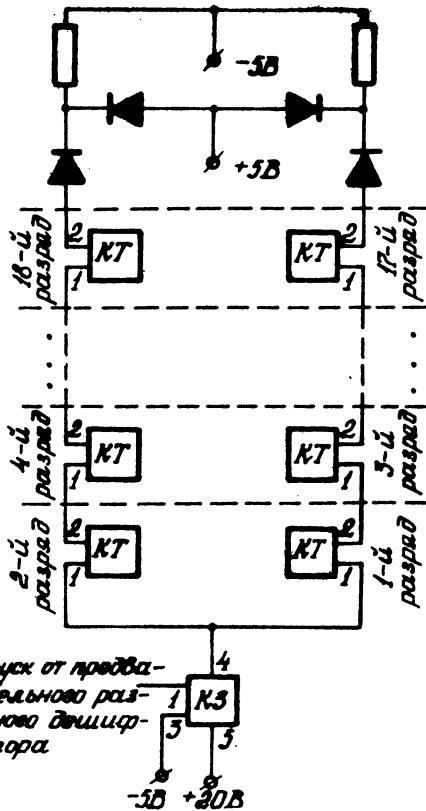


Рис. 2.18

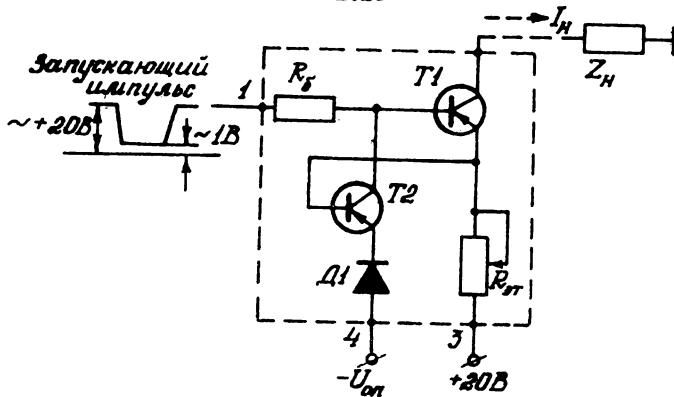


Рис. 2.19

шинны. В дополнение к изложенному выше по данной схеме можно сделать следующие замечания. Используемые в блоке разрядной выборки коммутаторы КТ и КЗ выполнены по одной схеме. В целях более быстрого запирания коммутаторов тока для транзисторов Т1 в их схемах выбран режим ненасыщенной работы. Последний обеспечивается наличием нелинейной обратной связи, выполненной на диоде Д1 и дополнительной вторичной обмотке  $\omega_2$  входного импульсного трансформатора схемы. Применяемая схема коммутаторов тока рассчитана на пропускание импульсов с амплитудой до 400 мА при скважности  $Q > 2$  и имеют время включения  $\leq 100$  нс и выключения  $\leq 150$  нс. При использовании для запуска коммутаторов тока сигналов от микросхем серии I55 они подаются на вход коммутаторов тока через дополнительные согласующие (переходные) элементы (П). Особенности построения и включения переходных элементов поясняются рис. 2.20 на примере коммутаторов запуска. Переходный элемент собирается на одном транзисторе типа IT308В (T2), включающим по схеме с общей базой, что обеспечивает высокое выходное сопротивление этого элемента. В исходном состоянии транзистор T2 закрыт сигналом высокого уровня ( $\sim +3$  В) с микросхем серий I55, поступающим на вход элемента 3. С приходом на базу транзистора T2 сигнала низкого уровня ( $\sim 0$  В) ток, задаваемый сопротивлением  $R_3$  (40 мА) и протекающий через диод  $D_3$ , переключается в коллекторную цепь транзистора и осуществляет запуск коммутатора КЗ по входам I-3. Токозадающая цепочка  $R_3, -D_3$  обслуживает группу переходных элементов, в которой запускается всегда только один элемент. Наконец, в целях улучшения фронтов нарастания токовых сигналов в цепях разрядных шин генераторы тока ГТСЧ и ГТЗП шунтируются  $RC$ -цепочкой. На время протекания переходных процессов  $RC$ -цепочкой к выбранной разрядной шине подключается согласующее сопротивление  $R_3$ . Тем самым уменьшаются помехи, возникающие в результате многократного отражения сигналов в разрядной шине как в линии, один конец которой подключен к генератору тока с высоким динамическим выходным сопротивлением.

Следует также иметь в виду, что в зависимости от адреса обращения к оперативной памяти каждая пара коммутаторов тока может выполнять функции как коммутаторов полутоков считывания, так и коммутаторов полутоков записи. Другими словами, в одних случаях на этапе считывания запускаются коммутаторы тока КТСЧ, на этапе записи — коммутаторы тока КТЗП. В других случаях имеет место обратный порядок запуска коммутаторов тока, чем достигается изменение направления полутоков считывания и записи в зависимости от адреса обращения к оперативной памяти. Как указывалось

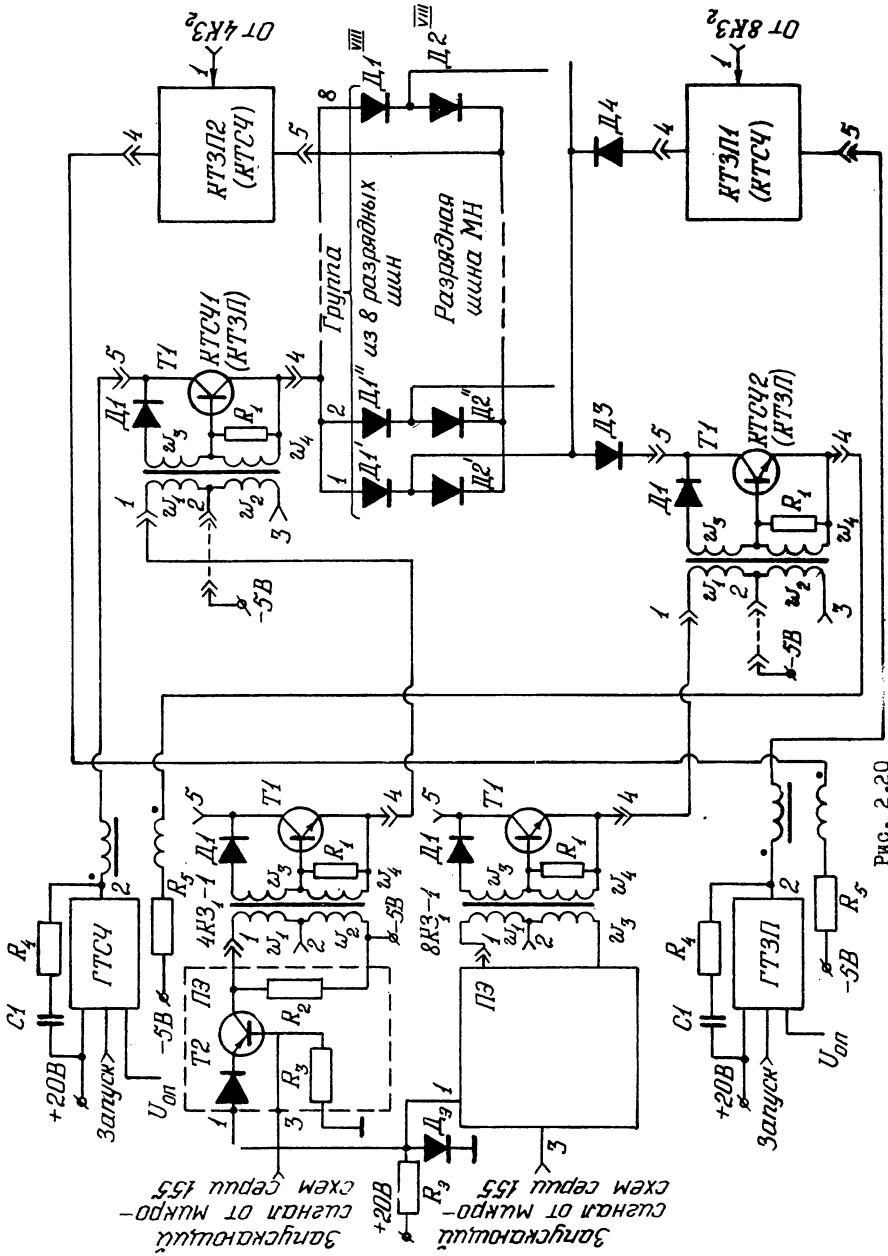


Рис. 2.20

ранее, порядок запуска коммутаторов поля разрядного токового дешифратора определяется значением 6-го разряда адреса, учитываемого при дешифрировании адреса предварительными разрядными дешифраторами (см. рис. 2.12).

#### 4. Блок адресной выборки

Блок адресной выборки состоит от двух до восьми (в зависимости от модификации оперативной памяти) одинаковых адресных токовых дешифраторов и от четырех до шести генераторов полутораков считывания и записи со своими элементами запуска.

Адресные токовые дешифраторы выполняют функции второй ступени адресного дешифратора оперативной памяти. Один магнитный накопитель обслуживается двумя одинаковыми дешифраторами ДША-А и ДША-В (см. рис. 2.6 и 2.21). В каждом цикле обращения к оперативной памяти работает только один из этих дешифраторов. Он обеспечивает непосредственную выборку адресной шины из группы в 260 адресных шин и подключение к ней генераторов полутораков считывания и записи. Выбор для работы одного из дешифраторов ДША-А или ДША-В при обращении к оперативной памяти производится сигналами  $\bar{7}_L BI$ ,  $\bar{7}_L BI$ ,  $\bar{7}_L BI \wedge CT$ ,  $\bar{7}_L BI \wedge ZP$ ,  $\bar{7}_L BI \wedge CT$  и  $\bar{7}_L BI \wedge ZP$ . Эти сигналы формируются схемой управления выборкой магнитных накопителей и адресных токовых дешифраторов (см. рис. 2.15).

Принципы построения и работы адресного токового дешифратора мало чем отличается от принципов построения и работы разрядного токового дешифратора. Отличия в схемах и работе этих дешифраторов определяются количеством управляемых ими шин и носят в основном формальный характер.

Адресный токовый дешифратор (рис. 2.21) состоит из 64 коммутаторов тока, объединенных по функциональному назначению в четыре группы по 16 коммутаторов тока в каждой ( $16KT-CT_1$ ,  $16KT-3P_1$ ,  $16KT-CT_2$  и  $16KT-3P_2$ ), двух дополнительных коммутаторов тока  $2KT-CT/ZP$  и матриц разделительных диодов.

Коммутаторы тока  $16KT-CT_2$  и  $16KT-CT_1$  функционируют на этапе считывания. Каждый коммутатор тока из группы  $16KT-CT_2$  служит для выборки группы адресных шин основной памяти, объединяющей 16 шин. Всего в составе основной памяти имеется 16 таких групп. Выборка адресной шины в группе осуществляется с помощью коммутаторов тока  $16KT-CT_1$ .

Коммутаторы тока  $2KT-CT/ZP$  работают при обращении к локальной или мультиплексной памяти. Они обеспечивают одновре-

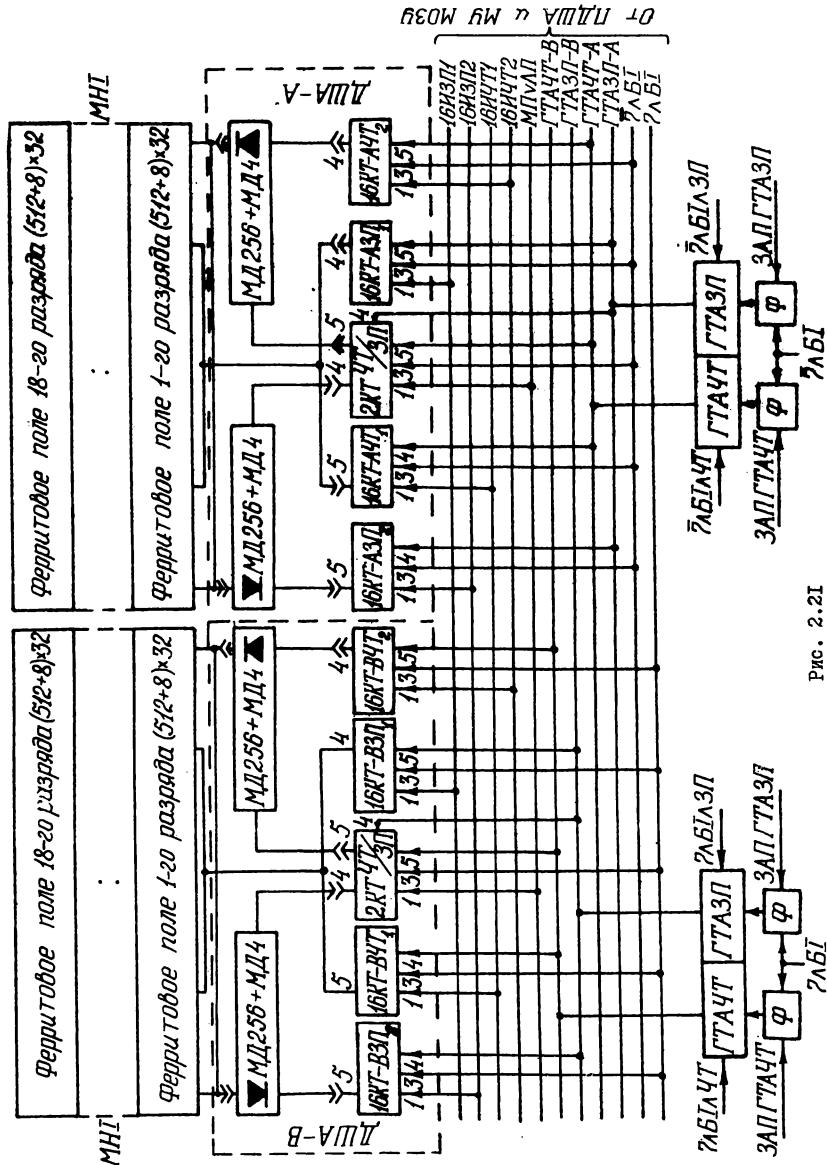


Рис. 2.21

менную выборку четырех дополнительных адресных шин, относящихся к этим видам памяти. Вместе с этими коммутаторами тока в выборке адресных шин в этой группе участвуют четыре коммутатора тока из группы 16КТ-Ч<sub>1</sub> и четыре коммутатора тока из группы 16КТ-ЗП<sub>1</sub>. Для управления этими коммутаторами используются сигналы с выходов 0-3 предварительного адресного дешифратора ПДША-16<sub>1</sub> (см. рис. 2.14).

Коммутаторы тока, используемые в адресных токовых дешифраторах, выполнены по той же схеме, что и коммутаторы тока разрядных токовых дешифраторов. Порядок подключения координатных шин к коммутаторам тока, изображенный на рис. 2.20, имеет место и в схемах адресных токовых дешифраторов.

Каждый из восьми адресных токовых дешифраторов обслуживается своей парой генераторов полутоков считывания и записи (см. рис. 2.21), выполняющих те же функции, что и генераторы полутоков считывания и записи разрядных токовых дешифраторов (см. рис. 2.17). Запуск генераторов полутоков считывания и записи в адресных токовых дешифраторах производится с помощью специальных формирователей. Последние управляются и запускаются сигналами ЗАПТАЧТ (ЗП) и 7(7) Б1(П,Ш,ИУ) формируемыми логическими схемами выборки магнитных накопителей и адресных токовых дешифраторов (см. рис. 2.15).

## 5. Блок считывания

Блок считывания предназначен для усиления, формирования и выдачи на кодовые шины числа (КШЧ) кодовых сигналов 18-разрядных двоичных слов, считываемых из ячеек магнитных накопителей. Каждый магнитный накопитель обслуживается своим блоком считывания, имеющим 18 одинаковых и независимых друг от друга каналов усиления (рис. 2.22). Структура одного такого канала усиления изображена на рис. 2.23.

Канал усиления кодовых сигналов состоит из восьми предварительных усилителей ПУ1-ПУ8 и общего усилителя кодовых сигналов. Предварительный усилитель собран по дифференциальной схеме на интегральных парных транзисторах Т1 и Т2 типа ИНТ591Б (рис. 2.24). В качестве эмиттерного токозадающего сопротивления в схеме предварительного усилителя используется нормально закрытый транзистор Т3. По базе транзистор Т3 управляет сигналом от дешифратора секций обмоток считывания ДШОС. Тем самым обеспечивается выбор и подключение к каналам усиления кодовых

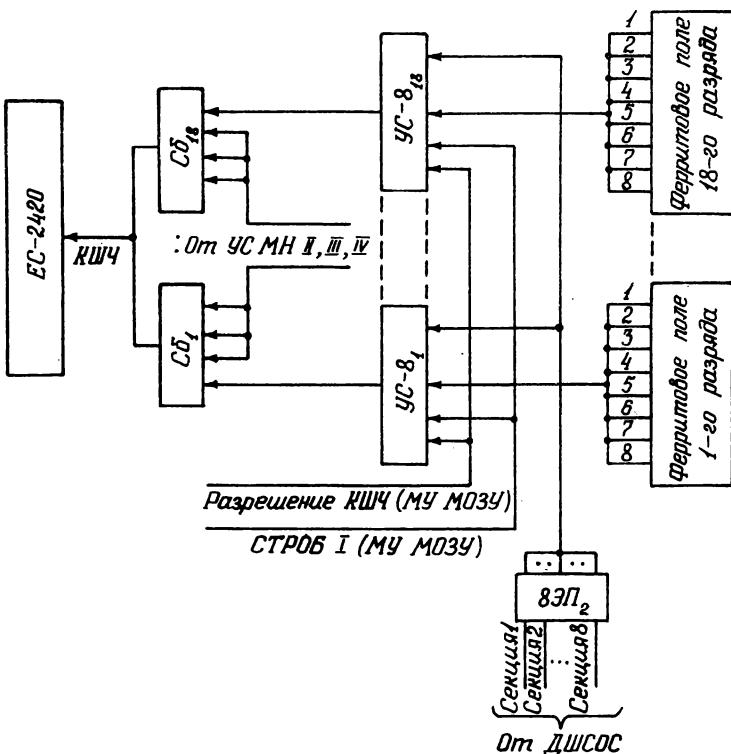


Рис. 2.22

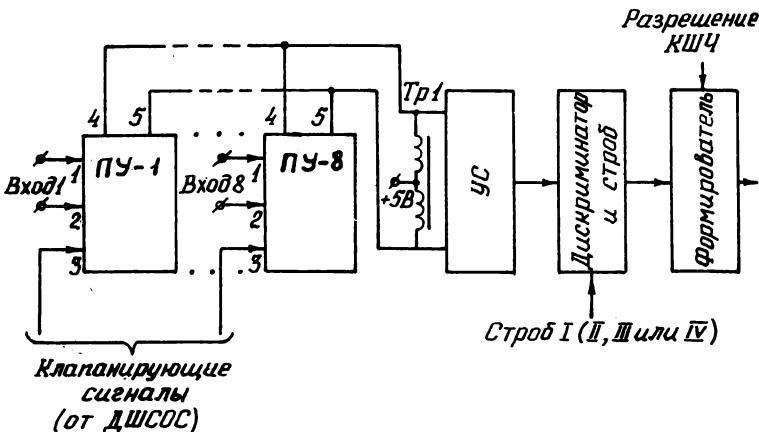


Рис. 2.23

сигналов в каждом разряде магнитного накопителя только одной определенной секции обмотки считывания и одновременная блокировка остальных ее семи секций. Выходы секций обмоток считывания подключаются к предварительным усилителям через балансные трансформаторы ТрI и нагружаются на согласующие сопротивления  $R_f$  и  $R_e$ .

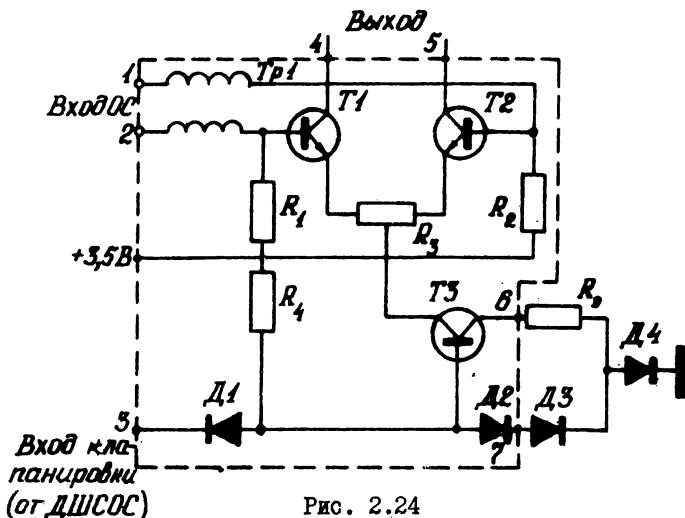


Рис. 2.24

Сигналы с выходов восьми предварительных усилителей (см. рис. 2.23) объединяются с помощью трансформатора ТрI и подаются в канал общего усиления кодовых сигналов. В последнем производится дополнительное усиление и формирование кодовых сигналов, их выпрямление, амплитудная дискриминация и временное стробирование. Амплитудная дискриминация и временное стробирование кодовых сигналов осуществляются в целях повышения помехозащищенности усилителей считывания. Кодовый сигнал единицы на выходе стробирующего каскада появляется только в том случае, если в течение времени, равного длительности сигнала СТРОБ, амплитуда кодового сигнала на входе этого каскада превысит установленный пороговый (дискриминирующий) уровень. Выходной формирующий каскад усилителей считывания обеспечивает получение кодовых сигналов, аналогичных по своим параметрам сигналам от микросхем серии I55. Через сопротивительные схемы эти сигналы выдаются на кодовые шины числа.

Для формирования выходных сигналов определенной длительности на усилители считывания подается сигнал РАЗР КШЧ от мест-

ного управления оперативной памяти. Задний фронт сигнала с выходов усилителей считывания фиксируется задним фронтом этого сигнала. Передний фронт сигнала на выходе усилителей считывания формируется по переднему фронту кодового сигнала, снимаемого с обмотки считывания.

## 6. Блок местного управления

Блок местного управления предназначен для выработки сигналов, необходимых для непосредственной реализации операции обращения к оперативной памяти при условии строгого согласования работы этого устройства с другими устройствами машины.

По функциональному назначению аппаратурный состав блока местного управления можно разделить на следующие составные части:

- схему выработки временной диаграммы такта чтения;
- схему выработки временной диаграммы такта записи;
- узел триггеров управления;
- узел запуска переходных элементов разрядного и адресного дешифраторов.

В техническом описании машины в состав блока местного управления включаются также дешифратор номера блока ДШ4 и дешифратор секций обмоток считывания ДШОС. В данном учебном пособии эти функциональные узлы рассмотрены ранее в составе регистра и предварительного дешифрирования адреса. Это оправдывается тем, что дешифраторы ДШ4 и ДШОС в функциональном и схемном отношении наиболее тесно связаны с решением задач и работой именно адресного канала оперативной памяти.

Схема выработки временной диаграммы такта чтения формирует сигналы, необходимые для работы оперативной памяти на этапе считывания или стирания информации. Аналогичную роль выполняет схема выработки временной диаграммы такта записи при работе оперативной памяти на этапе записи или регенерации информации.

Схемы выработки временной диаграммы тактов чтения и записи строятся с применением специальных элементов ЭД-3 и ЗОС, имеющих сложный аппаратурный состав и логическую структуру и выполняемых в виде отдельных ТЭЗов (ТЭЗов ЕС-3220/0306 и ЕС-2420/Н042).

Функциональная схема ТЭЗа ЕС-3220/0306 изображена на рис. 2.25. Она включает в свой состав:

- входной элемент У1-1 с логикой работы И-ИЛИ-НЕ;

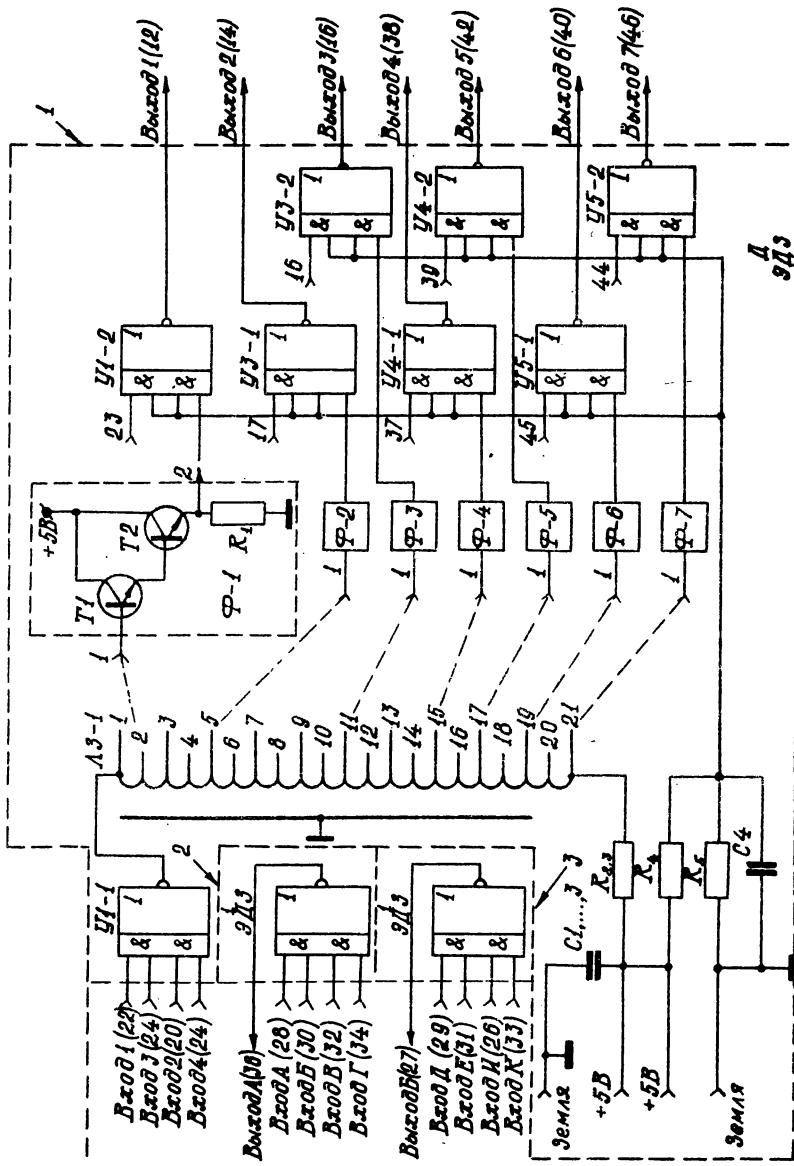
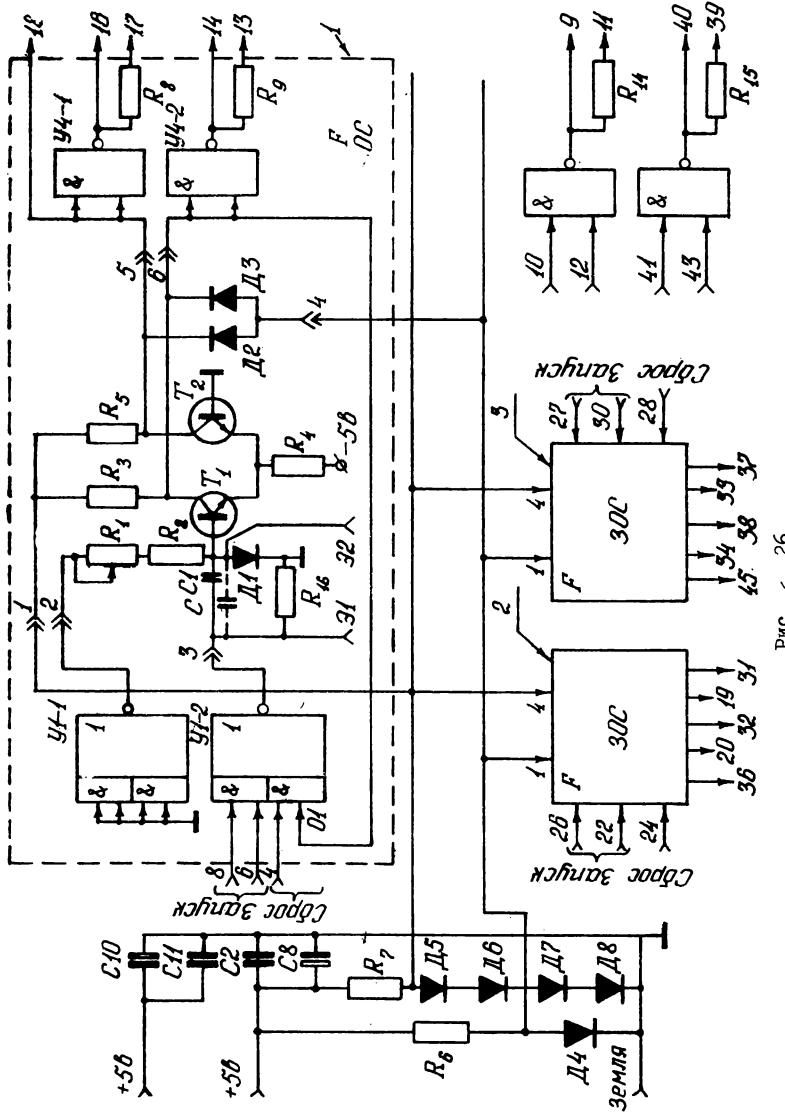


Рис. 2.25



- линию задержки ЛЗ-1, имеющей 20 выводов с шагом задержки сигналов в 20 нс;
- семь формирователей, выполненных в виде эмиттерных повторителей на составном транзисторе;
- семь выходных элементов И-ИЛИ-НЕ, на не используемые входы которых подается постоянный потенциал высокого уровня с делителя  $R_4$ - $R_5$ ;
- два элемента И-ИЛИ-НЕ, которые могут использоваться самостоятельно как логические элементы.

При отсутствии сигналов на входах элемента У1-1 с его выхода снимается сигнал высокого уровня и через линию задержки ЛЗ-1 и формирователь подается на выходные элементы И-ИЛИ-НЕ. На выходах этих элементов имеют место сигналы низкого уровня. Если хотя бы на одну пару входов элемента У1-1 (Вх1 и Вх3 или Вх2 и Вх4) подать импульсы положительной полярности, то на входы выходных элементов И-ИЛИ-НЕ с выхода У1-1 поступит импульс отрицательной полярности. При наличии разрешающего сигнала в виде потенциала низкого уровня на входах 23, 17, 37, 45, 16, 39 и 44 этот сигнал инвертируется и выдается в цепи нагрузки.

В зависимости от схемы распайки выходов линии задержки ЛЗ-1 на входы формирователей можно получать различные варианты ТЭЗов ЕС-3220/0306, отличающихся задержками выходных сигналов. При этом допускается подключение к одному выходу линии задержки не более двух формирователей.

Функциональная схема ТЭЗа ЕС-2420/Н042 приведена на рис. 2.26. Он состоит из трех однотипных стабильных одновибраторов, предназначенных для формирования импульсов напряжения различной длительности. Принципиальная схема одновибратора включает в себя:

- переключатель тока (ПТ), выполненный на транзисторах Т1, Т2 и сопротивлениях  $R_3$ ,  $R_4$ ,  $R_5$ ;
- времязадающую цепочку на сопротивлениях  $R_1$ ,  $R_2$  и емкости С1;
- источник разряда емкости С1 в виде элемента И-ИЛИ-НЕ (У1-1);
- схему запуска, выполненную на элементах И-ИЛИ-НЕ (У1-2);
- элементы И-НЕ (УЧ-1 и УЧ-2), включенные в выходные цепи в целях повышения нагрузочной способности одновибратора.

Для ослабления влияния источников питания на длительность выходных сигналов осуществляется стабилизация потенциала базы транзистора Т1 с помощью диода Д1 и уровней выходных сигналов

переключателя тока с помощью цепочек  $R_\beta$ -Д4,  $R_\gamma$ -Д5-Д6-Д7-Д8 и диодов Д2, Д3. При этом цепочки  $R_\beta$ -Д4 и  $R_\gamma$ -Д5-Д6-Д7-Д8 являются общими для всех одновибраторов. Конденсаторы С2 и С8 используются для развязки цепей питания. Сопротивления  $R_\beta$  и  $R_\gamma$  являются согласующими при работе схемы на нагрузку, подключаемую с помощью кабеля или витой пары проводов.

В исходном состоянии схемы на входах 4 и 6 – это сигналы высокого уровня, а на входах 8 и О1 – сигналы низкого уровня. С выхода элемента У1-2 снимается сигнал высокого уровня, при наличии которого на катоде диода Д1 фиксируется потенциал, включающий транзистор Т1. В этом случае транзистор Т2 оказывается включенным и на выходах I4 и I6 схемы имеют сигналы соответственно высокого и низкого уровней (рис. 2.27).

Запуск одновибратора производится сигналом высокого уровня, подаваемым на вход 8. Возникающий при этом на выходе элемента У1-2 сигнал низкого уровня через конденсатор С1 воздействует по базе на транзистор Т1 и переключает его. Одновременно с этим запирается диод Д1 и переключается транзистор Т2. В результате этого выходные элементы У4-1 и У4-2 также изменяют свое состояние.

После снятия входного сигнала с входа 8 элемент У1-2 продолжает формировать сигнал низкого уровня благодаря действию обратной связи от коллектора транзистора Т1 на вход О1. Конденсатор С1 начинает разрежаться по цепи: источник питания +5 В – элемент У1-1 – сопротивления  $R_1$  и  $R_2$  – элемент У1-2 – земля. При определенном уровне разрядки конденсатора отпирается диод Д1 и транзисторы Т1 и Т2 начинают переключаться в исходное состояние. Под воздействием обратной связи в исходное состояние переключается и элемент У1-2, что приводит к форсированию разрядки конденсатора С1. Уровни сигналов на выходах I6 и I4 схемы одновибратора принимают свои прежние значения.

Время разряда конденсатора С1 определяет длительность выходных сигналов схемы одновибратора. Без применения дополнительных конденсаторов она может быть установлена с помощью сопротивления  $R_1$  в пределах от 0,1 до 0,35 мкс. С применением дополнительных конденсаторов схема позволяет получать сигналы длительностью до 70 мкс.

После снятия сигнала ЗАПУСК процесс формирования схемой выходного сигнала можно прервать в произвольный момент времени, подав на вход СБРОС сигнал низкого уровня длительностью не ме-

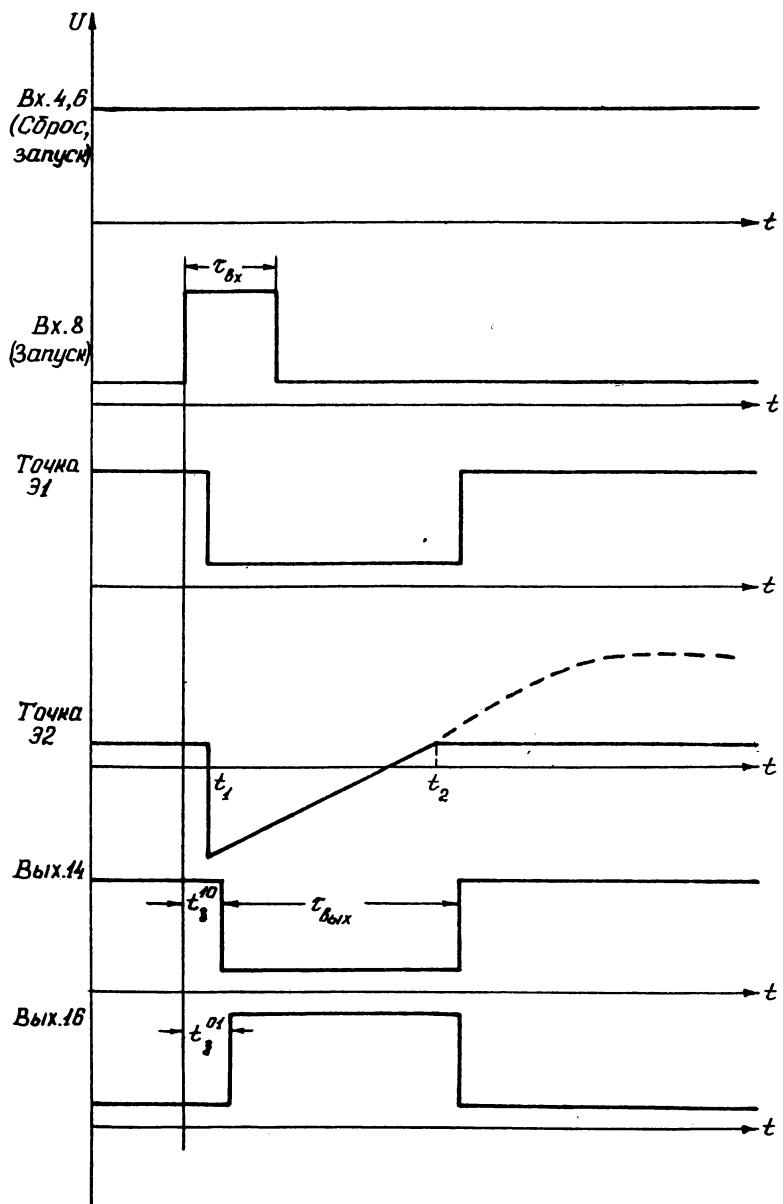


Рис. 2.27

нее 0,2 от длительности выходного сигнала схемы в режиме ее возбуждения только по входу ЗАПУСК. Длительность выходного сигнала в этом случае будет равной временному сдвигу между сигналами ЗАПУСК и СБРОС.

Особенности построения и работы схем выработки временных диаграмм тактов чтения и записи с применением элементов ЭДЗ и ЗОС рассмотрим на примере цепочки формирования сигналов НАЧАЛО ДЛОСС, РАЗР КШЧ ИБ (ПБ, ШБ, ІУБ) и НАЧАЛО СТРОБА I.(П, Ш, ІУ). Эта цепочка изображена на рис. 2.28 и входит в состав схемы выработки временной диаграммы такта чтения.

Начало этапа (такта) чтения определяется сигналом СЧИТЫВАНИЕ - СТИРАНИЕ (СЧТСТ), поступающим из устройства управления ЕС-2420 одновременно на входы 2I, 8 и 32 элементов УЗ-1, У2-1 и УЗ-2. При отсутствии запрета на обращение к оперативной памяти в виде сигнала высокого уровня по шине ЗОП этим сигналом запускаются элементы У2-1 и УЗ-1. На прямом I6 и инверсном I4 выходах элемента У2-1 появляются сигналы соответственно положительной и отрицательной полярности, длительность которых определяется настройкой элемента ЗОС (суммарной величиной емкости конденсаторов в цепи базы транзистора Т1 и положением движка потенциометра  $\Lambda$ , схемы одновибратора – рис. 2.26). На выходах элемента УЗ-1 возникают импульсы положительной полярности. Первые фронты этих сигналов имеют определенные задержки относительно сигнала СЧТСТ.

Сигнал высокого уровня с выхода I6 элемента У2-1 запускает два элемента ЗОС (У2-2 и У5-2). Элемент У2-2 формирует сигнал РАЗР КШЧ, который через дополнительные элементы У5-3, У6-1, У6-2 и У6-3 выдается в четыре магнитных блока, где используется для управления длительностью сигналов на выходе усилителей считывания (см. рис. 2.22). Элемент У5-2 формирует импульс отрицательной полярности длительностью 300 нс (сигнал НАЧАЛО ДЛОСС). Этот сигнал поступает на вход дешифратора ДЛОСС и задерживает формирование сигналов СЕКЦИЯ I (П, Ш, ІУ) на время, равное примерно 300 нс (см. рис. 2.16, 2.22).

Сигнал с выхода I2 элемента ЭДЗ используется для запуска четырех элементов ЗОС (У2-5, У6-4, У6-5 и У5-5). Последние формируют импульсы отрицательной полярности, определяющие моменты формирования сигналов СТРОБ I (П, Ш, ІУ). Возможность индивидуальной регулировки длительности сигналов с выходов элементов У2-5, У6-4, У6-5 и У5-5 позволяет задавать моменты выработки стробирующих импульсов отдельно для каждого магнитного блока.

Длительность цикла работы рассматриваемой цепочки, как и схемы выработки временной диаграммы такта чтения в целом, зависит от длительности сигнала СЧТСТ. Однако импульс СЧТСТ имеет длительность в 500 нс, недостаточную для управления работой оперативной памяти на этапе чтения. Для необходимого расширения цикла работы схемы выработки временной диаграммы такта чтения на вход 22 элемента УЗ-1 подается сигнал с выхода I6 элемента У2-1. По заднему фронту сигнала с выхода I4 этого же элемента завершается работа блока местного управления на этапе чтения. Это достигается тем, что сигнал с выхода I4 элемента У2-1 подается на входы сброса элемента УЗ-1.

При наличии на шине ЗОП сигнала высокого уровня, запрещающего обращение к оперативной памяти, на выходе 36 элемента УЗ-2 сформируется сигнал низкого уровня. Поступая на входы 20 и 6 элементов УЗ-1 и У2-1, он заблокирует их запуск сигналом СЧТСТ. Обращение к памяти с целью чтения или стирания информации не состоится.

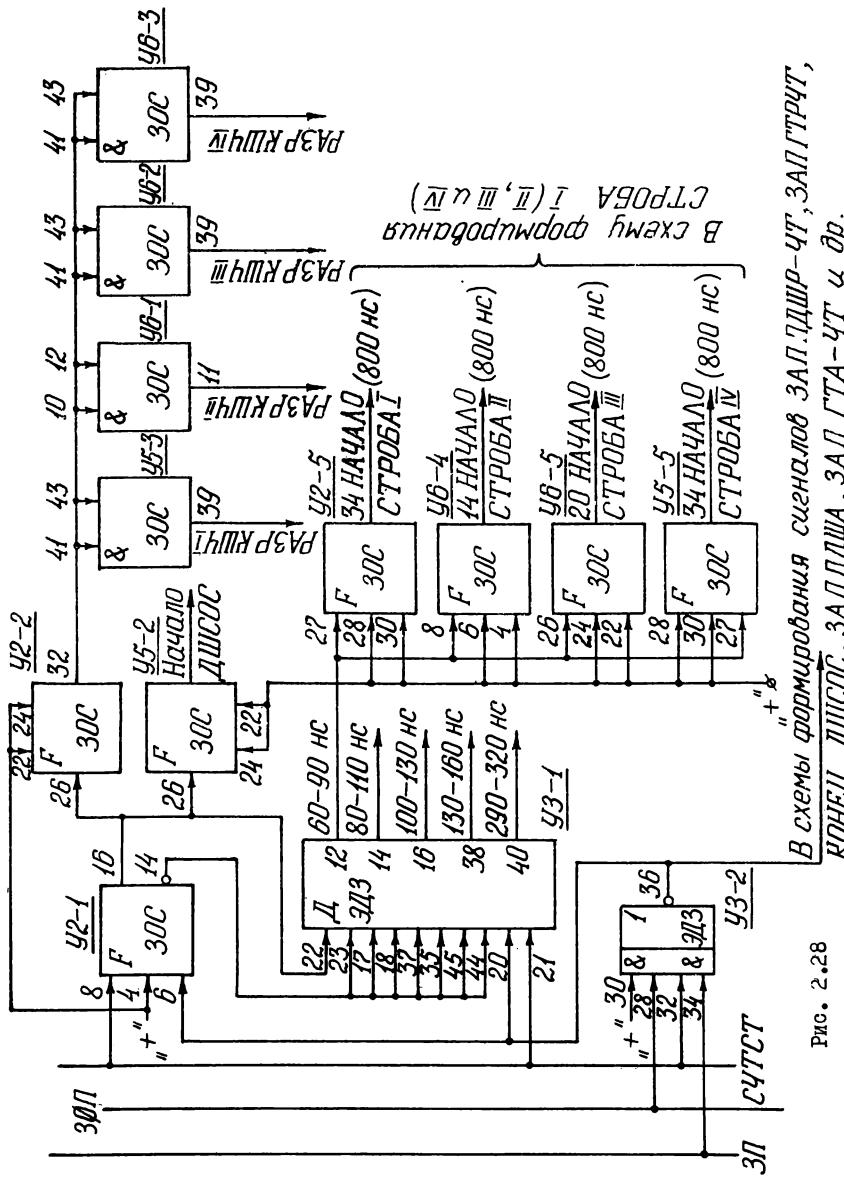
Принципы построения и работы других цепочек схем формирования временных диаграмм тактов чтения и записи мало чем отличаются от только что рассмотренных. Используя элементы типа ЭДЗ и ЗОС, они формируют сигналы, имеющие заданную полярность, необходимую длительность и требуемое распределение во времени.

Узел триггеров управления предназначен для коммутации цепей местного управления и дешифраторов адреса в соответствии с особенностями конкретных режимов работы оперативной памяти. Он включает в себя:

- триггеры признаков различных видов памяти ТОП, ТМП и ТЛП;
- вспомогательный триггер признаков памяти Т (МПУЛП);
- триггер обращения ТОБР;
- триггеры Р [I8], Р [I7] и Р[II] для приема и хранения на время обращения к оперативной памяти кодов цифр I8, I7 и II разрядов адреса.

Триггеры ТОП, ТМП и ТЛП принимают и фиксируют признаки различных видов оперативной памяти, поступающих из устройства управления машины в виде сигналов высокого уровня. Каждый такой сигнал соответствующий ему триггер устанавливает в единичное состояние, а триггеры признаков других видов памяти – в нулевые состояния.

Сигналы с выходов триггеров ТОП, ТМП и ТЛП используются для управления дешифраторами ДШ4, ПДША16<sub>1</sub>, ПДША16<sub>2</sub>, ПДШСОС и триггером обращения ТОБР. Сигналы с единичных выходов триггеров ТМП и ТЛП



поступают, кроме того, на элемент ИЛИ, формирующий сигнал  $MII \vee LII$ . Этот сигнал используется для управления адресными дешифраторами и установки триггера T ( $MII \vee LII$ ) в единичное состояние. В свою очередь, триггер T ( $MII \vee LII$ ) контролирует занесение информации на триггер ТОБР и его работу.

Триггер ТОБР осуществляет контроль правильности адресации ячеек при обращении к оперативной памяти. В этих целях триггер ТОБР в единичное состояние устанавливается сигналом, формируемом при выполнении следующих условий:

$$(TOBR \wedge P[-I]) \vee (TMII \wedge P[-II]) \vee (TLII \wedge T[MII \vee LII]).$$

Сигнал с единичного выхода триггера ТОБР блокирует запуск схемы выработки временной диаграммы такта записи и формирование ряда сигналов схемой выработки временной диаграммы чтения, если указанные условия нарушаются. Этот триггер принимает также участие в выработке сигнала СВАДР, являющегося признаком сбоя по адресу.

Триггеры  $P[I]$  и  $P[II]$  в единичное состояние устанавливаются сигналом высокого уровня с кодовых шин адреса КША I и КША II. Сигналы с их выходов, как уже отмечалось, управляют установкой в единичное состояние триггера ТОБР.

Триггер  $P[II]$  в единичное состояние устанавливается только при обращении к основной памяти, т.е. только при условии нахождения в нулевом состоянии триггеров ТМII, ТЛII и T ( $MII \vee LII$ ). Сигналы с выходов этого триггера используются для дополнительного управления работой предварительной ступени дешифратора адреса.

Схема запуска элементов разрядного и адресного дешифраторов представляет собой группу из восьми элементов типа TI50 и 16 элементов типа TI40. Элементы типа TI50 по входам управляются сигналами с выходов дешифратора ДШ4 и триггера 7-го разряда регистра РМН. Сигналы с выходов этих элементов подаются на восемь эмиттерных повторителей адресных токовых дешифраторов. Элементы типа TI40 по входам управляются сигналами с выходов дешифратора ДШ4, триггера 7-го разряда РМН и сигналами ЧТ и ЗП от блока местного управления оперативной памяти. Сигналы с выходов этих элементов используются для запуска формирователей ГТА ЧТ/ЗП. Функциональная роль и связи схемы запуска переходных элементов разрядного и адресного дешифраторов наглядно поясняются схемой (см. рис. 2.15).

## § 2.4. ПОРЯДОК ФУНКЦИОНИРОВАНИЯ ОПЕРАТИВНОЙ ПАМЯТИ

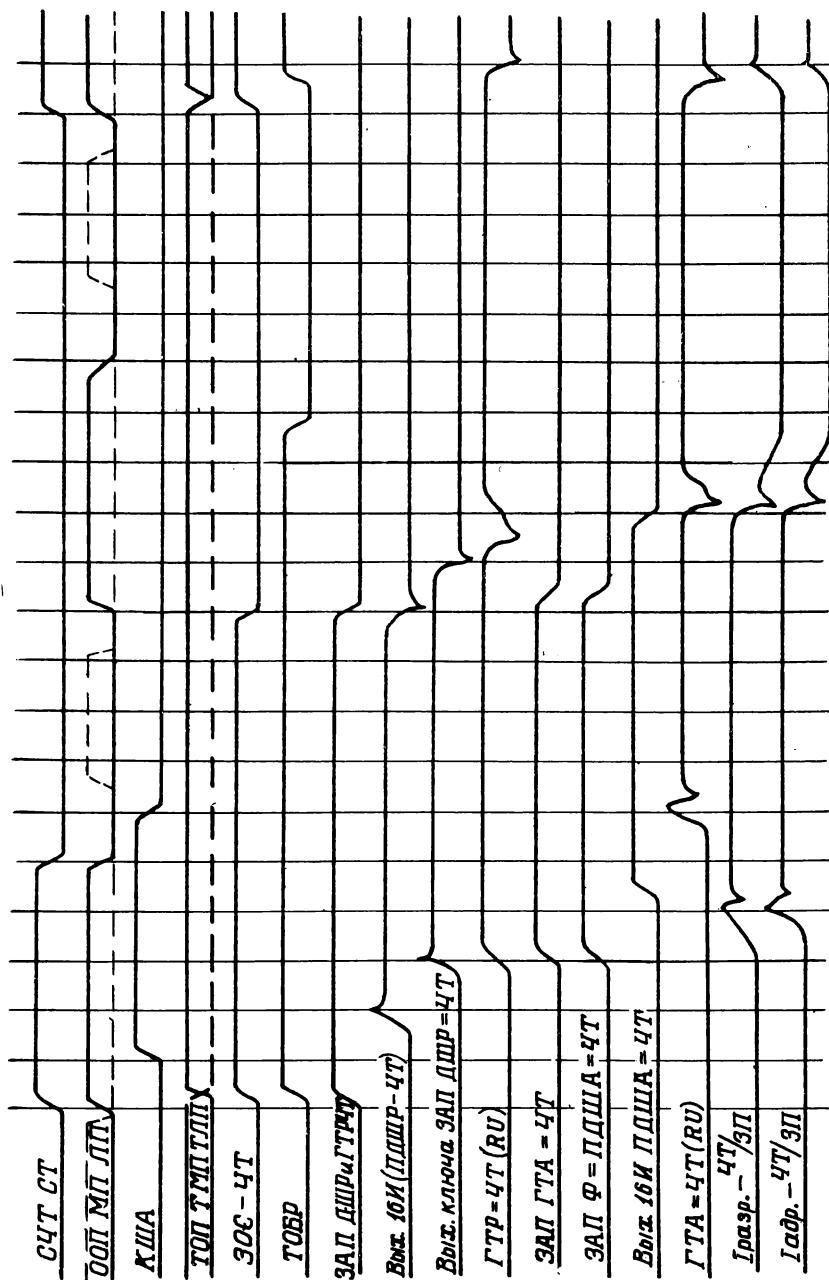
Непосредственная реализация операций обращения к оперативной памяти производится с помощью сигналов, формируемым блоком местного управления и схемами адресных дешифраторов. Основной состав и последовательность выработки этих сигналов отражает временная диаграмма работы оперативной памяти, приведенная на рис. 2.29.

Запуск схем блока местного управления в режимы выработки управляющих сигналов осуществляется сигналами СЧТСТ и ЗП, поступающими из устройства управления машины. Дополнительно для предварительной подготовки схем блока местного управления к работе используются кодовые сигналы определенных разрядов адреса ячейки, к которой производится обращение, и сигналы ООП, МП, ЛП и ЗОП.

Код адреса ячейки, к которой производится обращение в текущем цикле работы оперативной памяти, поступает на регистр адреса РМН по кодовым шинам адреса КША (см. рис. 2.11). По времени операция занесения адреса на регистр РМН совпадает с сигналом СЧТСТ текущего или одного из ему предшествующих циклов обращения к оперативной памяти. Принадлежность адреса к одному из видов оперативной памяти задается одним из сигналов ООП, МП или ЛП. Этот сигнал вырабатывается устройством управления машины и выдается в блок местного управления одновременно с сигналом СЧТСТ.

По сигналу СЧТСТ блок местного управления начинает выработку управляющих сигналов, необходимых для работы оперативной памяти на этапе считывания (стирания) информации из ячейки с заданным адресом. Одновременно с этим производится анализ и дешифрирование кода ячейки, признаков вида оперативной памяти и признаков переполнения адресной сетки в целях определения правильности адресации, контроля поступившего адреса на четность и подготовки цепей адресных дешифраторов к работе.

В результате дешифрирования определенных разрядов адреса (I6 и I7 разрядов) дешифратором ДШ № блока вырабатывается сигнал, обеспечивающий подготовку адресных дешифраторов и генераторов полутоков, считывания и записи для работы на заданный магнитный накопитель (см. рис. 2.12, 2.15). Если сигнал, выработанный дешифратором, соответствует не имеющемуся в машине магнитному накопителю, цикл обращения к оперативной памяти не нарушается. Однако из блока местного управления памяти в устрой-



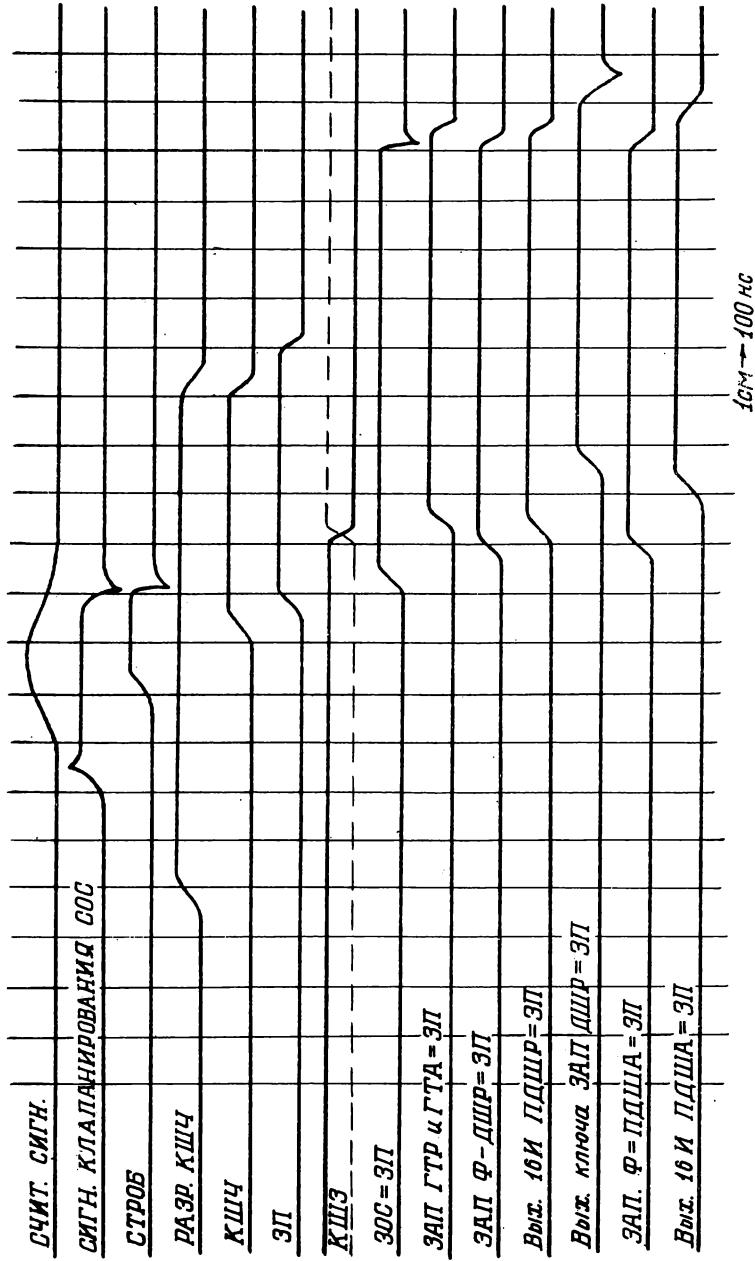


Рис. 2.29

ство управления машины не поступает сигнал СБАДР, подтверждающий правильность адресации. В результате этого после выдачи в блок местного управления сигнала ЗП производится останов устройства управления. Сигнал СБАДР отсутствует и в случае переполнения разрядной сетки при обращении к основной или мультиплексной памяти, признаками которого являются соответственно отсутствие сигнала КША 18 и наличие единицы в РМН[II]. При переполнении разрядной сетки работа блока местного управления блокируется, что необходимо для сохранения информации в ячейках существующего объема памяти.

Отрицательный результат контроля поступившего адреса на четность приводит к выработке блоком местного управления сигнала СБРМН. При наличии этого сигнала производится выдача считанного кода в процессор ЕС-2420 и его регенерация в оперативной памяти. После выработки и выдачи сигнала ЗП в блок местного управления оперативной памяти устройство управления машины останавливается, а причина останова индицируется на пульте управления.

Код адреса ячейки, принятый на адресный регистр РМН, дешифрируется с помощью схем первых ступеней разрядного и адресного дешифраторов оперативной памяти (см. рис. 2.12, 2.14).

С помощью схемы первой ступени разрядного дешифратора осуществляется подготовка к работе одной из четырех групп переходных элементов 4И ( $4I_1$ ,  $4I_2$ ,  $4I_3$  или  $4I_4$ ) и одной из четырех групп переходных элементов 8И ( $8I_1$ ,  $8I_2$ ,  $8I_3$  или  $8I_4$ ). Тем самым однозначно определяется рабочий блок магнитного накопителя и задаются необходимые направления полутоков считывания и записи в разрядных шинах выбираемого магнитного накопителя.

Более подробно процесс выборки и подключения к генераторам полутоков считывания и записи разрядных шин рассмотрим на примере обращения к первому магнитному накопителю. В соответствии с этим условием формирователи 2Ф (см. рис. 2.12) выработают сигнал ЗАП И БГ, Ш, допускающего срабатывание переходных элементов в группах  $4I_1$ ,  $4I_2$ ,  $8I_1$  и  $8I_2$ . С выходов этих элементов сигналы поступят на разделенные входы ключей запуска вторых ступеней разрядных дешифраторов первого ( $4K3_1$ ,  $8K3_1$ ,  $4K3_2$  и  $8K3_2$  - рис. 2.17) и третьего магнитных накопителей. Объединенные входы всех ключей запуска в первом магнитном накопителе управляются сигналом Р[17] с переходных элементов 2ЭП, а третьем магнитном накопителе - сигналом Р[17] с тех же элементов (см. рис. 2.12, 2.17). Для срабатывания ключей запуска необходимо

совпадение сигналов с выходов элементов 4И, 8И и элементов 2ЭП. Это имеет место только для первого магнитного накопителя при выполнении следующих условий:

- во второй магнитный накопитель поступает сигнал с 2ЭП, но отсутствуют сигналы с 4И и 8И;
- в третий магнитный накопитель поступают сигналы с 4И и 8И, но отсутствует сигнал с 2ЭП;
- в четвертом магнитном накопителе отсутствуют сигналы и с элементов 4И, 8И и с элементов 2ЭП.

Таким образом, в рассматриваемом случае сработают ключи запуска только первого магнитного накопителя. Таких ключей запуска будет два, один из которых находится в группе 4КЗ<sub>1</sub> или 4КЗ<sub>2</sub>, другой - в группе 8КЗ<sub>1</sub> или 8КЗ<sub>2</sub>. Выбор конкретной пары ключей запуска будет определяться дешифраторами ПДШР4<sub>1</sub> и ПДШР2<sub>1</sub>, ПДШР8<sub>1</sub> и ПДШР8<sub>2</sub>. Сигналы с выходов двух сработавших пары ключей (одного - в группе 4КЗ<sub>1</sub> или 4КЗ<sub>2</sub>, другого - в группе 8КЗ<sub>1</sub> или 8КЗ<sub>2</sub>) вызовут срабатывание соответствующей пары токовых ключей второй ступени разрядного дешифратора во всех I8 разрядах магнитного накопителя. Выбранная пара токовых ключей в каждом разряде обеспечит подключение к выходам генератора полуточка чтения одной из 32 разрядных шин. Синхронно с этой операцией сигналами с выходов формирователей ФСТ (см. рис. 2.17) производится запуск генераторов полуточков считывания ГТР-ЧТ. Запуск ГТР-ЧТ будет иметь место только в первом магнитном накопителе, так как формирователи ФЧТ срабатывают при условии совпадения на их входах сигнала ТАКТ ГТР-ЧТ, поступающего одновременно на формирователи ФЧТ всех магнитных накопителей, и сигнала ГТР-ЧТ БИ, формируемого только для заданного магнитного накопителя. Сигналы ТАКТ ГТР-ЧТ и ГТР-ЧТ БИ вырабатываются блоком местного управления.

Направление полуточка считывания в выбранной разряднойшине определяется состоянием триггера РМН [6]. При единичном состоянии этого триггера выбирается пара ключей в группах 4КТ<sub>1</sub> и 8КТ<sub>1</sub> и полуточка считывания будет попадать в разрядную шину по цепи: ГТР-ЧТ - открытый ключ в группе 4КТ<sub>1</sub> - диод - выбранная разрядная шина - открытый ключ в группе 8КТ<sub>1</sub>. При нулевом состоянии триггера РМН [6] для полуточка считывания образуется цепь: ГТР-ЧТ - открытый ключ в группе 8КТ<sub>2</sub> - диод - выбранная разрядная шина - открытый ключ в группе 4КТ<sub>2</sub>, что обеспечивает получение в разрядной шине полуточка считывания противоположного направления.

Аналогичным образом в случае работы первого магнитного накопителя с помощью первой ступени адресного дешифратора к работе будут подготовлены либо пара ключей в группах I6KT-ЧТ<sub>1</sub> и I6KT-ЧТ<sub>2</sub> на стороне А, либо пара ключей в группах I6KT-ВЧТ<sub>1</sub> и I6KT-ВЧТ<sub>2</sub> на стороне В. Запуск этих ключей осуществляется сигналами ГТА-ЧТА(В) от блока местного управления синхронно с запуском ГТР-ЧТ. При обращении к МП или ЛП запуск ключей в группе I6KT-A(B)-ЧТ<sub>2</sub>, как уже отмечалось ранее, будет заблокирован, а в группе ключей I6KT-A(B)-ЧТ<sub>1</sub> запускается при обращении к МП нулевой ключ, при обращении к ЛП – один из трех ключей КТ1-КТ3, если ячейки МП расположены в первом магнитном накопителе, и один из четырех ключей КТ0-КТ3, если ячейки МП принадлежат второму магнитному накопителю.

В дополнение к ключу, сработавшему в группе I6KT-A(B)-ЧТ<sub>1</sub>, при обращении к МП или ЛП, возбуждается ключ чтения из группы 2КТ (см. рис. 2.2I). Для запуска этого ключа используется сигнал с выхода элементов 2И (см. рис. 2.14).

При обращении к ООП открытый токовый ключ в группе I6KT-ЧТ<sub>2</sub> через диодную матрицу МД x 256 выбирает одну из 16 групп объединенных адресных шин по 16 шин в группе, а открытый токовый ключ в группе I6KT-ЧТ<sub>1</sub> – одну из 16 шин в группе. При обращении к МП или ЛП открытый ключ в группе 2КТ через диодную матрицу МД-4 выбирает группу из четырех дополнительных адресных шин, которые другой стороной подключены к первым четырем ключам группы I6KT-ЧТ<sub>1</sub>.

Адресные дешифраторы на сторонах А и В магнитного накопителя обслуживаются двумя отдельными генераторами полутоков считывания и записи ГГА-ЧТ/ЗП, запуск которых осуществляется с четырех групп переходных формирователей (см. рис. 2.2I). Направление адресных полутоков считывания не зависит от адреса ячейки и одинаково для всех адресных дешифраторов.

Совместное воздействие полутоков считывания по разрядным и адресным шинам производит считывание информации с выбранных магнитных сердечников во всех 18 разрядах. Считанные сигналы воспринимаются в каждом разряде одной из восьми секций обмотки считывания, подключаемых к усилителю считывания через управляемые предварительные усилители (см. рис. 2.22). Предусилители считывания воспринимают, усиливают и пропускают на усилители считывания кодовые сигналы только при наличии на их входах разрешающего (клапанирующего) сигнала с переходных элементов 8ЭП<sub>2</sub>. На входы последних сигналы подаются с дешифратора ЛИСОС. Счи-

танный сигнал с предусилителем, пройдя через общие для восьми секций каскады усиления и выпрямления, поступает на стробирующий каскад усилителя считывания УСВ (см. рис. 2.23). На вход этого каскада всех восемнадцати усилителей считывания УСВ каждого магнитного накопителя поступает стробирующий сигнал с одной из четырех схем формирования сигнала СТРОБ блока местного управления (см. рис. 2.28). После прохождения стробирующего каскада кодовый сигнал поступает на каскад формирования выходных сигналов, а затем на схему ИЛИ, с выхода которой сигналы выдаются на соответствующую числовую шину КШЧ. Длительность сигналов на КШЧ определяется сигналом РАЗР КШЧ, формируемым блоком местного управления.

По сигналу ЗП блок местного управления формирует сигналы, необходимые для работы оперативной памяти на этапе записи или регенерации. При этом код адреса ячейки, адреса оперативной памяти, в регистре адреса РМН и признак памяти в блоке местного управления сохраняются с момента поступления предшествующей команды СЧТСТ. Система предварительного дешифрирования адреса на этапе записи работает так же, как и на этапе чтения, с той лишь разницей, что во всех дешифраторах, управляемых сигналами ЧТ и ЗП выбираются другие выходы. Так, например, если на этапе чтения работали дешифраторы ПДШР4<sub>1</sub> и ПДШР8<sub>1</sub>, то на этапе записи будут работать дешифраторы ПДШР4<sub>2</sub> и ПДШР8<sub>2</sub>, что в конечном итоге приведет к изменению направления полутоков в разрядных шинах на обратное по отношению к полутокам считывания.

Работа оперативной памяти на этапе записи (регенерации) отличается также порядком запуска разрядных генераторов тока. В этом случае на один из входов формирователей, запускающих генераторы разрядных полутоков, поступает общий для всех разрядов данного магнитного накопителя сигнал ЗАП ГТР-ЗП от блока местного управления. На вторые входы этих формирователей сигналы подаются с соответствующих кодовых шин записи КПЗ. Вследствие этого, из 18 элементов Ф, запускающих ГТР-ЗП выбранного магнитного накопителя, сработают только те из них, на вход которых с КПЗ поступили кодовые сигналы единицы. Соответственно, разрядные полутоки записи будут поданы только в те разрядные шины, которые окажутся в цепи запускаемых ГТР-ЗП.

Выработка сигналов выборки секций обмотки считывания, СТРОБА и РАЗР КШЧ в такте записи не производится, в результате чего сигналы от переключения сердечников при записи информации через тракт усиления УС8 не проходят.

## § 2.5. БЛОК ЗАЩИТЫ

Защита основной оперативной памяти осуществляется в машинах всех моделей ЕС ЭВМ по ключам. Сущность такого метода защиты заключается в том, что каждой рабочей программе и отводимым для ее размещения массивам ячеек (страницам) основной оперативной памяти придается специальный код-ключ защиты. Обращение к памяти разрешается только в том случае, когда ключ программы совпадает с ключом защиты памяти, т.е. с ключом, приданным массиву ячеек (странице), к которому осуществляется обращение по записи или считыванию. Условно считается, что ключ 00 ... 0 сравним со всеми остальными ключами. При несовпадении ключей должен формироваться сигнал о нарушении защиты памяти.

В машине модели ЕС-1020 блок защиты обеспечивает не только защиту памяти от недопустимых обращений со стороны рабочих или обслуживающих программ, но и со стороны селекторных каналов. При этом защита от недопустимых передач информации из селекторных каналов в ОП осуществляется также по ключам; каждому селекторному каналу всегда придается ключ канала, именуемый иногда ключом защиты канала.

Структурная схема блока защиты приведена на рис. 2.30, где изображены все его основные части кроме входных и выходных фильтров нижних частот, которые обеспечивают защиту кодовых и управляющих сигналов от высокочастотных помех. Эти фильтры выполнены на соответствующих ТЭЗах печатным способом в виде распределенных индуктивностей. В состав блока защиты (БЗ) входят узел управления, регистр кодов ключей, узел сравнения и запоминающее устройство ключей защиты памяти (ЗУ КЗП). От блока управления (БУ) и блока синхронизации (БС) рассматриваемый блок получает начальные управляющие сигналы, а от арифметико-логического блока (АЛБ) и селекторных каналов (СК) — коды ключей программ КПр и ключей каналов (КК) соответственно.

Коды ключей из регистра блока защиты могут выдаваться в АЛБ; сигнал нарушения защиты (СНЗ) выдается в блок регистров (БР) процессора машины. Выборка ключей защиты памяти из ЗУ КЗП производится по семи старшим разрядам адреса ячейки ОП, поступающим из кодовых шин адреса КША [II-I7]. Максимальная емкость ЗУ КЗП — 128 6-разрядных кодов. Время задержки формирования сигнала нарушения защиты СНЗ относительно момента поступления кода адреса ячейки ОП в КША — 300 нс.

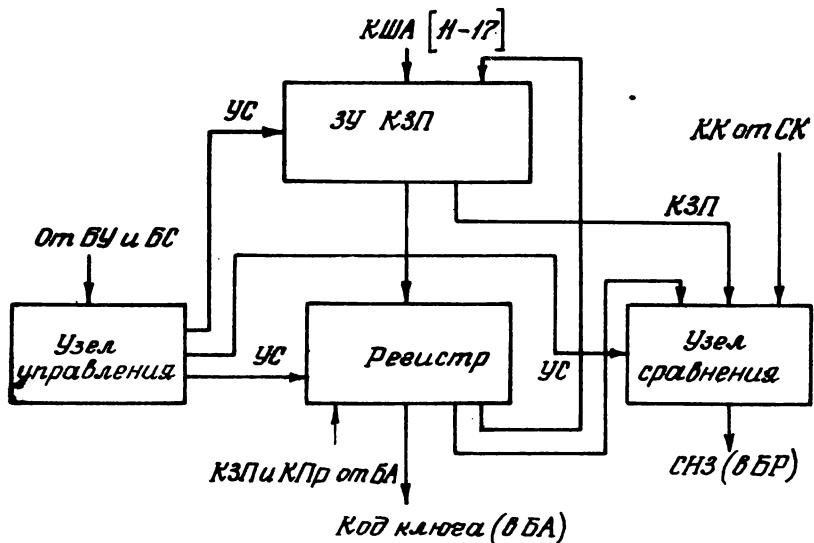


Рис. 2.30

Регистр блока защиты, или РБЗ, служит для приема, хранения и выдачи в другие узлы и блоки кодов ключей, используемых в процессе защиты памяти как в случае считывания, так и в случае стирания информации в ОП. Он состоит из собственно 10-разрядного триггерного регистра с входными и выходными логическими схемами, а также стандартной схемы свертки для формирования контрольного разряда кода, передаваемого в арифметико-логический блок (на входы А этого блока). В первые шесть триггеров регистра информация может вводиться как с выходов С блока БА, так и с выходов регистра информации ЗУ К3П; это триггеры разрядов  $\kappa$ , 0, 1, 2, 3, 4. В остальные четыре триггера регистра разрядов 4', 5, 6 и 7 информация может вводиться только с выходов С блока БА.

Разряды  $\kappa$ , 0, 1, 2, 3, 4 представляют ключ защиты памяти. При этом собственно К3П представляют разряды 0-3, разряд  $\kappa$  является контрольным, а единица в разряде 4 свидетельствует о том, что защита памяти осуществляется в режиме считывания информации из ОП. Разряды 4' - 7 представляют ключ программы, реализуемой процессором.

Внутри блока защиты информация из регистра передается в ЗУ КЗП и узел сравнения. При этом в ЗУ КЗП передается содержимое первых шести разрядов, т.е. разрядов  $k$ , 0, 1, 2, 3, 4, при смене ключей защиты памяти. Управление записью в ЗУ КЗП осуществляется сигналами с единичных выходов соответствующих триггеров. В узел сравнения выдаются сигналы как с единичных, так и с нулевых выходов триггеров разрядов 4', 5, 6 и 7, т.е. в этот узел выдается как прямой, так и инверсный (обратный) код ключа программы.

Все триггеры регистра блока защиты построены на основе двух элементов И-НЕ с перекрестными связями. Триггеры разрядов  $k$ , 0-4 отличаются от триггеров разрядов 4'-7 только составом входных логических схем; структура триггеров разрядов 4'-7 приведена на рис. 2.31,а и триггеров разрядов  $k$ , 0 - 4 - на рис. 2.31,б.

На рис. 2.31 обозначено:

- (РБЗ): = С - управляющий сигнал, по которому содержимому РБЗ присваивается значение кода, передаваемого с выхода С блока АЛБ;
- C4B - синхроимпульс, по которому осуществляется ввод кода;
- $C[i]$  - значение  $i$ -го разряда кода на выходе С блока АЛБ;
- (РБЗ):=(РИ) - управляющий сигнал, по которому содержимому РБЗ присваивается значение содержимого регистра информации ЗУ КЗП;
- УИЗ - управляющий импульс, по которому осуществляется ввод кода из РИ в РБЗ;
- ТРИ [ $i$ ] - значение  $i$ -го разряда кода, содержащегося в триггерах регистра информации.

Поскольку триггеры регистра РБЗ имеют паразитные входы, то специальная цепь сброса их в исходное нулевое состояние не предусматривается. Код единицы на входах и выходах (T - прямой выход;  $\bar{T}$  - инверсный выход) триггеров отвечает сигналу высокого уровня.

Узел сравнения служит для формирования сигнала нарушения защиты по результатам анализа ключей защиты памяти и ключей программ или ключей селекторных каналов. Код ключа программы подается в узел сравнения из РБЗ; код ключа защиты памяти - из регистра информации ЗУ КЗП; код ключа селекторного канала - из регистра ключа канала РКК. Сравнение ключа защиты памяти с ключом канала производится при действии управляющего сигнала УИ<sub>к</sub>.

высокого уровня; в противном случае ключ защиты памяти сравнивается с ключом программы.

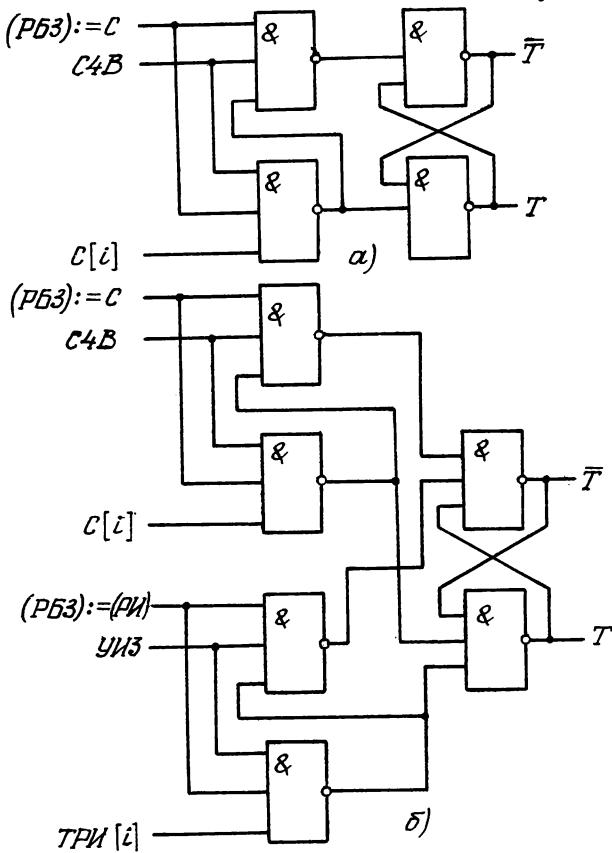


Рис. 2.31

Сигнал нарушения защиты вырабатывается в виде сигнала высокого уровня, если не выполняется хотя бы одно из четырех равенств для двух случаев сравнения ключей:

- |                       |                         |
|-----------------------|-------------------------|
| 1) РКК [0] = ТРИ [0]; | 2) РБЗ [4'] = ТРИ [0] ; |
| РКК [1] = ТРИ [1];    | РБЗ [5] = ТРИ [1] ;     |
| РКК [2] = ТРИ [2];    | РБЗ [6] = ТРИ [2] ;     |
| РКК [3] = ТРИ [3];    | РБЗ [7] = ТРИ [3] ,     |

где РКК $[i]$  – значение  $i$ -го разряда кода ключа, содержащегося в регистре РКК ( $i = 0, 1, 2, 3$ ).

В соответствии с принципами формирования сигнала нарушения защиты можно записать следующее логическое соотношение:

$$\text{СНЗ} = (x_1 \oplus y_1) \vee (x_2 \oplus y_2) \vee (x_3 \oplus y_3) \vee (x_4 \oplus y_4), \quad (2.1)$$

где  $y_i$  – ТРИ $[i]$ ;  $i = 0, 1, 2, 3$ ;

$$\left. \begin{aligned} x_i &= x_i^t y_{H_k} \vee x_i^e \bar{y}_{H_k}; \\ x_i^t &= PKK[i]; \quad i=0,1,2,3; \\ x_i^e &= PRB[i]; \quad i \in \{4, 5, 6, 7\}. \end{aligned} \right\} \quad (2.2)$$

Так как в системе элементов "Логика-2" имеются только элементы И-НЕ и И-ИЛИ-НЕ, то соотношения (2.1) и (2.2) необходимо преобразовать, используя выражение для представления суммы по модулю 2 через элементарные логические операции, а также прием двойного инверсирования. Тогда

$$\begin{aligned} \text{СНЗ} &= \overline{(x_1 \bar{y}_1 \vee \bar{x}_1 y_1) \vee (x_2 \bar{y}_2 \vee \bar{x}_2 y_2) \vee (x_3 \bar{y}_3 \vee \bar{x}_3 y_3) \vee (x_4 \bar{y}_4 \vee \bar{x}_4 y_4)} = \\ &= \overline{\overline{(x_1 \bar{y}_1 \vee \bar{x}_1 y_1)(x_2 \bar{y}_2 \vee \bar{x}_2 y_2)(x_3 \bar{y}_3 \vee \bar{x}_3 y_3)(x_4 \bar{y}_4 \vee \bar{x}_4 y_4)}} = \quad (2.3) \end{aligned}$$

$$= \overline{\overline{x_1 x_2 x_3 x_4}},$$

где  $x_i = x_i^t \bar{y}_{H_k} \vee \bar{x}_i^e y_{H_k}$ ;  $i = 1, 2, 3, 4$ .

Очевидно, что для реализации соотношения (2.3) необходимо использовать 4 элемента И-ИЛИ-НЕ с двумя двухходовыми элементами И и один четырехходовый элемент И-НЕ.

Прямые и инверсные значения величин  $x_i$  и  $y_i$  получаются при реализации преобразованного соотношения (2.2):

$$\begin{aligned} x_i &= x_i^t y_{H_k} \vee x_i^e \bar{y}_{H_k} = \overline{x_i^t y_{H_k} \vee x_i^e \bar{y}_{H_k}} = \\ &= \overline{(\bar{x}_i^t \vee \bar{y}_{H_k})(\bar{x}_i^e \vee \bar{y}_{H_k})} = \overline{(\bar{x}_i^t \bar{y}_{H_k} \vee \bar{x}_i^e \bar{y}_{H_k} \vee \bar{x}_i^t \bar{x}_i^e)}; \end{aligned}$$

так как в последнем выражении  $\bar{x}_i^t \bar{x}_i^e$  – лишний член, то

$$x_i = \overline{\bar{x}_i^t y_{H_k} \vee \bar{x}_i^e \bar{y}_{H_k}}. \quad (2.4)$$

Инверсируя обе части (2.4), получим

$$\bar{x}_i = \overline{x_i' U_k} \vee \overline{x_i'' U_k}. \quad (2.5)$$

Поскольку в реальной схеме необходимо реализовать 4 соотношения (2.4) и 4 соотношения (2.5), то используются 8 элементов И-ИЛИ-НЕ с двумя двухходовыми элементами И каждый.

Сигналы РКК [ $i$ ] поступают в блок защиты не параллельно, поэтому дополнительно используются 4 инвертора типа одновходовых элементов И-НЕ; два инвертора необходимы для инвертирования сигнала  $U_k$ . Всего для построения схемы сравнения ключей необходимо использовать 12 элементов И-ИЛИ-НЕ, один элемент И-НЕ и 6 инверторов.

Структура схемы сравнения ключей приведена на рис. 2.32. Она полностью отвечает приведенным выше соотношениям, обеспечивая на своем выходе формирование сигнала нарушения защиты (СНЗ) в виде сигнала высокого уровня. Если нарушения защиты памяти нет, то на выходе схемы сравнения имеет место сигнал низкого уровня.

Рассмотренная схема сравнения формирует сигнал нарушения защиты при несовпадении ключа защиты памяти с ключом программы или с ключом канала. В то же время при  $(\text{РКК}) = 0$ , т.е. при  $\text{РКК}[0] = 0$ ,  $\text{РКК}[1] = 0$ ,  $\text{РКК}[2] = 0$ ,  $\text{РКК}[3] = 0$ , или при  $\text{РБЗ}[4] = 0$ ,  $\text{РБЗ}[5] = 0$ ,  $\text{РБЗ}[6] = 0$ ,  $\text{РБЗ}[7] = 0$ , сигнал нарушения защиты не должен учитываться, так как принято, что нулевые коды ключей сравнимы со всеми остальными кодами. Для выявления случаев равенства нулю кода ключа программы или кода ключа канала используется специальная схема, на выходе которой формируется сигнал блокировки БЛ. При наличии этого сигнала высокого уровня сигнал нарушения защиты игнорируется. Схема формирования сигнала БЛ приведена на рис. 2.33.

Узел управления служит для формирования всех управляемых сигналов, непосредственно используемых в блоке защиты. Исходными для него являются сигналы, поступающие из блока управления и блока синхронизации. Основу узла составляют схемы, реализующие конъюнкции и дизъюнкции исходных сигналов, а также инверторы, служащие не только для изменения уровня исходных сигналов, но и для развязки входных цепей узла с управляемыми цепями блока защиты.

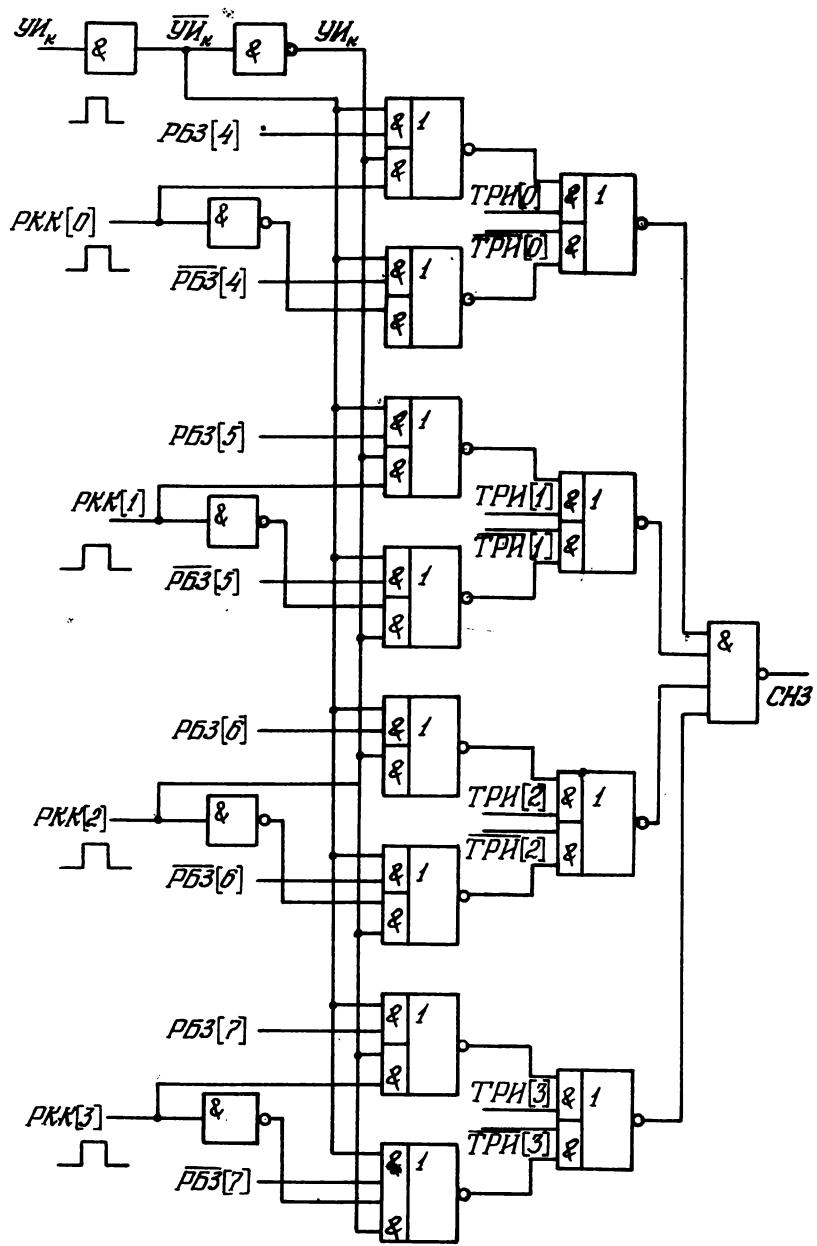


Рис. 2.32

## Запоминающее устройство ключей защиты памяти

Запоминающее устройство ключей защиты памяти служит для приема из РБЗ, хранения и выдачи КЗП в узел сравнения. Оно имеет емкость 128 6-разрядных слов и построено в соответствии с общими принципами организаций структур ЗУ с произвольным доступом к хранимой информации. Особенностью рассматриваемого ЗУ является использование в качестве запоминающих элементов триггеров на туннельных диодах. Эта особенность учитывается составом узлов ЗУ КЗП, общая схема которого приведена на рис. 2.34, где использованы следующие обозначения:

- РА - регистр адреса;
- ДШ - дешифратор адреса;
- УС<sub>ро</sub> - управляющий сигнал разрешения обращения к ЗУ КЗП;
- ГАШ [0-127] - сигналы на выходах дешифратора адреса;
- УРЗ - узел разрешения записи;
- УС<sub>рег</sub> - управляющий сигнал регенерации информации;
- РЗ [k,0 - 4] - разрядные сигналы разрешения записи;
- УФЗ - узел формирователей записи;
- ФЗ [0 - 127] - сигналы на выходах формирователей записи;
- УУС - узел усилителей считывания;
- УС<sub>рс</sub> - управляющий сигнал разрешения считывания (СТРОБ);
- РИ - регистр информации (регистр числа) запоминающего устройства;
- ССБ - сигнал сбоя при контроле на нечетность.

Накопитель представляет собой матрицу из 768 запоминающих ячеек (ЗЯ), основу которых составляют триггеры на туннельных диодах. Запоминающие ячейки сгруппированы в 128 числовых линейках (ЧЛ), каждая из которых обеспечивает хранение одного кода КЗП, представляемого 6-разрядным двоичным словом. Структура накопителя приведена на рис. 2.35.

Числовыми для накопителя являются шины, по которым передаются сигналы ГАШ и ФЗ. Сигнал ГАШ ( $i$ ), где  $i = 0, 1, \dots, 127$ , представляет собой сигнал считывания из  $i$ -й числовой линейки, а сигнал ФЗ( $i$ ) - сигнал, по которому могут быть записаны единицы во все ЗЯ  $i$ -й числовой линейки. Шины передачи сигналов РЗ и выходные шины являются разрядными: единица в  $j$ -й запоминающей ячейке ( $j = k, 0, 1, 2, 3, 4$ ) выбранной числовой линейки записывается только тогда, когда в соответствующую шину послан сигнал РЗ( $j$ ). Выходы ЗЯ группируются по восемь; поэтому к каждому разряду УУС из накопителя подходит 16 шин.

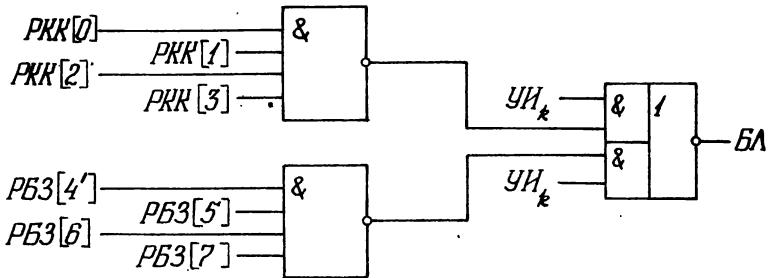


Рис. 2.33

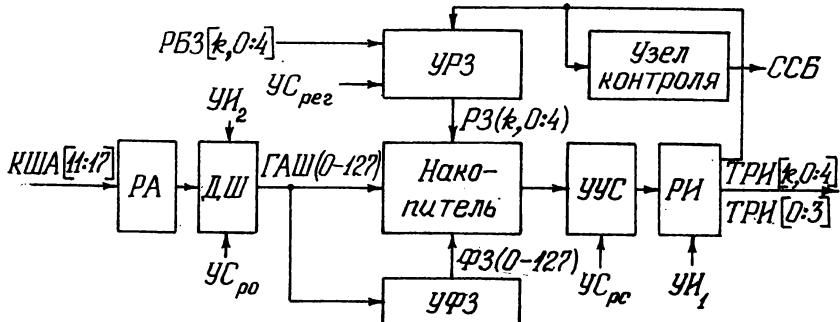


Рис. 2.34

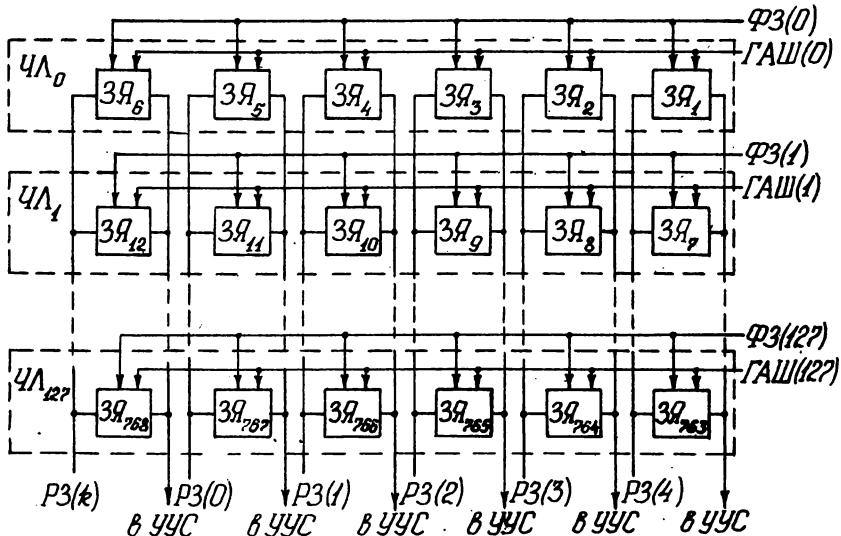


Рис. 2.35

Запоминающая ячейка представляет собой триггер, образованный резистором  $R_2$  и туннельным диодом  $D_3$ , к входу которого подключена схема совпадений, состоящая из диодов  $D_1$ ,  $D_2$  и резистора  $R_1$ . Принципиальная схема запоминающей ячейки приведена на рис. 2.36, а, а вольтамперная характеристика туннельного диода  $D_3$  и нагрузочная прямая – на рис. 2.36, б.

Туннельный диод  $D_3$  может находиться в двух устойчивых состояниях: низковольтном (состояние 0) и высоковольтном (состояние 1). При поступлении сигнала ГАШ ( $i$ ) все туннельные диоды  $i$ -й числовой линейки переключаются в состояние 0, так как в этом случае  $E_{cm} \approx 0$ . На анодах туннельных диодов, находившихся в состоянии 1, возникают отрицательные перепады напряжения, поступающие через емкость  $C_1$  в узел усилителей считывания.

При поступлении сигнала РЗ ( $j$ ) во всех запоминающих ячейках  $j$ -й числовой линейки могут быть записаны единицы. Однако запись единиц осуществляется только в тех ячейках, на которые подается сигнал РЗ ( $j$ ) высокого уровня. При одновременном действии сигналов ГАШ ( $i$ ) и РЗ ( $j$ ) высокого уровня ток от формирователя записи протекает по цепи  $R_1, D_2, D_3$ ; туннельный диод  $D_3$  переключается в состояние "1" и сохраняет это состояние после окончания действия сигнала ГАШ ( $i$ ). Если же сигнал РЗ ( $j$ ) имеет низкий уровень (случай записи нуля), то ток от формирователя записи протекает по цепи  $R_1$ ,  $D_1$ ; диод  $D_2$  закрыт, и туннельный диод  $D_3$  остается в состоянии 0. Напряжение на выходе диода  $D_3$   $U_{D3}$  для рассмотренных случаев отвечает диаграмме на рис. 2.37.

Регистр адреса (РА) предназначен для приема адреса при обращении к ЗУ КЗП. Он состоит из семи идентичных симметричных триггеров с парабазными входами. Адрес в РА поступает по КИА в виде 7-разрядного парабазного кода.

Дешифратор адреса (ДША) служит для формирования сигналов ГАШ ( $i$ ) низкого уровня, отвечающих кодам, вводимым в регистр адреса при обращении к ЗУ КЗП. Он состоит из дешифраторов первой ступени ДШХ и ДШУ и дешифратора второй ступени, включающего в свой состав 128 элементов, называемых элементами оконечной дешифрации. Дешифратор ДШХ имеет 8 выходов  $X_0, \dots, X_7$ ; три входа его – кодовые, а четвертый – для управляющего сигнала  $U_{H2}$ ; составлен он из восьми элементов И-НЕ на четыре входа каждый. Дешифратор ДШУ имеет 16 выходов  $Y_0, \dots, Y_5$ ; четыре входа его – кодовые, на пятый вход подается  $U_{H2}$ , а на

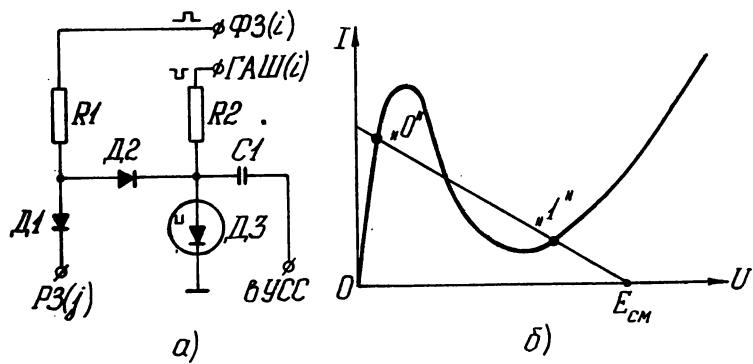


Рис. 2.36

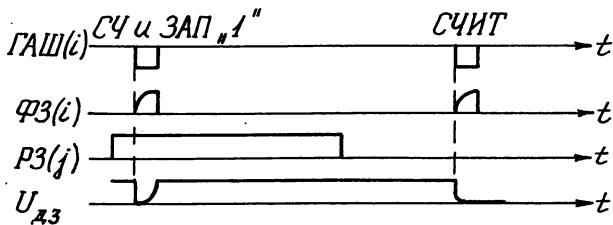


Рис. 2.37

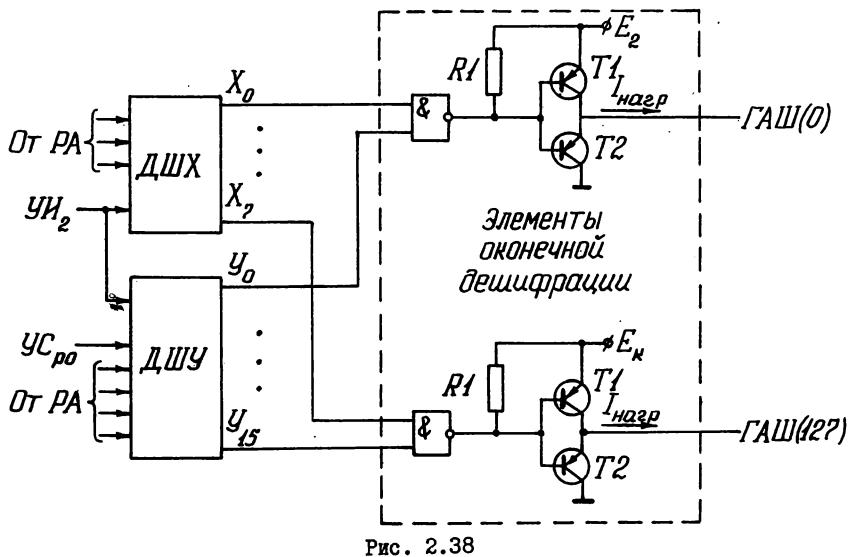


Рис. 2.38

шестой – управляющий сигнал разрешения обращения  $УС_{po}$ ; составлен он из 16 элементов И-НЕ на шесть входов каждый.

Элементы оконечной дешифрации представляют собой схемы И-НЕ на два входа, к выходам которых подключены эмиттерные повторители с симметричными ускоряющими транзисторами, обеспечивающими уменьшение длительности фронтов выходных сигналов. Построение дешифратора адреса иллюстрируется схемой на рис.2.38, на которой выделены все основные части ДШ.

Формирование сигналов низкого уровня ГАШ ( $i$ ) на выходах дешифратора осуществляется в соответствии с кодом адреса только при действии сигналов  $УИ_2$  и  $УС_{po}$ . При этом верхний уровень выходного сигнала определяется по формуле

$$U_{by} = E_k - \frac{I_{нагр}}{\beta_{T1}} R_i - U_{бэ}, \quad (2.6)$$

где  $I_{нагр}$  – ток нагрузки;

$\beta_{T1}$  – коэффициент усиления по току транзистора Т1;

$U_{бэ}$  – напряжение база-эмиттер транзистора Т1.

Узел усилителей считывания предназначен для усиления сигналов кодов, считываемых из накопителя ключей защиты памяти. Выдача усиленных до стандартной для микросхем серии I55 ("Логика-2") величины сигналов из УС в РИ производится только при действии управляющего сигнала  $УС_{pc}$ . В состав узла входят 12 усилителей считывания (УС), по два на один разряд, 6 элементов разрешения считывания (РС) и эмиттерный повторитель управляющего сигнала  $УС_{pc}$ . Общая структура узла приведена на рис. 2.39.

Каждый усилитель считывания представляет собой комплекс однокаскадных транзисторных усилителей, разделяемых на предварительные и оконечные. В состав одного УС включаются 8 предварительных усилителей считывания (УСП) и 4 оконечных усилителя считывания (УСО), включаемых по схеме на рис. 2.40.

Предварительный усилитель считывания представляет собой каскад с эмиттерной противосвязью. Нагрузкой УСП является резистор  $R1$  оконечного усилителя считывания, как это показано на принципиальной схеме одного тракта усиления (рис. 2.41). Ток смещения в базу транзистора Т1 задается резистором  $R3$ , подключенным к делителю  $R8, R9, C5$ , который является общим для шести УСП.

Оконечный усилитель считывания представляет собой каскад с общим эмиттером. Нагрузкой каскада являются резисторы  $R5$

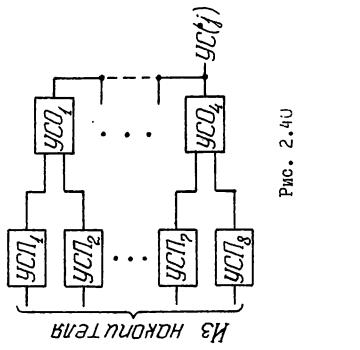


Рис. 2.41

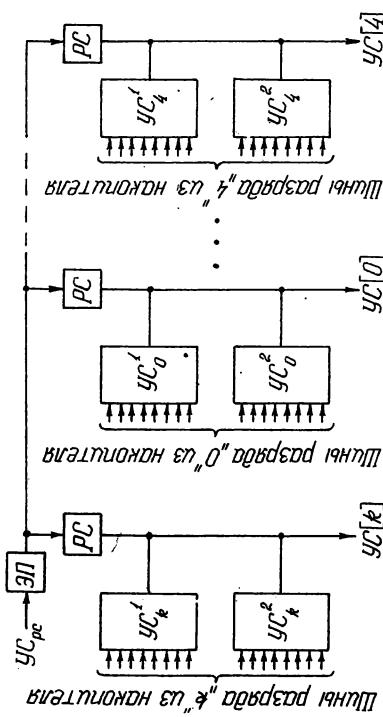


Рис. 2.39

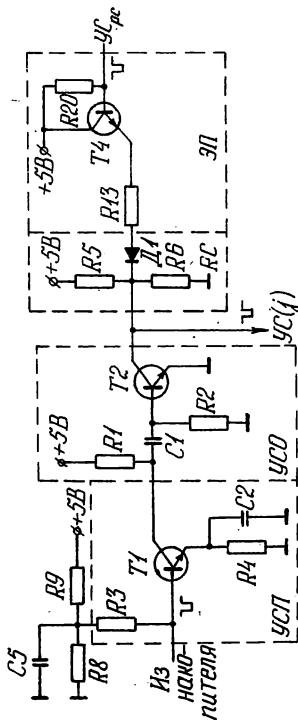


Рис. 2.41

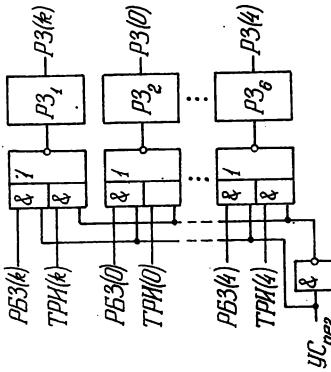


Рис. 2.42

и Рб элемента РС. Эти резисторы подбираются так, чтобы, во-первых, верхний уровень сигнала УС ( $j$ ) отвечал верхнему уровню принятых для микросхем серии 155 сигналов, и, во-вторых, осуществлялся запрет выдачи сигнала УС ( $j$ ) при отсутствии действия сигнала УС<sub>pc</sub> низкого уровня. Если сигнал УС<sub>pc</sub> не действует, то Т4 открыт, и на шине УС ( $j$ ) поддерживается сигнал высокого уровня даже при поступлении на вход УСП сигнала кода единицы низкого уровня. При действии сигнала УС<sub>pc</sub> транзистор Т4 закрыт, диод Д1 выключен, и усиленный сигнал кода единицы в виде сигнала УС( $j$ ) выдается в регистр информации.

Регистр информации предназначен для приема кодов, считанных из накопителя, управления регенерацией (перезаписью) кодов и выдачи кодов по шинам ТРИ ( $j$ ) в другие узлы блока защиты. Он состоит из шести идентичных симметричных триггеров. Запись кодов в РИ производится сигналами УС ( $j$ ); сброс триггеров регистра в исходное нулевое состояние производится сигналом УИ<sub>1</sub>.

Узел разрешения записи предназначен для формирования сигналов РЗ ( $j$ ), соответствующих коду слова, записываемого в накопитель. Управление работой схем узла производится сигналом УС<sub>рег</sub>. Если этот сигнал имеет низкий уровень, то РЗ ( $j$ ) формируются по коду, поступающему из регистра информации ЗУ; это отвечает случаю регенерации считанной информации. Если же УС<sub>рег</sub> имеет высокий уровень, то РЗ ( $j$ ) формируются по коду, поступающему из общего регистра блока защиты; это отвечает случаю записи новых кодов ключей в ЗУ КЗП. Узел состоит из инвертора сигнала УС<sub>рег</sub>, шести элементов И-ИЛИ-НЕ и шести элементов разрешения записи (РЗ), как это показано на схеме рис.2.42.

Элементы И-ИЛИ-НЕ служат для переключения кодов, поступающих из РБЗ и РИ с выдачей их в проинвертированном виде на элементы РЗ в зависимости от уровня сигнала УС<sub>рег</sub>. Записываемый в накопитель код еще раз инвертируется в схемах РЗ, так как каждый РЗ состоит из последовательно включенных эмиттерного повторителя и однокаскадного усилителя. Таким образом, если в  $j$ -м разряде ( $j = 0, 1, 2, 3, 4$ ) записывается единица, то сигнал РЗ ( $j$ ) имеет высокий уровень. Выходные части схем элементов РЗ обеспечивают ограничение токов, протекающих через тунNELНЫЕ диоды ЗЯ накопителя при переключении их в состояние единицы.

Узел формирователей записи служит для формирования сигналов ФЗ ( $i$ ) по сигналам ГАШ ( $i$ ), поступающим с выходов дешифратор-

ра адреса. Он состоит из 128 идентичных элементов ФЗ, собранных по схеме рис. 2.43. Каждый ФЗ представляет собой каскад с общим эмиттером, на выходе которого включен дросель ДрI. Этот дросель затягивает фронт выходного сигнала, что исключает влияние индуктивности шин РЗ ( $j$ ) на работу ЗЯ, предотвращая тем самым ложные переключения туннельных диодов. Формирователь записи (ФЗ) запускается отрицательным фронтом сигнала ГАШ ( $i'$ ); длительность выходного сигнала равна длительности входного сигнала.

Узел контроля предназначен для контроля правильности считывания информации из накопителя и передачи ее в РИ. Практически осуществляется контроль по нечетности всего 6-разрядного кода, принятого из накопителя в РИ. Если этот код содержит нечетное количество единиц, то в узле контроля формируется сигнал сбоя ССБ. Основу рассматриваемого узла составляет схема свертки, реализующая зависимость:

$$CCB = x_k \oplus x_o \oplus x_1 \oplus x_e \oplus x_3 \oplus x_4; \quad (2.7)$$

где  $x_j = \text{ТРИ}[j]$ ;  $j = k, 0, 1, 2, 3, 4$ .

Схема свертки построена как трехкаскадная (рис. 2.44); каждый каскад составляют только элементы И-ИЛИ-НЕ. Переход к элементам И-ИЛИ-НЕ производится в соответствии с соотношениями:

$$Y = x_1 \oplus x_e = x_1 \bar{x}_e \vee \bar{x}_1 x_e = \overline{\overline{x}_1 \bar{x}_e} \vee \overline{\bar{x}_1 x_e} = \overline{x_1 x_e} \vee \overline{\bar{x}_1 \bar{x}_e};$$

$$\overline{Y} = \overline{x_1 \bar{x}_e} \vee \overline{\bar{x}_1 x_e}.$$

### Работа блока защиты

Блок защиты может работать в трех режимах:

- автоматическом, который включается при каждом обращении к основной оперативной памяти;

- режиме считывания информации из ЗУ КЗП;

- режиме записи информации в ЗУ КЗП;

при работе блока защиты в его ЗУ КЗП постоянно передаются семь старших разрядов адреса, засыпаемого в регистр адреса основной оперативной памяти.

Работа блока защиты в автоматическом режиме протекает в такой последовательности действий:

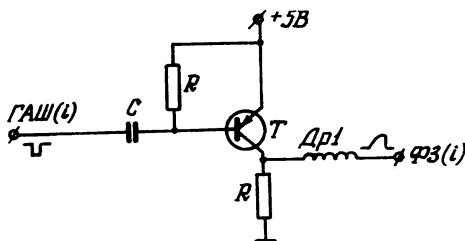


Рис. 2.43

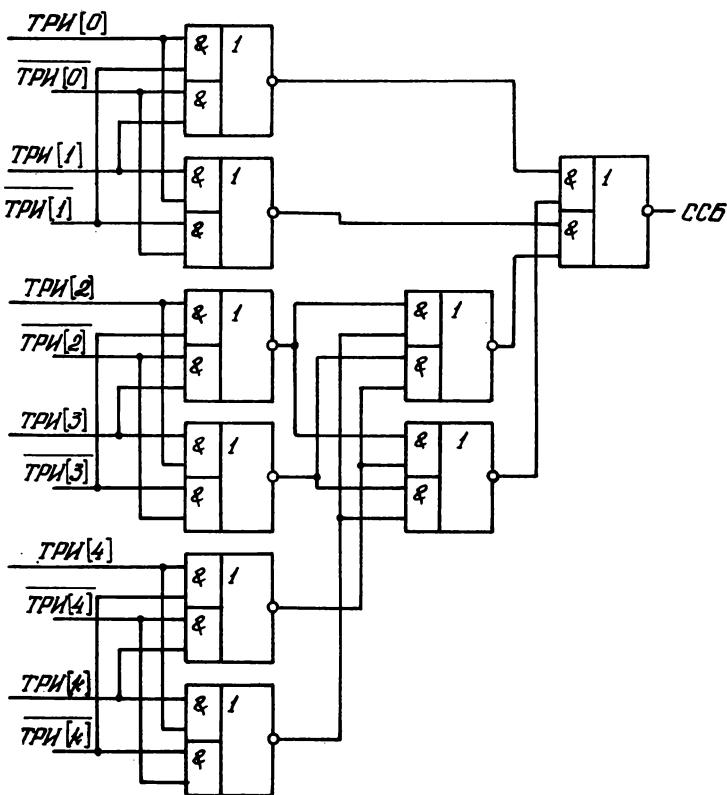


Рис. 2.44

- 1) подготовка ЗУ КЗП к считыванию информации (по УИ<sub>1</sub>);
- 2) считывание слова (кода ключа) из ЗУ КЗП (по УС<sub>po</sub>, УС<sub>pc</sub> и УИ<sub>2</sub>);
- 3) регенерация считанной информации;
- 4) передача 4-го разряда считанного из ЗУ КЗП слова в блок регистров процессора;
- 5) контроль по нечетности считанного из накопителя слова в узле контроля ЗУ КЗП;
- 6) сравнение кода ключа защиты памяти, считанного из накопителя ЗУ КЗП, с ключом программы, предварительно засланным в РБЗ (или с ключом канала);
- 7) при совпадении ключей на выходнойшине узла сравнения (шине СН3) сохраняется низкий уровень сигнала; при равенстве нулю ключа программы или ключа канала на выходнойшине узла сравнения БЛ сохраняется низкий уровень;
- 8) ключ защиты памяти из ЗУ КЗП передается в разряды [κ, 0 - 4] регистра блока защиты;
- 9) на входные шины А блока АЛБ выводится информация с нулевых выходов триггеров регистра блока защиты;
- 10) возвращение в исходное состояние схем узла управления и узла сравнения блока защиты.

Работа блока защиты в режиме считывания информации из ЗУ КЗП отличается от работы в автоматическом режиме только тем, что на шине БЛ сохраняется низкий уровень сигнала независимо от значения кода ключа.

Работа блока защиты в режиме записи информации в ЗУ КЗП отличается от работы в режиме считывания тем, что считанное из ЗУ КЗП слово в РБЗ не передается, в узле сравнения блокируется выдача сигнала СН3, а в ЗУ КЗП записывается содержимое разрядов [κ, 0 - 4] регистра РБЗ, полученное в одном из предыдущих циклов работы машины из блока АЛБ процессора.

---

## Г л а в а III

### АРИФМЕТИЧЕСКО-ЛОГИЧЕСКИЙ БЛОК

#### § 3.1. ОБЩИЕ СВЕДЕНИЯ ОБ АЛБ. МЕТОДИКА ВЫПОЛНЕНИЯ ОПЕРАЦИЙ

Арифметико-логический блок (АЛБ) представляет собой набор функциональных средств, которые при определенных связях между собой позволяют выполнять различные операции над операндами. АЛБ содержит регистры и логические схемы, необходимые для выполнения операций над числами с фиксированной и плавающей запятыми, логических операций, операций над машинными словами переменной длины и пересыloчных операций. Арифметические операции выполняются над операндами, представленными как в двоичной, так и в десятичной системах счисления. При этом десятичная информация должна быть представлена в коде 8421 в упакованном виде, т.е. по две цифры в каждом байте информации. В арифметико-логическом блоке рассматриваемой модели операции выполняются, как правило, над числами, имеющими длину слова или двойного слова. Если из основной памяти выбирается операнд длиной в полуслово, то в ходе операции он преобразуется (расширяется) в операнд длиной в слово [2,5].

Информация, подлежащая обработке в АЛБ, в зависимости от используемого формата команды размещается либо в блоке регистров центрального устройства управления (адресные регистры, регистры общего назначения и служебные регистры), либо в регистрах общего назначения (локальная память), а также в оперативной памяти. Для хранения промежуточных и окончательных результатов выполнения операции используются те же узлы.

Операнды, имеющие длину слова или двойного слова, размещаются в нескольких смежных регистрах общего назначения.

В этом случае адрес операнда (в зависимости от его длины) всегда должен быть кратным двум, четырем или восьми.

Все операции в АЛБ выполняются под воздействием управляющих сигналов, определяемых микропрограммой. Как отмечалось выше, особенностью процессора ЕС-1020 является то, что все микрооперации в АЛБ выполняются над байтами.

Выполнение операции всегда начинается с обработки младшего байта операнда. При этом осуществляется запоминание результата операции и информации, необходимой для обработки следующего байта данного операнда. В дальнейшем происходит формирование окончательного результата и признаков результата и запоминание их в соответствующих регистрах. Обмен информацией между регистрами осуществляется через АЛБ.

В таблице 3.1 приведен перечень арифметических операций, выполняемых в АЛБ (при использовании форматов команд  $R1$  и  $RX$ ), и время, затрачиваемое на реализацию каждой из них.

Таблица 3.1

№ пп	Операция	Условное обозначение	Время (мкс)
1	Логическое сложение	$A \vee B$	20-30
2	Логическое умножение	$A \wedge B$	-"-
3	Сложение по $mod\ 2$	$A \oplus B$	-"-
4	Сложение-вычитание с фиксированной запятой	$(A + B)_\Phi$	-"-
5	Сложение-вычитание с плавающей запятой	$(A + B)_\Pi$	50-70
6	Умножение с фиксированной запятой	$(AB)_\Phi$	350
7	Умножение с плавающей запятой	$(AB)_\Pi$	480
8	Деление с фиксированной запятой	$(A/B)_\Phi$	400
9	Деление с плавающей запятой	$(A/B)_\Pi$	400

В АЛБ операции над числами с фиксированной запятой выполняются в дополнительном коде. При этом числа с фиксированной запятой хранятся в оперативной памяти также в дополнительном коде.

В этом случае отпадает необходимость в анализе знаков операндов, участвующих в операции, и преобразовании отрицательных чисел перед её выполнением. При выполнении операций сложения

двоичные коды будут складываться по обычным правилам, а при вычитании осуществляется сложение уменьшаемого с дополнительным кодом вычитаемого. Образование дополнительного кода вычитаемого производится в самой АЛБ.

Операции над числами с плавающей запятой выполняются с использованием специальных 64-разрядных регистров, в качестве которых используются ячейки локальной памяти. Числа могут иметь короткий (слово) и длинный (двойное слово) форматы. В основной памяти и в общих регистрах характеристики и мантиссы операндов хранятся в прямом коде. Действия над операндами в АЛБ осуществляются в дополнительном коде.

Сложение мантисс выполняется по следующим правилам: если знаки обеих мантисс одинаковы, то производится сложение абсолютных значений мантисс, а знак результата соответствует знаку любой мантиссы; если знаки разные, то отрицательная мантисса преобразуется перед сложением в дополнительный код, а знак результата определяется по значениям знаков мантисс [2,5].

Существуют команды, которые позволяют выполнять операции над числами с плавающей запятой как с нормализацией и округлением результата, так и без них. Число с плавающей запятой является нормализованным, если крайняя левая шестнадцатеричная цифра мантиссы не равна нулю. Представление порядка в шестнадцатеричной системе счисления вызывает необходимость осуществлять сдвиги мантиссы при выравнивании порядков на четыре разряда.

Перед началом выполнения арифметических операций над десятичными числами операнды хранятся в памяти машины в прямом коде в двоично-десятичной форме. При этом в зависимости от формата максимальная длина десятичного операнда равна 32 разрядам (31 цифровой и один знаковый).

При выполнении логических операций (пересылка, редактирование, сдвиг, перекодировка, логическое сложение и логическое умножение) операнды обычно рассматриваются как совокупность различного числа байтов. Операнды переменной длины могут иметь до 256 байтов и обрабатываться, начиная со старшего (левого) байта. Выполнение логических операций осуществляется с использованием регистров общего назначения (ячеек локальной памяти).

Все операции в АЛБ выполняются под воздействием управляющих сигналов, вырабатываемых в блоке местного управления АЛБ, в соответствии с информацией, содержащейся в полях микрокоманды. Основными синхронизирующими сигналами, которые используются для реализации микроопераций в АЛБ, являются тактовые импульсы серии ТИ1-ТИ4, поступающие из блока синхронизации ЦУУ процессора.

Каждая серия из 4-х импульсов ТИ составляет один машинный тakt. За каждый машинный такт выполняется одна микрооперация.

Операции в АЛБ могут выполняться либо по прямой, либо по косвенной функциям. В первом случае операция определяется кодом, записанным непосредственно в одном из полей микрокоманды.

Операция по косвенной функции выполняется в соответствии с кодом, записанным, при выполнении одной из предыдущих микрокоманд, в регистр косвенной функции (РКФ) АЛБ. При выполнении операций по прямой и косвенной функциям производится раздельное запоминание информации, необходимой для обработки последующих байтов и для анализа результата. Источники, откуда поступает информация в АЛБ, выбираются с помощью кодов, содержащихся в соответствующих полях микрокоманды. Результат выполненной операции пересыпается в различные регистры, адреса которых также указываются в одном из полей микрокоманды.

При сложении осуществляется суммирование кодов, поступивших на входы АЛБ. При выполнении операции вычитания производится суммирование уменьшаемого с дополнительным кодом вычитаемого. Дополнительный код вычитаемого образуется в АЛБ путем инвертирования вычитаемого и прибавления единицы к его младшему разряду. Сложение и вычитание десятичных чисел выполняется аналогично. Отличие заключается в том, что перед выполнением операции и после ее выполнения производится корректировка кодов операндов. Она заключается в том, что в процессе обработки одного байта, участвующего в суммировании, вначале к каждой тетраде прибавляется код ОИIO (6), что обеспечивает корректировку двоично-десятичных цифр с учетом особенностей шестнадцатеричной системы счисления.

В конце выполнения операции осуществляется обратная коррекция полученного результата. Она заключается в том, что из каждой тетрады вычитается код ОИIO. Признаком необходимости такого вычитания является отсутствие переноса (переносов) из тетрад [2,5]. Неоднозначность переносов из старшего разряда последнего обрабатываемого байта в знаковый и из знакового разряда фиксируется в АЛБ как переполнение разрядной сетки при выполнении операций над числами с фиксированной запятой. Возникновение переносов из старшего цифрового разряда в знаковый при действии над числами с плавающей запятой (над мантиссами) означает нарушение нормализации влево. Оно устраняется сдвигом мантиссы результата на четыре двоичных разряда вправо и увеличением порядка на единицу [2,5].

Операция умножения в АЛБ осуществляется с расшифровкой четырех разрядов множителя. В соответствии с принятым алгоритмом выполнения этой операции необходимо предварительно определить величины, кратные 2, 3 и 6 значениям множимого [2, §]. В дальнейшем умножение сводится к суммированию этих величин в зависимости от значения очередной тетрады множителя. Вначале расшифровывается первая тетрада. После определения первого частного произведения осуществляется расшифровка следующей тетрады множителя, и образуется второе частичное произведение путем сложения первого частичного произведения с соответствующими кратными значениями множимого и т.д.

При выполнении операции умножения второй операнд (множимое) выдается из ООП и размещается в блоке регистров ЦУУ. Кратные значения множимого, совместно с самим множимым размещаются в регистрах общего назначения (ЛП). Далее из ООП выбирается множитель и размещается в регистрах ЦУУ. Порядок размещения частей множителя в блоке регистров ЦУУ определяется кодами соответствующих полей микрокоманд при выполнении пересыльочных операций. После получения очередного частичного произведения осуществляется его запоминание в регистрах общего назначения и производится сдвиг множителя на четыре разряда. Сдвиг множителя производится в АЛБ. Для этого множитель побайтно вызывается в АЛБ, и осуществляется сдвиг каждого байта на четыре разряда. Информация, поступающая из АЛБ, размещается в тех же регистрах.

Поскольку в образовании последнего частичного произведения участвует знак множителя, то для получения действительного знака произведения необходимо произвести анализ знака множимого. Если множимое положительное, то окончательным знаком произведения является знак последнего частичного произведения. Если множимое отрицательное, то за действительный знак произведения принимается знак, полученный при образовании дополнительного кода от последнего частичного произведения. Произведение запоминается в регистрах общего назначения.

Операция деления выполняется по методу без восстановления остатка. Делимое длиной в двойное слово и делитель длиной в слово располагаются в регистрах общего назначения (ЛП) или в ячейках основной части. Деление осуществляется по следующему алгоритму. Делитель всегда представляется отрицательным числом. При выборке делителя анализируется его знак. Если знак положительный, то определяется дополнение делителя, которое запоминается в регистрах.

Если знак отрицательный, то делитель переписывается в эти же регистры в дополнительном коде.

Таким образом, в указанных регистрах оказывается дополнение абсолютного значения делителя. Это позволяет в процессе выполнения операции деления присваивать частному знак по алгебраическим правилам. При сдвиге делимого или результатов сложения (вычитания) влево на один разряд значение выдвигаемого разряда не учитывается. Величина остатка определяется по знаку делимого. Если делимое положительное, то остаток определяется как разность частного и делителя. Если делимое отрицательно, то остаток образуется в виде разности делителя и частного.

При принятом представлении делителя значения цифр частного определяются следующим образом. К четырем старшим байтам сдвинутого на один разряд влево абсолютного значения делимого прибавляется дополнение делителя (пробное вычитание). Если этот результат отрицательный (корректность деления соблюдена), то разряд частного равен нулю. При этом он заносится в свободившийся справа разряд делимого. Сдвигается влево на один разряд результат пробного вычитания. Из сдвинутого результата вычитается дополнение делителя. Если результат положительный, то следующий разряд частного равен единице, если отрицательный – нулю и т.д. При этом дополнение делителя на очередном шаге деления прибавляется к предыдущему результату, если он положительный, и вычитается – если отрицательный.

Знак результата пробного вычитания делителя из делимого определяется по переносу из старшего разряда результата в знаковый. Наличие переноса указывает на то, что результат получился положительным, отсутствие – отрицательным. Знак всех последующих результатов вычитания (сложения) всегда получается истинным, поскольку делитель по модулю всегда будет больше полученного (на  $\epsilon$ -м шаге деления) результата.

Реализация данного алгоритма деления в ЕС-1020 осуществляется следующим образом. Из основной или локальной памяти осуществляется выборка делителя, длиной в слово и определяется его дополнение, которое размещается в трех адресных регистрах и одном регистре общего назначения блока регистров ЦУУ. Далее, из памяти выбирается делимое длиной в двойное слово и размещается в других восьми регистрах общего назначения.

Перед началом деления определяется абсолютное значение делимого. Если делимое отрицательное, то осуществляется его вычитание из нуля, если положительное – прибавление к нулю. Далее,

**два младших байта делимого запоминаются в локальной памяти, а шесть старших байтов, сдвинутых на один разряд влево, – в ЦУУ.**

Четыре старших байта складываются с дополнением делителя (пробное вычитание). При пробном вычитании проверяется корректность деления и определяется первая цифра частного, записываемая в младший разряд регистра, в котором хранится шестой байт делимого. Осуществляется второй сдвиг шести байтов делимого совместно с первой цифрой частного. Определяется вторая цифра частного и запоминается в освободившемся младшем разряде того же регистра. Таким образом, после выполнения 16 шагов деления в регистрах, в которых первоначально хранились пятый и шестой байты делимого, формируется старшее полуслово частного. Это полуслово временно запоминается в локальной памяти, а на его место переписываются шестой и седьмой байты делимого.

Процесс деления продолжается до определения младшего полуслова частного. Признаком конца деления является нулевое состояние счетчика, в который перед началом деления заносится соответствующая константа. После определения каждой цифры частного осуществляется вычитание единицы из содержимого счетчика.

Счетчик организуется с помощью одного из регистров ЦУУ и АЛБ, в котором осуществляется вычитание единицы. Частному присваивается знак, определенный по алгебраическим правилам, а остатку – знак делимого.

### § 3.2. СТРУКТУРНАЯ СХЕМА АЛБ

Арифметико-логический блок состоит из ряда взаимосвязанных узлов, которые управляются сигналами, вырабатываемыми в блоке управления ЦУУ в соответствии с содержимым различных полей микрокоманд. Структурная схема АЛБ и связи между узлами показана на рис. 3.1.

Ниже рассматривается назначение, построение и функционирование узлов АЛБ.

Узел управляющих сигналов (УУС) предназначен для выработки сигналов, под воздействием которых осуществляется управление всеми узлами АЛБ в процессе выполнения операций. Исходной информацией для формирования сигналов управления является код микрооперации, размещенный в четырехразрядном поле ФУНКЦИЯ микрокоманды. За каждый машинный такт выполняется одна из 16 возможных микроопераций. Перечень микроопераций и последовательности сигналов, вырабатываемых УУС при их выполнении, приведены в таблице 3.2.

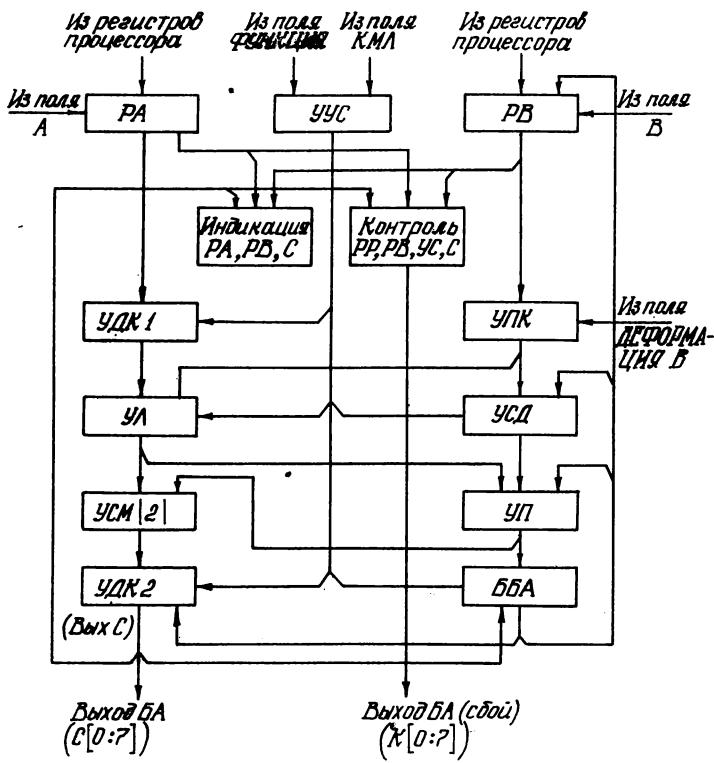


Рис. 3.1

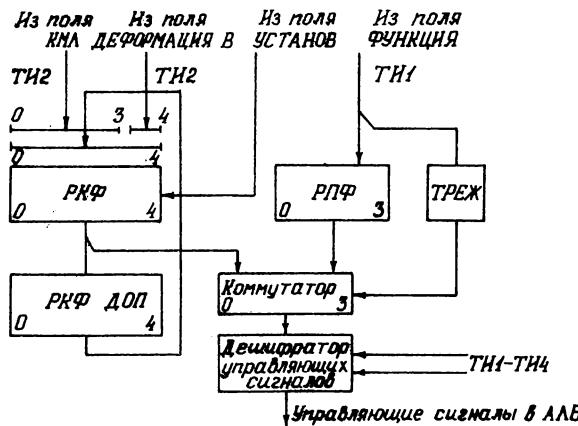


Рис. 3.2

В таблице буквами обозначены управляющие сигналы, формируемые на выходе УУС.

На рис. 3.2 изображена структурная схема УУС. Регистр прямой функции (РПФ) предназначен для хранения на время одного машинного такта содержимого поля ФУНКЦИЯ микрокоманды. Пятиразрядный регистр косвенной функции (РКФ) предназначен для запоминания кода операции, заданной полем КМД и полем ДЕФОРМАЦИЯ В микрокоманды. Код поля ДЕФОРМАЦИЯ В определяет способ передачи тетрад информации из регистра В в узлы обработки данных.

Т а б л и ц а 3.2

№ п/п	Операция	Код	Управляющие сигналы											
			1	2	3	4	5	6	7	8	9	10	II	12
I	A V B	0000	K	L	M									I
2	Выполнить КФ	0001	K											I
3	(A-B) дес.	0010	K			G	H		Y	V	C			I
4	(A-B) дв	0011	K			G			Y	V	C			I
5	А транзит	0100	K	L			.							I
6	A L B	0101	K											I
7	(B-A) дес.	0110	K			G	H	X	V	C				I
8	(B-A) дв	0111	K			G		X	V	C				
9	A v B	1000	K	L		G								
10	B транзит	1001	K		M									
II	A+B (слож. по $mod\ 2$ )	1010		L	M			.						
I2	A L B	1011			M									
I3	Сдвиг PB на Iразр. вправо	1100						X	V		T	I		
I4	Сдвиг PB на Iразр. влево	1101						X	V			I		
I5	(A+B) дес.	1110		L	M	D	H	X	V			I		
I6	(A+B) дв	1111		L	M			X	V					

Эта информация сохраняется в регистрах в течение нескольких машинных тактов. Занесение информации на регистры производится по синхроимпульсам ТИ1 и ТИ2.

Дополнительный регистр РКФ ДОП служит для запоминания содержимого РКФ на время микропрограммной приостановки. Возврат информации в РКФ осуществляется по импульсу ТИ2 после окончания приостановки. Занесение информации долей микрокоманды в РКФ возможно лишь при наличии в поле УСТАНОВ кода, определяющего выполнение микрокоманды ЗАНЕСЕНИЕ КОСВЕННОЙ ФУНКЦИИ (ЭКФ).

Установка РКФ [4] в единичное состояние производится, если в поле ДЕФОРМАЦИЯ В имеется код, соответствующий операции ПЕРЕКОС КФ. Триггер режима устанавливается в состояние единицы импульсом ТИ1 при наличии кода 0001 в поле ФУНКЦИЯ микрокоманды, т.е. при выполнении операции ВЫПОЛНИТЬ КФ (см. таблицу 3.2). При всех остальных кодах триггер режима находится в нулевом состоянии, что означает выполнение операции по прямой функции. Триггер режима управляет работой коммутатора. Таким образом, в зависимости от состояния Треж на вход дешифратора управляющих сигналов будет поступать четырехразрядный двоичный код микроперации либо из РКФ, либо из РНФ. Парафазные значения каждого разряда кода на выходах коммутатора формируются в соответствии со следующим выражением:

$$\left. \begin{array}{l} K[n] = P\bar{I}\varPhi[n] \cdot \bar{T}_{\text{реж}} \vee P\bar{K}\varPhi[n] \cdot T_{\text{реж}}, \\ K[n] = \overline{P\bar{I}\varPhi[n]} \cdot \bar{T}_{\text{реж}} \vee \overline{P\bar{K}\varPhi[n]} \cdot T_{\text{реж}}, \end{array} \right\} \quad (3.1)$$

где  $n=0,1,2,3$  - номера разрядов кода на входе и выходе коммутатора. Дешифратор управляющих сигналов обеспечивает формирование сигналов управления. При этом в дешифраторе формируются условия выработки этих сигналов и осуществляется их синхронизация. Так, например, сигналы К, Д, Л и М образуются, если имеют место условия:

$$K = \overline{K[0]} \vee \overline{K[1]} \cdot \overline{K[2]}, \quad (3.2)$$

$$D = K[0] \cdot K[1] \cdot K[2] \cdot \overline{K[3]}; \quad (3.3)$$

$$L = \overline{K[0]} \cdot K[2] \vee K[0] \cdot K[1] \cdot \overline{K[2]} \vee \overline{K[0]} \cdot K[1] \vee \overline{K[1]} \cdot K[2]; \quad (3.4)$$

$$M = K[1] \cdot \overline{K[2]} \vee K[0] \cdot \overline{K[2]} \cdot \overline{K[3]} \vee \overline{K[0]} \cdot K[2] \vee \overline{K[0]} \cdot K[3]. \quad (3.5)$$

Аналогичным способом реализуются условия и для выработки всех остальных сигналов, приведенных в таблице 3.2.

Кроме того, простым инвертированием в УУС вырабатываются сигналы:  $\bar{K}$ ,  $\bar{L}$ ,  $\bar{M}$ ,  $\bar{G}$  и т.д. Синхронизация перечисленных выше управляющих сигналов осуществляется сигналами серии ТИ1-ТИ4, вырабатываемые блоком синхронизации ЦУУ.

Входные регистры PA и PB предназначены для приема и хранения байтов информации в течение одного или нескольких машинных тактов. Каждый из регистров имеет девять разрядов (восемь разрядов информационных, один разряд контрольный).

На регистр PA принимается информация, источник которой задается кодом, зафиксированным в поле А микрокоманды. В соответствии с этим кодом в ЦУУ вырабатывается один из управляющих сигналов PA:= PH, PA:= P3, PA:= PL и т.д., который разрешает передачу информации соответственно из регистров PH, P3, PL и т.д. по сигналу ТИ<sub>3</sub>. Регистры PA и PB конструктивно расположены в блоке регистров ЦУУ. Схема занесения информации в PA показана на рис.3.3.

Передача информации в PA разрешается только при отсутствии сигнала PA:= PA (есть сигнал PA:= PA), который вырабатывается, если в поле А микрокоманды зафиксирован код 0000. При наличии сигнала PA:= PA информация на PA сохраняется.

Если источником информации является константа, находящаяся в 44-52 разрядах микрокоманды (PMK[44÷52]), то возможны два варианта ее занесения в PA по сигналу PA:= K. В зависимости от кода в поле М микрокоманды заносится либо длинная константа (девять разрядов) – PMK[44÷52], либо короткая (пять разрядов) – PMK 44,49÷52. Если источником информации является один из адресных регистров M, Г или П, то в PA[5÷7] заносится их содержимое, а остальные разряды PA устанавливаются в нулевое состояние. Контрольный разряд занесимого кода размещается в контрольном разряде регистра PA.

В поле А микрокоманды можно задать код микрооперации занесения нулевой информации в PA(00000). В этом случае по сигналу PA:= 0 из ЦУУ в информационные разряды PA заносятся нули, а в контрольный разряд единица.

В регистр PB принимается информация, источник которой задается полем В микрокоманды. Организация занесения информации в PB из различных источников аналогична занесению информации в регистр PA. В регистр PB, кроме того, возможно занесение байта состояния АЛБ. В этом случае по сигналу PB:= ББА из ЦУУ производится передача данных из триггеров байта состояния АЛБ. Информация в PB принимается по задержанному управляющему сигналу ТИ<sub>3</sub>.

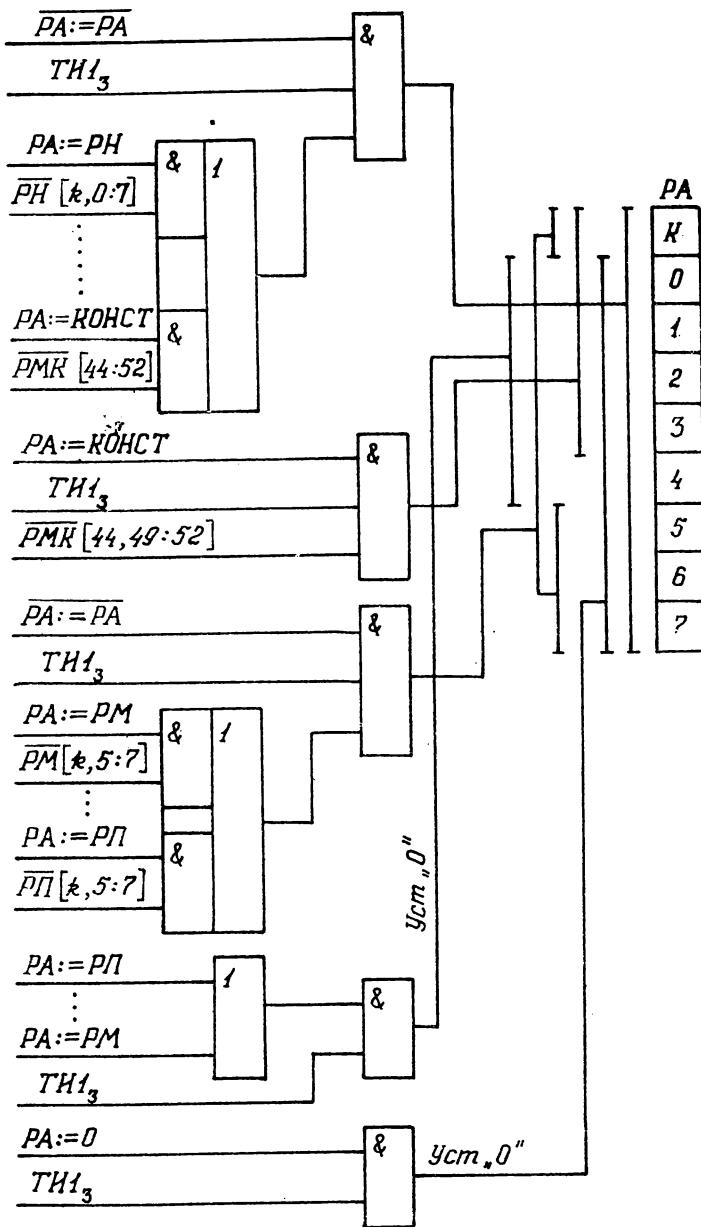


Рис. 3.3 •

Узел перекосов (УП) предназначен для передачи информации из регистра РВ на входы узлов обработки данных (см.рис. 3.1). Исходной информацией, определяющей порядок передачи данных из РВ, является код поля ДЕФОРМАЦИЯ В микрокоманды. В зависимости от этого кода тетрады, зафиксированные в регистре РВ, коммутируются в узле перекосов одним из следующих способов:

- прямо-информация из РВ через УПК проходит без изменения;
- накрест-старшая тетрада РВ подается на выход младшей тетрады УПК, а младшая - на место старшей тетрады;
- младшие прямо, старшие прямо- в первом случае младшая тетрада РВ подается на вход младшей тетрады УПК, во втором- старшая тетрада РВ передается на выход старшей тетрады УПК. При этом на выходе старшей или младшей тетрады УПК соответственно формируются нули;
- младшая накрест, старшая накрест- в первом случае младшая тетрада из регистра РВ передается на выход старшей тетрады УПК, а старшая- на выход младшей. Во втором случае порядок коммутации обратный;
- перекос- младшая тетрада РВ передается на выход старшей тетрады УПК, на выход младшей тетрады УПК передается содержимое буфера перекосов, в котором в дальнейшем запоминается старшая тетрада регистра РВ (рис. 3.4). Содержимое буфера используется в последующих тактах для передачи РВ с перекосом.

С помощью УПК можно осуществить сдвиг информации, состоящей из нескольких байтов влево на одну тетраду. При наличии в поле микрокоманды ДЕФОРМАЦИЯ В кода операции ПЕРЕКОС КФ устанавливается в единичное состояние РКФ[4] (см.рис. 3.2). До появления в очередной микрокоманде кода, соответствующего операции ПЕРЕКОС КФ , режим передачи информации из РВ на выход УПК определяется кодом поля ДЕФОРМАЦИЯ В микрокоманды. При появлении в поле ФУНКЦИЯ очередной микрокоманды кода 0001 (ВЫПОЛНИТЬ КФ, см.таблицу 3.2) осуществляется передача информации из РВ с перекосом (в соответствии с состоянием РКФ[4]). Регистр деформации РДЕФ на рис. 3.4 запоминает на один такт код поля микрокоманды ДЕФОРМАЦИЯ В. Информация в РДЕФ заносится каждый раз в начале машинного такта ТИ1. Дешифратор (ДШДЕФ) в соответствии с кодом в РДЕФ формирует управляющий сигнал, который поступает на входные комбинационные схемы УПК. Этот сигнал обеспечивает непосредственную реализацию передачи кодов тетрад из РВ на вход УПК в соответствии с кодом поля ДЕФОРМАЦИЯ В микрокоманды.

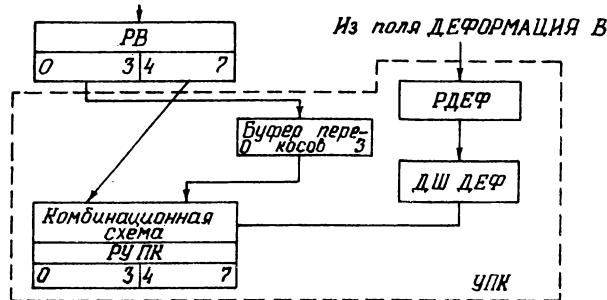


Рис. 3.4

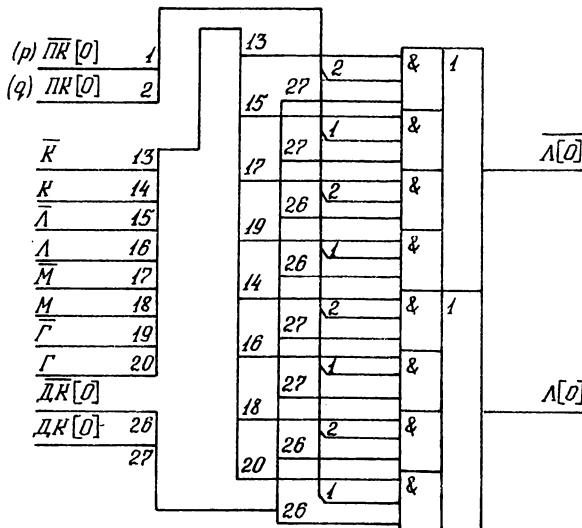


Рис. 3.5

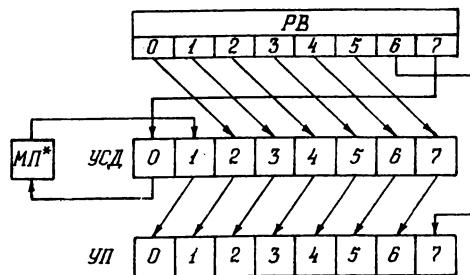


Рис. 3.6

Следует отметить, что выходной регистр (РУПК) представляет собой схему формирования выходных сигналов УПК по длительности и назван регистром условно.

Узел первой десятичной коррекции (УДК1) представляет собой комбинационную схему, управляемую с выхода УУС сигналом Д. Узел под воздействием этого сигнала осуществляет добавление кодов ОИО(6) к обеим тетрадам при выполнении операций над десятичными числами (коррекция тетрад). При отсутствии сигнала Д информация через узел передается без изменения. Значения разрядов УДК1 [3,7] при коррекции тетрад не изменяется, поэтому содержимое РА [3,7], минуя УДК1, подается непосредственно на вход узла логического (УЛ). Значения остальных разрядов определяются в соответствии с выражениями вида:

$$\left. \begin{aligned} \text{ДК}[6] &= D \cdot \overline{PA[6]} \vee \overline{D} PA[6]; \\ \overline{\text{ДК}[6]} &= D PA[6] \vee \overline{D} \overline{PA[6]}, \\ \text{ДК}[5] &= PA[6] \cdot PA[5] \vee D \cdot PA[6] \cdot \overline{PA[5]} \vee \overline{D} PA[5]; \\ \overline{\text{ДК}[5]} &= D PA[6] \cdot PA[5] \vee PA[6] \cdot \overline{PA[5]} \vee \overline{D} \overline{PA[5]}, \\ \text{ДК}[0] &= D \cdot PA[2] \vee D PA[1] \vee PA[0]; \\ \overline{\text{ДК}[0]} &= \overline{PA[2]} \cdot \overline{PA[1]} \cdot \overline{PA[0]} \vee \overline{D} \cdot \overline{PA[0]}, \end{aligned} \right\} \quad (3.7)$$

где  $PA[n]$  - значение  $n$ -го разряда РА;

$\text{ДК}[n]$  - значение  $n$ -го разряда с выхода УДК1;

$D$  - сигнал из УУС.

В АЛБ осуществляется контроль десятичных данных. Если десятичная цифра представлена неверно (наличие некорректных комбинаций в тетрадах), то выполнение команды прекращается и добавление кода ОИО не происходит. Реализация функциональных зависимостей (3.7) осуществляется комбинационной схемой УДК1, выполненной на элементах И-НЕ.

Узел логический (УЛ) предназначен для реализации логических операций над данными, поступающими с выходов УДК1 и УПК, под воздействием сигналов этих операций с выхода УУС (см. таблицу 3.2). Так, например, при поступлении сигналов Л и М с выхода УУС в узле будет осуществляться сложение байтов данных по мод 2.

При выполнении логических операций через все остальные узлы АЛБ информация передается без изменения. Логический узел представляет собой комбинационную схему, которая формирует параллельный код каждого разряда информации в соответствии с выражениями:

$$\mathcal{L}[n] = K \cdot DK[n] \cdot PK[n] \vee \bar{K} \cdot \bar{DK}[n] \cdot \overline{PK[n]} \vee M \cdot \overline{DK[n]} \cdot \overline{PK[n]} \vee \\ \vee \bar{M} \cdot \overline{\bar{DK[n]}} \cdot \overline{PK[n]}, \quad (3.8)$$

$$\mathcal{L}[n] = \bar{K} \cdot \bar{DK[n]} \cdot \bar{PK[n]} \vee \bar{K} \cdot \bar{DK[n]} \cdot \overline{PK[n]} \vee \bar{M} \cdot \overline{DK[n]} \cdot \overline{PK[n]} \vee \\ \vee \bar{M} \cdot \overline{\bar{DK[n]}} \cdot \overline{PK[n]},$$

где  $\mathcal{L}[n]$  - значение  $n$ -го разряда логического узла;

$K, \bar{K}, M, \bar{M}$  - управляющие сигналы с выхода УУС;

$DK[n]$  - значение  $n$ -го разряда первого десятичного корректора;

$PK[n]$  - значение  $n$ -го разряда узла перекосов,  $n=0,1,2,\dots,7$ .

В логическом узле помимо операций, приведенных в таблице 3.2, выполняется логическая операция  $AB \vee \bar{A}\bar{B}$ , тождественная операция  $A\oplus B$  (суммирование по  $mod\ 2$  уменьшаемого A с инвертированным вычитаемым B). Эта операция условно названа ЭКВИВАЛЕНТОМ и используется при выполнении операции вычитания ( $A-B$ ).

Функциональная схема типового разряда логического узла, реализующего зависимости (3.8), представлена на рис. 3.5. На схеме представлен нулевой разряд  $\mathcal{L}_0$ .

Узел сдвига вправо (УСД) предназначен для подготовки данных при выполнении определенных операций. Узел представляет собой комбинационную схему, которая обеспечивает передачу информации, поступающей с УПК, но вход узла перекосов (УП) без изменения, в инверсном виде или подготовленной для выполнения операции сдвига вправо. При выполнении других операций на выходе узла информация отсутствует.

Узел управляетяется сигналами X, Y, T с выхода УУС. При наличии сигнала X и отсутствии сигнала T информация через УСД передается без изменения. По сигналу Y осуществляется выдача информации из УСД в инверсном коде. Сдвиг информации на один разряд вправо начинается в УСД по сигналу T и заканчивается в узле переносов (УП). Схема выполнения этой операции приведена на рис. 3.6.

В первый разряд УСД заносится информация из схемы МП\*, в которой хранится ранее установленное значение межбайтового переноса или текущее значение поля УСТАНОВ микрокоманды. При сдвиге содержимое РВ [0:5] передается в УСД со сдвигом на два разряда вправо, РВ[6]- непосредственно в узел переносов (УП) со сдвигом на один разряд вправо (УП[7]), а РВ[7]- в УСД[0]. Затем происходит завершение операции сдвига передачей содержимого УСД в УП со сдвигом на один разряд влево. Таким образом, в УП будет сформирован код содержимого РВ, сдвинутый на один разряд вправо. При отсутствии управляющих сигналов X, Y, T (при выполнении всех операций, кроме сложения, вычитания и сдвигов) на выходе узла образуется нулевая информация.

Узел переносов (УП) предназначен для организации межразрядных и межбайтовых переносов, необходимых для операции сложения (вычитания).

На вход узла переносов поступает информация с УЛ и УСД, т.е. сумма  $mod2$  байтов А и В и второе слагаемое из РВ соответственно.

Образование переноса в  $n$ -м разряде определяется следующим выражением:

$$\Pi[n] = \overline{\Lambda[n+1]} \cdot CD[n+1] \vee \Pi[n+1] \cdot \Lambda[n+1], \quad (3.9)$$

где  $\Pi[n]$  - значение переноса в  $n$ -й разряд,  $n = 0, 1, 2, \dots, 7$ ;

$\Lambda[n+1]$  - значение  $n+1$ -го разряда ЛУ;

$CD[n+1]$  - значение  $n+1$ -го разряда УСД;

$\Pi[n+1]$  - значение переноса в  $n+1$ -й разряд.

Из выражения (3.9) следует, что если во всех разрядах ЛУ зафиксирована нулевая информация, то в узле переносов после выполнения операции формируется информация , сдвинутая на один разряд влево относительно информации, поступившей на вход РВ (осуществляется операция сдвига влево содержимого РВ).

Перенос из старшего (нулевого) разряда фиксируется в специальном триггере, входящем в состав байта состояния (ББА) АЛБ, и учитывается как входящий перенос в младший разряд (7-й разряд УП) при обработке следующего байта. Образование переносов в соответствии с (3.9) осуществляется двумя одинаковыми схемами, которые не управляются сигналами из УС. Каждая схема образует переносы в пределах одной тетрады и состоит из двух частей.

Первая часть схемы предназначена для формирования межразрядных переносов (рис. 3.7), вторая – для формирования переноса из младшей тетрады в старшую. Принцип построения второй части схемы аналогичен построению первой.

Узел суммирования по модулю 2 [УСМ (2)] предназначен для суммирования по  $mod\ 2$  данных, поступающих из логического узла и узла переносов. Узел представляет собой комбинационную схему, на входы которой информация поступает из УЛ и УП, а результат с выхода передается в десятичный корректор 2 (УДК2).

Узел сигналами с выхода УУС не управляется. Парафазная информация на выходах узла для каждого разряда формируется в соответствии с выражением:

$$M[n] = \overline{A[n]} \cdot P[n] \vee A[n] \cdot \overline{P[n]} ; \quad (3.10)$$

$$\overline{M[n]} = A[n] \cdot P[n] \vee \overline{A[n]} \cdot \overline{P[n]} .$$

Реализация зависимости (3.10) осуществляется с помощью комбинационной схемы, выполненной на элементах И-НЕ.

Второй десятичный корректор (УДК2) является выходной ступенью АЛБ. Как было отмечено выше, при выполнении операции над десятичными числами в АЛБ осуществляется коррекция результата. Она производится в том случае, если отсутствуют межтетрадные переносы. В этом случае из значения тетрады, которая не имеет переноса, вычитается код 0110 под воздействием управляющего сигнала Н, вырабатываемого УУС. Вычитание заменяется сложением тетрады с кодом 1001. Формирование скорректированного результата осуществляется с помощью комбинационной схемы, построение которой аналогично построению комбинационной схемы первого десятичного корректора.

Байт состояния (ББА) – это узел арифметико-логического блока, который предназначен для запоминания информации, являющейся результатом побайтной обработки данных и выработки управляющих сигналов, необходимых при выполнении операций сложения и сдвига. Информация, фиксируемая в ББА, используется либо при обработке последующих байтов, либо для анализа в процессе выполнения операции. Работа узла производится под воздействием сигналов, вырабатываемых УУС.

Распределение триггеров ББА показано на рис. 3.8. Рассмотрим назначение триггеров, входящих в ББА.

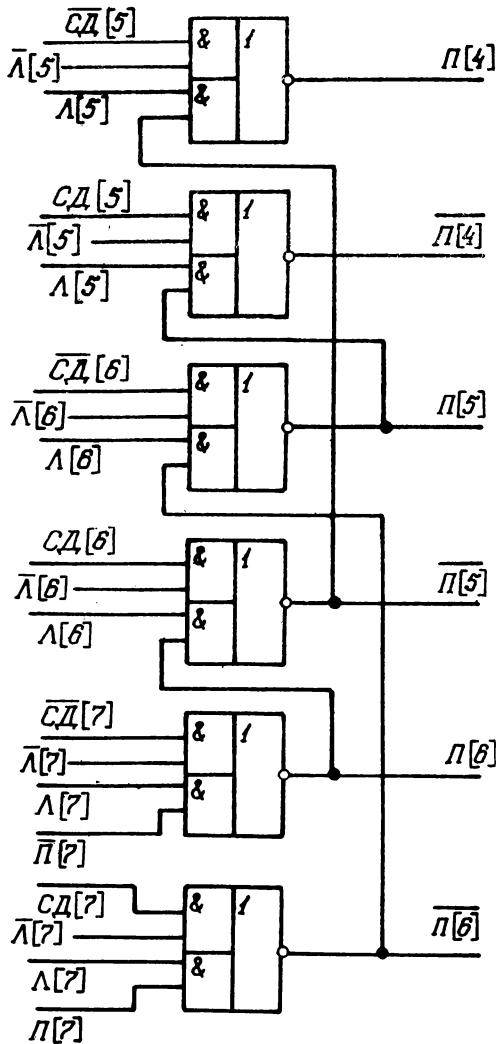


Рис. 3.7

0	1	2	3	4	5	6	7
ТЗН	ТРКФ	ТПЛФ	ТПКФ	ТРЛФ	ТПЕР	ТНДД	ТЧЕТ

Рис. 3.8

Триггер знака (ТЗН) служит для хранения знака результата операции. Триггер изменяет свое состояние в конце машинного такта.

Триггеры прямой функции (ТРПФ) и косвенной функции (ТРКФ) предназначены для формирования признака результата операции, выполненной по прямой или косвенной функции соответственно, которые устанавливаются в конце выполнения операции в состояния, соответствующие полученному результату. При результате равном нулю  $\text{ТРПФ} \vee \text{ТРКФ} := 0$ . В противном случае  $\text{ТРПФ} \vee \text{ТРКФ} := 1$ .

Триггер переноса прямой функции (ТППФ) запоминает межбайтовый перенос в операциях сложения (вычитания) или значение выдвинутого разряда в операциях сдвига. Запоминание информации происходит если операции выполняются по прямой функции. Межбайтовый перенос заносится в 7-й разряд узла переносов. При образовании дополнительного кода вычитаемого с помощью данного триггера осуществляется занесение единицы в младший разряд УП (при обработке младшего байта). При выполнении операции СДВИГ ВПРАВО НА 1 РАЗРЯД значение ТППФ заносится в старший (нулевой) разряд сдвигаемого байта, при выполнении операции СДВИГ ВЛЕВО НА 1 РАЗРЯД - в младший (седьмой) разряд сдвигаемого байта.

Триггер переноса косвенной функции выполняет те же функции, что и ТППФ, но при выполнении операций по косвенной функции.

Триггер неверных десятичных данных (ТНДД) предназначен для фиксации факта обнаружения кода, не соответствующего десятичным цифрам. Триггер устанавливается в единичное состояние схемой обнаружения данной некорректности при выполнении операций над десятичными цифрами.

Триггер переполнения (ТИЕР) хранит информацию о наличии переполнения восьмиразрядной сетки байта. При наличии переполнения в случае выполнения операций СЛОЖЕНИЕ и ВЫЧИТАНИЕ ТИЕР устанавливается в единичное состояние в момент ТИ4.

Триггер четности байта (ТЧЕТ) запоминает значение младшего (седьмого) разряда байта результата. Триггер устанавливается в соответствующее состояние в конце машинного такта (по импульсу ТИ4).

Микропрограммный анализ состояний триггеров производится в начале такта работы АЛБ. Некоторые из перечисленных триггеров могут быть принудительно установлены в то или иное состояние сигналами, определяемыми кодом поля УСТАНОВ микрокоманды. Эта установка производится в середине такта работы АЛБ, и, следовательно, она не мешает анализу результата выполнения предыдущей операции.

При этом состояния триггеров в конце выполняемой операции будут определяться с учетом установки их состояния по микропрограмме.

Блок контроля предназначен для контроля работоспособности АЛБ. Принцип его работы рассмотрен в главе УIII.

Блок индикации обеспечивает индикацию состояния входных регистров А и В и информации на выходе с АЛБ. Индикация выведена на пульт управления машиной.

### § 3.3. ФУНКЦИОНИРОВАНИЕ АЛБ ПРИ ВЫПОЛНЕНИИ ОПЕРАЦИЙ СЛОЖЕНИЯ И ВЫЧИТАНИЯ

Операции, выполняемые в АЛБ, с точки зрения алгоритмов их реализации можно разбить на три группы.

К первой группе относятся все логические операции и операции передачи информации из регистров РА и РВ в различные регистры ЦУУ.

Во вторую группу включаются все арифметические операции над двоичными и десятичными числами, в третью группу – операции сдвига вправо или влево на один разряд.

Функционирование АЛБ при выполнении операций СЛОЖЕНИЕ и ВЫЧИТАНИЕ рассмотрим на примере выполнения группы арифметических операций: (A+B)дв; (A-B)дв; (B-A)дв; (A+B)дес; (A-B)дес; (B-A)дес.

Подлежащие обработке байты информации поступают на входные регистры РА и РВ и хранятся там в течение машинного такта. Узел управляющих сигналов вырабатывает определенную последовательность управляющих сигналов в соответствии с кодом операции (см. таблицу 3.2), под воздействием которых осуществляется обработка байтов информации в узлах АЛБ. Правильность выработки этих сигналов проверяется блоком контроля. На рис. 3.9 приведена временная диаграмма работы основных узлов АЛБ. В соответствии с ней сигнал правильности приема информации на РА и РВ, а также формирование сигналов в УСС осуществляется в момент ТИ2. Формирование контрольного разряда (С [К]) результата операции на выходе АЛБ производится в момент ТИ4.

Последовательность действий узлов АЛБ при выполнении операции (A+B)дв показана на рис. 3.10. На рисунке приведены пояснения характера выполняемых действий в каждом узле АЛБ, значения байтов и вспомогательной информации в процессе их обработки, указываются сигналы УСС, под воздействием которых происходит выполнение рассматриваемой операции.

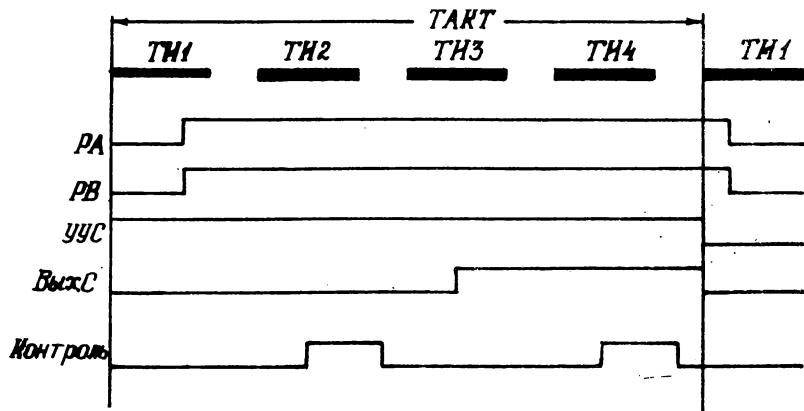


Рис. 3.9

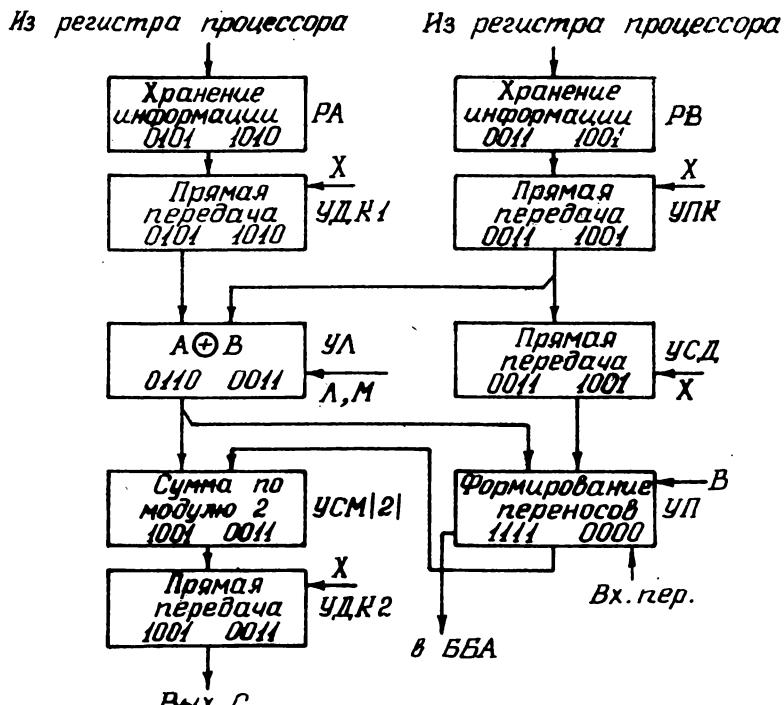


Рис. 3.10

При выполнении операции  $(A+B)_{дв}$  в УЛ под воздействием сигналов  $L, M$  (с выхода УС) производится сложение байтов, зафиксированных в регистрах РА и РВ, по модулю 2 (первое полусуммирование). Результат первой полусуммы и операнд с регистра РВ, переданный без изменения через УПК и УСД, поступают в УП, в котором образуются межразрядные и межбайтовые переносы. Межбайтовый перенос по сигналу В поступает в ББА на хранение. При обработке младшего байта входящим переносом является нуль. При обработке старшего байта входящим переносом является перенос из младшего байта, формируемый на основе анализа состояния триггера ТППФ (ТПКФ). Окончательный результат формируется в УСМ [2]. Узлы десятичной коррекции, УПК и УСД (сигнал Х) передают информацию без изменения.

Выполнение операции  $(A-B)_{дв}$  происходит по такой же схеме, что и выполнение операции  $(A+B)_{дв}$ . Отличие заключается в том, что в УЛ под воздействием сигналов К,Г выполняется операция ЭКВИВАЛЕНТ. Узел УСД по сигналу У осуществляет инвертирование содержимого регистра РВ, которое проходит без изменения через УПК. При обработке младшего байта в младший разряд УП по сигналу С записывается единица, чем обеспечивается образование дополнительного кода вычитаемого В. Узлы УДК1, УПК и УДК2 в этой операции не изменяют информацию. В результате при тех же значениях операндов (см. рис. 3.10) на выходе УЛ, будет сформирован код 1001 1100, на выходе УП-код 1011 1101. Окончательный результат образуется в УСМ [2] и равен 0010 0001. Межбайтовый перенос запоминается в триггере ТППФ (ТПКФ) ББА. По сигналу И осуществляется контроль правильности выработки управляющих сигналов.

Операция  $(B-A)_{дв}$  отличается от операции  $(A-B)_{дв}$  тем, что в УСД не осуществляется инвертирование содержимого регистра РВ.

В результате выполнения этой операции при тех же значениях операндов на РА и РВ (см. рис. 3.10) на выходе УЛ формируется код 1001 1100, а на выходе УП - код 0100 0011 и на выходе УСМ [2] - код результата 1101 1111. Межбайтовый перенос так же, как и в первых двух случаях, поступает на хранение в ББА.

Выполнение операций сложения и вычитания над десятичными числами  $(A+B)_{дес}$ ,  $(A-B)_{дес}$  и  $(B-A)_{дес}$  в АЛБ отличается от выполнения аналогичных операций над двоичными числами только работой узлов десятичной коррекции УДК1 и УДК2. На рис. 3.11 показана последовательность действий узлов при выполнении операции  $(A+B)_{дес}$ .

Для получения правильного результата при действиях над десятичными числами необходимо при операции сложения к первому операнду прибавить число 66 (в двоично-десятичной системе 0110110).

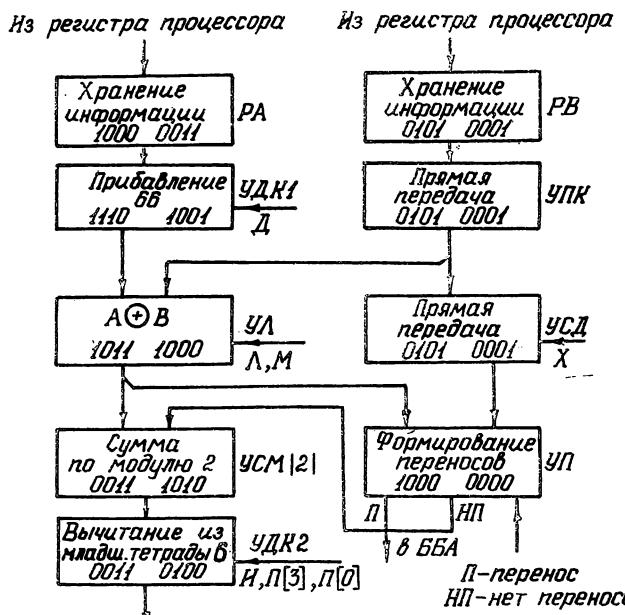


Рис. 3.11

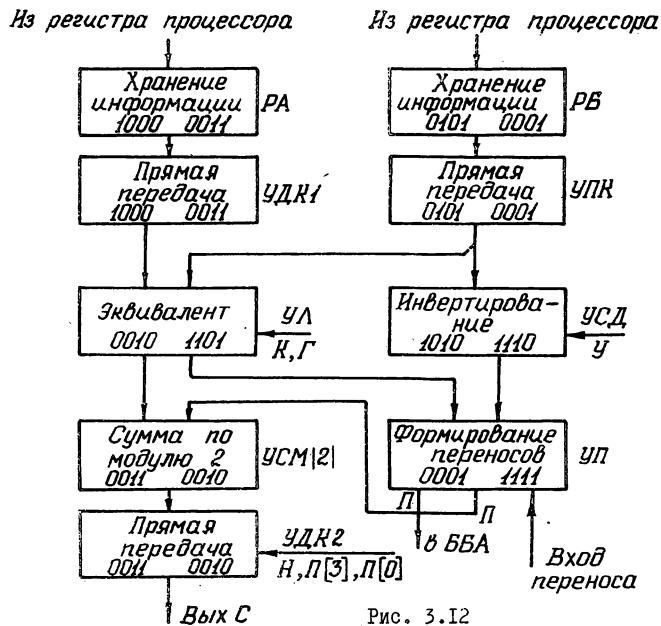


Рис. 3.12

Эта операция выполняется в первом десятичном корректоре УДК1. При выполнении операции вычитания над десятичными числами прибавление числа 66 не производится. Во втором десятичном корректоре, в зависимости от образованных переносов в УП, осуществляется окончательная коррекция результата. Коррекции подвергаются те тетрады, в которых отсутствуют переносы (из четвертого разряда в третий и из старшего разряда), образующиеся в УП и запоминающиеся на специальных триггерах. В зависимости от образованных переносов соответствующая тетрада через УДК2 проходит без изменения (есть перенос) или из тетрады вычитается код ОИIO (нет переноса).

На рис. 3.II показана последовательность действий узлов при выполнении операции (A+B)дес, где A=83 и B=51. В первом десятичном корректоре к байту, находящемуся в РА, прибавляется код ОИIO. Возникающий перенос из старшего разряда не учитывается. Перенос из старшего (нулевого) разряда, образованный в УП, запоминается и участвует в обработке двух последующих байтов информации. При обработке этих байтов в младший разряд УП поступает запомненный перенос. Для рассматриваемого примера (см. рис.3.II) нет переноса (НП) из младшей тетрады и имеется перенос (П) из старшей тетрады. Поэтому в узле УДК2 осуществляется коррекция младшей тетрады путем вычитания из нее кода ОИIO. Операция вычитания в УДК2 заменяется операцией сложения корректируемой тетрады с кодом ОИIO. Возникающие при коррекции переносы из тетрад не учитываются. При выполнении операции вычитания (A-B)дес и (B-A)дес первая коррекция в УДК1 не производится. В узле УЛ по сигналам К, Г выполняется операция ЭКВИВАЛЕНТ. В узле УСД при выполнении операции (A-B)дес по сигналу У происходит инвертирование содержимого РВ, а при выполнении (B-A)дес по сигналу Х осуществляется прямая передача (рис. 3.I2).

#### § 3.4. ФУНКЦИОНИРОВАНИЕ АЛБ ПРИ ВЫПОЛНЕНИИ ЛОГИЧЕСКИХ ОПЕРАЦИЙ, ОПЕРАЦИЙ ПЕРЕСЫЛКИ И СДВИГА

В арифметико-логическом блоке выполняются следующие логические операции: (A $\vee$ B); (A $\wedge$ B); (A $\vee\bar{B}$ ); ( $\bar{A}\wedge B$ ); (A $\oplus$ B). При выполнении логических операций обработка входной информации осуществляется только в логическом узле. Все остальные узлы АЛБ либо пропускают входную информацию без изменения, либо на своих выходах формируют такую информацию, которая не изменяет результат, полученный в УЛ.

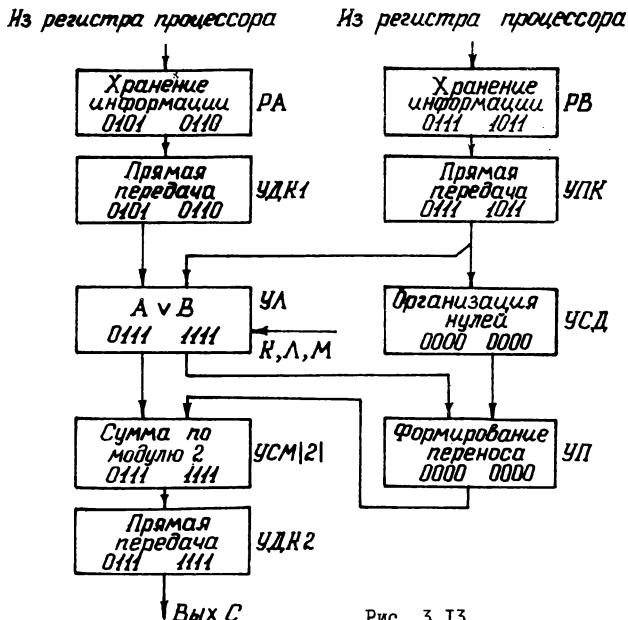


Рис. 3.13

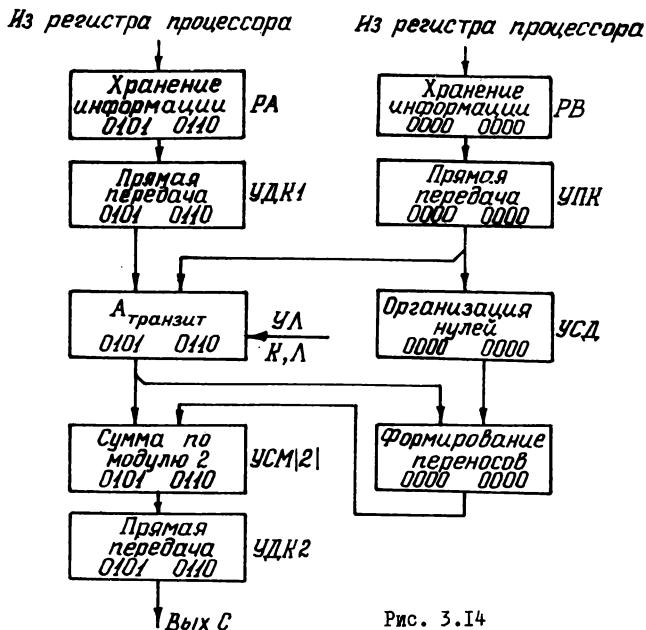


Рис. 3.14

Узлы УДК1, УЛК, УДК2 выполняют функции прямой передачи, т.е. выдают информацию, поступившую на их входы, без изменения. Узел УСД на своем выходе всегда формирует нулевую информацию, и, следовательно, на выходе УП информация также отсутствует. Таким образом, узел УСМ2 в этом случае производит суммирование результата, полученного в УЛ, с нулевым кодом на выходе УП и, следовательно, выполняет функцию прямой передачи информации на вход УДК2. На рис. 3.13 показана последовательность выполнения операции  $(A \vee B)$ .

В узле УЛ над содержимым регистров РА и РВ операция логического сложения выполняется под воздействием управляющих сигналов К, Л, М (см. таблицу 3.2).

Операция логического умножения  $(A \wedge B)$  в ЛУ выполняется под воздействием сигнала К. Работа остальных узлов АЛБ аналогична работе узлов при выполнении операции  $A \vee B$ .

В такой же последовательности выполняется операция  $(A \vee \bar{B})$ . Однако управление работой УЛ в этом случае осуществляется от УС сигналами К, Л и Г.

При выработке УС сигнала М, поступающего в УЛ, осуществляется выполнение операции  $(\bar{A} \wedge B)$ , а по сигналам Л, М – операции  $(A \oplus B)$ .

#### Выполнение пересыloчных операций

Пересылка информации из одного узла процессора в другой осуществляется через АЛБ по микрокомандам, в которых в полях А и В указываются источники, откуда берется информация, принимаемая на регистры РА и РВ, а в поле С указывается адрес, по которому передается эта информация. Пересылка информации происходит в результате выполнения операций А ТРАНЗИТ или В ТРАНЗИТ. При этом обработка информации так же, как и при выполнении логических операций, осуществляется в логическом узле (УЛ).

На рис. 3.14 показана последовательность выполнения операции А ТРАНЗИТ. После выполнения этой операции информация, принятая на РА, независимо от содержимого РВ будет передана на выход С АЛБ. Аналогичным образом передается информация из РВ, но в этом случае на УЛ будут поступать из УС сигналы К и М. Под их воздействием в АЛБ выполняется операция В ТРАНЗИТ.

#### Выполнение операций сдвига

В арифметико-логическом блоке выполняются две операции сдвига: сдвиг влево на один разряд и сдвиг вправо на один раз-

ряд. При этом сдвигаемый байт информации должен приниматься на входной регистр РВ. При выполнении этих операций на выходе логического узла, независимо от содержимого регистров РА и РВ всегда формируется нулевая информация. Узлы УДК1, УПК, УСМ(2) и УДК2 выполняют функции прямой передачи. Работа узла УСД зависит от вида выполняемого сдвига. Если выполняется операция сдвиг влево на 1 разряд, то УСД обеспечивает прямую передачу, если сдвиг вправо на 1 разряд, то УСД осуществляет сдвиг входной информации на два разряда вправо (см.рис. 3.6).

При выполнении СДВИГА ВЛЕВО НА 1 РАЗРЯД в узле переносов осуществляется формирование переносов.

Поскольку на выходе УЛ при сдвиге всегда образуется нулевая информация, то в УП сформируется код, который соответствует коду, сдвинутому на один разряд влево относительно содержимого регистра РВ (рис. 3.15). Старший левый разряд (в виде межбайтового переноса) сдвигаемого кода подается на хранение в регистр ТППФ ББА. При обработке старшего байта информация, зафиксированная в ТППФ, является значением входящего сдвигаемого разряда.

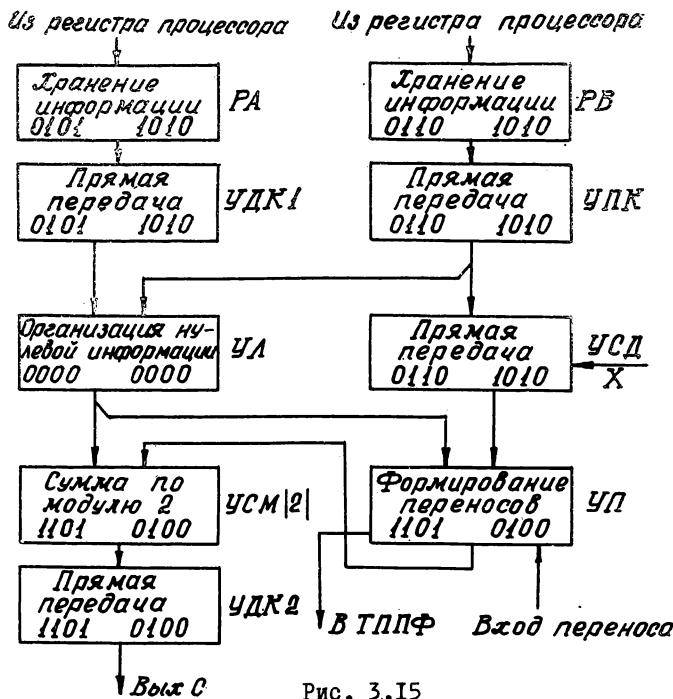


Рис. 3.15

Нулевая информация с выхода логического узла, суммируясь по модулю 2 с выходными данными узла переносов, не изменяет результата, полученного в последнем.

Операция СДВИГ ВПРАВО НА 1 РАЗРЯД выполняется аналогично выполнению операции СДВИГ ВЛЕВО НА 1 РАЗРЯД. Отличие заключается в том, что в УСД осуществляется сдвиг содержимого РВ, переданного без изменения через УПК, на два разряда вправо. Заканчивается операция в УП, где осуществляется сдвиг информации, поступающей из УСД влево на один разряд.

Схема организации предварительной работы УСД по сигналам Т и Х при сдвиге информации вправо на два разряда рассматривалась ранее (см.рис. 3.6).

По этим сигналам образуется значение входящего сдвигаемого разряда в зависимости от содержимого шестого разряда РВ. В первый разряд УСД заносится информация, учитываемая ранее установленное значение сдвигаемого разряда (в виде межбайтового переноса), или текущее значение сдвигаемого разряда в соответствии с кодом микрокоманды. В нулевой разряд УСД заносится значение седьмого разряда регистра РВ, которое в дальнейшем запоминается в специальном триггере.

Сформированная на выходе УСД информация поступает на вход узла переносов. Далее обработка информации ведется так же, как и при выполнении операции сдвига РВ влево на один разряд.

## Г л а в а    IУ

### ЦЕНТРАЛЬНОЕ УСТРОЙСТВО УПРАВЛЕНИЯ

#### § 4.1. НАЗНАЧЕНИЕ, ПРИНЦИП ПОСТРОЕНИЯ, СОСТАВ ЦУУ

Центральное устройство управления (ЦУУ) ЭВМ является основной частью процессора и предназначено для синхронизации работы всех устройств машины при ее функционировании в различных режимах путем формирования и рассылки управляющих сигналов по цепям управления.

Основной особенностью центрального устройства управления является то, что в машине реализован микропрограммный принцип управления [3.4]. В соответствии с данным принципом каждой операции системы команд машины соответствует определенная микропрограмма (МПР), которая реализует алгоритм выполнения данной операции. В свою очередь, микропрограммы состоят из информационных слов, в которых содержатся коды микроопераций (МОП), выполняемых в течение одного машинного такта. Информационные слова называются микрокомандами (МКМ) и хранятся в постоянной памяти.

Таким образом, после выборки очередной команды из оперативной памяти в соответствии с кодом операции происходит автоматический переход к микропрограмме выполнения данной операции. При этом из постоянной памяти, в соответствии с алгоритмом МПР, в определенной последовательности выбираются микрокоманды и производится их расшифровка с формированием управляющих сигналов микроопераций, определяющих элементарные действия, которые необходимо выполнить в течение машинного такта.

Принцип микропрограммного управления позволяет сократить аппаратурные затраты на построение ЦУУ и упростить его схему. Однако при этом время выполнения операций возрастает.

В состав центрального устройства управления входят:

- блок синхронизации (БС);
- блок регистров (БР);
- постоянная память (ПП);
- блок управления (БУ).

Принципы построения и работы основных блоков центрально-го устройства управления рассматриваются ниже.

#### § 4.2. БЛОК СИНХРОНИЗАЦИИ

Блок синхронизации предназначен для формирования главных управляющих сигналов, синхронизирующих совместную работу всех узлов ЦУУ и процессора в целом. С этой целью блоком формируется пять серий синхроимпульсов:

- исходные синхроимпульсы серии С;
- главные синхроимпульсы серии ГИ;
- рабочие синхроимпульсы серий ТИ, ХИ, СИ.

Синхроимпульсы ГИ используются в основном в схемах блока синхронизации, а также в каналах. Синхроимпульсы ТИ (тактовые импульсы) формируются для управления работой узлов процессора при выполнении микрокоманд.

Синхроимпульсы ХИ (холостые импульсы) используются для изменения последовательности выборки микрокоманд из ПП при некоторых условиях. Синхроимпульсы СИ (селекторные синхроимпульсы) предназначены для организации обращения селекторных каналов к ОП.

В связи с различным назначением указанных синхроимпульсов в процессе работы машины в зависимости от ситуации возникает необходимость в их запуске. При одновременном запросе на запуск различных синхроимпульсов блок синхронизации выдерживает следующую приоритетность: СИ, ХИ, ТИ.

В каждой серии содержится четыре импульса с периодом следования, определяющим машинный такт. При этом импульсы внутри серии нумеруются по порядку (например, ТИ1, ТИ2, ТИ3, ТИ4).

Исходными являются синхроимпульсы серии С, формируемые непрерывно с помощью генератора исходных синхроимпульсов (ГС). Генератор ГС формирует синхроимпульсы С1 – С4 длительностью 200 нс. Все импульсы серии Срабатываются в течение периода  $T_c = 1$  мкс. При этом задний фронт очередного импульса отстоит от переднего фронта следующего на 50 нс. Период  $T_c$  определяет в нормальных условиях длительность машинного такта. Импульсы серии С разведены по стойкам машины. В некоторых случаях (например, при формировании адреса для ПП в случае функционального перехода) требуется увеличить переход  $T_c$  до 1,1 мкс. В этом случае под действием управляющего потенциала "функциональный переход" (ФН) из блока управления ГС перестраивает свою работу

таким образом, что время задержки импульса С2 относительно С1 увеличивается на 100-150 нс, что и приводит к увеличению  $T_c$  до величины 1,05-1,1 мкс. Длительность импульсов серии С не изменяется.

Синхроимпульсы серии С используются для формирования глашных и рабочих синхроимпульсов (ГИ, ТИ, ХИ, СИ). Для их формирования в блоке БС предназначен узел пуска-останова (УПО). При этом УПО формирует лишь разрешающие сигналы запуска схем формирования указанных синхроимпульсов, которые располагаются в каждой стойке машины.

В состав УПО входит ряд схем формирования сигналов разрешения выработки синхроимпульсов: ГИ (РГИ1, РГИ2); ТИ (РТИ1, РТИ2); ХИ (РХИ1, РХИ2). Кроме того, в состав УПО входят схемы управления функциональными триггерами машины для задания различных режимов ее работы.

Рассмотрим принцип построения схем УПО. На рис. 4.1 приведена схема формирования разрешающих сигналов синхроимпульсов ГИ (РГИ1, РГИ2). Эти сигналы формируются триггерами ТРГИ1 и ТРГИ2 в соответствии с выполнением следующих логических условий:

$$\text{РГИ1} = \overline{\text{ТТО}} \cdot \text{С4}; \quad \text{РГИ2} = \text{РГИ1} \cdot \text{ГИ2}, \quad (4.1)$$

где ТТО – признак тяжелого останова.

Сигналами РГИ1, РГИ2 разрешается формирование синхроимпульсов ГИ1, ГИ2 и ГИ3, ГИ4 соответственно. Эти импульсы формируются непрерывно независимо от режима работы при отсутствии признака тяжелого останова. Причины появления этого признака рассматриваются в § 4.3.

Аналогичным образом формируются сигналы РТИ1, РТИ2, разрешающие выработку синхроимпульсов ТИ1, ТИ2 и ТИ3, ТИ4 соответственно. Синхроимпульсы ТИ являются основными синхроимпульсами, используемыми в ЦУУ, АЛБ и в каналах. Условия блокировки синхроимпульсов ТИ имеют следующий вид:

$$\overline{\text{РТИ1}} = (\text{КТРМ} \vee \text{ТМК} \vee \text{ЗННАК} \vee \text{ОСТ МПРС} \vee \text{ТЗАОСТ АПРС}) \cdot$$

$$\cdot \overline{\text{ГИ4}} \vee \text{ГАШ ТО}; \quad (4.2)$$

$\overline{\text{РТИ2}} = \text{ТОТИ} \cdot \overline{\text{С2}} \vee \text{ГАШ ТО},$   
где КТРМ – сигнал сбоя по контролю машины;

ТМК – сигнал режима МИКРОКОМАНДА с пульта управления;  
ЗННАК – сигнал занесения начального адреса микрокоманды в ПП с пульта управления;

ОСТ МПРС, ОСТ АПРС – сигналы мультиплексно-селекторной и аппаратной селекторной приостановок соответственно;

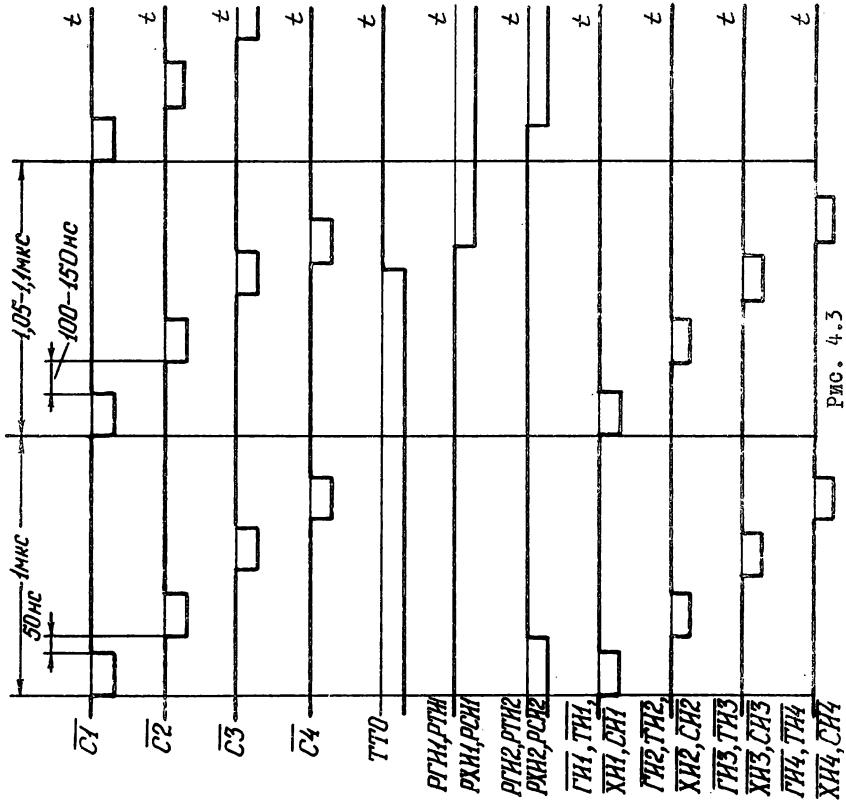


Рис. 4.1

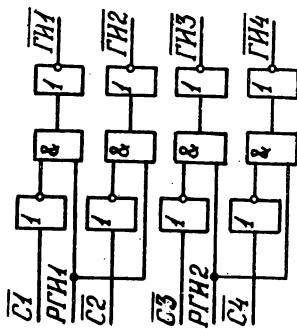
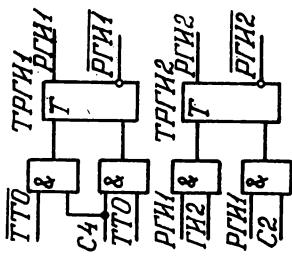


Рис. 4.2

ТЗА - сигнал ошибки по защите памяти и адресации от системы прерываний;

ТОТИ =  $\overline{\text{РТИ1}} \cdot \text{СИ1}$  - сигнал с триггера останова серии ТИ (вырабатывается при формировании РТИ1);

ГАШ ТО - сигнал аппаратного гашения системы (используется для приведения в исходное состояние УПО).

Синхроимпульсы СИ вырабатываются только при выполнении селекторной аппаратной приостановки (ОСТ АПРС) и используется в СК1, СК2, блоке связи с ОП и системе прерываний. Они вырабатываются непрерывно при отсутствии признака тяжелого останова (ТТО). Условия формирования РСИ1, РСИ2 соответствуют следующим выражениям:

$$\text{РСИ1} = \overline{\text{ТТО}} \cdot \text{ОСТ АПРС} \cdot \text{ГИ4}; \quad \text{РСИ2} = \text{СИ2}. \quad (4.3)$$

Синхроимпульсы ХИ вырабатываются при блокировке синхроимпульсов ТИ. Таким образом, сигналы РХИ1, РХИ2 формируются в том случае, когда выполняются условия (4.2). При наличии РХИ1, РХИ2 разрешена выработка ХИ1, ХИ2 и ХИ3, ХИ4 соответственно. Обычно серия ХИ вырабатывается при появлении запроса на холостой ход лишь в течение одного такта. В этом такте в регистр адреса ПП запрещается занесение адреса очередной МКМ в выполняемой МПР, и заносится адрес первой микрокоманды МПР обработки прерываний по контролю, ОСТ АПРС или защите памяти в адресации или адрес, набранный на пульте управления.

В заключение рассмотрим принцип построения схемы формирования одной из серий синхроимпульсов на примере формирования серии ГИ (рис.4.2). Наличие входных инверторов в схеме (ИЛИ-НЕ), объясняется тем, что с выхода ГС вырабатываются исходные импульсы  $\overline{\text{С1}} - \overline{\text{С4}}$  (низкого уровня). Разрешение формирования  $\overline{\text{ГИ1}} - \overline{\text{ГИ4}}$  обеспечивается выработкой сигналов РГИ1, РГИ2 с выхода УПО.

Временная диаграмма работы блока синхронизации приведена на рис. 4.3.

#### § 4.3. БЛОК РЕГИСТРОВ

В соответствии с принятым в машине микропрограммным принципом управления в составе ЦУУ нет традиционных узлов и блоков, обеспечивающих преобразование управляющих слов (например, счетчика команд, индексного АУ, блока управления операциями и т.п.). Все преобразования подобного вида производятся в арифметико-логическом блоке процессора.

Прием информации из ОП в ВЧУ, ее хранение и выдача в процессе выполнения программ производится с помощью специального блока регистров ЦУУ. Все регистры можно разбить по их назначению на следующие группы:

- адресные регистры;
- общие регистры;
- служебные регистры.

Занесение информации в любой регистр блока производится с выхода С арифметико-логического блока в виде девятиразрядного байта(восемь информационных и один контрольный разряды) по управляющим сигналам от блока управления  $R_i := C$ , где  $i$  – условное обозначение соответствующего регистра.

#### Адресные регистры

Основное назначение адресных регистров состоит в приеме, хранении и выдаче адресов команд и операндов. Кроме того, эти регистры используются в некоторых случаях и для хранения другой информации (например, операндов). Занесение информации и ее выдача из регистров производится по микроперациям соответствующих полей микрокоманд. Все адресные регистры содержат 19 информационных (0-18) и 2 контрольных разряда, т.е. два байта с соответствующим контрольным разрядом каждый и 3 разряда расширения. Каждый байт и разряды расширения размещаются в соответствующей части адресного регистра, которые рассматриваются как отдельные регистры. Два разряда расширения используются для формирования адреса оперативной памяти. Все три разряда расширения передаются из соответствующей части адресного регистра в регистр А АЛБ. Рассмотрим назначение и принципы построения адресных регистров.

Регистр МФЕ (РМФЕ) в основном предназначен для хранения адреса текущей команды, но может использоваться и для хранения операндов при выполнении некоторых операций. В последнем случае номер текущей команды записывается в фиксированные ячейки ЛП

$(8D)LP := PM; (8E)LP := PF; (8F)LP := PE$ , а признак хранения адреса команды (АК) в ЛП формируется в триггере адреса команды (ТАК) установкой его в единичное состояние. При хранении АК в РМФЕ  $TAK = 0$ .

Регистр РМФЕ, как и все регистры БР, выполнен по схеме запоминающего регистра на  $\text{RS}$  - триггерах. Связь регистра МФЕ с другими узлами процессора осуществляется через автономные группы вентилей (рис. 4.4). Прием информации на части регистра

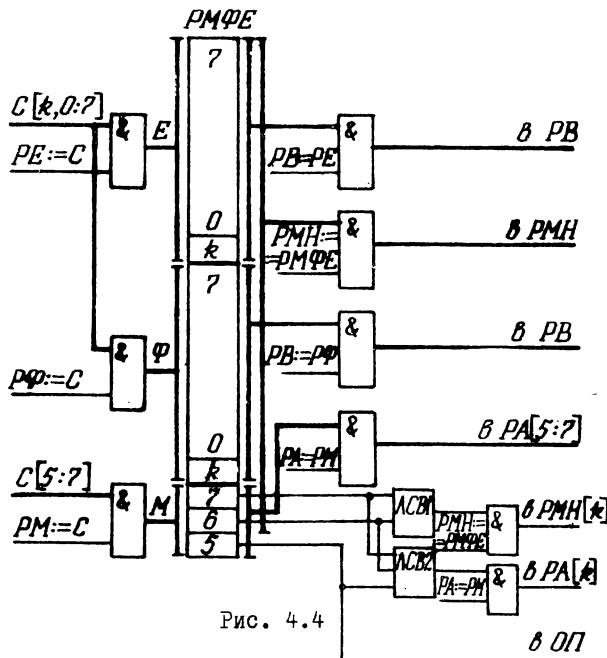


Рис. 4.4

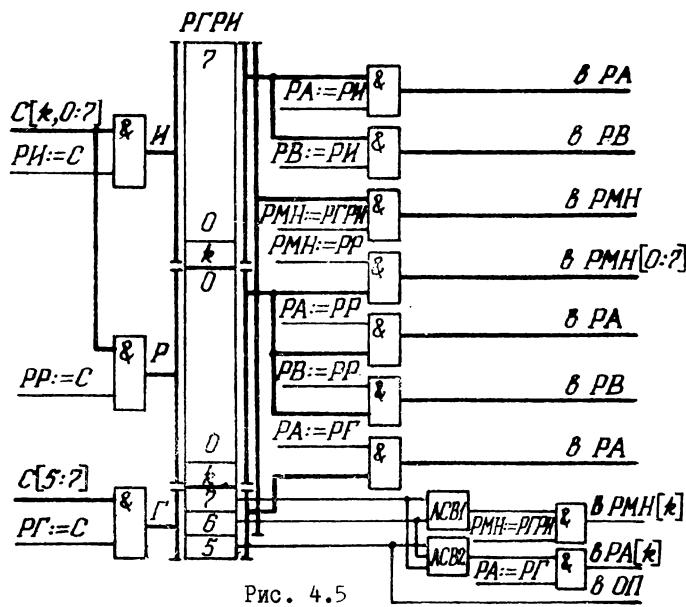


Рис. 4.5

производится с выхода  $C[4, 0:7]$  АЛБ по управляющим сигналам  $PM := C, PF := C, RE := C$  через свои группы вентилей. Заметим, что при выполнении микрооперации  $PM := C$  в РМ заносятся младшие разряды ( $C[5:7]$ ). Выдача информации из РМФЕ (за исключением разряда РМ [5]) производится через общую группу вентилей в адресный регистр ОП (РМН) при выполнении микрооперации  $PMH := PMFE$ . Одновременно с помощью схемы свертки (ЛСВ2) формируется контрольный разряд содержимого РМ [6:7], который также поступает в РМН. Кроме того, в ОП анализируется содержимое РМ [5]. При  $PM[5] = 1$  схемой прерываний формируется сигнал сбоя по адресации, (т.е. адрес в РМФЕ превышает максимально возможное для ОП значение (256 К байт).

При выполнении микрооперации  $PA := PM$  выполняются следующие действия:

$PA[5:7] := PM; PA[0:4] := 0; PA[4] := (LCB2),$

где ЛСВ2 – схема свертки по модулю 2, с помощью которой формируется контрольный разряд  $PA[4]$ .

Выдача содержимого РФ, РЕ производится только в регистр РВ АЛБ через свои группы вентилей при выполнении микроопераций  $PB := RF$ ,  $PB := PE$ .

Регистр ГРИ (РГРИ) служит для приема, хранения и выдачи адресов операндов. Прием информации с выхода С АЛБ (при выполнении микроопераций  $RI := C, PP := C, RF := C$ ) и выдача содержимого РГРИ в РМН и РГ в РА (при выполнении микроопераций  $PMH := RGR, PA = RG$ ) производится так же, как и в регистре МФЕ (рис. 4.5).

В отличие от РМФЕ существует связь регистра РР с РМН. При выполнении микрооперации  $PMH := PP$  происходят следующие действия:

$PMH[0:7] := PP; PMH[8:19] := 0,$

т.е. задается адрес для обращения к ячейкам локальной памяти. Кроме того, в РГРИ возможна выдача информации в регистры РА и РВ АЛБ при выполнении микроопераций  $PA := RI, PA := PP, PB := RI$  и  $PB := PP$ .

Регистр ПТУ (РПТУ) имеет одинаковое с РГРИ функциональное назначение. Схема его выполнена аналогично РГРИ. Обмен информацией между РПТУ, выходом С АЛБ, регистрами РА и РВ АЛБ, а также РМН производится так же, как и в регистре ГРИ (отличие состоит лишь в обозначении соответствующих микроопераций).

## Общие регистры

Основное назначение общих регистров состоит в приеме и хранении информации, участвующей в выполнении микропрограмм. Кроме того, эти регистры используются для приема и хранения частей кода выполняемой команды (в частности, ее кода операции). К общим регистрам БР относятся регистры Л (РЛ) и Д (РД).

Регистр Л (РЛ) выполнен по схеме запоминающего однобайтного регистра (рис.4.6). Прием информации в РЛ происходит с выхода С АЛБ, а выдача в регистры А и В АЛБ – с помощью соответствующих групп вентилей.

Регистр Д (РД) построен в основном аналогично регистру Л (рис. 4.7). Отличие от РЛ состоит в том, что помимо выдачи информации в регистры А и В АЛБ содержимое РД может пересыпаться в РМН [0 : 7] для организации адреса ячеек локальной памяти. При этом содержимое РМН [8 : 19] сохраняется.

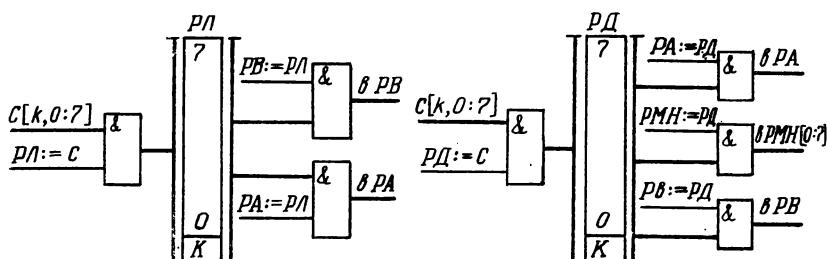


Рис. 4.6

Рис. 4.7

## Служебные регистры

Информация, отражающая состояние различных узлов и блоков машины, состояние выполняемой программы и наличие ошибок в обработке данных, фиксируется в процессе функционирования машины в специальных служебных триггерах, содержимое которых анализируется при выполнении соответствующих микропрограмм и может пересыпаться на обработку в различные блоки машины. В соответствии с назначением служебные триггеры объединяются побайтно в служебные регистры.

Все служебные регистры имеют связь с регистрами А и В АЛБ. При этом передача информации из служебного регистра в АЛБ конт-

ролируются с помощью специальных схем на нечетность, так как служебные регистры не имеют контрольных разрядов. Контрольные разряды, сформированные в процессе пересыпки информации из служебных регистров в регистры АЛБ, используются не только для контроля пересылок, но и для записи их в оперативную память вместе с содержимым служебного регистра. Построение и функционирование схемы контроля пересылок рассматривается в главе VIII.

Регистр БК (РБК) предназначен для фиксации запросов на внешние прерывания.

В РБК [0] фиксируется запрос на прерывание по таймеру, который заносится в данный разряд микропрограммно.

В РБК [1] фиксируется запрос на прерывание по клавише ВНЕШНЕЕ ПРЕРЫВАНИЕ, который заносится в данный разряд аппаратно при нажатии клавиши на пульте управления.

Разряды РБК [2:7] предназначены для фиксации запросов на прерывания от внешних объектов, вырабатываемых аппаратным способом.

Схема регистра БК приведена на рис. 4.8. Занесение запросов на прерывание в РБК из АЛБ производится при выполнении микропрограмм (например, при появлении признака прерывания по таймеру) в соответствии с микрооперацией РБК: = С. Выдача запросов для анализа в АЛБ также осуществляется при выполнении соответствующей МПР по микрооперации РА: = РБК.

Регистр БР (РБР) служит для приема и хранения запросов на вводно-выводные прерывания (от МК, СК1, СК2), а также для фиксации маски вводно-выводных прерываний (сигналов блокировки прерываний от МК, СК1 и СК2), маски контроля машины (сигнала блокировки прерываний по сбоям) и маски внешних прерываний (сигнала блокировки внешних прерываний, запросы на которые фиксируются в РБК 2:7).

Маски вводно-выводных и внешних прерываний (маска системы) фиксируются в РБР [0:2,5,7] - служебных триггерах: маски канала мультиплексного - ТМКМ (РБР[0]), маски каналов селекторных I(2) - ТМКСI(2) (РБР[1] и РБР[2] соответственно), а также триггере маски прерываний внешних - ТМПРВВ (РБР[7]). Запросы на прерывания от каналов фиксируются в служебных триггерах запросов на прерывание канала мультиплексного - ТЗПРВКМ (РБР[3]) и каналов селекторных-ТЗПРВКС1, ТЗПРВКС2 (РБР[4] и РБР[6] соответственно). Наконец, маска контроля машины фиксируется в служебном триггере маски контроля машины - ТМКТРМ (РБР[5]).

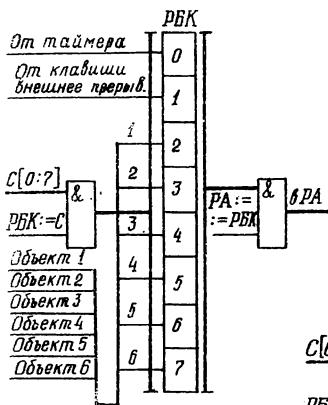


Рис. 4.8

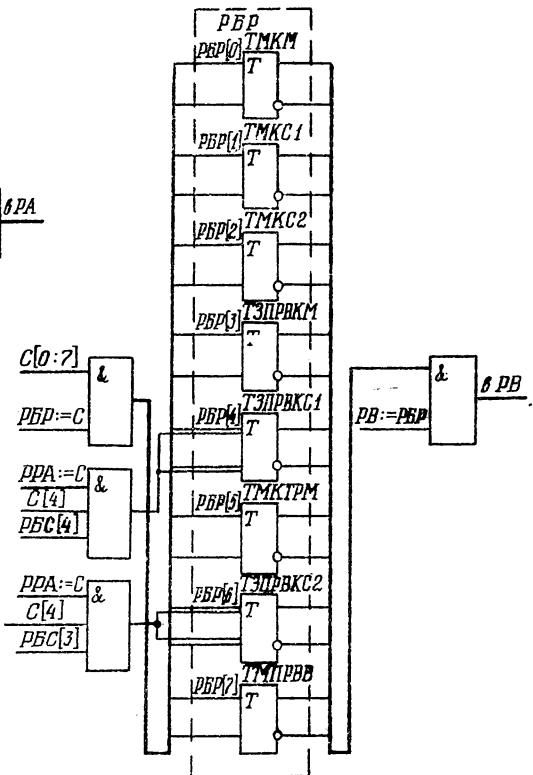


Рис. 4.9

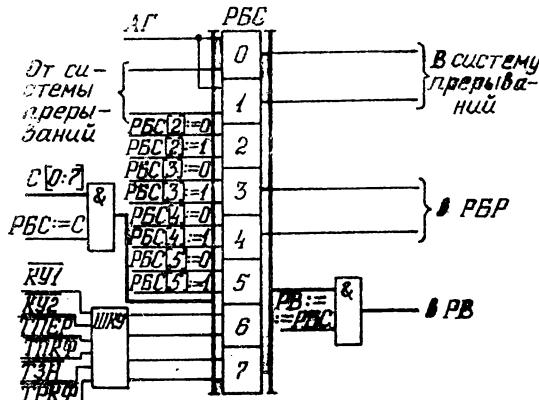


Рис. 4.10

При наличии единицы хотя бы в одном из разрядов РБР [0:2, 5, 7] разрешается прерывание по соответствующему запросу. Наличие запроса на прерывание по какой-либо причине определяется единичным состоянием соответствующего разряда РБР [3, 4, 6].

Занесение информации (рис. 4.9) во все разряды РБР производится микропрограммно при выполнении микрооперации РБР: = С с выхода С [0:7] АЛБ в конце машинного такта (ТИ4) с помощью общей группы вентилей. Кроме того, возможно микропрограммное занесение запросов на селекторное прерывание в РБР [4] и РБР[6] с помощью дополнительных вентилей. Это происходит при занесении байта состояния канала СК1 или СК2 с выхода С АЛБ в регистр канала РРА. При этом РБР [4] : = I, если выполняется микрооперация РРА: = С, канал СК1 свободен ( $C[4] = I$ ) и будет происходить обращение к каналу СК1 (РБС [4] = I). Если выполняются указанные выше условия, но обращение происходит к СК2 (РБС [3] = I) – запрос на прерывание заносится в РБР [6].

Выдача информации из РБР производится через общую группу вентилей только в регистр В АЛБ при выполнении микрооперации РВ: = РБР.

Регистр ВС (РБС) предназначен для фиксации запросов на прерывание по защите памяти и неверной адресации, универсальных указателей и кода условия (рис. 4.10).

Запросы на прерывание по защите и адресации формируются аппаратурно с помощью соответствующей схемы системы прерываний и заносятся в РБС[0] и РБС[1] соответственно. В дальнейшем эти запросы используются для формирования признака прерываний по защите и адресации (ЗА). Схема формирования запросов и признака ЗА подробно рассматривается в главе У.

В РБС [2:5] формируются микропрограммным путем универсальные указатели для организации ветвлений в микропрограммах. При этом в разряды РБС [2:5] заносится единица при выполнении микроопераций РБС [2] : = I, ..., РБС [5] : = I. Микрооперации РБС [2] : = 0, ..., РБР [5]: = 0 обеспечивают занесение кода 0 в разряды РБС [2:5].

В РБС [6,7] формируется двухразрядный код условия (КУ) с помощью функциональных триггеров блока управления и АЛБ, в которых фиксируются признаки выполнения операций в АЛБ, а также шифратора кода условия (ШКУ). Значения КУ, в зависимости от результата операции, приведены в таблице 4.1. Код условия устанавливается в РБС [6,7] по микрокоманде, если в ее соответствующем поле записаны коды микроопераций установки КУ1 или КУ2.

В этом случае из блока управления в схему ШКУ выдаются сигналы никакого уровня КУ1 или КУ2, управляющие занесением кода условия.

При выполнении некоторых МПР код условия в РБС [6,7] заносится с выхода С АЛБ по микрооперации РБС: = С.

Таблица 4.1

Результат операции	Состояние функциональных триггеров	Код условия в РБС [6,7]
Микрооперация КУ1		
$\sum = 0$	ТРКФ = 0; ТНЕР = 0	00
$\sum < 0$	ТРКФ = I; ТЗН = I; ТНЕР = 0	01
$\sum > 0$	ТРКФ = I; ТЗН = 0; ТНЕР = 0	10
Переполнение	ТНЕР = I	11
Микрооперация КУ2		
$\sum = 0$ и переполнения нет	ТРКФ = 0; ТПКФ = 0	00
$\sum \neq 0$ и нет переполнения	ТРКФ = I; ТПКФ = 0	01
$\sum \neq 0$ и переполнение	ТРКФ = 0; ТПКФ = I	10
$\sum \neq 0$ и переполнение	ТРКФ = I; ТПКФ = 0	11

Занесение информации в РБС с выхода С АЛБ производится по микрооперации РБС: = С. Выдача информации в регистр В АЛБ – по микрооперации РВ : = РБС. Кроме того, РБС [3,4] связаны с вентилями занесения запросов в РБР [4,6] на прерывания по СК1, СК2 см. (рис. 4.9).

Регистр БД (РБД) используется для фиксации состояний различных блоков машины. В состав регистра входит ряд служебных триггеров. Рассмотрим их назначение, а также схему занесения информации в эти триггеры (рис. 4.II).

Триггер центрального процессора – ТЦП (РБД [0]), служит для фиксации состояния работы процессора. Состояние ТЦП = 0 соответствует признаку работы ВЧУ, состояние ТЦП = I – признаку работы каналов (ВЧУ занято обслуживанием каналов). На рис. 4.II

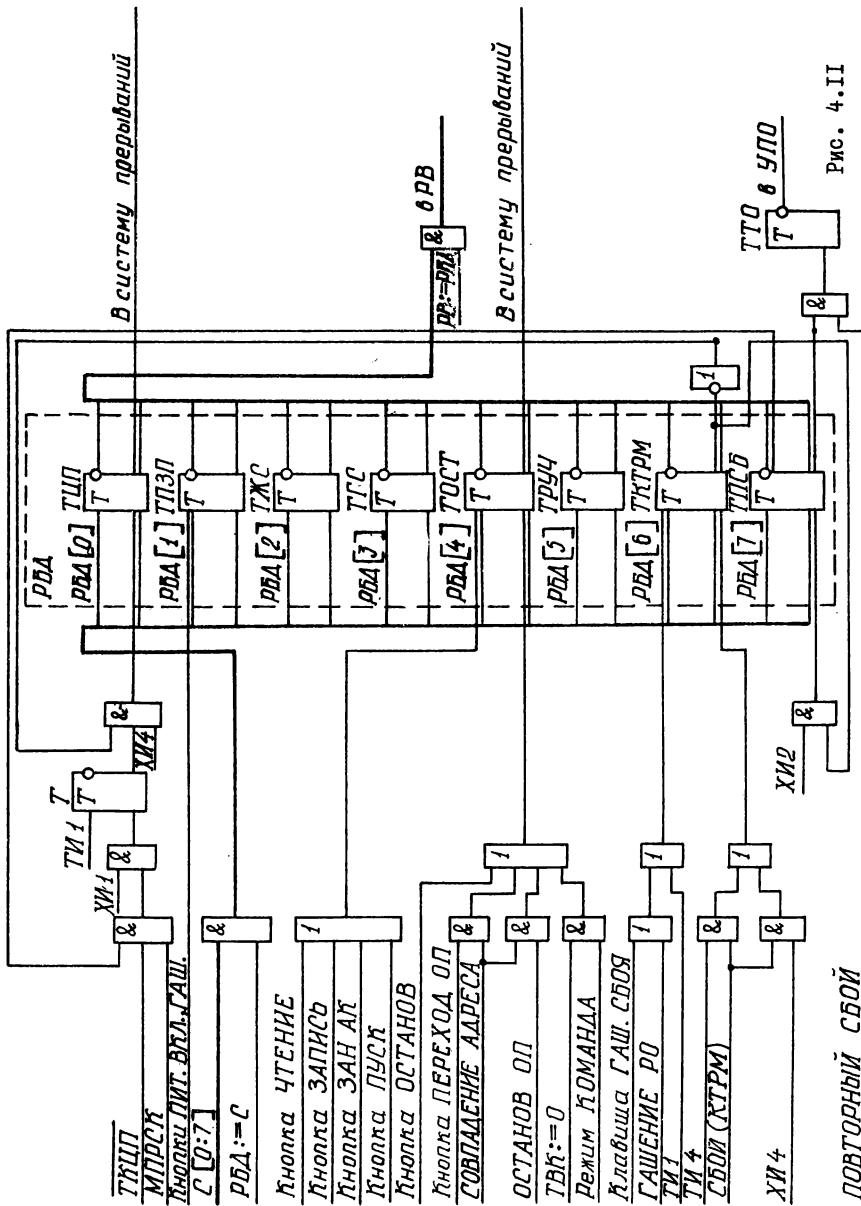


Рис. 4.11

приведена схема установки РБД [0] в единичное состояние. При этом РБД [0]:= 1 при выполнении следующего условия:

$$F = \overline{TKЦП} \cdot \overline{РБД[7]} \cdot \overline{РБД[6]} \cdot МПРОСК, \quad (4.4)$$

- где ТКЦП - триггер конца цикла работы ОП, он устанавливается в состояние ноль после окончания цикла работы ОП;  
РБД[6],РБД[7]- разряды РБД, в которых фиксируется информация о появлении сбоев в машине;  
МПРОСК - сигнал из блока управления каналов о необходимости микропрограммной приостановки (вырабатывается при выполнении микроопераций РВИ:= РАПП или РВС:= РАПП, что более подробно рассматривается в § 4.5).

Заметим, что приведенный на схеме триггер T служит лишь для согласования сигнала установки РБД[0] в единичное состояние по времени.

Триггер первоначальной загрузки программы – ТПЗП (РБД[1]), устанавливается в состояние единицы при выполнении МПР первоначальной загрузки. По окончании ее выполнения он сбрасывается в состояние ноль. Сброс в состояние ноль также возможен при нажатии кнопки ПИТАНИЕ ВКЛЮЧЕНО или ГАШЕНИЕ на пульте управления.

Триггер ждущего состояния – ТЖС (РБД[2]), предназначен для фиксации состояния ожидания ВЧУ. Перевод РБД [2] в состояние единицы (ВЧУ в состоянии ОЖИДАНИЕ) производится по микропрограмме при выполнении некоторых условий.

Триггер гашения системы – ТГС (РБД [3]), переводится в единичное состояние при выполнении МПР ГАШЕНИЕ.

Триггер останова – ТОСТ (РБД [4]), переводится в единичное состояние при переходе ВЧУ в остановленное состояние перед выборкой очередной команды. Схема установки РБД [4] в различные состояния приведена на рис. 4.II. Установка РБД [4] в состояние ноль происходит при нажатии кнопок на ПУ машины, кроме того, по микропрограмме ГАШЕНИЕ (микрооперация РБД := C). В единичное состояние РБД [4] устанавливается не только по МПР ВЫБОРКА, но и при выполнении следующих ручных режимов работы:

- по нажатию кнопки ОСТАНОВ;
- после выполнения команды в режиме КОМАНДА с пульта управления (по микрооперации ТВК := 0);
- при совпадении адреса в регистре МН и адреса, набранного на ПУ, в случае установки переключателя режимов останова по адресу (СРАВНЕНИЕ АДРЕСОВ) на ПУ в положение ОСТАНОВ ОП или ПЕРЕХОД ОП.

Триггер ручной работы - ТРУЧ (РБД [5]), переводится в единичное состояние при выполнении пультовых МПР чтения, записи и занесения адреса команды. Кроме того, установка РБД [5] в единичное состояние происходит при совпадении адреса в РМН и адреса, набранного на ПУ при положении переключателя СРАВНЕНИЕ АДРЕСОВ в положении ПЕРЕХОД ОП. В этом случае состояние РБД [5] = I обеспечивает переход к МПР занесения АК, по которой в РМФЕ заносится адрес команды с ПУ. Цели установки РБД [5] в единичное состояние приведены на рис.4.II. Сброс РБД [5] производится в конце выполнения пультовых МПР.

Триггер контроля машины - ТКТРМ (РБД [6]), используется для фиксации признака сбоя. При появлении сбоя схема контроля вырабатывает сигнал КТРМ и по сигналам ТИ4 или ХИ4 устанавливает в единицу РБД [6]. При этом происходит переход к МПР обработки сбоя. Сброс РБД [6] производится или микропрограммно (по микрооперации гашения регистра ошибок -ГАШРО), или при нажатии клавиши ГАШЕНИЕ на ПУ, или по ТИ1.

Триггер повторного сбоя - ТПСБ (РБД [7]), служит для фиксации факта обнаружения сбоя. При его обнаружении РБД [6]=I. РБД [7] : = I и происходит переход к МПР обработки сбоя. Если в процессе ее выполнения вновь обнаруживается сбой (повторный сбой), то устанавливается в единичное состояние триггер тяжелого останова (ТТО) УПО блока синхронизации. Сброс РБД [7] производится в конце выполнения МПР обработки сбоя.

Кроме отмеченных целей занесение информации в РБД с выхода С АЛБ производится через общую группу вентилей по микрооперации РБД : = С.

Выдача информации из РБД в РВ АЛБ обеспечивается также общей группой вентилей по микрооперации РВ : = РБД.

#### § 4.4. ПОСТОЯННАЯ ПАМЯТЬ

Постоянная память (ПП) устройства управления выполнена в виде ПЗУ трансформаторного типа [1,5] и предназначена для хранения и выдачи микрокоманд в соответствии с микропрограммами выполнения операций, входящих в систему команд машины.

Основные технические характеристики ПП: емкость - 8192 64-разрядных слов (микрокоманд); частота работы не более 1 МГц; время выдачи информации равно 650 нс; напряжение питания - 5; + 12,6;-5 В; потребляемый ток от этих источников питания соответственно равен 8, 1, 1,7 А. Постоянная память нормально функционирует при

следующих условиях эксплуатации: температура окружающего воздуха от + 5 до + 40°C; относительная влажность при  $t = 30^\circ\text{C}$  до 95%, атмосферное давление - от 460 до 780 мм рт. ст.

В состав ПП входят следующие основные узлы (рис. 4.12):

- регистр адреса постоянной памяти (РАПП);
- дешифратор адреса (ДША);
- накопитель;
- узел усилителей считывания (УУС);
- регистр микрокоманд (РМК);
- узел контроля (УКТР);
- блок местного управления (БМУ).

Рассмотрим особенности построения и функционирования узлов.

Накопитель предназначен для хранения кодов микрокоманд, и выполнен на П-образных и Г-образных ферритовых сердечниках марки М15000НМ3, работающих как линейные трансформаторы. Основой ПП является числовая линейка (рис. 4.13), состоящая из сердечников (3), входных (1) и выходных (2) обмоток. Прошивка сердечников производится по принципу "прощито-не прошито" (на рис. 4.13 то обстоятельство, что шина проходит через сердечник, отмечается наклонной чертой). В соответствие с этим принципом с помощью шины  $\alpha$  прошит код П10, шины  $\delta$  - код О10, шины С - код И01

(см. рис. 4.13).

Особенностью постоянной памяти является ее конструктивное выполнение. Каждая числовая линейка, включающая в свой состав 128 сердечников, через которые прошивается 128 числовых шин, называемых в дальнейшем программными проводами (ПП[ $\epsilon$ ]), представляет собой модуль памяти, имеющий емкость 128 128-разрядных слов (рис. 4.14). При этом каждое из таких слов разбивается, в свою очередь, на две 64-разрядных микрокоманды (четная и нечетная).

В состав накопителя входит 32 модуля памяти. Выходные обмотки одноименных разрядов модулей включаются параллельно (рис. 4.14). При этом с целью уменьшения помех от невыбранных модулей включение выходных обмоток в общую схему для различных модулей различно.

Программные провода (входные обмотки) в постоянной памяти выполнены с помощью печатного монтажа на фторопластовой подложке. На каждой печатной плате (кодовой карте) имеется два программных провода, обеспечивающих прошивку 128 сердечников (четная и нечетная микрокоманды). На рис. 4.15,а показана одна кодовая карта, на которой размещены провода I (четной микрокоман-

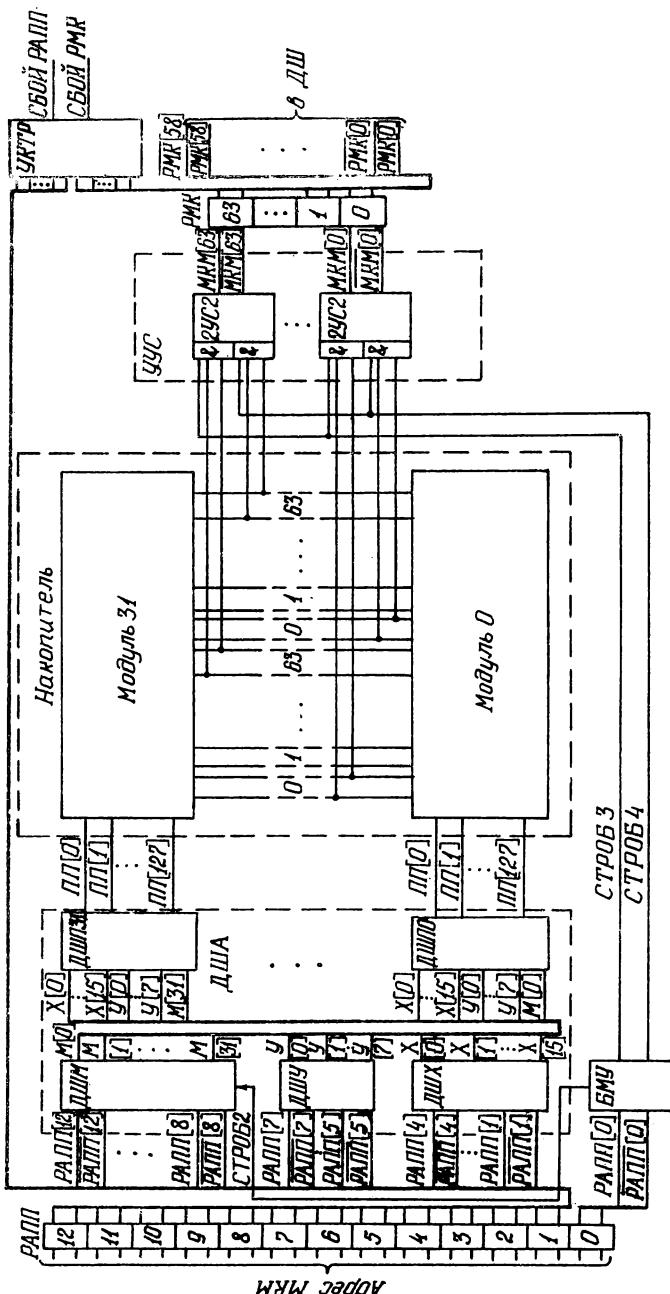


Рис. 4.12

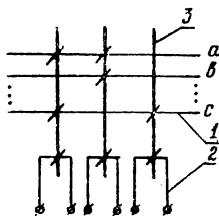


Рис. 4.13

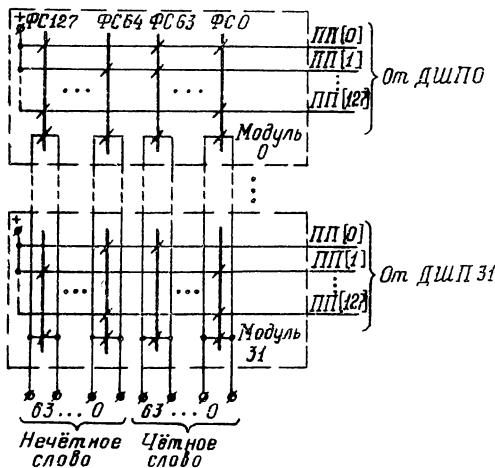


Рис. 4. 14

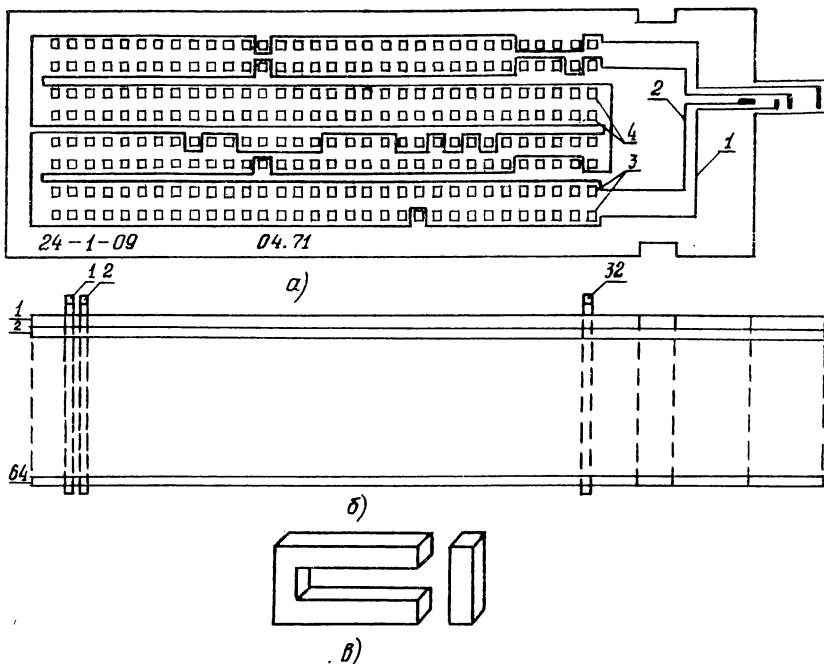


Рис. 4.15

ды) и 2 (нечетной микрокоманды), а также отверстия для П-образных сердечников (3 – 0-й разряд четного слова, 4 – 0 –й разряд нечетного слова). В модуле имеется всего 64 кодовых карты, с помощью которых осуществляется прошивка числовой линейки (рис. 4.15,б). Такой принцип прошивки в значительной мере улучшает технологичность производства ПП и обеспечивает в случае необходимости быструю смену микропрограмм. На рис. 4.15,в показан вид сердечника. Для уменьшения потоков рассеивания сердечник покрыт некоротящим слоем меди и, кроме того, П-образный сердечник после сборки поджимается к П-образному с помощью пружины. Выходная обмотка П-образного сердечника имеет 16 витков. Модули ПП конструктивно объединяются в четыре блока БМ1 – БМ4 по восемь модулей в каждом.

Регистр адреса ПП (РАПП) предназначен для приема и хранения адреса очередной микрокоманды (МКМ), который поступает из узлов формирования адреса УУ. Он выполнен по схеме запоминающего регистра и имеет 13 разрядов (РАПП [0] – РАПП [12]). Адрес разбивается на три части (см. рис. 4.12) : РАПП [1:4] – для кода адреса Х, РАПП [5:7] – для кода адреса У, РАПП [8:12] – для кода номера модуля (М). Эти части адреса поступают в параллельном виде на соответствующие дешифраторы. Кроме того, в БМУ выдается код РАПП [0], в соответствии с которым обеспечивается выбор четной или нечетной микрокоманды в считываемом 128-разрядном слове. Примем информации на РАПП происходит в параллельном виде.

Дешифратор адреса служит для выбора программного провода в одном из модулей накопителя в соответствии с кодом адреса, записанным в РАПП. В ПП используется многосторонняя дешифрация адреса.

С помощью дешифратора ДШМ обеспечивается выбор одного из модулей ПП, дешифратора ДШУ – выбор 16 из 128 программных проводов в данном модуле и дешифратора ДШХ – выбор одного из этих 16 программных проводов (см.рис. 4.12). Таким образом, первая ступень ДША состоит из трех дешифраторов (ДШХ, ДШУ и ДШМ). Дешифраторы ДШХ, ДШУ – одноступенчатые на 16 и 8 выходов соответственно. Дешифратор ДШМ – двухступенчатый и управляет разрядами РАПП [8:12] и импульсным сигналом СТРОБ 2 от БМУ. На выходе дешифратора формируется импульсный сигнал  $M[k]$ , где  $k$  – номер модуля ( $k = 0..31$ ).

Вторую ступень дешифратора ДША образуют 32 дешифратора программных проводов ДШПО – ДШПЗ1. Конструктивно дешифраторы

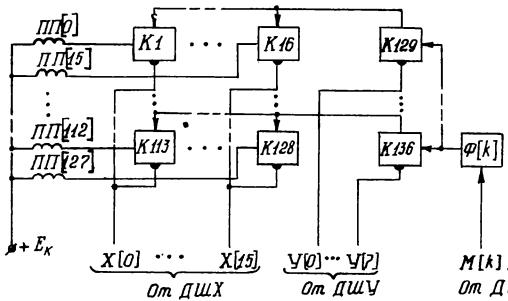


Рис. 4.16

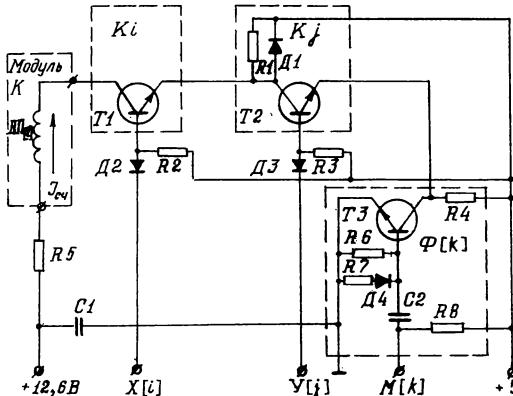


Рис. 4.17

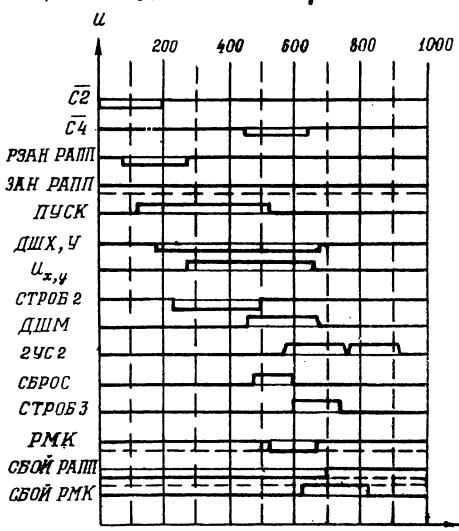


Рис. 4.18

ДШП включены в состав модулей памяти. Схема дешифратора провода представляет собой коммутатор программных проводов (рис.4.16), состоящий из I36 ключей (К1 – К136) и одного формирователя  $\Phi[k]$ . Ключи К1 – К128 обеспечивают выбор одного из 128 программных проводов в модуле (ПП [0] – ПП [127]) и управляются выходными сигналами ДШХ ( $X[0]$  –  $X[15]$ ). Ключи К129–К136 выбирают группу из 16 ключей К1–К128 и управляются сигналами с выхода ДШУ (У [0] – У [7]). Выбор модуля обеспечивается с помощью формирователя  $\Phi[k]$ , на который поступает импульсный сигнал с  $k$ -го выхода ДШМ ( $M[k]$ ). Таким образом, после расшифровки РАПП [1:7] во все дешифраторы ДШП поступают статистические сигналы  $X[i]$  и  $U[j]$  (где  $i, j$  – номера возбужденных выходов дешифраторов), которые отпирают по одному из входов ключи  $K_i$  и  $K_j$ . Затем лишь в выбранный  $k$ -й дешифратор ДШП $k$  с  $k$ -го выхода ДШМ поступает импульсный сигнал  $M[k]$ , под действием которого в выбранном программном проводе ПП [ $i$ ], формируется импульс считывания. Электрическая схема формирования импульса считывания в программном проводе приведена на рис.4.17. Под действием положительного импульса на входе  $M[k]$  отпирается транзистор T3 и ток считывания протекает через транзистор T3 и открытые по входам  $X[i]$  и  $U[j]$  транзисторы T1 и T2 и далее через программный провод ПП [ $i$ ]. При этом в выходных обмотках сердечников числовой линейки выбранного модуля, хранящих код I, наводится ЭДС сигнала (в сердечниках, хранящих 0, сигнал в выходных обмотках отсутствует). Код считанного 128-разрядного слова поступает на узел усилителей считывания.

Узел усилителей считывания (УУС) предназначен для выделения четной или нечетной микрокоманды в считанном из выбранного модуля 128-разрядном слове и дискриминации считанных сигналов. Узел содержит 64 однотипных спаренных усилителя считывания 2УС2 (см. рис. 4.12). На информационные входы усилителей поступают одновременно одноименные разряды четной и нечетной микрокоманды. Разрешение на прохождение той или иной микрокоманды через УУС обеспечивается подачей на управляющие входы каждого из пары усилителей стробирующих импульсных сигналов с выхода БМУ в соответствии с содержимым РАПП [0]. При РАПП [0] = 0 в БМУ формируется импульс СТРОБ 3, при этом на выходы УУС выдается код четной микрокоманды. В противном случае на выходы УУС выдается код нечетной микрокоманды под действием импульса СТРОБ 4.

Код 64-разрядной микрокоманды в параллельном виде поступает в регистр микрокоманд.

Регистр микрокоманд (РМК) выполняет функции окончательного формирования по амплитуде и длительности паразитного кода микрокоманды. Поэтому название "регистр" применительно к данному узлу является весьма условным. Каждый разряд РМК представляет собой два инвертора и соединенный с их выходами "расширителем" (формирователем), на выходе которого формируется паразитный код ( $\text{РМК}[i]$ ,  $\text{РМК}[i]$ ).  $i$ -го разряда.

С выхода РМК паразитный код микрокоманды поступает на дешифратор полей МКМ блока управления и другие его схемы, а также в узел контроля (УКТР) постоянной памяти.

Узел контроля (УКТР) предназначен для контроля приема кодов на РАПП и правильности выборки информации из ПП на РМК. Особенности построения УКТР рассматриваются в главе УШ.

Блок местного управления (БМУ) служит для формирования управляющих импульсов, синхронизирующих работу узлов постоянной памяти. На вход БМУ из других узлов устройства управления поступают сигналы запуска БМУ (РХИ1, РТИ1, БЛК3, С2, С4). Под действием этих сигналов с помощью управляющей линии задержки в БМУ формируются разнесенные по времени сигналы управления. Временная диаграмма работы ПП приведена на рис. 4.18.

#### § 4.5. СТРУКТУРА МИКРОКОМАНДЫ. МИКРООПЕРАЦИИ

В соответствии с микропрограммным принципом управления основные управляющие сигналы вырабатываются за счет последовательного считывания и расшифровки микрокоманд, расположенных в ячейках ПП. Каждой микрокоманде соответствует группа микроопераций, которые необходимо выполнить в данном машинном такте. Коды этих микроопераций указываются в соответствующих полях микрокоманды. Кроме того, в ее полях содержится информация, определяющая адрес очередной микрокоманды.

Управляющие сигналы формируются за счет расшифровки кодов микроопераций, записанных в полях микрокоманды. Микрокоманда представляет собой 64-разрядное двоичное слово, разделенное на ряд полей. Каждое поле имеет  $m$  разрядов ( $m \leq 5$ ). Таким образом, каждое поле определяет не более  $2^m$  различных микроопераций. При этом в течение одного машинного такта выполняется только одна микрооперация для данного поля.

Поля микрокоманд объединяются в следующие группы:

- управление АЛБ;
- управление оперативной памятью;

- занесение в триггеры и регистры;
- организация адреса микрокоманды;
- контроль;
- резерв.

Все группы и отдельные поля сведены в таблицу 4.2. В таблице указаны все возможные коды микроопераций в полях и даны их сокращенные обозначения.

При пользовании таблицей 4.2 в случае, если в коде микрооперации  $m < 5$ , необходимо отбрасывать ( $5-m$ ) старших разрядов.

Поля управления АЛБ. К ним относятся поля А, ФУНКЦИЯ, В, ДЕФОРМАЦИЯ В, управляющие работой АЛБ.

Поле А (РМК [5:8]) определяет источник информации, вводимой в РА АЛБ. Обычно в РА заносится информация или из регистров процессора (в таблице 4.2 они указаны своими сокращениями, например, РА:=РН, РА:=РЗ и т.п.), или в виде констант К выполняемой микрокоманды (К=РМК [44:52]).

При РМК [5:8] =0000 выполняемое РА сохраняется, при РМК [5:8] =1111 – выполняется микрооперация РА:=0.

Четырехразрядное поле ФУНКЦИЯ (РМК [9:12]) определяет одну из 15 микроопераций, выполняемых АЛБ, код которой записан в поле данной микрокоманды. Операции выполняются над данными, записанными в регистры РА и РВ. При РМК [9:12]=0001 в АЛБ выполняется микрооперация ВЫПОЛНИТЬ КФ (выполнить косвенную функцию). Эта микрооперация должна быть задана в АЛБ заголовременно путем занесения в регистр косвенной функции АЛБ (РКФ) соответствующего кода. Для его занесения в поле УСТАНОВ (РМК [28:32]) одной из предшествующих микрокоманд записывается код, определяющий микрооперацию занесения косвенной функции (ЗКФ). По этой микрооперации выполняются следующие действия:

РКФ:=РМК [44,49:52], т.е. в РКФ заносится содержимое полей КР1 и КМ1 микрокоманды с кодом микрооперации КФ. Следовательно, при наличии кода микрооперации 0001 в поле А в АЛБ выполняется микрооперация, заданная заранее, т.е. КОСВЕННАЯ ФУНКЦИЯ, зафиксированная в РКФ.

Пятиразрядное поле В (РМК [13:17]), определяет источник информации, вводимой в РВ АЛБ. В РВ информация заносится из регистров процессора (см. таблицу 4.2), а также константа К (РМК [44:52]). Кроме того, может выполняться микрооперация РВ:=ББА (байт состояния АЛБ). При РМК [13:17] = 00000 содержимое РВ не изменяется, при РМК [13:17] = 11010 – РВ:=0. При РМК [18:20] = III рассматриваемого поля производится предварительное задание

режима ПЕРЕКОС КОСВЕННОЙ ФУНКЦИИ. Тогда соответствующие действия выполняются всякий раз, когда в поле ФУНКЦИЯ очередной микрокоманды задана микрооперация ВЫПОЛНИТЬ КФ.

Поля управления ОП, представляющиеся в микрокоманде полями АДРЕС, РЕЖИМ, ТИП, управляют работой ОП.

Трехразрядное поле АДРЕС (РМК [21:23]) определяет регистр, содержимое которого заносится в РМН ОП. При РМК [21:23]= 000 в РМН адрес не подается, при РМК [21:23]= III - РМН:=K (девятиразрядная константа, записанная в РМК [44:52]). Занесение содержимого РР, РТ, РД и К производится в младшие разряды РМН (РМН[0:9]), т.е. производится адресация ячеек МП.

Двухразрядное поле РЕЖИМ (РМК [24:25]) определяет режим работы ОП при обращении: ЧТ - чтение (считывание), ЗАП - РЕГ - запись - регенерация, СТИР - стирание. При РМК [24:25]= 00 обращение к ОП не производится.

Двухразрядное поле ТИП (РМК [26:27]) определяет тип памяти, к которой производится обращение: З - память блока защиты; ООП - основная память, ЛП - локальная память, МП - мультиплексная память.

Поля занесения в триггеры и регистры. Данная группа полей включает в себя поля УСТАНОВ и С.

Пятиразрядное поле УСТАНОВ (РМК [28:32]) содержит микрооперации установки в определенное состояние служебных триггеров, а также специальные микрооперации. Установка служебных триггеров (см. таблицу 4.2) производится занесением кода 0 или 1 на их входы. При РМК [28:32]= 00000 установка триггеров не производится. При РМК [28:32]= 00001 ББА:=0, т.е. производится гашение байта состояния АЛБ.

Установка кода условия (КУ1, КУ2) происходит в триггерах РВС [6:7] в результате выполнения команды по алгоритму, приведенному в таблице 4.1. К специальным относятся микрооперации: ИГН (РМК [28:32]= 10110) ЗКФ (РМК [28:32]= 10111), СБП (РМК [28:32]= 11000) и ПСО (РМК [28:32]= 11101). Микрооперация ИГН используется при необходимости неучета (игнорирования) значения межбайтового переноса в АЛБ. Использование микрооперации ЗКФ было рассмотрено выше (поле ФУНКЦИЯ). Микрооперация СБП обеспечивает сброс буфера перекоса АЛБ, а микрооперация ПСО используется для формирования признака состояния останова в ТОСТ РБД.

Пятиразрядное поле С (РМК [0:4]) определяет приемник информации с выхода С АЛБ, т.е. регистр, в который передается эта информация. При РМК [0:4]= 00000 информация с выхода С никуда не передается.

Поля организации адреса микрокоманды. К ним относятся поля УСЛ1, УСЛО, М, КСТ/АПСТ, КМЛ, АПМЛ. Эти поля используются для формирования адреса очередной микрокоманды в РАПП. Наименования полей КСТ/АПСТ, КМЛ, АПМЛ расшифровываются следующим образом:

- КСТ - константа (старшие разряды);
- АПСТ - адрес перехода (старшие разряды);
- КМЛ - константа (младшие разряды);
- АПМЛ - адрес перехода (младшие разряды).

Четырехразрядное поле УСЛ1 (РМК [33:36]) определяет установку РАПП[1] в определенное состояние. При РМК [33:36] = 0000 - РАПП [1]:= 0, при РМК [33:36] = 0001 - РАПП [1]:=1. При других кодах занесение единицы в РАПП[1] определяется совпадением кода соответствующей микрооперации и состояния служебных триггеров, приведенных в таблице 4.2. В противном случае РАПП [1] := = 0. Так, например, при  $F = (\text{РМК}[33:36] = 0110) \cdot \text{ТРПФ}$ , РАПП[1]:=1, если это условие не выполняется, то РАПП[1]:=0 и т.д.

Пятиразрядное поле УСЛО (РМК [37:41]) определяет состояние, в которое надо установить РАПП[0].

При РМК [37:41] = 00000 - РАПП[0]:= 0, при РМК [37:41] = = 00001 - РАПП [0]:= 1. При других кодах в РМК [37:41] установка РАПП [0] в 1 подчиняется тому же правилу, что и для УСЛ1.

Двухразрядное поле М (РМК [42:43]) определяет способ формирования адреса следующей микрокоманды:

- при РМК [42:43] = 00 - адрес перехода длинный (АПД);
- при РМК [42:43] = 01 - адрес перехода короткий (АПК);
- при РМК [42:43] = 10 - адрес перехода длинный или сброс РАПП (АПД/В);
- при РМК [42:43] = 11 - РАПП:= РВС $\vee$ РВМ $\vee$ ГРИ (функциональный переход - Ф).

Содержимое полей АПСТ (РМК [45:48]) и АПМЛ (РМК [53:58]) непосредственно передается в РАПП для формирования адреса очередной микрокоманды. Порядок их использования определяется способом формирования адреса в РАПП, зафиксированном в поле М (РМК [42:43]). Кроме того, поля КСТ и КМЛ используются для формирования константы в регистрах РА, РВ, РМН, РКФ. При занесении короткой четырехразрядной константы в указанные регистры переписывается код поля КМЛ, например, РА:= РМК [49:52]. Если необходимо занести в эти регистры длинную восьмиразрядную константу, то используются поля КСТ и КМЛ, например, РВ:=РМК [45:52].

Поля контроля. Поля этой группы являются контрольными разрядами КР1, КР2 и КР3 (РМК [44, 62:63]). Контрольный разряд КР1 обеспечивает контроль по модулю 2 (на нечетность) константы, записанной в полях КСТ и КМЛ, т.е. в РМК [45:52]. Значение КР1 определяется в зависимости от использования этих полей в конкретной микрокоманде. В случае, если в ней предусмотрена передача константы в какой-либо регистр ВЧУ, и при этом передается восьмиразрядная константа (используются для передачи оба поля), то значение КР1 соответствует свертке по модулю 2 кодов этих полей. При передаче лишь четырехразрядной константы из поля КМЛ значение КР1 определяется кодом лишь этого поля.

Контрольные разряды РАПП и РМК фиксируются в полях КР2 и КР3 соответственно.

Резервное поле (РМК [59:61]) в машине не используется.

#### § 4.6 БЛОК УПРАВЛЕНИЯ

Блок управления совместно с постоянной памятью образует ядро ЦУУ и представляет собой микропрограммное устройство управления. Он служит для формирования управляющих сигналов и адреса следующей по порядку микрокоманды в выполняемой микропрограмме. Порядок работы блока по выполнению указанных функций определяется в каждом такте кодами полей микрокоманды, выбираемой из ПП.

На рис. 4.19 приведена структурная схема блока управления и показаны его основные связи с другими блоками ЦУУ, а также устройствами процессора, за исключением каналов, связи которых с ЦУУ приведены в главе УЦ. Блок управления включает в себя следующие основные узлы:

- дешифраторы полей микрокоманд (МКМ);
- схему формирования адреса перехода;
- схему формирования фиксированного адреса;
- схему передачи констант (СПК);
- регистры возврата селекторный (РВС) и мультиплексный (РВМ).

Кроме того, в состав блока входят служебные триггеры, которые на схеме, изображенной на рис. 4.19, не показаны.

Дешифраторы полей микрокоманд служат для преобразования кодов полей в управляющие сигналы микроопераций. В состав БУ входят дешифраторы полей А, В, С, память (три дешифратора), УСТАНОВ, УСЛ1, УСЛ0 и М. Все дешифраторы выполнены по одно- или двухступенчатой схеме. На выходах дешифраторов формируются

сигналы микроопераций, поступающие в процессе выполнения микро-команды в различные узлы процессора. Отметим особенности построения некоторых дешифраторов.

Дешифратор поля В выполнен по двухступенчатой схеме и вырабатывает управляющие сигналы микроопераций обмена между регистрами ВЧУ и каналов с одной стороны и регистром В АЛБ с другой стороны. При этом обмен информацией между регистрами каналов и РВ производится под управлением сигналов с выхода дешифратора поля В с помощью буферного регистра РВК (рис. 4.20).

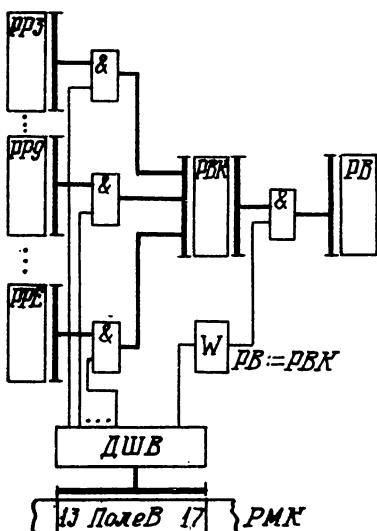


Рис. 4.20

Под действием сигналов  $PB := PP3 \dots, PB := PP9 \dots, PB := PPE$  с выхода первой ступени дешифратора информация заносится из соответствующего регистра канала в РВК. Для передачи содержимого РВК в РВ используются сигнал  $PB := PBK$  с выхода второй ступени дешифратора (схема  $W$  на рис. 4.20). При этом сигнал формируется в соответствии с выражением.

$$(PB := PBK) = \overline{(PB := 0)} \cdot \overline{(PB := ББА)} \cdot PMK [13] . \quad (4.5)$$

Дешифратор поля С также выполнен по двухступенчатой схеме. Сформированные на его выходе сигналы микроопераций обмена используются в конце такта (ТИ4). Для их сохранения до конца такта код поля С фиксируется в регистре дешифратора.

Одноступенчатый дешифратор поля ПАМЯТЬ формирует сигналы управления работой ОП. Особенность его состоит в том, что выходная цепь формирования сигналов ЧТЕНИЕ (ЧТ) и СТИРАНИЕ (СТ) объединена. Это объясняется выполнением в ОП одинаковых действий в указанных режимах. При этом на выходе дешифратора формируется единый сигнал ЧТСТ=ЧТУСТ.

Все дешифраторы формируют сигналы микроопераций в соответствии с таблицей 4.2.

Схема формирования адреса перехода (СФАП) и схема формирования фиксированного адреса (СФФА) предназначены для формирования адреса очередной микрокоманды. Схемы включают в свой состав логические цепи, обеспечивающие формирование адреса микрокоманды в соответствии с содержимым полей УСЛ1, УСЛО, М, КСТ/АПСТ, АПМЛ микрокоманды, а также состоянием служебных триггеров ЦУУ и АЛБ. Работа этих схем при формировании адресов рассматривается ниже.

Схема передачи констант (СПК) предназначена для выполнения микроопераций пересылки кодов констант из полей КСТ, КМЛ микрокоманды в регистры РА, РВ и РКФ АЛБ, а также в регистр РМН ОП (см. рис. 4.19). При наличии в поле М микрокоманды кода АПД (см. таблицу 4.2) и хотя бы в одном из полей А, В, АДРЕС ПАМЯТИ кода микрооперации пересылки константы (РА:=К, РВ:=К, РМН:=К соответственно) в младшие разряды соответствующего регистра пересыпается четырехразрядный код поля КМЛ, записанный в данной микрокоманде. В остальные разряды регистров записываются нули. В контрольный разряд засыпается код КР1. Пусть, например, в полях микрокоманды записаны следующие коды:

$$B = 01001; M = 00; KPI = 0; KM\bar{L} = 0010.$$

В соответствии с таблицей 4.2 при выполнении данной микрокоманды необходимо в регистр В АЛБ переслать четырехразрядную константу из поля КМЛ, так как в поле М зафиксирован код АПД. При этом схемой СПК будут выполнены следующие микрооперации: РВ[0:3]:=0000, РВ[4:7]:=0010, РВ[ $\kappa$ ]:=1, т.е. в регистре РВ сформируется девятиразрядная константа 0 0000 0010.

При наличии в поле М кода АПК (01) и хотя бы в одном из указанных выше полей микрооперации пересылки константы в соответствующий регистр с помощью СПК передается девятиразрядный код константы, записанной в полях КР1, КСТ, КМЛ данной микрокоманды. Так, например, при АДРЕС=0111, М=01, КР1=0, КСТ=1001, КМЛ=1000 с выхода СПК в младшие разряды регистра РМН ОП будет занесен код РМН [ $\kappa$ , 7:0] :=0100110000. При этом остальные раз-

ряды регистра будут сброшены в нуль. Таким образом, в РМН будет сформирован адрес ячейки локальной памяти, равный 98.

Рассмотрим также формирование кода косвенной функции (КФ) в регистре РКФ АЛБ с помощью СПК. Пусть в полях микрокоманды записаны следующие коды (см. таблицу 4.2): УСТАНОВ = 10111, КР1=1, КМЛ=1111. При выполнении данной микрокоманды в СПК с выхода дешифратора поля УСТАНОВ поступит сигнал микрооперации ЗКФ (занести косвенную функцию). При этом с помощью СПК произойдет передача кода косвенной функции из поля КМЛ и его контрольного разряда (КР1) в РКФ. Таким образом, в РКФ АЛБ зафиксируется код РКФ=1 1111, соответствующий функции сложения двоичных чисел. Если при выполнении последующих микрокоманд в их поле ФУНКЦИЯ будет записан код 0001 (ВЫПОЛНИТЬ КФ), то в АЛБ будет происходить сложение кодов, принятых в регистры РА и РВ.

Регистры возврата РВС и РВМ используются для запоминания адреса очередной микрокоманды, выполнение которой задерживается из-за выполнения микропрограммы селекторной или мультиплексной приостановки. При их выполнении содержимое РАПП переписывается в РВС или РВМ с помощью микроопераций РВС:=РАПП или РВМ:=РАПП соответственно.

После завершения микропрограммы приостановки содержимое РВС или РВМ вновь заносится в РАПП по сигналам микроопераций РАПП:=РВС или РАПП:=РВМ. При этом продолжается выполнение прерванной МПР.

Кроме отмеченных случаев занесение информации в РАПП при формировании адреса очередной микрокоманды возможно из старших разрядов РВ [0:3], из регистра РГРИ блока регистров ЦУУ, а также с пульта управления машины. Цепи занесения адреса в РАПП объединяются с помощью схемы сборки.

Помимо указанных выше основных узлов в состав блока управления входит ряд служебных триггеров, в которых фиксируются сигналы о состоянии процессора. Установка этих триггеров в определенные состояния осуществляется под управлением сигналов микроопераций, коды которых записаны в поле УСТАНОВ микрокоманд (см. таблицу 4.2). Рассмотрим назначение служебных триггеров БУ.

Триггер блокировки прерываний (ТБП) служит для формирования сигнала блокировки прерываний по защите, адресации и контролю во время выполнения МПР ГАШЕНИЕ СИСТЕМЫ. Указание о месте хранения адреса текущей команды формируется с помощью триггера адреса команды (ТАК): при хранении адреса в фиксированной ячейке МП-ТАК:=1 в случае хранения адреса в РМФЕ-ТАК:=0.

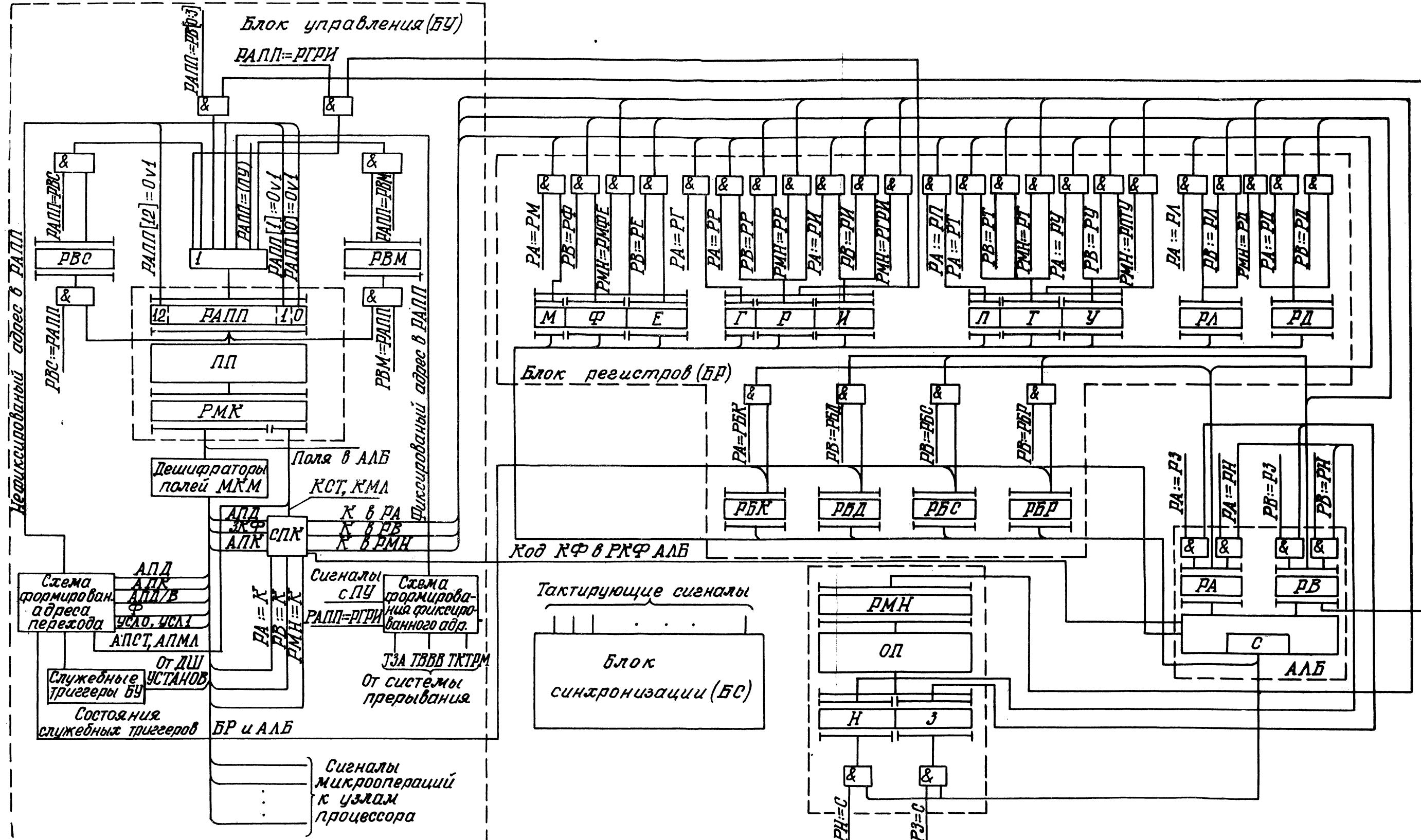


Рис. 4.19

1975. Зак. 1008

Таблица 4.2

Поле микротокоманты



Триггер выборки команды (ТВК) устанавливается в состояние единицы в начале выполнения МПР ВЫБОРКА. По микрооперации ТВК:=0 он сбрасывается в конце выполнения этой МПР.

При отсутствии в машине блока защиты памяти устанавливается в состояние единицы триггер блока защиты (ТБЗ).

Триггер разрешения пакета (ТРП) устанавливается в состояние единицы при запросе от внешнего устройства на монопольный режим.

Триггер постоянной памяти (ТПП) используется для занесения кода 0 или 1 в РАПП [12]. При этом с помощью микрооперации ТПП:=1 обеспечивается занесение в РАПП [12] кода единицы, что указывает на необходимость обращения к микрокоманде с адресом, превышающим значение 4095. Блокировка в БС синхроимпульсов ТИ, ХИ, СИ обеспечивается установкой в состояние единицы триггера тяжелого останова (ТТО).

Рассмотрим работу схем блока управления в процессе формирования адреса очередной микрокоманды. В машине различают два способа формирования адреса МКМ. Первый способ используется в процессе выполнения микропрограммы. Адрес формируется с помощью информации в полях М, УСЛО, УСЛ1, АПСТ, АПМЛ, АПП текущей микрокоманды, а также сигналов состояний служебных триггеров БУ, БР и АЛБ. При этом в РАПП формируется нефиксированный адрес МКМ с помощью СФАП блока управления (см. рис. 4.19). Варианты формирования нефиксированного адреса (АПД, АПК, АПД/В, Ф) определяются кодом поля М (РМ [42:43]) выполняемой МКМ.

Адрес перехода длинный (АПД). При поступлении на дешифратор поля М кода 00 на его выходе формируется сигнал АПД, поступающий в СФАП. При этом в схеме формируется адрес МКМ следующим образом.

Разряды РАПП [0:I] устанавливаются с помощью кодов полей УСЛО и УСЛ1. Если УСЛО=00000v0000I и УСЛ1=0000v000I, то в СФАП вырабатываются сигналы безусловной установки РАПП [0]:=0vI и РАПП [I]:=0vI соответственно. При наличии в полях УСЛО и УСЛ1 других кодов в СФАП производится анализ состояний служебных триггеров (проверка условия установки РАПП [0:I] в соответствующие состояния). Если заданное в полях УСЛО, УСЛ1 в соответствии с таблицей 4.2 условие выполняется (фактическое состояние служебного триггера соответствует заданному условию), то в СФАП формируются сигналы РАПП [0]:=I и РАПП [I]:=I. В противном случае СФАП формирует сигналы РАПП [0]:=0 и РАПП [I]:=0. Заметим,

что каждый из разрядов устанавливается на основании проверки своих условий независимо. Сигналы установки остальных разрядов РАПП на выходе СФАП формируются следующим образом:

РАПП [2:II] :=РМК [58:53, 48:45] (через СФАП передаются коды полей АПМЛ и АПСТ);

РАПП [I2] = 0, если ТПП = 0;

РАПП [I2] = I, если ТПП = I.

Состояние ТПП определяется микрооперациями ТПП:= ОИ, коды которых записаны в поле УСТАНОВ предыдущих микрокоманд.

Рассмотрим пример формирования АПД. Пусть служебный триггер блока управления ТПП находится в состоянии ноль, служебный триггер ТРПФ АЛБ – в состоянии единицы, а в полях выполняемой МКМ записаны следующие коды:

УСЛ1=00001; УСЛО=0III; M=00; АПСТ=0010; АПМЛ=011000.

В соответствии с кодом поля M с выхода его дешифратора на вход СФАП поступает сигнал АПД. При этом на выходе СФАП формируются следующие сигналы.

В соответствии с кодом УСЛО проверяется выполнение условия ТРПФ=I. В нашем случае оно выполняется, поэтому формируется сигнал РАПП [0]:=I. Код поля УСЛ1 обеспечивает формирование сигнала РАПП [I]:=I. Установка разрядов РАПП [2:II] производится под воздействием сигналов РАПП [2:II]:=0001100100 (передачей кодов полей АПМЛ и АПСТ). В соответствии с состоянием ТПП=0 формируется также сигнал РАПП [I2]:=0. Таким образом, в РАПП будет занесен код адреса РАПП [I2:0]=0 0010 0110 0011=0 263. В большинстве машин данной модели емкость ПП не превышает 4096 МКМ. Поэтому в дальнейшем рассматриваются лишь I2-разрядные адреса(трехразрядные шестнадцатеричные адреса).

Адрес перехода короткий (АПК). При записи в поле M кода 01 его дешифратор формирует сигнал АПК, поступающий в СФАП. При этом на выходе СФАП сигналы установки РАПП [0:I, I2] формируются также, как при АПД. Сигналы установки РАПП [8:II] нерабатываются (содержимое этих разрядов РАПП не изменяется). Установка РАПП [2:7] производится с помощью поля АПМЛ, т.е. формируются сигналы РАПП [2:7]:=РМК [58:53].

Отметим, что для вариантов АПД и АПК с помощью различных кодов в РАПП [0:I], устанавливаемых с помощью полей УСЛО и УСЛ1, а также состояний соответствующих триггеров, осуществляется ветвление в МПР по четырем направлениям.

Адрес перехода длинный или выборка (АПД/В). При наличии в поле M кода 10 с выхода дешифратора M на вход СФАП поступает

сигнал АПД/В. Порядок формирования адреса определяется полями УСЛО и УСЛ1 выполняемой МКМ следующим образом:

- если УСЛО=00000,00001, а в поле УСЛ1 задан код условия, отличный от 0000 и 0001, и это условие выполняется, то на выходе СФАП формируются сигналы установки адреса в РАПП так же, как и при АПД. Если условие не выполняется, то на выходе СФАП формируется сигнал РАПП:=0 (сброс РАПП);

- если УСЛ1=00000,00001, а в поле УСЛО задан код условия, отличный от 00000 и 00001, и это условие выполняется, то СФАП формирует сигналы установки РАПП, как и при АПД. В противном случае РАПП:=0 (сброс РАПП);

- если в полях УСЛО и УСЛ1 заданы коды условия, отличные от нуля и единицы, и одно из них выполняется, то адрес в РАПП формируется, как и при АПД. В противном случае РАПП:=0.

Сброс РАПП обеспечивает автоматический переход к начальной микрокоманде МПР ВЫБОРКА, адрес которой равен 000. При этом начинается выборка очередной команды из ОП.

Рассмотрим пример. Пусть M=10 и РВС [2]=0. При этом в полях МКМ записаны коды: УСЛ1=0001, УСЛО=00011, АПСТ=0000, АПМЛ=000011. В этом случае на выходе СФАП формируются сигналы РАПП [0:11]:=000, так как условие УСЛО РВС [2]=1 не выполняется. Если бы данное условие выполнялось, то РАПП [11:0]=0000 0000 1111=00E.

Адрес перехода по содержимому регистров или функциональный переход РВС, РВМ, РГРИ, Ф. При наличии в поле M кода 11 возможны четыре случая формирования адреса МКМ. При этом случаи формирования адреса определяются содержимым двух младших разрядов поля АПМЛ (РМК [57:58]).

При поступлении с выхода дешифратора M сигнала Ф в СФАП расшифровывается РМК [57:58].

Если РМК [57:58]=00, то СФАП формирует адрес функционального перехода к соответствующей ветви МПР. Чаще всего такой переход производится по коду операции команды, записанному в старшие разряды РВ АЛБ. Сигналы установки РАПП при функциональном переходе формируются в СФАП следующим образом:

РАПП [0] формируется с помощью поля УСЛО как в случае организации АПД или АПК;

РАПП [1:4]:=РВ [0:3] – под воздействием сигнала с выхода СФАП РАПП:=РВ [0:3];

РАПП [7:5]:=РМК [53:55], т.е. передается код трех старших разрядов АПМЛ;

РАПП [8:II] не изменяется(сигналы с выхода СФАП на их установку отсутствуют);

РАПП [I2] формируется так же, как и при АПД.

Рассмотрим пример. Пусть M=II, РВ [0:3]=1000, РАПП [II:3]=0001, УСЛО=00000; АПСТ=0000; АПМЛ=011000. В этом случае младшие разряды АПМЛ РМК [57:58]=00, что соответствует функциональному переходу (Ф). В соответствии с указанными в полях кодами с помощью СФАП в РАПП формируется код, обеспечивающий переход по адресу РАПП [I:0]:=0001 0110 0010=162.

Если РМК [57:58]=01, то СФАП формирует сигнал РАПП:=РВС. При этом содержимое РВС заносится в РАПП. Если РМК [57:58]=10, то СФАП формирует сигнал РАПП:=РВМ. При этом содержимое РВМ заносится в РАПП. Возможен также функциональный переход по адресу, указанному в коде команды, который записан в регистр РГРИ. Этому случаю соответствует код РМК [57:58]=II. При его поступлении СФАП формирует сигнал РАПП:=РГРИ, по которому происходит переход по адресу.

При функциональном переходе возможны ветвления в МПР по 32-м направлениям, которые обеспечиваются с помощью поля УСЛО, определяющего значение РАПП [0] и кода, зафиксированного в РВ [0:3], пересылаемого в РАПП [I:4].

Выше был рассмотрен способ формирования нефиксированного адреса. В блоке управления возможен также второй способ формирования адреса МКМ, при котором поля текущей микрокоманды не используются. В этом случае в РАПП заносятся строго определенные (фиксированные) адреса с помощью СФА блока управления. Данный способ используется для переходов к МПР обработки прерываний по некоторым причинам, а также к пультовым МПР. При его использовании задающие сигналы поступают в СФА от системы прерывания (с выхода триггеров ТЗА, ТВВВ, ТКТРМ), а также с пульта управления машины. Под воздействием этих сигналов на выходе СФА формируются сигналы установки в РАПП фиксированных адресов начальных микрокоманд соответствующих МПР. Значения этих адресов, соответствующие им МПР и причины формирования адресов приведены в таблице 4.3.

Установлена следующая приоритетность занесения фиксированных адресов в РАПП (кроме адреса 000С). Вначале в СФА анализируются сигналы от клавиш ПИТАНИЕ ВКЛЮЧЕНО, ГАШЕНИЕ или ЗАГРУЗКА. При их наличии РАПП:=0001, в противном случае анализируется наличие запроса на прерывание по сбою (ТКТРМ). Если ТКТРМ=1, то РАПП:=0008, иначе - переход к анализу ТВВВ. При ТВВВ=1 ана-

лизируется наличие микрооперации РВС:=РАПП (селекторная промостановка). Если этот сигнал имеется, то РАПП:=0007. При его отсутствии РАПП:=0006 (переход к мультиплексной промостановке).. Если ТВВБ=0, то анализируется наличие запроса на прерывание по защите и адресации (ТЗА). При ТЗА=1 РАПП:=0004. Переход к МПР сканирования ПП по адресу 000C производится только вручную с пульта управления.

Т а б л и ц а 4.3

Адрес (шестнадца- теричный)	МПР	Причина
0001	МПР ГАШЕНИЕ	Нажатие клавиши ПИТАНИЕ ВКЛЮЧЕНО, ГАШЕНИЕ или ЗАГРУЗКА на ПУ
0004	МПР обработки прерывания по защите и адресации	Есть запрос на прерывание по защите и адресации (ТЗА=1) и он удовлетворяется
0006	МПР обслуживания МК (МИРОБСМК)	Есть запрос на прерывание по обслуживанию МК (ТВВБ=1) и он удовлетворяется
0007	МПР обслуживания СК (МИРОБССК)	Есть запрос на прерывание по обслуживанию СК (ТВВБ=1) и он удовлетворяется
0008	МПР обработки сбоев (МИРМАШК)	Есть запрос на прерывание по машинному контролю (ТКТРМ=1) и он удовлетворяется
000C	МПР сканирования ПП	Переключатель ТМП ПАМЯТИ в положении ПП и есть сигнал микрооперации РАПП:=РГРИ

При выполнении микрокоманды работа блока управления протекает в следующем порядке (см. рис. 4.19). Сформированный адрес МКМ с выхода СФАП или СФФА поступает в РАПП. В соответствии с этим адресом из ПП выбирается в РМК очередная микрокоманда. Сигналы микроопераций, вырабатываемые в дешифраторах полей МКМ, поступают в узлы БУ и другие блоки процессора, обеспечивая выполнение в них соответствующих микроопераций в течение одного машинного такта. Одновременно с помощью узлов БУ формируется адрес очередной микрокоманды. Временная диаграмма работы БУ приведена в [1].

В заключение рассмотрим пример выполнения микрокоманды, пользуясь схемой, приведенной на рис. 4.19, и таблицей 4.2. Пусть при выполнении предыдущей

микрокоманды, входящей в состав микропрограммы сложения (вычитания) полуслов (МПР АНШ), был сформирован адрес следующей микрокоманды РАПП=287. В регистре РНЭ ОП хранится выбранное из памяти первое полуслово операнда, РНЭ=000A (РН=00, РЗ=0A). Предположим также, что с помощью предшествующих микрокоманд в РПТУ сформирован адрес одного из operandов (РПТУ=0052), а в ячейке 0052 локальной памяти хранится второе полуслово операнда (0052)=00FD. В очередном машинном такте в РМК выбирается микрокоманда в соответствии с данным адресом. Вид этой микрокоманды приведен на рис. 4.2I. При ее выполнении в процессоре производится такая последовательность действий.

В соответствии с кодом поля А (0010) на выходе его дешифратора формируется сигнал РА:=РЗ. При этом в регистр РА принимается содержимое младшего байта первого полуслова операнда из регистра РЗ ОП, т.е. РА:=0A=00001010. Дешифратор поля ФУНКЦИЯ формирует сигнал пересылки А<sub>транзит</sub> (поле ФУНКЦИЯ=0100). В этом случае содержимое РА пересыпается на выход С АЛБ без изменения (С:=0A), и в регистр РЛ записывается код с выхода С АЛБ (РЛ:=0A). Иначе говоря, в соответствии с кодами полей А, ФУНКЦИЯ и С при выполнении данной микрокоманды обеспечивается пересылка содержимого регистра РЗ ОП через АЛБ в общий регистр РЛ ЦУУ, используемый в данном случае для приема очередного байта операнда.

Параллельно с этой пересылкой с помощью полей ПАМТЬ микрокоманды обеспечивается обращение к ОП для выборки второго полуслова операнда из ячейки ЛП. Это происходит с помощью сигналов РМН:=РПТУ (поле АДРЕС=011), ЧТЕНИЕ (поле РЕЖИМ=01) и ЛП (поле ТИП=10), вырабатываемых дешифраторами поля ПАМТЬ. По первому сигналу содержимое РПТУ пересыпается в регистр адреса ОП, т.е. РМН=0052 (адрес ячейки локальной памяти). Под действием сигналов ЧТЕНИЕ и ЛП, поступающих в блок управления ОП, происходит чтение информации из заданной ячейки в регистр числа ОП, т.е. РНЭ=00FD. Одновременно под действием сигнала с выхода дешифратора УСТАНОВ РБС[2]:=0 (поле УСТАНОВ=00010) переводится в нулевое состояние триггер РБС[2], чем обеспечивается подготовка к ветвлению в микропрограмме.

Наконец, с помощью полей УСЛ1, УСЛО, М, АПСТ, АПМЛ обеспечивается формирование адреса очередной микрокоманды в РАПП. Дешифратор поля М (M=00) формирует сигнал АПД, поступающий в СФАП блока управления. Под его действием в СФАП формируются сигналы установки разрядов РАПП в следующие состояния:

№ МКМ	С	А	ФУНК ЦИЯ	В	ДЕДОЧКА		ПАМЯТЬ		ЧСТА НОВ	ЧСЛ1	ЧСЛОМ	КР1	КСТ /АЛСТ	КМА	АПМД	РЕ- ЗЕРВ	КР2	КР3	
					МА- ЦИЯ	В	АД- РЕС	РЕ- ЖИМ											
287	00041	00100	01000	00000	000	011	01	10	00000	00000	04110	00	1	00100	00000	00000	000	0	1

Рис. 4. 21

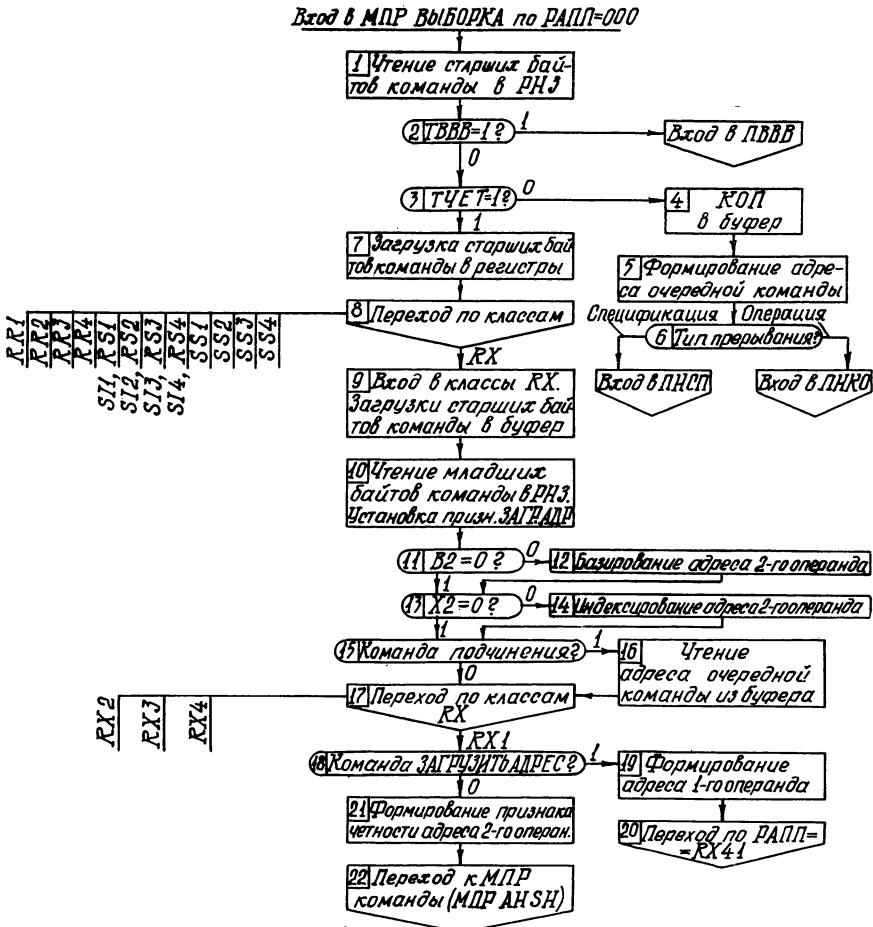


Рис. 4. 22

РАПП [0]:= 0, так как не выполняется условие ТЗН= 1 (в нашем случае в результате пересылки операнда ОД через АЛБ в триггере ТЗН формируется 0);

РАПП [1]:= 0, так как УСЛ1= 0000;

РАПП [II:2]:=00101000010 – в соответствии с алгоритмом формирования АПД (пересылаются в РАПП поля АПСТ и АПМЛ).

Таким образом, формируется адрес очередной микрокоманды РАПП= 0010 1000 1000= 288, выборка и выполнение которой будет происходить в следующем такте.

#### § 4.7. ФУНКЦИОНИРОВАНИЕ ЦУУ ПРИ ВЫПОЛНЕНИИ КОМАНД

Выполнение любой команды в машине происходит в два этапа. На первом этапе производится выборка очередной команды из оперативной памяти, а на втором этапе – непосредственное выполнение операции. Реализация этих этапов осуществляется с помощью соответствующих микропрограмм. Первый этап выполняется с помощью микропрограммы выборки команды (МПР ВЫБОР). Второй этап – с помощью микропрограммы выполнения операции, определяемой кодом операции выбранной команды.

Таким образом, цикл работы ЦУУ по выполнению очередной команды начинается с обращения к единой для всех операций системы команд микропрограмме ВЫБОР. Назначение этой микропрограммы состоит в выборке команд из оперативной памяти и передаче управления микропрограммам, реализующим эти команды. Обращение к МПР ВЫБОР возможно как аппаратурное, так и микропрограммное. В начале ее выполнения (рис. 4.22) из ОПчитываются старшие байты команды (оператор 1) и анализируется наличие причин внешних и вводно-выводных прерываний (состояние триггера ТВВВ). При ТВВВ=1 (есть запрос на ВВВ прерывания) происходит микропрограммный переход к МПР обработки ВВВ прерываний (ПВВВ). В случае, если прерывания отсутствуют (ТВВВ=0), анализируется адрес команды на правильность спецификации путем проверки состояния ТЧЕТ АЛБ. Необходимость этой проверки обусловлена тем, что адрес очередной команды, формируемый в АЛБ путем сложения содержимого РМФЕ с константой 2, должен быть четным. При ТЧЕТ=0 (адрес нечетный) происходит переход к оператору 4 (запись кода операции в буферную ячейку №), затем формируется адрес очередной команды путем сложения РМФЕ с константой 2 (оператор 5), и происходит переход к об-

работке прерываний по нарушению спецификации (ПНСН) или по некорректному коду операции (ПНКО).

При четности кода адреса (ТЧЕТ= 1) продолжается выборка команды. Вначале производится загрузка старших байтов команды из РНЗ в регистры процессора (оператор 7), и затем в соответствии с кодом операции (старшей тетрады) происходит переход к ветвям МПР ВЫБОР по форматам команд (оператор 8).

Рассмотренная выше последовательность действий является общей для различных команд. Дальнейшие действия по выборке и переработке кодов команд определяются форматом и классом команды и производятся с помощью микрокоманд соответствующей ветви МПР ВЫБОР. Каждая из ветвей обеспечивает запись старших байтов в фиксированную ячейку ЛП (буфер команды), формирование результатов выборки в различных регистрах ЦУУ и передачу управления микропрограммам выполнения операций по коду операции (младшей тетрады КОП). Для некоторых команд формата *RX*(классов *RXJ, RXA*) и *RX* (классов *RXJ, RX4*) осуществляется также проверка на правильность спецификации номеров регистров плавающей запятой (они должны быть равны 0, 2, 4, 6 или кратны 8 и 4 для длинных и коротких операндов соответственно). Для формата *RX* (классов *RX2, RXJ* и *RX4*) контролируется также правильность спецификации адреса второго операнда.

Вход в МПР ВЫБОР производится для всех микропрограмм (за исключением МПР ИСИСЧ, реализующей выполнение команды вне очереди) по нулевому адресу (РАПП= 000), формируемому последней командой микропрограммы выполнения любой операции.

Функционирование устройства управления и других устройств процессора (за исключением каналов) при выборке команды и выполнении операции рассмотрим на примере выполнения команды формата *RX*(класса *RX1 [ 4,5 ]*), имеющей код 4A54201A (команда сложения полуслов с фиксированной запятой) и размещающейся в ячейке 001A2 основной памяти. Разрядная сетка команды приведена на рис. 4.23.

*Адрес: 001A2*

<i>Номер полуслова</i>	<i>Первое полуслово</i>				<i>Второе полуслово</i>			
<i>Номер байта</i>	<i>1-й байт</i>		<i>2-й байт</i>		<i>3-й байт</i>		<i>4-й байт</i>	
<i>Условное обозначение</i>	<i>ЛН</i>	<i>Ф</i>	<i>K0</i>	<i>R1</i>	<i>X2</i>	<i>B2</i>	<i>D2</i>	
<i>Двоичный код</i>	01 00	1010	0101	0100	0010	0000	0001	1010
<i>Шестнадцатеричн. код</i>	4	A	5	4	2	0	1	A

Рис. 4.23

Здесь даны следующие условные обозначения: КДК - код длины команды, Ф - код формата команды, КО - код выполняемой операции (класс),  $R1$  - номер регистра общего назначения (адрес регистра, в котором хранится первый операнд в виде слова),  $X2$  - номер индексного регистра,  $B2$  - номер базового регистра,  $D2$  - смещение.

Первый байт (КДК, Ф, КО) образует код операции (КОП), при этом старшая тетрада КОП (КДК и Ф) определяет формат команды (в нашем случае  $RX$  - длина команды - два полуслова, слова представлены в виде с фиксированной запятой), а младшая тетрада (КО) - основной код операции (в нашем случае СЛОЖИТЬ ПОЛУСЛОВО). Регистры с номерами  $R1$ ,  $X2$  и  $B2$  являются ячейками локальной памяти. При этом длина регистра  $R1$  равна слову, а регистров  $X2$  и  $B2$  также равна слову, но из них используются для размещения информации лишь два младших байта (третий и четвертый) и два младших разряда первого полуслова (второго байта). Второй operand в виде полуслова размещается в ячейке оперативной памяти, исполнительный адрес которой формируется путем базирования и индексирования при выполнении МПР ВЫБОР в соответствии с выражением

$$A2 = \langle X2 \rangle + \langle B2 \rangle + D2, \quad (4.6)$$

где  $\langle X2 \rangle$ ,  $\langle B2 \rangle$  - содержимое регистров  $X2$  и  $B2$  соответственно.

Исходные данные для рассматриваемого примера приведены на рис. 4.24. На рисунке значения операндов, а также содержащихся регистров  $X2$ ,  $B2$  и РМФЕ приведены в двоичном и шестнадцатеричном кодах. Значения адресов первых полуслов (00050, 00040, 00020) для  $R1$ ,  $X2$ ,  $B2$  соответствуют ячейкам локальной памяти, а  $A2$  (0201C) - ячейке основной памяти. При этом старший шестнадцатеричный разряд адреса представляет собой байт расширения, имеющий лишь два двоичных разряда (как в регистре М на рис. 4.24,д.). Поэтому разряды первых полуслов  $\langle X2 \rangle$  и  $\langle B2 \rangle$  (кроме двух младших) при формировании исполнительного адреса  $A2$  в соответствии с (4.6) не используются. Первое полуслово второго операнда ( $\langle A2 \rangle$ ) представляется в виде нулей, т.е. является разрядами расширения полуслова до полного слова. На рис. 4.24,д приведен адрес команды (001AO), выполненной непосредственно перед выборкой рассматриваемой команды. Кроме того, предполагается, что триггер ТАК находится в состоянии, соответствующем хранению адреса команды в РМФЕ, а сигнал ТВВВ=0 (нет запросов на ВВВ прерывания).

После выполнения предыдущей команды с адресом 001AO с помощью ее микропрограммы сформирован адрес РАПП=000, обеспе-

Адрес: 00050      *(R1)*

Первое полуслово		Второе полуслово	
1-й байт	2-й байт	3-й байт	4-й байт
0000	0100	0010	0000
0	4	2	0

Адрес: 00040      *(X2)*

Первое полуслово		Второе полуслово	
1-й байт	2-й байт	3-й байт	4-й байт
0000	0000	0000	0000
0	0	0	0

Не используются      *(B2)*

Первое полуслово		Второе полуслово	
1-й байт	2-й байт	3-й байт	4-й байт
0000	0000	0000	0010
0	0	0	0

Адрес: 00020      *(B2)*

Первое полуслово		Второе полуслово	
1-й байт	2-й байт	3-й байт	4-й байт
0000	0000	0000	0000
0	0	0	0

Не используются      *(B2)*

Первое полуслово(разр.расши)		Второе полуслово	
1-й байт	2-й байт	3-й байт	4-й байт
0000	0000	0000	0000
0	0	0	0

Разряды расширения      *(A)*

M	Ф	E
00	0000 0001	1010 0000
0	0	A 0

*(d)*

Рис. 4.24

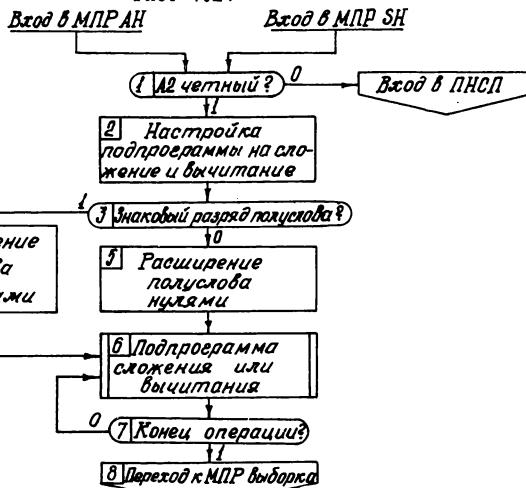


Рис. 4.25

чивающий переход к МПР ВЫБОР. Начинается выборка рассматриваемой в примере команды.

При изложении порядка функционирования ЦУУ по выполнению данной команды будем пользоваться схемой, показанной на рис.4.19, блок-схемами МПР ВЫБОР и МПР AHSH (рис. 4.22, рис.4.25), исходными данными (рис. 4.23, рис. 4.24), а также таблицами 4.4 и 4.5, в которых приведены микрокоманды, входящие в состав ветвей микропрограмм, участвующих в выполнении данной команды.

Подробно рассматриваются действия, выполняемые первой микрокомандой (МКМ1). При этом приводятся комментарии по объяснению этих действий, а также указания по использованию рисунками и таблицами. Остальные микрокоманды рассматриваются сокращенно и предполагается, что читатель должен самостоятельно использовать отмеченные выше таблицы и рисунки.

### Выборка команды

В соответствии с рассмотренной выше последовательностью действий при выполнении МПР ВЫБОР в ходе выборки данной команды вначале производится чтение ее старших байтов и проверка состояния ТВВВ (операторы 1 и 2 на рис. 4.22). Эти действия обеспечиваются выполнением МКМ1 с адресом РАПП= 000, приведенной в таблице 4.4. При выборке данной микрокоманды из ПП дешифраторы полей (см. рис. 4.19) вырабатывают сигналы следующих микроопераций: PA:= K; PB:= PE; ФУНКЦИЯ С:= A + B; PE:= C; РМН:= РМФЕ; ЧТЕНИЕ; ОП; ББА:= 0 (при расшифровке кодов соответствующих полей МКМ1 и остальных микрокоманд необходимо использовать таблицу 4.2). Эти сигналы поступают в БР, АЛБ и ОП, обеспечивая формирование адреса выбираемой команды в РМФЕ (см. рис. 4.19) и выборку по этому адресу первого полуслова команды в РНЗ ОП: PA:= 02 (константа из поля КМЛ); PB:= А0 (исходное содержимое РЕ на рис. 4.24,д) ; С:= А0 + 02 = А2 (младший байт адреса команды); РЕ:= А2 (формирование очередного адреса в РМФЕ); РМН:= 001А2 (засылка адреса из РМФЕ); РНЗ:= 4A54 (чтение из ОП по адресу 001А2 первого полуслова команды, приведенной на рис. 4.23); ББА:= 0 (сброс байта состояния АЛБ для его подготовки к работе). Отметим, что при формировании адреса очередной команды в РМФЕ (при сложении содержимого РЕ с константой 2), возможен межбайтовый перенос (в регистр РФ). При этом в конце такта фиксируется единица в триггере ТПЛФ АЛБ. В противном случае ТПЛФ= 0. Одновременно с вы-

*МПР Выбор*

№ МКМ	Адрес МКМ "в ПН"	С	A	Функ- ция	B	Деф. B	Память			Установ
							Адрес	Реж.	Тип	
I	000	OIOII	IOOI	IIII	OIOII	000	00I	0I	0I	0000I
	...									
2	0A0	000II	00IO	0I00	00000	000	000	IO	0I	I00II
	...									
3	0A6	OIOII	IOOI	IIII	OIOII	000	00I	0I	0I	I0IO0
	...									
4	0A8	00I00	0000	I00I	0000I	OII	000	00	00	0III0
	...									
5	0AB	00III	0000	I00I	0000I	OIO	000	IO	0I	00000
	...									
6	OAD	00I0	IOOI	0000	0000I	OII	000	00	00	00000
7	OAE	OI000	OIOI	OIO0	00000	000	OII	0I	IO	00000
8	OAF	OI00	OIO0	IIII	00000	000	000	IO	IO	OIOIO
9	OBO	OIOII	OIII	IIII	0000I	000	IIO	OI	IO	00000
10	OBI	OIOOI	O000	I0CI	0000I	I0C	000	IO	IO	OIIIO
II	OB2	OIIIO	I0OI	O000	000II	I00	000	00	00	000II
	...									
I2	OB5	00I00	IIII	IIII	000IO	000	OII	0I	IO	00000
	...									
I3	OB8	OI000	I000	IIII	000IO	000	000	IO	IO	OIOIO
I4	OB9	O0III	OIII	IIII	0000I	000	OII	OI	IO	00000
I5	OBA	O0I00	OIO0	IIII	00000	000	000	IO	IO	00000
I6	OOB	OII0I	OIO0	OIO0	00000	000	III	OI	IO	00000
I7	OBC	OIIIO	I0OI	O000	000II	OII	000	IO	IO	00000
	...									
I8	OE7	00000	I00I	I0IO	00I00	000	000	00	00	0III0
	...									
I9	I34	00000	0000	IIO0	OI000	000	OIO	0I	0I	I0III
	...									
20	IA5	00I0I	000I	OIO0	00I0I	000	000	00	00	I00IO
	...									
21	IA8	OII0I	IIII	OIO0	00000	000	000	IO	IO	00I00
	...									
22	IC0	00I00	0000	I00I	0000I	000	III	II	IO	000IO
	...									
23	ID8	00I0I	0000	I00I	0000I	I00	000	00	00	00000

Т а б л и ц а 4.4

УСЛІ	УСЛО	М	KP1	KCT APCT	KMЛ	АПМЛ	Резерв	KP2	KP3
0000	I000I	00	0	0000	00IO	I0I000	000	I	I
IIIO	OIOII	00	I	000I	0000	II0000	000	I	I
0000	OOII0	00	0	0000	00IO	I0IO00	000	I	I
000I	OIOIO	00	I	0000	0000	I0IO00	000	0	I
0000	OOIII	00	I	0000	0000	I0IOII	000	0	0
000I	00000	00	0	0000	00IO	I0IOII	000	0	0
000I	0000I	00	I	0000	0000	I0IOII	000	I	I
0000	00000	00	I	0000	0000	I0II00	000	I	I
0000	0000I	00	I	0000	0000	I0II00	000	I	I
000I	00000	00	I	0000	0000	I0II00	000	I	I
II0I	00III	00	0	0000	00IO	I0II0I	000	I	I
0000	00000	00	I	0000	0000	I0IIIO	000	0	0
0000	0000I	00	I	0000	0000	I0IIIO	000	I	I
000I	00000	00	I	0000	0000	I0IIIO	000	I	I
0100	00100	0I	I	100I	1000	I0IIII	000	I	I
II0I	000II	00	0	000I	00IO	I0IIII	000	I	0
000I	00000	0I	I	0100	000I	I0I00I	000	I	0
0000	00000	00	I	00IO	IIII	I00000I	000	I	0
0000	00100	II	I	0000	0000	0010000	000	0	0
000I	0000I	00	I	0000	0000	III00I	000	I	0
0000	00000	II	0	100I	I000	I0I000	000	0	I
0000	0000I	00	I	000I	0000	I0I00I	000	0	I

## М П Р АНШ

№ МКМ	Адрес МКМ в III	C	A	Функ- ция	B	Дефор- мация B	Память	Адрес	Режим	Тип
	...									
24	284	00100	000I	0I00	00000	000	000	IO	0I	
	...									
25	286	00110	0000	I00I	00110	0II	000	IO	IO	
26	287	000111	0010	0I00	00000	000	0II	0I	IO	
27	288	00010	0010	000I	000II	000	000	00	00	
	...									
28	28A	00010	0010	000I	00100	000	000	00	00	
	...									
29	28C	00100	IIII	0I00	00000	000	0II	0I	IO	
30	28D	00000	0000	0I00	00000	000	000	00	00	
	...									
31	28F	0000I	000I	000I	00100	000	000	00	00	

Т а б л и ц а 4.5

Уста- нов	УСЛІ	УСЛО	М	KPI	KCT / АПСТ	КМЛ	АПМЛ	Ре- зерв	KP2	KP3
00000	I0I0	0000I	00	I	00I0	0000	I0000I	000	0	I
IIOOI	00II	000II	00	I	00I0	0000	I000II	000	I	0
000IO	0000	0III0	00	I	00I0	0000	I000IO	000	0	I
000II	000I	0000I	00	I	00I0	0000	I000II	000	0	I
00II0	000I	0000I	00	I	00I0	0000	I000II	000	I	I
00000	000I	00000	00	I	00I0	0000	I000IO	000	I	I
00000	0000	OIIII	I0	I	00I0	0000	OIIIOI	000	0	I
00000	000I	00000	00	I	00I0	0000	I0000I	000	I	I

полнением указанных микроопераций в БР, АЛБ и ОП в блоке управления с помощью схемы СФАП (см. рис. 4.19) формируется адрес очередной микрокоманды.

При выполнении МКМ1 адрес формируется в виде АПД ( $M = 00$ ) следующим образом:

РАПП [0] : = 0, так как УСЛО (ТВВ = I) не выполняется;

РАПП [I] : = 0 - без условий;

РАПП [7:2] : = 101000 - (поле АПМЛ);

РАПП [II:8] : = 0000 - (поле ПАСТ).

Таким образом, в регистре ПП будет сформирован адрес РАПП [II:0] = 0000 1010 0000 = 0AO. В следующем такте по этому адресу выбирается МКМ2 (см. таблицу 4.4), обеспечивающая выполнение операторов 3 и 7 МПР ВЫБОР (см. рис. 4.22). Микрооперациями РА:= Р3; ФУНКЦИЯ С:= А<sub>транзит</sub>; РЛ:= С обеспечивается засылка младшего байта первого полуслова в общий регистр, т.е. РЛ:= 54. В соответствии с кодами полей ПАМЯТЬ производится регенерация в ОП первого полуслова команды, а кодом поля УСТАНОВ - ТВК:= I (формируется признак выполнения МПР ВЫБОР). В связи с тем, что при выполнении МКМ1 ТППФ= 0 и ТЧЕТ = 0 (адрес был сформирован четный) в регистре адреса ПП формируется адрес в виде АПД: РАПП [II:0] : = ICO и происходит переход к МКМ22 (в таблицах 4.4 и 4.5 номера МКМ приведены в порядке их прошивки в ПП, а не в порядке их выполнения).

Микрокоманда 22 обеспечивает завершение выполнения оператора 7 (загрузки первого полуслова команды в регистры ЦУУ) и переход к ветви МПР ВЫБОР по формату команды (оператор 8). С помощью микроопераций РВ:=РН; ФУНКЦИЯ С:=В<sub>транзит</sub>; РД:=С из ОП в регистр РД загружается код операции: РД:=4A. Микрооперациями РМН:=К, СТИРАНИЕ, ЛП обеспечивается подготовка буферной ячейки ЛП для записи в нее первого полуслова команды (стиранием в ней информации) с адресом РМН:=0 0098 (пересыпается в РМН с помощью схемы СПК блока управления код константы из полей КСТ, КМЛ, равный 98). Микрооперация РБС[2]:=0 (поле УСТАНОВ) формирует в РБС[2]признак входа в МПР ВЫБОР по адресу РАПП = 000.

Переход к ветви МПР, отвечающей формату  $\mathcal{K}X$ , обеспечивается формированием адреса очередной МКМ в РАПП в виде функционального перехода, так как поле М микрокоманды имеет код II. По значению РКМ[57:58]= 00 (2 младших разряда поля АПМЛ) адрес формируется следующим образом:

РАПП [0] : = 0;

РАПП [4: 1]=0100 (засыпается код из РВ[0:3]=4 - код КДК и Ф операции);

РАПП [7:5] := 101 (3 старших разряда кода АПМЛ);  
РАПП [11:8] := РАПП [11:8] (код 0001, занесенный при выполнении предыдущей МКМ, не изменяется). Происходит переход к ветви МПР ВЫБОР по РАПП [11:0] = 0001 1010 1000 = 1A8 (к МКМ2I).

Микрокоманда 2I обеспечивает выполнение оператора 9 МПР ВЫБОР (см. рис. 4.22). При ее выполнении производится стирание РГ (выполнением микроопераций PA := 00; ФУНКЦИЯ С := := A<sub>транзит</sub>; РГ := С = 00), формирование признака формата  $\mathcal{R}X$  в РБС [4] (микрооперация УСТАНОВ: РБС [4] := 0) и запись кода операции, хранившегося в РНЗ (РНЗ = 4A54) в ячейку 00098 ЛП (по микрооперациям ЗАПИСЬ, ЛП в поле ПАМЯТЬ). В РАПП формируется адрес в виде АПД: РАПП := 0E7, чем обеспечивается переход к МКМ18.

С помощью МКМ18 обеспечивается формирование признака команды ЗАГРУЗКА АДРЕСА, имеющей формат  $\mathcal{R}X$  (одно из действий оператора 10 МПР ВЫБОР). Это действие обеспечивается сравнением кода операции из регистра РД с кодом операции ЗАГРУЗКА АДРЕСА, равным 4I, в АЛБ и выработкой признака сравнения в ТРПФ АЛБ. Применительно к рассматриваемому примеру и коду МКМ18 выполняются следующие микрооперации: PA := 4I (поля КСТ, КМЛ); PB := 4A (код КДК и Ф из РД); ФУНКЦИЯ С := 4I  $\oplus$  4A = 0B; ТРПФ := 0 (поле УСТАНОВ) – в начале такта; ТРПФ := I – в конце такта, так как результат С ≠ 0 (не ЗАГРУЗКА АДРЕСА).

Кроме того, формируется адрес перехода в виде АПД:РАПП := 0A6. Происходит переход к МКМ3, которая в совокупности с МКМ4 обеспечивает чтение младших байтов команды из ОП и формирование признака базирования.

При выполнении МКМ3 формируется адрес второго полуслова команды с помощью микроопераций: PA := 02 (константа из КМЛ); PB := A2 (содержимое РЕ); ФУНКЦИЯ С := A2 + 02 = A4; РЕ := A4 (результат операции из С); РМН := 001A4 (содержимое РМФЕ); ЧТЕНИЕ; ОП; РНЗ := 201A (второе полуслово команды, приведенной на рис. 4.23); РБС [5] := 0 (признак ветви МПР ВЫБОР, соответствующей классу  $\mathcal{R}XI$ ). Адрес в РАПП формируется в виде АПД:РАПП := 0A8, так как ТРПФ = I (сформирован предыдущей микрокомандой).

Микрокоманда МКМ4 (с адресом 0A8) обеспечивает выполнение следующих микроопераций: РВ := 20 (содержимое РН); ФУНКЦИЯ С := := В<sub>транзит</sub>; ДЕФОРМАЦИЯ В: СТАРШИЕ ПРЯМО; С := 20; РА := 20 (результат из С, т.е. в РД фиксируется значение базы команды, равное двум); ТРПФ := 0 (в начале такта по полу УСТАНОВ); ТРПФ := I

в конце такта, так как результат не равен нулю, т.е. есть базирование адреса). Адрес перехода формируется в виде АПД:РАПП:= := ОАВ (в связи с тем, что ТППФ= 0 при выполнении МКМ3, так как не было межбайтового переноса). Происходит переход к МКМ5, обеспечивающей анализ признака базирования (оператор II) и загрузку старшей тетрады смещения  $D2$  (см.рис. 4.23) в регистр РР.

При выполнении микрокоманды МКМ5 осуществляются следующие микрооперации: РВ:= 20 (содержимое РН), ФУНКЦИЯ С:= В<sub>транзит</sub>; ДЕФОРМАЦИЯ В: МЛАДШИЕ НАКРЕСТ С:= 00; РР:= 00 (результат операции из С, т.е. старшая тетрада  $D2$ ). Адрес формируется в виде АПД:РАПП:= ОАД (в связи с тем, что ТРПФ = I, т.е. необходимо базирование). Происходит переход к началу оператора I2 (оператор базирования) по адресу ОАД. Оператор базирования (см. рис. 4.22) обеспечивает базирование ( $<B2> + D2$ ), а также формирование признака индексации адреса второго операнда. Эти действия выполняются с помощью последовательно выполняемых друг за другом микрокоманд МКМ6 – МКМ10.

Микрокоманда МКМ6 обеспечивает выполнение микроопераций: РВ:= 20 (содержимое РН); РА:= 02 (константа из КМЛ); ФУНКЦИЯ С:= := A V B; ДЕФОРМАЦИЯ В; В СТАРШИЕ ПРЯМО; С:= 02 V 20= 22; РУ:= 22 (результат операции из С, т.е. адрес второго полуслова В2, приведенного на рис. 4.24, в); РАПП:= ОАЕ (в виде АПД).

По адресу ОАЕ выбирается МКМ7, обеспечивающая выполнение следующих микроопераций: РА:= IA (содержимое РЗ); ФУНКЦИЯ С:= := A<sub>транзит</sub> = IA; РИ:= IA (четвертый байт команды – младшие разряды  $D2$  на рис. 4.24); РМН:= 00022 (содержимое РУ); ЧТЕНИЕ; ЛП; РНЗ:= 2000 (значение двух младших байтов базы В2 на рис. 4.25, в); РАПП:= AF (в виде АПД).

Микрокоманда МКМ8 (с адресом ОAF) выполняет микрооперации: РА:= IA (содержимое РИ – младший байт  $D2$ ); РВ:= 00 (младший байт  $<B2>$ ); ФУНКЦИЯ С:= A + B = IA + 00 = IA; РИ:= IA (сумма младших байтов  $<B2> + D2$ ); РЕГЕНЕРАЦИЯ; ЛП (регенерация  $<B2>$  в ЛП); ТППФ:= 0 (в начале такта, при наличии переноса ТППФ:= I, в конце такта); РАПП:= ОВО (в виде АПД).

Происходит переход к МКМ9.

При выполнении МКМ9 осуществляются микрооперации: РА:= 00 (содержимое РР – старшие разряды  $D2$ ); РВ:= 20 (содержимое РН – следующий байт  $<B2>$ ); ФУНКЦИЯ С:= 00 + 20 = 20, РР:= 20 (сумма следующих байтов  $<B2> + D2$ ); РМН:= 00020 (содержимое РД – адрес первого полуслова  $<B2>$  на рис. 4.24, в); ЧТЕНИЕ ; ЛП;

РВ3:= 0000 (первое полуслово  $\langle B2 \rangle$ ); РАПП:= ОВ1 (в виде АПД).  
Происходит переход к МКМ10.

Микрокоманда МКМ10 формирует признак индексации, для чего выполняются микрооперации: РВ:= 54 (содержимое РЛ -  $\text{P1-X2}$  команды); ФУНКЦИЯ С:= В<sub>транзит</sub>; ДЕФОРМАЦИЯ В: В МЛАДШИЕ НАКРЕСТ; С:= 40; РТ:= 40 (результат с выхода С - значение индекса X2); РЕГЕНЕРАЦИЯ; ЛП (регенерация первого полуслова  $\langle B2 \rangle$  в ЛП); ТРПФ:= 0 (в начале такта по полю УСТАНОВ, в конце такта - - ТРПФ:= 1, так как индекс не равен нулю); РАПП:= ОВ2 (в виде АПД).

По адресу РАПП= ОВ2 происходит переход к МКМ11, обеспечивающей выполнение оператора I3 (см. рис. 4.22), т.е. проверку признака индексации, а также формирование адреса второго полуслова индекса ( $\langle X2 \rangle$  на рис. 4.24, б). При ее выполнении осуществляются следующие микрооперации: РА:= 02 (константа из КМЛ); РВ:= 54 (содержимое  $\text{P1-X2}$  команды); ФУНКЦИЯ С:= А<sub>В</sub>; ДЕФОРМАЦИЯ В: В МЛАДШИЕ НАКРЕСТ; С:= 02V40= 42; РУ:= 42 (результат из С - адрес второго полуслова  $\langle X2 \rangle$ ; РБС [3]:= 0 (формирование призыва ветви МПР). Проверка признака индексации производится при формировании адреса в РАПП путем анализа состояния ТРПФ для установки РАПП [0]. В нашем случае ТРПФ = 1 (необходима индексация), поэтому РАПП:= ОВ5, чем обеспечивается переход к МКМ12.

Группа микрокоманд МКМ12 - МКМ16 обеспечивает завершение базирования и индексацию адреса второго операнда, т.е. окончательное формирование адреса второго операнда в РГРИ (выполнение оператора I4 на рис. 4.22).

При выполнении МКМ12 осуществляются микрооперации: РА:= 00 (сброс РА); РВ:= 00 (содержимое Р3 - старшие разряды  $\langle B2 \rangle$  на рис. 4.24, б); ФУНКЦИЯ С:= 00 + 00 = 00 (с учетом переноса в ТППФ от МКМ9 при формировании старших разрядов  $\langle B2 \rangle + D2$ ); РД:= 00 (результат из С3 - старшие разряды  $\langle B2 \rangle + D2$ ); РМН:= 00042 (адрес второго полуслова  $\langle X2 \rangle$  из РПТУ); ЧТЕНИЕ ЛП; РН3:= 0002 (второе полуслово  $\langle X2 \rangle$ ); РАПП:= ОВ8 (в виде АПД для перехода к МКМ13).

Микрокоманда МКМ13 обеспечивает выполнение микроопераций: РА:= 1A (содержимое РИ - младший байт  $\langle B2 \rangle + D2$ ); РВ:= 02 (содержимое Р3 - младший байт  $\langle X2 \rangle$ ; ФУНКЦИЯ С:= А + В = 1A + 02 = 1C; РИ:= 1C (младший байт  $\langle X2 \rangle + \langle B2 \rangle + D2$ ); ТППФ:= 0 (в начале такта, в конце такта в нашем случае ТППФ:=0, так как нет переноса в следующий байт); РЕГЕНЕРАЦИЯ; ЛП (регенерация полуслова  $\langle X2 \rangle$ ); РАПП:= ОВ9 (в виде АПД для перехода к МКМ14).

При выполнении МКМ14 производится следующие действия:  
РА:= 20 (содержимое РР - следующий байт  $\langle B2 \rangle + D2$ ); РВ:= 00  
(содержимое РН - следующий байт  $\langle X2 \rangle$ ); ФУНКЦИЯ С:= А + В =  
= 20 + 00 = 20; РР:= 20 (результат - третий байт  $\langle X2 \rangle + \langle B2 \rangle + D2$ );  
РМН:= 00040 (адрес первого полуслова  $\langle X2 \rangle$  из РТ); ЧТЕНИЕ; ЛП;  
РН3:= 0000 (первое полуслово  $\langle X2 \rangle$  рис. 4.24, б); РАПП:= ОВ2  
(в виде АПД) - переход к МКМ15.

Микрокоманда МКМ15 выполняет следующие микрооперации:  
РА:= 00 (содержимое РД - старшие разряды  $\langle B2 \rangle + D2$ ); РВ:= 00  
(содержимое РЗ - старшие разряды  $\langle X2 \rangle$ ); ФУНКЦИЯ С:= А + В =  
= 00 + 00 = 00; РД:= 00 (результат - старшие разряды  $\langle X2 \rangle + \langle B2 \rangle + D2$ );  
РЕГЕНЕРАЦИЯ; ЛП (восстановление  $\langle X2 \rangle$  в ЛП); РАПП:= ОВВ  
(в виде АПД) - переход к МКМ16.

Завершение формирования адреса второго операнда происходит по МКМ16, выполняющей микрооперации: РА:= 00 (содержимое РД - старшие разряды  $\langle X2 \rangle + \langle B2 \rangle + D2$ ); ФУНКЦИЯ С:= Атранзит =  
= 00; РГ:= 00 (результат из С); РМН:= 00098 (константа из КСТ, КМЛ); ЧТЕНИЕ; ЛП; РН3:= 4A54 (код операции  $R/X2$  из буфера ЛП). Адрес в РАПП формируется в виде АПК с учетом РБС [5] = 0 и РБС [4] = 0 (установленные в эти состояния предыдущими МКМ). При этом РАПП:= ОВС - переход к МКМ17.

Микрокоманда МКМ17 реализует оператор I5 МПР ВЫБОР (см. рис. 4.22), т.е. проверку подчиненности команды. При выполнении команды ВЫПОЛНИТЬ (исполнить команду вне очереди), имеющей формат  $RX$ , вход в МПР ВЫБОР происходит не по адресу 000, а по другим ветвям (всего их девять, в зависимости от формата подчиненной команды, т.е. той команды, которая будет выполняться вне очереди). При этом в ходе выборки команды ВЫПОЛНИТЬ РБС [2] = I (формируется признак этой команды). Признак обеспечивает разветвление в МПР выборки для чтения адреса подчиненной команды из буфера оперативной памяти (переход к оператору I6).

В нашем случае РБС [2] = 0. Поэтому МКМ17 формирует в РУ адрес первого операнда и обеспечивает переход к оператору I7 (см. рис. 4.22) путем выполнения микроопераций: РА:= 02 (константа из КМЛ); РВ:= 54 (содержимое РЛ); ФУНКЦИЯ С:= АВВ; ДЕФОРМАЦИЯ В - В СТАРШИЕ ПРЯМО; С:= 02V50 = 52; РУ:= 52 (адрес второго полуслова первого операнда, рис. 4.24, а); РЕГЕНЕРАЦИЯ; ЛП. При формировании адреса перехода учитывается, что РБС [2] = 0. В этом случае РАПП:= 1Л8 - переход к МКМ23.

Микрокоманды МКМ23 и МКМ20, следующие друг за другом, реализуют операторы I7 и I8 МПР ВЫБОР, т.е. разветвление по клас-

сам *RX1*, *RX2*, *RX3*, *RX4* операций в соответствии с кодом КО (кодом выполняемой операции). Разветвление организуется по этому коду за счет формирования адреса функционального перехода в РАПП, в котором принимает участие код КО. В нашем случае МКМ23 формирует в РТ [0:3] код КО путем выполнения следующих действий: РВ:= 4A (содержимое РН - КДК и Ф равно 4, а КО равно А); ФУНКЦИЯ С:= В<sub>транзит</sub>; ДЕФОРМАЦИЯ В - В МЛАДШИЕ НАКРЕСТ; С:= А0; РТ:= А0 (результат операции - код КО в РТ [0:3]); РАПП:= 1A5 (в виде АПД - переход к МКМ20).

Микрокоманда МКМ20 формирует в РВ [0:3] КО и обеспечивает переход по нему к соответствующей данному классу ветви микропрограммы с учетом признака команды ЗАГРУЗКА АДРЕСА (РБС [4]). При этом выполняются следующие микрооперации: РА:= 4A (содержимое РН); ФУНКЦИЯ С:= А<sub>транзит</sub> = 4A; РВ:= А0 (содержимое РТ - код КО в РВ [0:3]); ТВК:=0 (признак конца МПР ВЫБОР). Адрес перехода формируется в соответствии с полем М = II (как функциональный переход) и РМК [57:58]=00 (младшие разряды АПМЛ). В этом случае адрес в разрядах РАПП формируется следующим образом:

- РАПП [0] := 0, так как РБС [4]=0 (признак класса *RX1* и того, что данная команда не является командой ЗАГРУЗИТЬ АДРЕС);

- РАПП [4:1]:= IOIO - содержимое РВ [0:3] (код операции);
- РАПП [7:5]:= 00I - старшие разряды АПМЛ;
- РАПП [II:8]:= 000I, т.е. они не изменяются.

Таким образом, в соответствии с кодом операции в РАПП сформируется адрес РАПП = 134, и произойдет переход к операторам 21 и 22 (см. рис. 4.22). Эти операторы реализуются с помощью МКМ19 (ее адрес 134). Данная микрокоманда вырабатывает признак четности адреса второго операнда (признак прерывания по спецификации), обеспечивает занесение косвенной функции в РКФ АЛБ, чтение второго полуслова второго операнда из ОП и осуществляет переход к МПР AHSH для выполнения выбранной команды. При этом выполняются следующие микрооперации: РВ:= IC (содержимое РИ - младшие разряды адреса второго операнда);

ФУНКЦИЯ С:= В СДВ ИП = СДВ ИП IC = ОЕ; ТППФ = 0 (в результате сдвига в него выдвигается код нуля); РМН:= 020IC (содержимое РГРИ - адрес второго операнда); ЧТЕНИЕ; ОП; РН3:=0000 (первое полуслово второго операнда, рис. 4.24,г); УСТАНОВ-ЗКФ - при этом РКФ:=IIII (из поля КМ); РАПП:=284 (в виде АПД) - переход к МПР AHSH.

## Выполнение команды

При переходе к МПР АНШ (см.таблица 4.5) начинается выполнение операции сложения кодов. В начале выполнения микропрограммы (см. рис. 4.25) осуществляется проверка на четность адреса второго операнда (A2) с помощью оператора I на основании анализа состояния ТППФ,сформированного при выполнении последней микрокоманды (МКМ19) МПР ВЫБОР. При наличии признака нечетности адреса (ТППФ=1) происходит переход к микропрограмме обработки прерывания по спецификации (ПНСП). Этот оператор реализуется с помощью микрокоманды МКМ24 (см.таблица 4.5) с адресом РАПП=284, сформированным при выполнении МКМ19 МПР ВЫБОР. Кроме того, эта микрокоманда обеспечивает занесение третьего байта (см. рис. 4.24,г) второго операнда из РН в общий регистр РД. При этом выполняется следующая последовательность микроопераций: РА:=00 (содержимое РН – третий байт второго операнда); ФУНКЦИЯ С:= А<sub>транзит</sub>=00; РД:=00 (результат с выхода С АЛБ); РЕГЕНЕРАЦИЯ; ОП.

При формировании адреса перехода в виде АПД анализируется состояние ТППФ = 1 для установки РАПП [1] . В нашем случае ТППФ = 0 (условие УСЛ не выполняется), поэтому РАПП:= = 287. Происходит переход к МКМ26 (см. таблицу 4.5). Данная микрокоманда обеспечивает выполнение операторов 2 и 3 (настройку подпрограммы на сложение) путем установки РБС [2] в нулевое состояние (признак ветви МПР для сложения). Кроме того, четвертый байт второго операнда (см. рис. 4.24, г) заносится в общий регистр РЛ, а из ОП читается второе полуслово первого операнда (см. рис. 4.24, а) по адресу, хранящемуся в РУ.

Наконец, оператор 3 реализуется при формировании адреса перехода к следующей микрокоманде путем анализа состояния ТЗН, в котором формируется значение знакового разряда второго операнда при пересылке его третьего байта в регистр РД в ходе выполнения предыдущей микрокоманды (МКМ24). Если ТЗН = 0, то в процессе сложения второй operand дополняется до полного слова (расширяется) нулями (оператор 5), в противном случае – единицами (переход к оператору 4). Операторы 4 и 5 реализуются при выполнении операции с помощью подпрограммы (оператор 6) и показаны на блок-схеме МПР (см. рис. 4.25) лишь для обозначения способа расширения подусловия второго операнда в процессе ее выполнения. Эти действия при выполнении МКМ26 обеспечиваются микрооперациями: РА:= OA (содержимое

P3 – четвертый байт второго операнда); ФУНКЦИЯ С:= А<sub>транзит</sub> = = OA; PA:= OA (результат с выхода С АЛБ); РМН:= 00052 (содержимое РУ); ЧТЕНИЕ: ЛП; РН3:= 00FD (второе полуслово первого операнда); РБС [2]:= 0 (признак сложения); РАПН:= 288 (при ТЗН= 0) – переход к МКМ27. Эта микрокоманда обеспечивает вход в подпрограмму (оператор 6) за счет формирования суммы младших байтов operandов в регистре Р3 ОП и формирования признака повторения сложения (для образования суммы первых полуслов) в РБС [3]. При этом выполняются следующие микрооперации: PA:=FD (содержимое Р3 – четвертый байт первого операнда); PB:= OA (содержимое РЛ – четвертый байт второго операнда); ФУНКЦИЯ ВЫПОЛНИТЬ КФ (в РКФ АЛБ при выполнении МКМ19 зафиксирована КФ: С:= := A + B); С:= A + B = FD + OA = 07 и ТППФ:= I (есть межбайтовый перенос); Р3:= 07 (сумма младших байтов operandов); РАПН:=28F – переход к МКМ 31в виде АПД.

Микрокоманды МКМ31 и МКМ25 реализуют подпрограмму сложения (оператор 6 на рис. 4.25). При выполнении МКМ31 осуществляются микрооперации: PA:= 00 (содержимое РН – третий байт первого операнда); PB:= 00 (содержимое РД – третий байт второго операнда); ФУНКЦИЯ ВЫПОЛНИТЬ КФ при этом С:= A + B = 00 + 00 + + 01 = 01 (добавляется единица переноса из ТППФ от предыдущего сложения); РН:= 01 (сумма третьих байтов operandов); РАПН:= 286 (в виде АПД) – переход к МКМ25.

При реализации МКМ25 выполняются микрооперации: PB:= 52 (содержимое РУ – адрес второго полуслова первого операнда); ФУНКЦИЯ С:= В<sub>транзит</sub>; ДЕФОРМАЦИЯ В СТАРШИЕ ПРЯМО; С:= 50; РУ = 50 (адрес первого полуслова первого операнда); ЗАПИСТЬ; ЛП (запись суммы младших байтов operandов по адресу 00052 из РН3 в ячейку локальной памяти – пятый регистр общего назначения). При организации адреса в РАПН анализируется состояние РБС [2:3]. В нашем случае РБС [2:3]= 00 и поэтому РАПН:= 28C (в виде АПД) – переход к МКМ29, реализующей оператор 7 (рис. 4.25).

Конец выполнения операции определяется признаком РБС [2:3]= 10, который вырабатывается с помощью МКМ29 (после выполнения подпрограммы сложения первый раз). Поэтому МКМ29 совместно с МКМ28 обеспечивает подготовку исходных данных для сложения первых полуслов operandов в регистрах, а также формирование признака конца операции в РБС [2:3]. При реализации МКМ29 выполняются микрооперации: PA:= 00 (разряды расширения второго байта второго операнда); ФУНКЦИЯ С:= А<sub>транзит</sub> = 00;

$\text{РД} := 00$  (разряды расширения);  $\text{РНН} := 00050$  (содержимое РУ – адрес первого полуслова первого операнда); ЧТЕНИЕ; ЛП;  $\text{РНЗ} := 0420$  (первое полуслово первого операнда); РАПП<sub>1</sub> := 28A (в виде АПД) – переход к МКМ28. При ее выполнении производятся следующие действия: РА := 20 (содержимое РЗ – младший байт первого полуслова первого операнда); РВ := 00 (разряды расширения второго операнда из РД); ФУНКЦИЯ ВЫПОЛНИТЬ КФ при этом С := А + В = = 20 + 00 = 20; Р3 := 20 (сумма двух байтов операндов); РБС[2] = = I (признак выхода из подпрограммы сложения); РАПП<sub>2</sub> := 28F (в виде АПД) – переход к МКМ31 (к подпрограмме сложения, т.е. повторению МКМ31, МКМ25).

В результате повторного выполнения МКМ31 в регистре РН ОП будет сформирована сумма первых байтов операндов ( $\text{РН} := 04$ ). При повторном выполнении МКМ25 в ячейку 00050 ЛП будет записана сумма первых полуслов операндов (0420) и установлен код условия (КУ1). В нашем случае после выполнения операции в АЛБ ТЗН = 0, ТРКФ = I, ТПЕР = 0, поэтому РБС [6:7] := 00 (КУ1). Кроме того, при повторном выполнении МКМ25 формирование адреса перехода в виде АПД происходит с учетом РБС [2:3] = 10. Поэтому будет сформирован адрес РАПП<sub>2</sub> := 28D, т.е. произойдет переход к МКМ30.

Микрокоманда МКМ30 обеспечивает выход из МПР AHSH и переход к МПР ВЫБОР (для выборки очередной команды), т.е. выполняется оператор 8 (см. рис. 4.25). При ее реализации выполняется микрооперация: ФУНКЦИЯ С := А<sub>транзит</sub> = 00 (сброс АЛБ). Кроме того, формируется адрес в РАПП для перехода к МПР ВЫБОР. При его формировании в виде АПД/В ( $M=10$ ) установка РАПП [0] производится на основании УСЛО:ТПЕР=I. Если ТПЕР=I (есть переполнение), то происходит переход к обработке прерываний по переполнению. В нашем случае ТПЕР = 0, поэтому РАПП [0] := 0. В соответствии с алгоритмом формирования адреса перехода в виде АПД/В в РАПП будет сформирован адрес РАПП<sub>2</sub> := 000, что обеспечивает переход к МПР ВЫБОР для выполнения следующей команды.

Таким образом, после завершения рассматриваемой команды в ячейках 00050, 00052 будет сформирован результат операции (00050, 00052) := 04200107, а в регистре РМФЕ хранится адрес текущей команды РМФЕ := 001A2.

Выполнение следующей команды начинается с ее выборки в той же последовательности, как было рассмотрено выше. Отметим, в заключение, что при выполнении рассмотренной команды последовательно реализуется 31 микрокоманда. Если учесть, что машинный такт, затрачиваемый на выполнение одной микрокоманды, равен

примерно 1,0 мкс, то на выполнение всей команды затрачивается около 30 мкс.

При выполнении других команд время их реализации зависит от количества микрокоманд в соответствующих ветвях МПР ВЫБОР и МПР выполнения операций и в общем случае для различных операций неодинаково.

---

## Г л а в а  У

### СИСТЕМА ПРЕРЫВАНИЙ

#### § 5.1. СЛОВО СОСТОЯНИЯ ПРОГРАММЫ

Система прерываний машины обеспечивает переход к новым программам (как рабочим, так и к программам обработки прерываний) или изменение состояния процессора при возникновении определенных условий. Процесс прерывания организуется с помощью программно-аппаратурных средств. В машине отсутствует общепринятый для системных ЭВМ специальный блок управления прерываниями. Особенностью системы прерываний машины является то, что с помощью аппаратурных средств фиксируются лишь запросы на прерывания и их маски. Непосредственный обзор запросов, выделение незамаскированных прерываний с высшим приоритетом и их обслуживание в соответствии с установленной дисциплиной производится, как правило, с помощью программных средств.

В качестве аппаратурных средств прерываний используются регистры процессора, специальные логические схемы и функциональные триггеры процессора.

Для осуществления прерываний необходимо фиксировать информацию о состоянии процессора во время выполнения различных программ, а также информацию, используемую для выполнения проблемных программ или программных модулей математического обеспечения. Фиксация такой информации производится в слове состояния программы ( CCP ). CCP имеет формат двойного машинного слова и состоит из восьми полей (рис. 5.1). Рассмотрим назначение полей CCP.

Маска системы ( CCP [0:7] ) предназначена для управления разрешением или маскированием (блокировкой) прерываний по обслуживанию МК ( CCP [0] ), СК1 и СК2 ( CCP [1] и CCP [2] соответственно ) и от внешних источников ( CCP [7] ), роль которых в машине исполняют кнопка ВНЕШНИЕ ПРЕРЫВАНИЯ на пульте управления и ТАЙМЕР. Разряды CCP [3:6] в машине не используются. В обычном состоянии (при выполнении проблемных программ) прерывания не замаскированы,

$\vartheta\vartheta$	$\vartheta\vartheta$	$\vartheta\Lambda$	$\vartheta B$	$\vartheta C$	$\vartheta D$	$\vartheta E$	$\vartheta F$
<i>Маска системы</i>	<i>КЭ ячей</i>	<i>Состо- ящие</i>	<i>Код прерывания</i>	<i>Маска програм- мы</i>	<i>Маска програм- мы</i>	<i>Адрес команды</i>	
0	78	1112	1516	5132	34	36	3940

Рис. 5.1

т.е. ССП [0:2,7] :=I. При обработке определенных прерываний СУПЕРВИЗОРОМ другие прерывания могут быть замаскированы, т.е. соответствующим разрядам поля МАСКА СИСТЕМЫ присваивается код нуля. Иногда это происходит и при выполнении тест-программ. Изменение кода маски системы производится по специальной команде СУПЕРВИЗОРА (УСТАНОВИТЬ МАСКУ СИСТЕМЫ).

Ключ защиты КЗ (СПП [8:II]) служит для хранения четырех разрядного кода ключа защиты памяти. В машине код ключа защиты может принимать четыре значения (0,1,2,3), которые соответствуют разделам основной памяти (СУПЕРВИЗОР, фоновый раздел и разделы переднего плана 2 и I соответственно). Записание кодов ключей защиты в ССП [8:II] (и в память ключей защиты одновременно) производится при первоначальной загрузке СУПЕРВИЗОРА по специальной команде.

Состояние (СПП [12:15]) определяет режим работы с кодом обмена информацией (СПП [12]), значение маски прерывания от схемы контроля (СПП [13]), а также состояния процессора (СПП [14:15]).

При использовании в машине кода обмена информацией (ДКОИ) ССП [12]:=0. При использовании КОИ=8 – ССП [12]:=I. Установка ССП [12] производится при первоначальной загрузке проблемной программы. Маскировка прерываний от схемы контроля (СПП[13]:=0) возможна лишь по специальной команде СУПЕРВИЗОРА (при обработка отдельных прерываний). В обычном режиме ССП [13]:=I.

При ССП [14]=0 процессор находится в состоянии счета (выполнение программы). В том случае, если программы во всех разделах ОП идут какого-либо события (например, окончания обмена), то процессор находится в состоянии ожидания (команды программ не выполняются, но обмен может продолжаться). Этому состоянию соответствует ССП [14]:=I. Переход в него возможен по команде замены ССП СУПЕРВИЗОРА. Выход из состояния ожидания осуществляется лишь по внешним или вводно-выводным прерываниям.

С помощью ССП [15] фиксируются следующие состояния процессора. Если выполняется проблемная программа одного из разделов ОП, то ССП [15]:=I (состояние ЗАДАЧА). Если выполняется программа СУПЕРВИЗОРА, то ССП [15]:=0 (состояние СУПЕРВИЗОР). ССП [15] изменяется автоматически при замене ССП при прерываниях).

Код прерывания ССП [16:31] используется для фиксации кода причины выполняемого прерывания (таблица 5.1), которая производится по команде программы обработки данного прерывания.

Код длины команды (КДК) (СПП [32:33]) используется для формирования адреса очередной команды прерываемой программы, к

которой необходимо возвратиться после выполнения прерывания. КДК формируется программным путем в соответствии с выражением:

$$\text{ССП } [32:33] = \begin{cases} 01, & \text{если КОП } [0:I] = 00, \\ 10, & \text{если КОП } [0:I] = 01 \vee 10, \\ 11, & \text{если КОП } [0:I] = 11, \end{cases} \quad (5.1)$$

где КОП  $[0:I]$  – два старших разряда кода операции текущей команды, хранящейся в стандартной ячейке ЛП (буфере команды).

Код условия КУ (ССП  $[34:35]$ ) формируется в ССП для запоминания признаков результата операции, которая выполнялась перед прерыванием. Занесение КУ в ССП  $[34:35]$  также производится по программе обработки прерывания СУПЕРВИЗОРА.

Маска программы (ССП  $[36:39]$ ) определяет четыре из 15 возможных программных прерываний, которые можно замаскировать при выполнении проблемных программ. С помощью маски можно замаскировать прерывания по переполнению с фиксированной запятой (ССП  $[36]$ ), по десятичному переполнению (ССП  $[37]$ ), по исчезновению порядка (ССП  $[38]$ ) и по потере значимости (ССП  $[39]$ ) путем занесения в соответствующие разряды ССП кода нуля. Указанные прерывания разрешены, если в этих разрядах зафиксирован код единицы. Изменение маски программы производится по команде УСТАНОВИТЬ МАСКУ ПРОГРАММЫ.

Адрес команды АК (ССП  $[40:63]$ ) используется для формирования адреса очередной команды прерываемой программы, к которой происходит возврат после обработки прерывания. ССП  $[40:63]$  формируется программным путем.

## § 5.2. ОБЩИЕ СВЕДЕНИЯ О СИСТЕМЕ .

### ПРОЦЕДУРА ПРЕРЫВАНИЙ

В ЭВМ ЕС=1020 возможны прерывания по 28 причинам. В зависимости от условий возникновения запросов на прерывания все прерывания разбиваются на следующие группы или классы:

1. Прерывания по контролю (от схем контроля машины).
2. Программные прерывания (по ошибкам программ).
3. Супервизорные прерывания (по обращению к СУПЕРВИЗОРУ).
4. Внешние прерывания (по сигналам от внешних объектов).
5. Вводно-выводные прерывания (от устройств ввода-вывода).

Причины прерываний каждой группы указаны в таблице 5.1. Для обработки любого прерывания определенной группы в составе СУПЕРВИЗОРА имеется своя программа обработки прерываний данной группы. Таким образом, в состав СУПЕРВИЗОРА входит пять программ обработки прерываний. Управление выполнением программ обработки

Таблица 5.1

Источник прерывания	Код пре- рывания ССП [16:31]	Разряд маски в ТК ССП	Выполнение текущей команды
ВВОДНО-ВЫВОДНЫЕ ПРЕРЫВАНИЯ			
Канал 0 (МК)	00 N	0	Завершается
Канал I (СК1)	01 N	I	"
Канал 2 (СК2)	02 N	2	"
ПРОГРАММНЫЕ ПРЕРЫВАНИЯ			
Некорректный код операции	0001	-	Подавляется
Код привилегированной операции	0002	-	"
Команда ИСПОЛНИТЬ	0003	-	"
Защита памяти	0004	-	Подавляется или прекра- щается
Несуществующий адрес ОП	0005	-	"
Спецификация	0006	-	Подавляется
Ошибка в десятичных данных	0007	-	Прекращается
Переполнение с фиксированной за- пятой	0008	36	Завершается
Деление с фиксированной запятой	0009	-	Подавляется или завер- шается
Десятичное переполнение	000A	37	Завершается
Десятичное деление	000B	-	Подавляется
Переполнение порядка	000C	-	Прекращается
Исчезновение порядка	000D	38	Завершается
Потеря значимости	000E	39	"
Деление с плавающей запятой	000F	-	Подавляется
СУПЕРВИЗОРНОЕ ПРЕРЫВАНИЕ			
Код операции	0044	-	Завершается
ВНЕШНИЕ ПРЕРЫВАНИЯ			
Таймер	0080	7	Завершается
Кнопка ВНЕШНЕЕ ПРЕРЫВАНИЕ	0040	7	"
Сигнал 2	0020	7	"
Сигнал 3	0010	7	"
Сигнал 4	0008	7	"
Сигнал 5	0004	7	"
Сигнал 6	0002	7	"
Сигнал 7	0001	7	"
ПРЕРЫВАНИЯ ПО КОНТРОЛЮ			
Сбой машины	0000	I3	Прекращается

П р и м е ч а н и я: I..N - код адреса устройства ВВ (в виде байта).

2. Для внешних прерываний в коде прерывания в таблице приведено значение старшей четверти младшего байта при условии, что поступил запрос лишь от одного внешнего источника. При появлении нескольких запросов код младшего байта будет отличаться от указанного.

прерываний производится с помощью ССП, соответствующего данной программе.

В машине различают следующие ССП:

- текущие ССП (ТК ССП);
- старые ССП (СТ ССП);
- новые ССП (НВ ССП).

Текущее ССП управляет программой, выполняемой в данный момент времени (текущей программой). В ходе выполнения программы содержимое полей ТК ССП изменяется в соответствии с условиями, возникающими в процессе вычислений. Поля текущего ССП размещаются в различных регистрах процессора и в стандартной ячейке ЛП.

При удовлетворении запроса на прерывание той или иной программы соответствующее ей текущее ССП запоминается в стандартной ячейке постоянно распределенной области ООП (ПРОП), которая отведена для данной группы прерываний. Записанные в ПРОП ССП и представляют собой так называемые "старые" ССП. В СТ ССП запоминается информация, сформированная в начале выполнения прерывающей программы, необходимая для восстановления состояния процессора после обработки прерывания и управления выполнением прерванной программы.

Каждой программе обработки прерываний данной группы соответствует свое новое ССП, в котором заранее сформирована информация, необходимая для задания исходного состояния процессора и управления данной программой.

Новые ССП каждой из программ обработки прерываний также хранятся в области ПРОП ООП в соответствующих стандартных ячейках.

Таким образом, каждой из пяти программ обработки прерываний данной группы отвечают в области ПРОП две стандартные ячейки для хранения СТ ССП и НВ ССП. Распределение этих ячеек приведено в таблице 5.2.

Т а б л и ц а 5.2

Десятичные адреса ячеек ПРОП		Группы прерываний
СТ ССП	НВ ССП	
24	88	Внешние прерывания
32	96	Супервизорные прерывания
40	104	Программные прерывания
48	112	Прерывания по контролю машины
56	120	Вводно-выводные прерывания

Рассмотрим процедуру выполнения прерываний. Пусть в процессе выполнения какой-либо проблемной программы появился запрос на ее прерывание по определенной причине. Если прерывание по данной причине в текущем ССП не замаскировано, то происходит прерывание проблемной программы. При этом выполняется такая последовательность действий (рис. 5.2):

1. Код причины прерывания программным путем записывается в соответствующее поле ТК ССП.

2. Текущее ССП (предварительно сформированное) записывается по программе в виде СТ ССП в стандартную ячейку ПРОП, которая соответствует данной причине прерывания.

3. Из стандартной ячейки ПРОП выбирается НВ ССП данной группы прерываний и загружается на место текущего ССП. В НВ ССП записан адрес команды входа в СУПЕРВИЗОР для обработки прерываний данной группы.

4. По адресу команды НВ ССП происходит переход на соответствующий участок СУПЕРВИЗОРА для обработки прерываний.

5. По программе обработки происходит заполнение области сохранения раздела ООП, в котором размещается прерываемая программа, данными, необходимыми для продолжения прерванной программы:

- имя прерываемой программы;
- СТ ССП считанное из соответствующей стандартной ячейки ПРОП;
- содержимое всех общих регистров и регистров с плавающей запятой (из ЛП);
- время начала выполнения задания;
- длина области меток файлов прерванной программы.

6. По коду, зафиксированному в СТ ССП, производится уточнение причины прерывания и его обработка.

7. После обработки прерывания и выполнения заданных действий СУПЕРВИЗОР определяет наиболее приоритетный из активных разделов ООП. Активным считается раздел, в котором загружена прерванная программа, не ожидающая какого-либо события (готовая к выполнению). Приоритет прерванных программ в активных разделах устанавливается по коду причины прерывания, зафиксированному в СТ ССП.

8. Старое ССП, соответствующее выбранному активному разделу, из области сохранения загружается на место ТК ССП (восстанавливается состояние процессора, отвечающее прерванной программе).

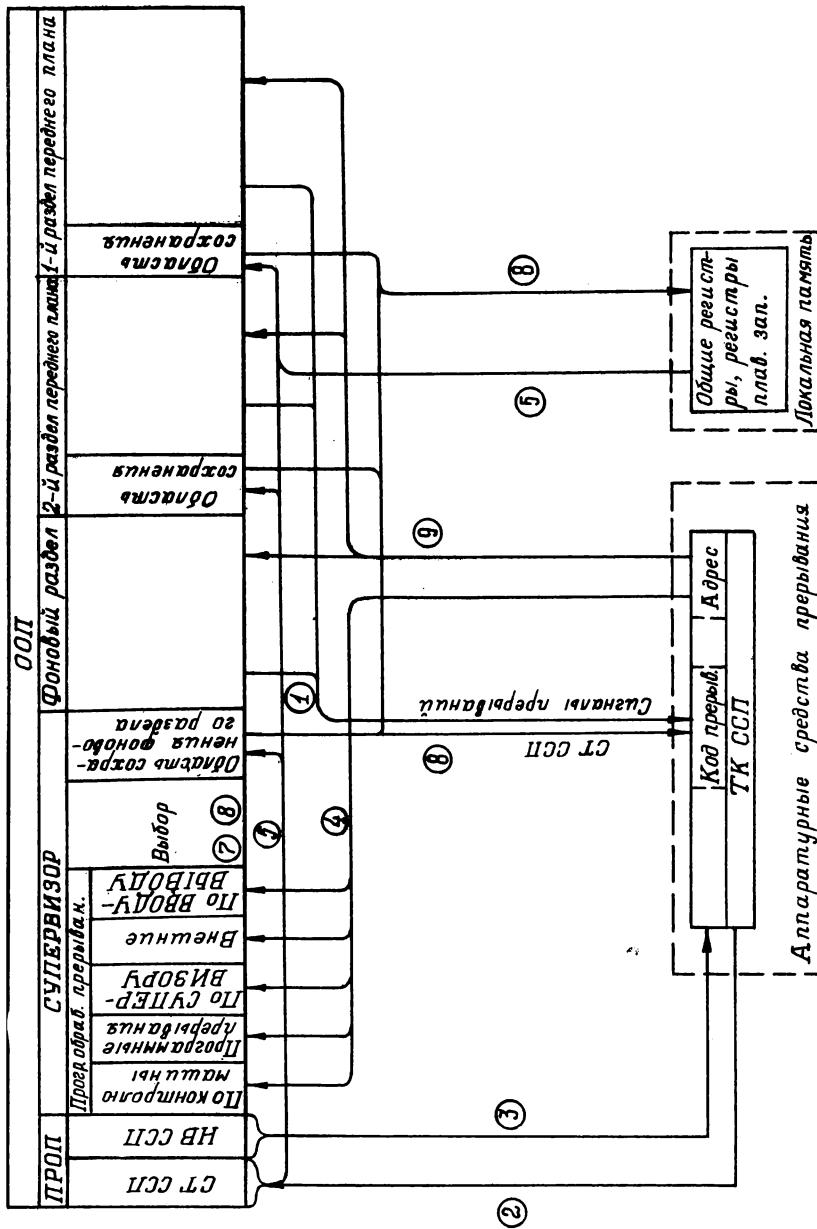


Рис. 5.2

9. По адресу, указанному в загруженном ССП, осуществляется переход к прерванной программе.

С помощью маски системы, как уже отмечалось, можно замаскировать прерывания от ввода-вывода и внешние прерывания. В этом случае прерывания не обрабатываются, но запросы на них сохраняются до тех пор, пока процессор не сможет их воспринять к обслуживанию.

С помощью маски программы и маски контроля маскируются некоторые программные прерывания и прерывание по контролю. При этом запросы на прерывание теряются. Обычно прерывания осуществляются после завершения текущей команды. В некоторых случаях (см. таблицу 5.1) может нарушаться выполнение текущей команды путем ее прекращения или подавления.

При завершении команды результат операции записывается в ОП, а код условия устанавливается в соответствующем поле ТК ССП, как при обычном выполнении команды. Имеющая место особая ситуация в ходе выполнения команды может повлиять на результат операции.

При прекращении команды в ОП может заноситься весь результат операции, его часть, или вообще ничего не заносится. При подавлении — команда пропускается. При этом результат в ОП не заносится, а код условия в ТК ССП остается без изменения.

При некоторых прерываниях в ОП заносится дополнительная информация. При прерываниях по вводу-выводу в ОП дополнительно заносится слово состояния канала (ССК). При прерывании по контролю в область ОП ДИАГНОСТИКА заносится содержимое некоторых регистров процессора и так называемые каталожные номера.

В процессе работы ЭВМ по выполнению программ возможна такая ситуация, что одновременно возникает несколько запросов на прерывание по различным причинам. Для одной группы прерываний запрос возможен лишь для той причины, которая выработала его первым. В общем случае одновременно могут возникать запросы на следующие прерывания:

- по контролю машины;
- программные или супервизорные;
- внешние;
- вводно-выводные.

В соответствии с принятой в машине дисциплиной обслуживания запросов на прерывание им присваиваются следующие приоритеты. Высший приоритет присваивается запросам на прерывание по контро-

лю машины. При удовлетворении этого запроса выполнение текущей команды прекращается. Если в процессе выполнения данной команды возникли запросы на программные или супервизорные прерывания; то они игнорируются. Структура машины обеспечивает одновременно работу ВЧУ по обработке сбойной ситуации и внешних устройств селекторных каналов по обмену информацией, а также таймера. Поэтому обычно сбои машины не влияют на выработку запросов на вводно-выводные или внешние прерывания.

При одновременном появлении запросов на программные или супервизорные, внешние и вводно-выводные прерывания в машине принята следующая дисциплина их обслуживания. Вначале ТК ССП прерываемой программы заносится в стандартную ячейку СТ ССП программных прерываний (см. таблицу 5.2), а НВ ССП из ячейки программных прерываний загружается на место ТК ССП. Производится анализ наличия разрешения на внешние и вводно-выводные прерывания (признака BBB). В нашем случае такой запрос есть. Поэтому программные прерывания не выполняются. Текущие ССП (НВ ССП программного прерывания) загружаются в стандартную ячейку ПРОП внешнего прерывания в виде СТ ССП. Новое ССП внешнего прерывания из стандартной ячейки ПРОП загружается на место ТК ССП. Затем ТК ССП (НВ ССП внешнего прерывания) загружается в ячейку СТ ССП вводно-выводного прерывания из ПРОП. После этого выполняется программа обработки вводно-выводных прерываний. Обработка остальных прерываний производится в обратном порядке.

Таким образом, в соответствии с изложенной дисциплиной обслуживания прерывания имеют следующую приоритетность. Вначале обслуживаются вводно-выводные, затем внешние и, наконец, программные или супервизорные прерывания.

Указанная приоритетность прерываний может изменяться программистом, но лишь для тех прерываний, которые он может замаскировать программным путем. К ним относятся лишь четыре программных прерывания. Заметим, что для завершения выполнения программы обработки какого-либо прерывания с помощью НВ ССП, соответствующего данной группе прерываний, производится маскирование запросов на прерывание данной группы.

Общий алгоритм процедуры прерываний с учетом их приоритетности приведен на рис. 5.3. В начале выполнения микропрограммы выборки очередной команды (МПР ВЫБОР) производится анализ признака BBB. При его отсутствии выбирается очередная команда проблемной программы. Если в процессе ее выборки или выполнения появились признаки супервизорного или незамаскированного програм-

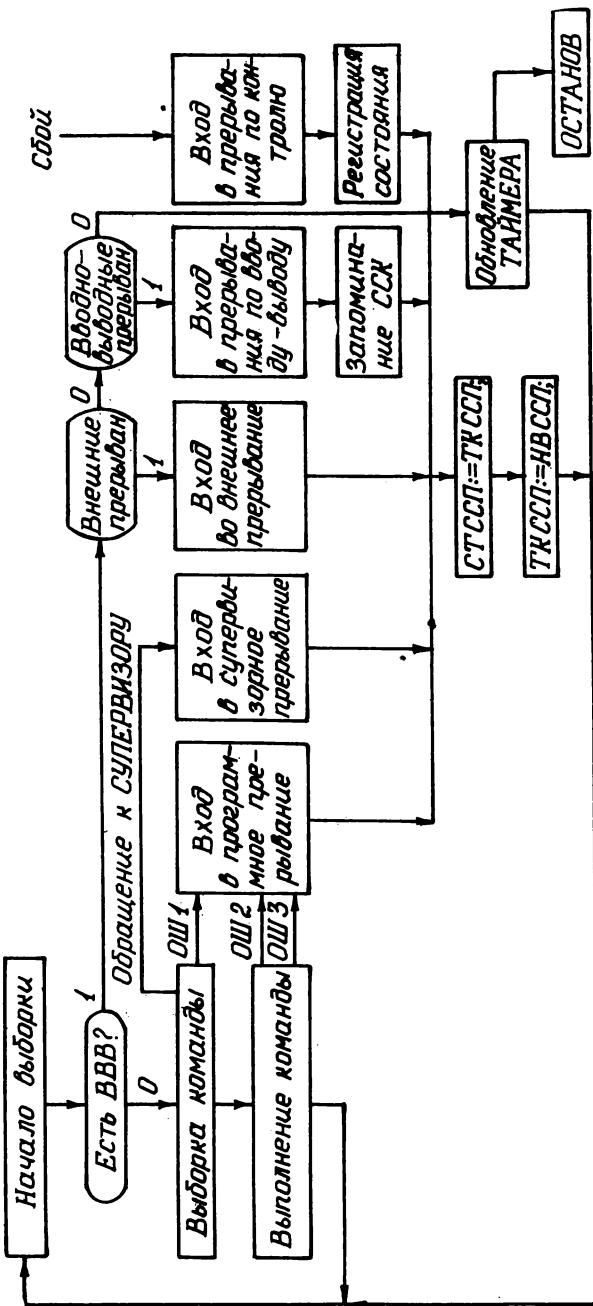


Рис. 5.3

много прерывания, то происходит переход к программам обработки этих прерываний.

Вход в супервизорное прерывание осуществляется автоматически при выборке команды обращения к СУПЕРВИЗОРУ. К программному прерыванию переход может произойти или из-за некорректности кода операции в выбранной команде (код операции отсутствует в системе команд машины), или по коду операции команды ВЫПОЛНИТЬ (ОШ 1).

К программному прерыванию возможен переход и при выполнении выбранной команды. При этом причины прерываний (ОШ 2) могут возникнуть как в ходе выполнения команды (например, по спецификации, защите памяти, неверной адресации, данные и т.п.), так и при ее завершении (ОШ3) (например, переполнение, потеря значимости и т.п.).

При наличии признака разрешения прерывания ВВВ производится уточнение причины прерывания (внешнее или вводно-выводное). После уточнения происходит переход к обработке соответствующего прерывания. При обработке вводно-выводных прерываний помимо действий, отраженных на рис. 5.2, производится дополнительное запоминание ССК.

Прерывания по таймеру и по кнопке ВНЕШНЕЕ ПРЕРЫВАНИЕ пульта управления в отличие от других внешних прерываний программы не обрабатываются. При возникновении запросов по этим причинам во всех случаях производится обновление таймера (установление очередного значения времени), а затем на основании анализа дополнительных условий машина или останавливается (переходит в состояние ожидания) или продолжает работу по выполнению программы.

Вход в прерывание по контролю происходит автоматически при появлении сигнала запроса на прерывание по сбою машины от схемы контроля. При обработке сбоя дополнительно регистрируется в поле ДИАГНОСТИКА оперативной памяти состояние различных узлов ВЧУ для анализа сбойной ситуации.

Обработка всех прерываний (кроме прерываний от таймера и пульта управления) начинается с загрузки СТ ССП и ТК ССП, после чего происходит переход к МПР ВЫБОР по адресу, указанному в НВ ССП программы обработки данной группы прерываний.

### § 5.3. АППАРАТНЫЕ СРЕДСТВА СИСТЕМЫ ПРЕРЫВАНИЙ

В состав аппаратных средств системы прерываний входят регистры устройства управления машины, отдельные функциональные

триггеры АЛБ, схемы формирования признаков разрешения прерываний по защите и адресации (признака ЗА) и внешних и вводно-выходных прерываний (признака ВВВ), а также некоторые фиксированные ячейки локальной и общей памяти.

В служебных регистрах размещаются отдельные поля ТК ССП. Кроме того, для размещения всего ТК ССП отводятся фиксированные ячейки МП (номера их на рис. 5.1 показаны сверху). Размещение полей ТК ССП в служебных регистрах и локальной памяти отражено в таблице 5.3.

Таблица 5.3

Наименование поля ТК ССП	Разряды поля ТК ССП	Разряды служебных регистров ТК ССП	Адреса ячеек ТК ССП МП (шестнадцатиричные)
Маска системы	0:2,7	РБР[0:2,7]	88
Ключ защиты (КЗ)	8:11	РБЗ [4:7]	89[0:3]
Состояние	I2,I5 I3 I4	- РБР[5] РБД[2]	89[4,7] 89[5] 89[6]
Код прерывания	I6:3I	-	8A, 8B
Код длины команды (КДК)	32,33	-	8C[0:1]
Код условия (КУ)	34:35	РБС[6:7]	8C[2:3]
Маска программы	36:39	-	8C[4:7]
Адрес команды (АК)	40:63	-	8D, 8E, 8F

Из таблицы следует, что некоторые поля ТК ССП размещаются лишь в ячейках МП, в то время как другие поля размещаются и в ячейках МП, и в служебных регистрах.

К первым относятся те поля ТК ССП, которые используются лишь при удовлетворении запросов на прерывания. К ним относится часть поля СОСТОЯНИЕ (ССП[I2,I5]), в которой фиксируются признаки работы с КОИ=8, и состояние ЗАДАЧА. Эти признаки записываются в 4 и 7 разряды ячейки 89 МП при загрузке ТК ССП. К этой же группе принадлежат поля КОД ПРЕРЫВАНИЯ, КДК, МАСКА ПРОГРАММЫ и АК, которые также не фиксируются в служебных регистрах. Это объясняется тем, что код причины прерывания формируется в ТК ССП (ячейки 8A, 8B МП) лишь при удовлетворении запроса на прерывание по данной причине непосредственно перед загрузкой ТК ССП на место СТ ССП. Код длины команды также заносится в ТК

ССП [8C[0:I]] лишь при выполнении прерываний. При этом формирование его производится программно в соответствии с выражением (5.I) путем переработки двух старших разрядов кода операции, хранящихся в буфере команды ЛП (ячейка 98).

Адрес текущей команды в процессе выполнения программы хранится или в адресном регистре РМФЕ, или в фиксированных ячейках 8Д, 8Е, 8F локальной памяти. Во всех случаях при выполнении прерываний код адреса текущей команды или загружается в эти ячейки из РМФЕ, или сохраняется в них.

Таким образом, информация, загруженная при прерываниях в ячейки ТК ССП 8C[0:I] и 8Д, 8Е, 8F, может быть использована в дальнейшем для формирования адреса команды, к которой необходимо возвратиться после выполнения прерывания.

Маска программы также хранится в ячейке 8C[4:7] ЛП, куда она записывается при загрузке ТК ССП. Это объясняется тем, что маска используется лишь при появлении причин для отдельных программных прерываний.

Поля ТК ССП другой группы размещаются в служебных регистрах. Исходное содержимое этих полей при загрузке ТК ССП фиксируется, кроме того, в ячейках ЛП. При этом, если содержимое полей МАСКА СИСТЕМЫ и КЛЮЧ ЗАЩИТЫ в процессе выполнения программы остается исходным, то содержимое поля КОД УСЛОВИЯ и часть поля СОСТОЯНИЕ (ССП[13,14]), размещенное в служебных регистрах, меняется в соответствии с программой. Поэтому при удовлетворении запроса на прерывание содержимое этих полей загружается из служебных регистров в соответствующие им ячейки ТК ССП ЛП.

Помимо размещения некоторых полей ТК ССП служебные регистры используются также для приема и хранения запросов на прерывания. При этом запросы на некоторые прерывания устанавливаются в них по микропрограммам, а на другие прерывания - аппаратурно.

Запросы на внешние прерывания фиксируются в регистре РБК (см. рис. 4.8). При этом запросы от таймера в РБК[0] поступают по соответствующей микропрограмме, а остальные запросы - аппаратурно.

Запросы на вводно-выводные прерывания фиксируются в регистре РБР[3:4,6] (рис. 5.4) по соответствующим микропрограммам при выработке сигнала РБР:=С. Кроме того, РБР[4,6] (запросы на селекторные прерывания) имеют цепи установки их в единичное состояние аппаратурным путем. Они устанавливаются при появлении сигнала РРА:=С, в соответствии с содержимым РБС[3,4], сформированным по специальной микропрограмме (см. главу VII). При этом

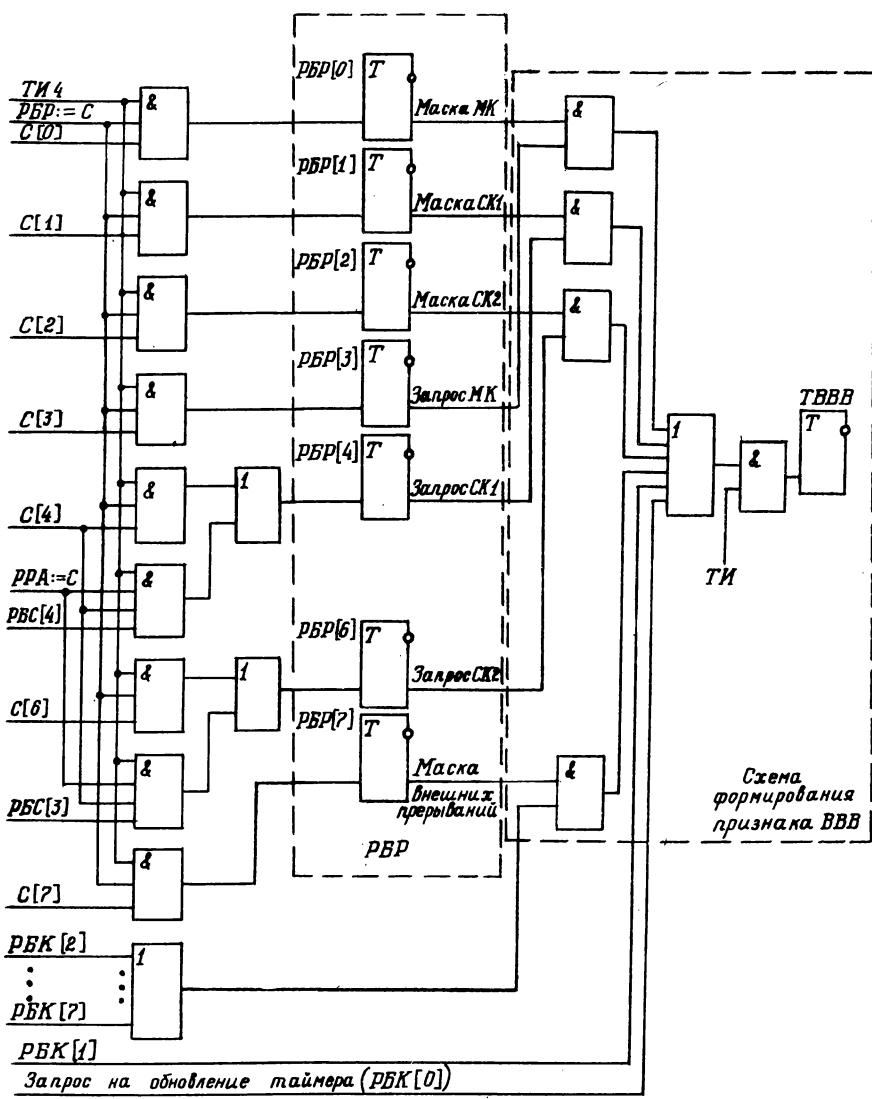


Рис. 5.4

$\text{РБР}[4]:=I$ , если  $\text{РБС}[4]=I$  (запрос на прерывание по СК1), и  
 $\text{РБР}[6]:=I$ , если  $\text{РБС}[3]=I$  (запрос на прерывание по СК2).

На рис. 5.4 показаны также цепи занесения маски системы на  $\text{РБР}[0:2,7]$  по сигналу  $\text{РБР}:=0$  при загрузке НВ ССП на место ТК ССП. На этом же рисунке изображена схема формирования признака ВВВ (разрешения прерываний внешних и вводно-выводных).

Данный признак формируется при установке триггера ТВВВ в единичное состояние. Это происходит в том случае, если имеются незамаскированные запросы на вводно-выводные прерывания (от МК, СК1, СК2), или незамаскированные запросы на внешние прерывания, поступающие из РБК[2:7], или при установке триггера внешнего прерывания (РБК[I]) в единичное состояние с пульта управления, или есть запрос на прерывание от таймера (на обновление таймера РБК[0]).

Установка ТВВВ в единичное состояние происходит в соответствии с выражением:

$$\text{ТВВВ} = \text{РБР}[3] \cdot \text{РБР}[0] \vee \text{РБР}[4] \cdot \text{РБР}[1] \vee \text{РБР}[6] \cdot \text{РБР}[2] \vee (\text{РБК}[2] \vee \dots \vee \text{РБК}[7]) \cdot \text{РБР}[7] \vee \text{РБК}[1] \vee \text{РБК}[0]. \quad (5.2)$$

Аппаратным путем формируются также запросы на прерывания по неверной адресации (обращение к несуществующим ячейкам ОП) и при нарушении защиты памяти (несовпадении ключа защиты памяти ячейки ОП и кода поля КЗ в ТК ССП), которые относятся к группе программных прерываний. Эти запросы фиксируются в РБС[0:I] соответственно. Схема формирования запросов приведена на рис. 5.5.

В формировании запросов помимо элементов собственно системы прерываний принимают участие элементы блока местного управления ОП (триггеры ТОП, ТМП, ТЧТ, ТСТ) и блока защиты памяти (триггер ТНКЛ). Запрос на прерывание по неверной адресации вырабатывается в РБС[0] в момент ТИ4 в соответствии с выражением

$$\text{РБС}[0]:=I, \text{ если } \text{TCA}=I, \quad (5.3)$$

где  $\text{TCA} = \text{ПРБЛ1} \cdot (\text{ТОП} \vee \text{ТМП}) \cdot (\text{ТЧТ} \vee \text{ТСТ}) \cdot (\text{ТИ3} \vee \text{СИ3})$ ;

$\text{TCA}$  – триггер сбоя по адресации системы прерываний;

$\text{ТОП}, \text{ТМП}$  – триггеры обращения к ОП или МП блока местного управления ОП или МП соответственно;

$\text{ТЧТ}, \text{ТСТ}$  – триггеры режима чтения или стирания блока местного управления ОП соответственно;

$\text{ТИ3}, \text{СИ3}$  – синхронизирующие импульсы;

$\text{ПРБЛ1}$  – сигнал неверной адресации, поступающий из ОП.

Запрос на прерывание по нарушению защиты памяти вырабатывается в РБС[1] в момент ТИ4 в соответствии с выражением:

$$РВС[1]: =I, \text{ если есть ПРВНЭП,} \quad (5.4)$$

где ПРВНЭП - сигнал запроса на прерывание по нарушению защиты памяти;

$$\text{ПРВНЭП} = \text{ТНКЛ} \cdot \{(РН:=C) \vee (РЗ:=C) \vee (РН:=РКН) \vee (РЗ:=РКЗ) \vee \\ \vee РБЗ[4] \vee \text{ТЧТ}\} \cdot \text{ТИ4};$$

ТНКЛ - триггер несовпадения ключей блока защиты памяти;

РН:=C, РЗ:=C; РН:=РКН, РЗ:=РКЗ - сигналы занесения информации на регистр РНЗ оперативной памяти для ее записи;

РБЗ[4] - признак режима защиты памяти при обращении к ОП;

ТИ4 - синхроимпульс тактовый.

Заметим, что триггер ТНКЛ устанавливается в единичное состояние по несовпадению ключей только при отсутствии блокировки прерывания по адресации и защите (сформирован сигнал БЛКАЗ). Для формирования этого сигнала в системе прерывания используется триггер блокировки прерывания (ТБП), который устанавливается в одно из состояний микрооперации ТБП:=0 или ТБП:=1 в соответствии с кодом поля УСТАНОВ микрокоманды.

Сигнал ТБП:=1 вырабатывается при гашении системы и в остановленном состоянии ВЧУ, при этом запросы на прерывания по адресации и защите игнорируются. Однако, если в остановленном состоянии ВЧУ возникают запросы на вводно-выводные прерывания, то блокировка прерываний снимается по сигналам ОСТ АПРС или ТЦП. Таким образом, сигнал БЛКАЗ вырабатывается в соответствии с выражением

$$\overline{\text{БЛКАЗ}} = \overline{\text{ТБП}} \vee \text{ОСТ АПРС} \vee \text{ТЦП}, \quad (5.5)$$

где ОСТ АПРС - сигнал, вырабатываемый при аппаратной селекторной приостановке;

ТЦП - сигнал, вырабатываемый по микрооперации РБД[0]:=1 при выполнении МПР мультиплексно-селекторной приостановки.

В схеме формирования признака ЗА (разрешения прерывания по защите и адресации), приведенной на рис. 5.5, производится анализ запросов на прерывание в РБС[0:I]. Признак ЗА вырабатывается в момент ТИ2 путем установки триггера ТЗА в единичное состояние в соответствии с выражением:

$$\text{TZA} = \overline{\text{БЛКАЗ}} \cdot (\text{РБС}[0] \vee \text{РБС}[1]) \cdot [(\text{ТОП} \vee \text{ТМП}) \cdot \text{ТЭП} \vee \\ \vee (\text{РАПП} := \text{РВМ} \vee \text{РАПП} := \text{РВС})], \quad (5.6)$$

где ТЭП - триггер записи ОП (находится в блоке управления ОП);

РАПП:=РВМ, РАПП:=РВС - сигналы, вырабатываемые в устройстве управления в конце выполнения МПР канальных приостановок.

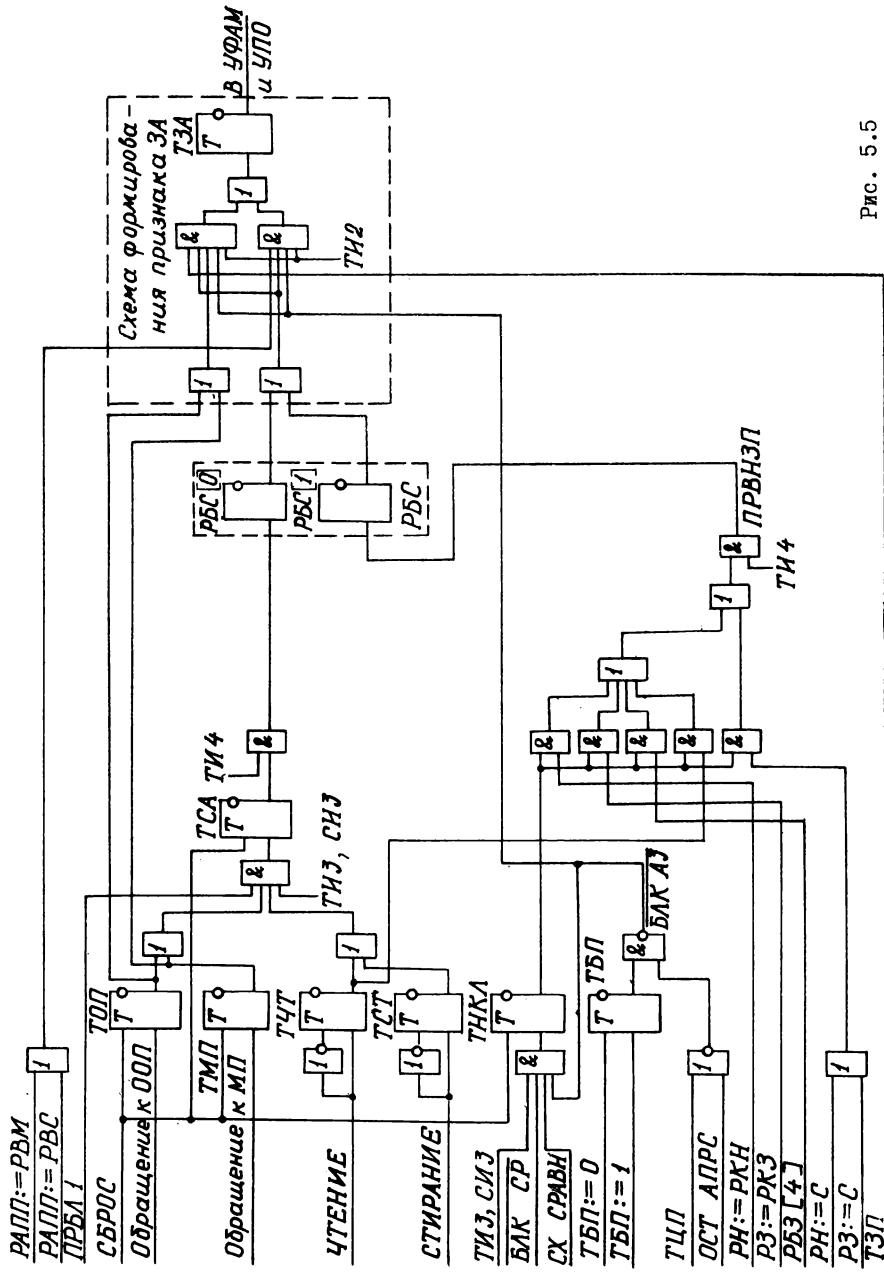


Рис. 5.5

Маска прерываний по контролю машин (ССП[13] ) размещается в РБД[5], куда она заносится по специальной команде СУПЕРВИЗОРА (при обработке отдельных прерываний). Запрос на прерывание по контролю вырабатывается с помощью аппаратных средств системы контроля, обеспечивающих автоматический переход к обработке данного прерывания при РБД [5]=1. Запрос на прерывание от схем контроля фиксируется в РБД [6](см. рис. 4.II).

Состояния процессора СЧЕТ и ОЖИДАНИЕ (ССП[14] ) фиксируется в РБД[2] по микропрограммам. Состояние процессора анализируется микропрограммно при обработке прерываний.

Запрос на супервизорное прерывание вырабатывается по коду операции команды обращения к СУПЕРВИЗОРУ (этот запрос не маскируется).

При программных прерываниях (за исключением рассмотренных выше прерываний по защите и адресации) в качестве аппаратурных средств используются регистры ВчУ, фиксированные ячейки локальной памяти и узлы АЛБ.

Программные прерывания могут произойти при выполнении МПР ВЫБОР. В этом случае в качестве аппаратуры, вырабатывающей сигнал на прерывание, используются регистры ВчУ (чаще всего РД), в которых хранится код операции выбираемой команды. При фиксации в них некорректного кода операции (такой операции нет в системе команд машины), кода операции ВЫПОЛНИТЬ и кода привилегированной операции (специфической операции СУПЕРВИЗОРА) с помощью блока управления ЦУУ автоматически вырабатывается начальный адрес МПР обработки данного программного прерывания (эти прерывания не маскируются).

При выполнении микропрограмм команд также могут возникнуть программные прерывания по различным причинам. Сигналы, вызывающие в этом случае прерывания, формируются на основании анализа адресных регистров, общих регистров ЦУУ и узлов АЛБ.

Прерывания по спецификации возникают во всех случаях при неправильной адресации команд или данных (например, при нарушении четности или кратности адресов). Прерывания также возможны при выполнении операций десятичной арифметики (десятичные данные), если выбираемые из ОП в регистры ВчУ данные неправильно закодированы (эти прерывания не маскируются). При выполнении операций с десятичными данными, а также данными с фиксированной и плавающей запятой причины прерываний возникают при появлении ошибок в программах, которые выявляются на основании

микропрограммного анализа данных (при делении) и результата операции. Эти причины фиксируются в узлах АЛБ (триггерах признаков результата операции) или в определенных разрядах служебных регистров (например, РБС[3]:=1, если возникает переполнение при делении с фиксированной запятой). Четыре прерывания (см. таблицу 5.1) по данным причинам могут быть замаскированы (маска хранится в ячейке 8С [4:7] ЛП).

#### § 5.4. ФУНКЦИОНИРОВАНИЕ СИСТЕМЫ ПРИ ВЫПОЛНЕНИИ ПРЕРЫВАНИЙ

Для выполнения незамаскированного запроса на прерывание, который выявляется на основании анализа различных признаков в процессе выполнения МПР ВЫБОР или микропрограммы выполнения выбранной команды, необходимо осуществить вход в прерывание данной группы, произвести загрузку ТК ССП на место СТ ССП и НВ ССП на место ТК ССП и перейти к программе обработки прерывания СУПЕРВИЗОРА по указанной причине. Для выполнения этих действий в систему помимо аппаратурных средств входят программные средства прерываний, включающие в свой состав микропрограммы входа в прерывания по каждой причине, а также общие микропрограммы для всех групп прерываний (кроме прерываний по таймеру и кнопке ВНЕШНЕЕ ПРЕРЫВАНИЕ).

Микропрограммы входа в прерывание в основном обеспечивают окончательную подготовку ТК ССП к прерыванию (в него заносится код прерывания) и формирование адреса второго полуслова СТ ССП, по которому будет записываться этот код.

Код прерывания заносится в поле ТК ССП с помощью соответствующей константы из поля микрокоманды. Адрес второго полуслова СТ ССП в ООП формируется с помощью константы в РГРИ.

Общие микропрограммы обеспечивают загрузки ССП и переход к программе обработки прерываний.

Рассмотрим процедуры прерывания по различным причинам в порядке их приоритетности.

##### Прерывания по контролю машины

При появлении сбоя в процессе выполнения программы от схемы контроля возникает запрос на прерывание, который фиксируется в триггере ТКТРМ (РБД[6]). Если запрос не замаскирован (РБР[5]=1), то формируется начальный адрес МПР входа в прерыва-

ние по сбою (РАПП:=0008). Выполнение текущей команды при этом прекращается. Блок-схема процедуры входа приведена на рис. 5.6.

Вначале анализируется ситуация, при которой произошел сбой. Если он возник при первоначальной загрузке программы, т.е. сигнал ТПЗП=1 (РБД [1]=1), то происходит "тяжелый" останов (ТТО:=1). При этом прекращается работа машины. В противном случае анализируется место возникновения сбоя (канал или ВЧУ). Если сигнал ТЦП=1 (РБД [0]=1), то происходит переход к МПР входа в обработку прерывания по сбою канала, иначе анализируется вид исполняемой команды.

При выполнении операции команды ввода-вывода, но не при ее выборке (ТВК =0), происходит переход к МПР входа в обработку канального сбоя. В противном случае выполняются действия входа в обработку сбоя ВЧУ, заключающиеся в записи содержимого регистров РО, РБД, РБС, РБР и байта состояния АЛБ (ББА) в фиксированные ячейки диагностической области ОП (рис. 5.6). Затем происходит исправление контрольных разрядов (КР) в РМФЕ и РПТУ ВЧУ, а также в общих и "плавающих" регистрах ЛП, текущем ССП в ЛП и в информации, хранящейся в области разгрузки ЛП. После этого происходит переход к процедуре смены ССП (ТК ССП загружается на место СТ ССП, а НВ ССП-на место ТК ССП), а затем к программе обработки прерываний по сбою.

### Внешние и вводно-выводные прерывания

При появлении запросов на прерывание от МК, СК1 и СК2 (как микропрограммных, так и схемных) происходит их фиксация в РБР[3:4,6] (см. рис. 5.4). Запросы на внешние прерывания фиксируются в РБК[0:7]. Как и при сбоях, запросы на внешние и вводно-выводные прерывания могут появляться в любой момент времени (может быть, даже одновременно от нескольких источников). Они сохраняются в РБР и РБК до тех пор, пока не будут приняты ВЧУ к исполнению.

Каждому источнику запросов на вводно-выводные прерывания присваивается свой приоритет (см. главу VII). При отсутствии блокировки (маски) соответствующего запроса вырабатывается признак ВВВ (TBВВ:=1) в схеме его формирования (см. рис. 5.4). Блок-схема процедуры входов в прерывания приведена на рис. 5.7.

Если при начале выборки очередной команды сформирован признак ВВВ (TBВВ:=1) и имеются запросы на внешние прерывания (РБК[0:5]≠0), то происходит переход к входу во внешние прерыва-

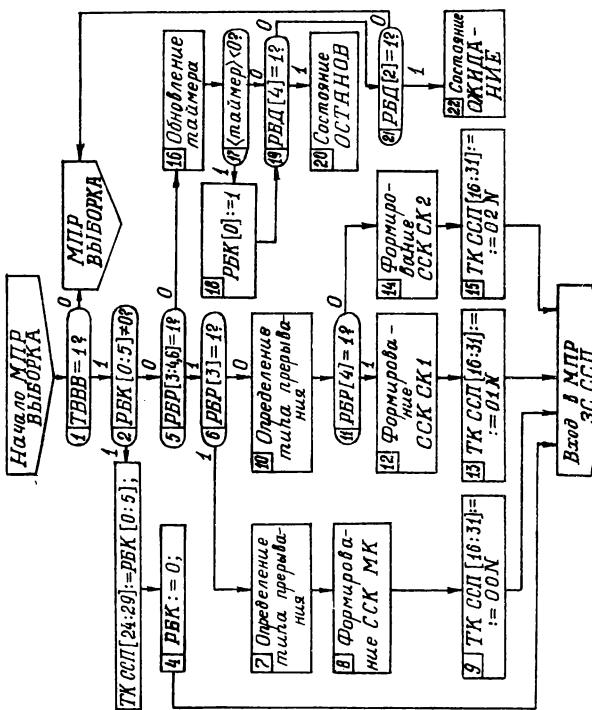


Рис. 5.6

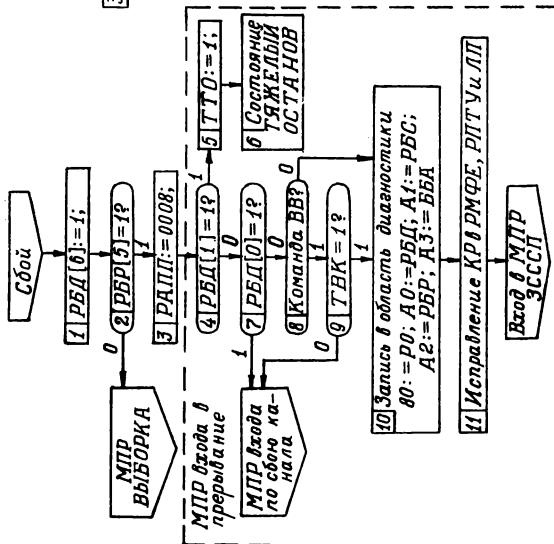


Рис. 5.7

ния. При этом В ТК ССП формируется код причины прерывания (ССП [24:29] := РБК [0:5]), сбрасываются запросы на внешние прерывания (РБК [0:7] := 0) и происходит переход к МПР загрузки ТК ССП.

При отсутствии запросов на программно-обрабатываемые внешние прерывания анализируются запросы на вводно-выводные прерывания. При наличии запросов (РБР [3:4,6] = I) происходит переход к входу в вводно-выводное прерывание. Вначале определяется тип канала (при РБР [3] = I – мультиплексный, иначе – селекторный). После этого производится определение типа прерывания (микропрограммная приостановка или аппаратурное прерывание). Затем формируется ССК данного канала (для селекторных каналов номер определяется по содержимому РБР [4] и заносится код прерывания в ТК ССП (ССП [16:31] := <КОД ПРЕРЫВАНИЯ>), в котором указывается в двух старших тетрадах тип канала (для МК – 00, для СК1 – 01, для СК2 – 02) и во втором байте номер устройства УВ=В (N). В конце МПР входа в прерывание производится переход к МПР загрузки ТК ССП.

При отсутствии запросов на вводно-выводные прерывания (РБР [3:4,6] = 0) происходит вход в аппаратурное прерывание по внешним запросам (по кнопке ВНЕШНЕЕ ПРЕРЫВАНИЕ или таймеру). При этом вначале во всех случаях происходит обновление таймера (уменьшение содержимого таймера, записанного в фиксированной ячейке ООП) и проверка условия прерывания по таймеру (<ТАЙМЕР><0>). При выполнении этого условия происходит формирование запроса на прерывание по таймеру в РБК (РБК [0] := I).

После формирования запроса по таймеру или при невыполнении условия <ТАЙМЕР><0> производится анализ состояния ТОСТ (РДБ[4]). При ТОСТ=I ВЧУ переводится в состояние ОСТАНОВ. В противном случае анализируется в ТК ССП состояние ВЧУ по содержимому триггера ТЖС (РДБ[2]), который соответствует ССП[14]. Если ТЖС=I, то ВЧУ переводится в состояние ОЖИДАНИЕ, иначе, происходит переход к МПР ВЫБОР для выборки очередной команды.

### Программные прерывания

При появлении признаков, используемых для программных прерываний, возникающих при некорректном использовании кодов операций, ошибочном задании данных или адресов, происходит переход к МПР входа в прерывание по соответствующей причине.

Для большинства программных прерываний этого типа МПР входа выполняются по одинаковой схеме. При этом, если прерывание немаскируемое (см. таблицу 5.1), то процедура входа в прерывание заключается в том, что по соответствующей причине происходит

дит автоматическое формирование начального адреса МПР входа в РАПП и начинается ее выполнение.

Первая часть МПР входа для каждой из причин отличается тем, что с ее помощью в соответствии с причиной прерывания автоматически формируется в ССП [24:31] восемь младших битов кода прерывания. Занесение их в поле КОД ПРЕРЫВАНИЯ ССП производится с помощью микрокоманды МПР в виде константы (в качестве примера на рис. 5.8,а приведена первая часть МПР входа в прерывание по некорректному коду операции). Затем выполняется по входу А общая для всех программных прерываний часть МПР входа (рис. 5.8,в), с помощью которой вначале формируется восемь старших битов кода прерывания (для программных прерываний ССП [16:23]=00), а после этого формируется фиксированный адрес второго полуслова СТ ССП, отвечающего данной причине прерывания.

После выполнения указанных действий происходит переход к загрузке ТК ССП на место СТ ССП.

Если программное прерывание максимизируемое (см. таблицу 5.1), то первая часть МПР входа сначала анализирует маску соответствующего прерывания (один из разрядов поля маски программы ТК ССП, хранящейся в ячейке 8С [4:7] ЛП). При разрешении прерывания ( $8C[i] = 1$ , где  $i$  – номер бита маски данного прерывания) формируются одновременно все 16 битов поля кода прерывания в ТК ССП (в ячейках 8A, 8B ЛП) и происходит переход по входу Б к общей части МПР входа (см. рис. 5.8,в).

Если данная причина прерывания замаскирована, то осуществляется выборка очередной команды. Пример первой части МПР входа маскируемого прерывания по переполнению с фиксированной запятой (ППФЗ) приведена на рис. 5.8,б.

В отличие от рассмотренных выше программных прерываний при возникновении в программе ошибок по защите и адресации они обнаруживаются не программным путем, а аппаратурно. При этом сформированные с помощью аппаратуры запросы на прерывание фиксируются в РБС [0:1] (см. рис. 5.5).

Зафиксированные в РБС [0:1] запросы (рис.5.9) в соответствии с выражением (5.6) обеспечивают при наличии определенных условий автоматическое формирование признака прерывания по защите и адресации (ЗА) путем установки триггера ТЗА в единичное состояние.

По этому сигналу в узле УПО устройства управления происходит блокировка генерации импульсов ГИ и разрешается генерация импульсов ХИ. Синхроимпульсами ХИ сбрасывается РАПП и по признаку ЗА в РАПП автоматически заносится начальный адрес МПР входа.

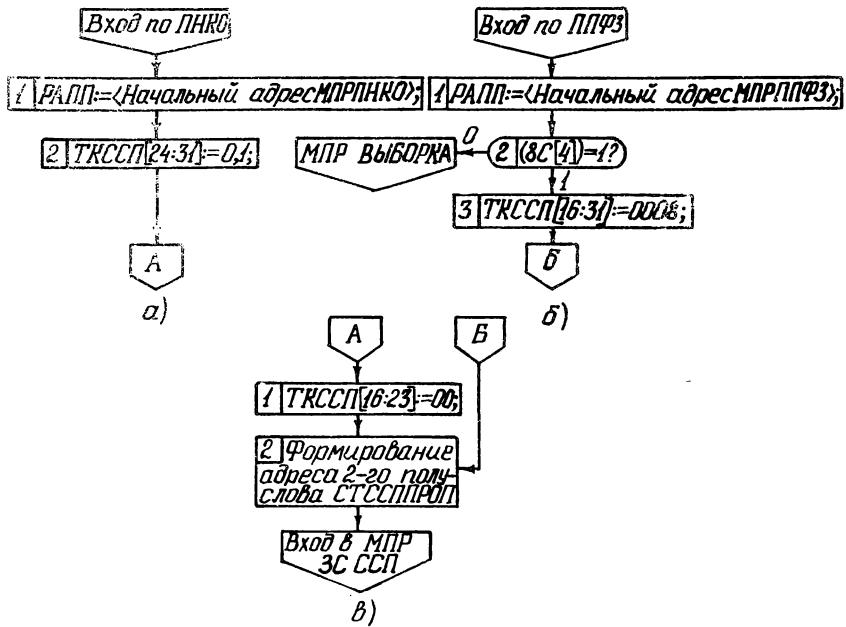


Рис. 5.8

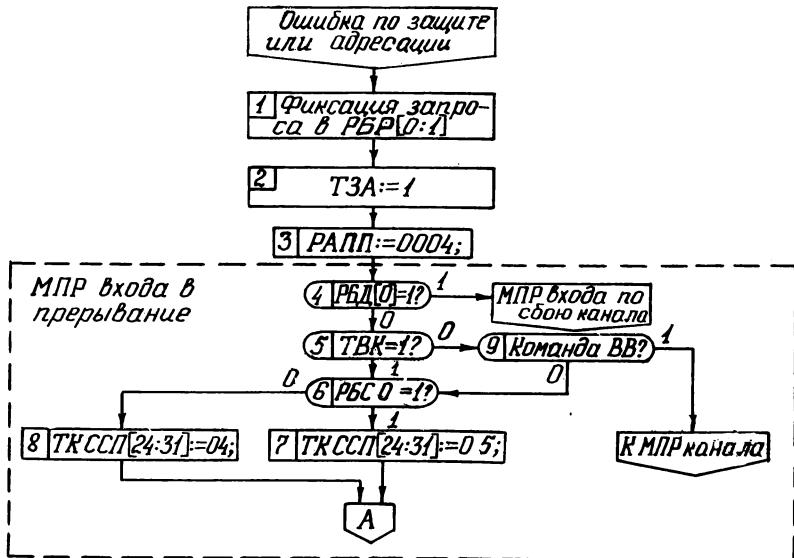


Рис. 5.9

да в прерывание по защите и адресации (РАПП:=С004). Происходит переход к данной МПР, блок-схема которой приведена на рис. 5.9.

Вначале МПР входа анализирует ситуацию, при которой появился запрос на прерывание. Если он появился при выполнении микропрограммной приостановки по запросам каналов МПРС (в этом случае триггер ТЦП в РБД[0] находится в единичном состоянии), то происходит прерывание по обработке канальных сбоев. В другом случае (запрос на прерывание появился при работе ВЧУ) анализируется, выполняется ли МПР ВЫБОР (ТВК=1). Если нет, то необходимо выяснить по коду операции, хранящемуся в буфере команды ЛП, какая команда выполняется.

Если выполняется команда ввода-вывода (ВВ), то происходит переход к прерыванию по запросу канала для фиксации ошибки в ССК.

При выполнении МПР ВЫБОР или МПР любой команды (кроме команды ВВ) анализируется содержимое РБС[0] для выявления причины прерывания (по защите или адресации).

При РБС[0]=1 (прерывание по адресации) в фиксированные ячейки ТК ССП в ЛП заносятся восемь младших битов кода прерывания (ССП [24:3I]:=05). В противном случае (прерывание по защите) ССП [24:3I]:=04. После формирования младших битов в коде прерывания происходит переход по входу А к общей части МПР входа в программное прерывание (см.рис.5.8,в). Микропрограмма входа в прерывание по СУПЕРВИЗОРУ (МПР СУПЕР) выполняется по команде ОБРАЩЕНИЕ К СУПЕРВИЗОРУ. При ее выполнении код прерывания по СУПЕРВИЗОРУ ячейки 22 ПРОП заносится на регистры Л и Д (РЛ:=00; РД:=44). Адрес ячейки ПРОП (второе полуслово СТ ССП) записывается в РГРИ. После этого происходит переход к загрузке ТК ССП на место СТ ССП.

Окончательное выполнение прерываний завершается общими микропрограммами любых групп прерываний. К таким микропрограммам относятся:

- микропрограмма записи ТК ССП в ячейки СТ ССП (МПР ЗС ССП);
- микропрограмма загрузки НВ ССП на место ТК ССП (МПР КЗ ССП).

При удовлетворении запросов на прерывания в процессе выполнения программ переход от МПР ЗС ССП к МПР КЗ ССП осуществляется автоматически. Следует заметить, что МПР КЗ ССП используется также при первоначальной загрузке проблемной программы. При этом такая загрузка возможна как при нажатии кнопки ПЕРВОНАЧАЛЬНАЯ ЗАГРУЗКА на пульте управления, так и по команде ЗАГРУЗИТЬ ССП.

В этих случаях вход в МПР КЗ ССП производится иначе, чем при переходе от МПР ЗС ССП. Порядок входа поясняется при рассмотрении МПР КЗ ССП.

### Микропрограмма ЗС ССП

В начале выполнения ЗС ССП (рис. 5.10) производится установка нулевого кода ключа защиты в РБЗ [4:7], соответствующего разделу СУПЕРВИЗОР ООП. Ключ защиты прерываемой программы сохраняется в ячейке 89 [0:3] ЛП. Затем производится запись кода прерывания ТК ССП из фиксированных ячеек ЛП (8A, 8B) в стандартные ячейки второго полуслова СТ ССП ПРОП (см. таблицу 5.2), отвечающие данному прерыванию, по адресу, сформированному в МПР входа.

Занесение в СТ ССП (ячейки четвертого полуслова) двух младших байтов адреса текущей команды (АК) производится после анализа признака его размещения (ТАК). Если ТАК=1, то АК вначале загружается в РМФЕ из ячеек четвертого полуслова ТК ССП локальной памяти (8D, 8E, 8F), а затем в СТ ССП [48:63] ПРОП заносится РФЕ (одно полуслово). При ТАК=0 сразу производится загрузка -СТ ССП [48:63] :=РФЕ.

Если прерывание наступило при выполнении выборки команды (ТВК=1), то в поле КДК ТК ССП (ССП [32:33]) формируется код нуля. Это указывает на то, что АК, записанный в СТ ССП, не является адресом следующей команды (обычно такие прерывания приводят после их обработки к прекращению выполнения прерванной программы).

При ТВК=0 осуществляется формирование кода КДК в соответствующем поле ТК ССП (ячейка 8C [0:1]) локальной памяти на основании переработки кода операции текущей команды, хранящегося в буфере ЛП. Переработка производится в соответствии с логикой, приведенной на рис. 5.10.

После формирования КДК в третье полуслово СТ ССП в ПРОП записываются поля ТК ССП (КДК из ячейки 8C [0:1] ЛП, КУ из РБС [6:7], маска программы из ячейки 8C [4:7] ЛП, старшие разряды АК из РМ). Первое полуслово ТК ССП хранится в ячейках 88 и 89 ЛП. Оно без изменения записывается из ЛП в первое полуслово СТ ССП (МАСКА СИСТЕМЫ, КЗ и СОСТОЯНИЕ).

В конце выполнения МПР ЗС ССП формируется начальный адрес четвертого полуслова НВ ССП в РГРИ путем увеличения его содержимого на 46. Этим обеспечивается автоматическое начало выпол-

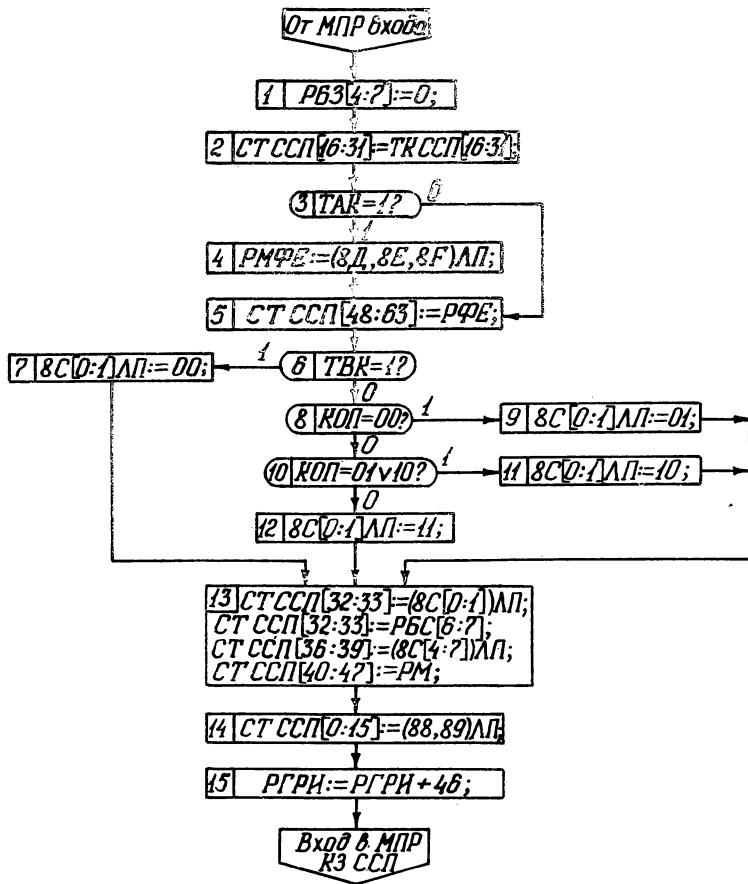


Рис. 5.10

нения МПР К3 CCP (по сформированному в РГРИ адресу хранится адрес команды начала МПР К3 CCP).

#### Микропрограмма К3 CCP

При переходе от МПР ЗС CCP (рис. 5.11) вход в последнюю начинается с установки служебного триггера ВЧУ РБД [1] в состояние единицы, обеспечивающее формирование признака загрузки НВ CCP (это необходимо для блокировки выполнения некоторых видов прерываний на время работы микропрограммы).

После этого начинается выполнение собственно МПР К3 ССП. Вначале происходит чтение четвертого полуслова НВ ССП (двух младших байтов адреса начальной команды программы обработки данного прерывания) из стандартных ячеек НВ ССП ПРОП по адресу, сформированному в РГРИ при завершении МПР ЗС ССП, и запись его на место четвертого полуслова ТК ССП (в ячейке 8E, 8F локальной памяти) и в РФЕ (оператор 2 на рис. 5.II).

Затем из стандартной ячейки НВ ССП ПРОП извлекается третье полуслово, адрес которого формируется в РМН путем увеличения содержимого РГРИ на 44 (РМН:=РГРИ + 44). Части этого полуслова НВ ССП размещаются на месте третьего полуслова ТК ССП. При этом КУ (НВ ССП [34:35]) загружается в РБС[6:7], старшие разряды АК (НВ ССП [40:47]) – в РМ и, кроме того, все полуслово загружается в ячейки 8C,8D ТК ССП локальной памяти (оператор 3).

После этого извлекается из ячейки НВ ССП ПРОП первое полуслово (МАСКА СИСТЕМЫ, К3, СОСТОЯНИЕ) и загружается в ячейки первого полуслова ТК ССП ЛП (ячейки 88,89). Кроме того, МАСКА СИСТЕМЫ загружается в РБР[0:2,7], признак состояния ожидания – в РБД[2], а маска контроля – в РБД[5]. Адрес первого полуслова НВ ССП ПРОП формируется в РМН при выполнении оператора 4 увеличением содержимого РГРИ на 40.

По окончании выполнения загрузки первого, третьего и четвертого полуслова НВ ССП из ПРОП на место ТК ССП производится анализ наличия в машине аппаратуры защиты памяти. Если она имеется, то триггер блока защиты (ТБЗ), расположенный в устройстве управления, находится в единичном состоянии (ТБЗ=1). В этом случае код поля К3 (ССП[8:11]) из соответствующей ячейки (89[0:3]) первого полуслова ТК ССП локальной памяти загружается в РБЗ[4:7] (регистр блока защиты). При отсутствии блока защиты в машине (ТБЗ=0) – РБЗ[4:7]:=0 и анализируется К3 в загружаемом ССП (содержимое ячейки 89[0:3]ЛП).

В случае некорректной записи К3 (не равен нулю) происходит переход к МПР входа в прерывание по спецификации.

После загрузки К3 в РБЗ[4:7] анализируется состояние процессора (ССП[14]), зафиксированное в ходе загрузки НВ ССП в РБД[2]. Если РБД[2]=1 (состояние ОЖИДАНИЕ), то происходит переход машины в цикл ожидания. При этом сбрасывается признак первоначальной загрузки НВ ССП (РБД[1]:=0) для разблокировки запросов на прерывание, так как выход из состояния ОЖИДАНИЕ возможен лишь по признаку ВВВ (запросы на внешние, вводно-выводные прерывания) или по сбою машины. Кроме того, состояние ОЖИДАНИЕ может

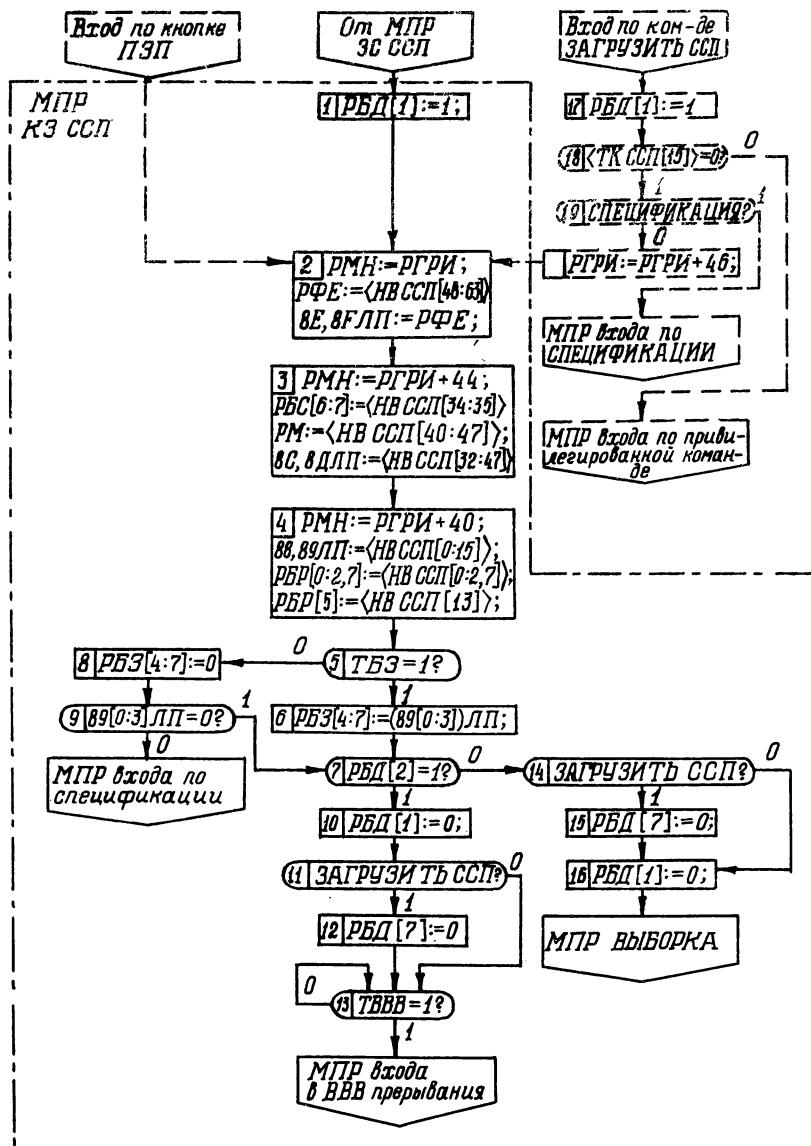


Рис. 5.II

прерываться на время обслуживания каналов при микропрограммной приостановке. Если выполняется команда загрузки ССП, то перед окончательным переходом в ждущее состояние сбрасывается РБД[7] (ТПСВ) для разблокировки прерывания по сбоям. При появлении запроса на прерывание по признаку ВВВ происходит переход из состояния ОЖИДАНИЕ к МПР входа во внешние и вводно-выводные прерывания.

Если признак состояния ОЖИДАНИЕ равен нулю (РБД[2]=0), то происходит переход от МПР К3 ССП к первой команде программы обслуживания прерывания по причине, указанной в загруженном на место ТК ССП новом ССП. При этом с помощью МПР ВЫБОР автоматически выбирается первая команда программы обслуживания данного прерывания по адресу, указанному в загруженном НВ ССП. Порядок выполнения программы обслуживания прерываний в данном пособии не рассматривается.

Возврат в прерванную программу после обработки прерываний производится с помощью команды ЗАГРУЗИТЬ ССП. В этом случае также выполняется МПР К3 ССП, но вход в нее производится по другому (см. рис. 5.II). Вначале (оператор I7) выполняется установка РБД [1] в единичное состояние (как и при начальном выполнении МПР К3 ССП). Затем анализируется состояние процессора (ТК ССП [15]).

Если он находится в состоянии ЗАДАЧА (ТК ССП[15]=1), то происходит переход к МПР входа в прерывание по привилегированной команде, (так как команда ЗАГРУЗИТЬ ССП выполняется лишь в состоянии СУПЕРВИЗОР). В противном случае (ТК ССП [15]=0, т.е. состояние СУПЕРВИЗОР) проверяется отсутствие запросов на прерывание по спецификации (корректность адресов команды ЗАГРУЗИТЬ ССП).

Если нарушена спецификация, то производится переход к МПР входа в прерывание по спецификации. В противном случае в РГРИ формируется адрес четвертого полуслова НВ ССП (РГРИ:=РГРИ + 46), и происходит переход к МПР К3 ССП.

Первоначальная загрузка НВ ССП на место текущего ССП производится по нажатию кнопки ПЕРВОНАЧАЛЬНАЯ ЗАГРУЗКА на пульте управления. При этом автоматически РБД[1] устанавливается в единичное состояние и происходит переход к МПР К3 ССП (см. рис. 5.II).

## Г л а в а УІ

### ИНТЕРФЕЙС ВВОДА-ВЫВОДА

#### § 6.1. ОБЩИЕ СВЕДЕНИЯ ОБ ИНТЕРФЕЙСЕ ВВОДА-ВЫВОДА

Организация обмена информацией между ОП ЭВМ ЕС-1020 и внешними устройствами производится с помощью аппаратных средств каналов и интерфейса ввода-вывода. Этот обмен осуществляется по схеме: основная память (ОП) — канал — интерфейс — управление внешними устройствами (УВУ) — внешние устройства (ВУ). Канал обеспечивает необходимую двустороннюю связь между ОП и УВУ. Первичной информацией для канала на обмен являются команды ввода-вывода, получаемые от процессора.

Вводимая и выводимая информация через канал поступает непосредственно в ОП и из ОП в управление внешними устройствами, которое обеспечивает связь с выбранным внешним устройством по соответствующим сигналам. В процессе же выполнения этих операций аппаратно-программные средства процессора не используются.

Непосредственная двусторонняя передача информации между УВУ и каналом осуществляется с помощью интерфейса ввода-вывода.

Интерфейс ввода-вывода — это унифицированная система связи и сигналов между каналом и УВУ. Интерфейс ввода-вывода обеспечивает единые стандартные принципы обмена данными и формат информации, единую последовательность управляющих сигналов между каналом и УВУ. Поэтому на УВУ возлагается задача приведения сигналов любого внешнего устройства вне зависимости от характеристик последнего к стандартному виду.

Стандартный интерфейс ввода-вывода обеспечивает:

- простоту программирования при вводе-выводе информации;
- единый способ подключения различных ВУ к каналам;
- подключение ВУ с различными скоростями передачи информации;
- стандартизацию выполнения операций ввода-вывода в мультиплексном и монопольном режимах;

- возможность подсоединения 256 непосредственно адресуемых ВУ;
- возможность обмена информацией в системе с несколькими машинами;
- возможность обнаружения сбоя или неисправности в аппаратуре ввода-вывода;
- возможность наращивания мощностей по вводу-выводу информации с расширением круга подсоединяемых ВУ.

Возможности по обмену информацией и расширение количества подсоединяемых ВУ зависят от типа УВУ. Имеются УВУ для одного ВУ, групповые для обслуживания нескольких однотипных ВУ, разделяемые, позволяющие подсоединять ВУ к каналам разных процессоров.

Управление внешними устройствами состоит из блока стандартного сопряжения и блока управления внешними устройствами. Блок стандартного сопряжения преобразует последовательность сигналов интерфейса, коды команд и сигналы управления, необходимые для работы ВУ, и устанавливает связь между УВУ и интерфейсом. Блок управления ВУ осуществляет перемещение носителя информации, чтение или запись данных. Различные способы подключения УВУ через стандартный интерфейс к каналам различных процессоров более подробно рассматриваются в [2,5]. Все устройства, подключаемые к каналу посредством интерфейса ввода-вывода, обычно называются абонентами.

В машине ЕС-1020 с помощью реального интерфейса имеется возможность подключить к селекторному каналу до восьми УВУ. К каждому УВУ, в свою очередь, можно подключить до восьми ВУ. При этом обеспечивается максимальная скорость передачи данных в канале, равная 1300 Кбайт/с.

К мультиплексному каналу можно подсоединить до восьми одиночных УВУ. Каждое УВУ управляет работой только одного ВУ. Скорость обмена информацией не превышает 100 Кбайт/с.

Внешние устройства подключаются к УВУ через специальную систему связей (внутренний интерфейс). При выполнении операций ввода-вывода информация между каналом и ВУ всегда передается по одному байту. Каждый байт содержит либо адрес ВУ, либо команду, либо информацию о состоянии ВУ, либо данные.

Однобайтовый адрес используется для выбора конкретного ВУ и способа его подключения к каналу. Байт команды, поступивший в УВУ из канала, оказывает на конкретное действие, которое выбранное ВУ должно выполнить.

В каждый данный момент времени с каналом логически связана не только одно УВУ. Кроме того, в селекторном канале возможен монопольный режим работы выбранного ВУ. В мультиплексном канале ВУ могут работать одновременно в режиме разделения времени: через интерфейс, чередуясь, пересыпаются части различных сообщений от разных внешних устройств. Каждое внешнее устройство в мультиплексном канале, кроме того, может работать в монопольном режиме.

Информация о состоянии ВУ передается в канал по окончании определенного этапа выполнения команды или после окончания выполнения всей команды. К этому виду информации относится также информация, определяющая характер возникшего сбоя или неисправности в ВУ или УВУ, а также сведения о характере прохождения диагностических процедур.

Данными называется информация, которая считывается в ВУ с носителя для передачи в оперативную память или выводится из оперативной памяти для записи на носитель ВУ. Каждый байт данных имеет контрольный разряд (контроль на нечетность). При обнаружении ошибки в передаче данных схемами контроля, которые расположаются в УВУ, обеспечивается одно из следующих действий;

- фиксация в УВУ ошибки без прекращения выполнения операции ввода-вывода;
- исправление значения контрольного разряда с фиксацией ошибки в УВУ;
- прекращение выполнения операции ввода-вывода каналом или УВУ.

Связь между УВУ и каналом осуществляется под воздействием управляющих сигналов, поступающих из канала в УВУ и из УВУ в канал. Сигналы канала и УВУ (абонента) связаны между собой по принципу "запрос-ответ", т.е. управление выдачей и сбросом всех сигналов в интерфейсе производится взаимосвязанными ответными сигналами.

#### § 6.2. СОСТАВ И ПОДКЛЮЧЕНИЕ ИНТЕРФЕЙСА ВВОДА-ВЫВОДА

Различная информация в виде стандартного набора сигналов передается в ту или другую сторону между УВУ и каналом посредством 34 функционально разделенных линий интерфейса. Линии (шины) интерфейса выполняются из коаксиального кабеля типа ИКМ-2.

Длина линий интерфейса не должна превосходить 65 м, что определяется допустимыми задержками сигналов.

Линии интерфейса по своему функциональному назначению делятся на пять групп:

- информационные шины (18 шин);
- шины управления (4 шины);
- шины идентификации (6 шин);
- шины блокировки (3 шины);
- специальные шины (3 шины);

Наименования, состав и условные обозначения шин даны в таблице 6.1. Для передачи информации (данные, адреса ВУ, команды) от канала к абоненту используются шины ШИН-КК и ШИН-К $\dot{i}$ , а от абонента к каналу (данные, адрес ВУ, информация о состоянии абонента) шины ШИН-АК и ШИН-А $\dot{i}$ .

Таблица 6.1

Название линий (шин) и сигналов	Кол-во	Условное обозначение	Примечание
<b>I. Информационные шины:</b>			
- контроля канала	1	ШИН-КК	
- канала	8	ШИН-К $\dot{i}$	$\dot{i}=0,1,2,\dots,7$
- контроля абонента	1	ШИН-АК	
- абонента	8	ШИН-А $\dot{i}$	$\dot{i}=0,1,2,\dots,7$
<b>II. Шины управления:</b>			
- выборки	1	ВБР-К	
- разрешения выборки	1	РВБ-К	
- обратной выборки	1	ВБР-А	
- требования абонента	1	ТРБ-А	
<b>III. Шины идентификации:</b>			
- адреса от канала	1	АДР-К	
- адреса от абонента	1	АДР-А	
- управления от канала	1	УПР-К	
- управления от абонента	1	УПР-А	

Окончание таблицы 6.1

Название линий (шин) и сигналов	Кол-во	Условное обозначение	Примечание
- информации от канала	I	ИНФ-К	
- информации от абонента	I	ИНФ-А	
<b>IV. Шины блокировки:</b>			
- работы канала	I	РАБ-К	
- работы абонента	I	РАБ-А	
- блокировки	I	БЛК-К	
<b>У. Специальные шины:</b>			
- измерения от канала	I	ИЗМ-К	
- измерения от абонента	I	ИЗМ-А	
- смены состояния	I	СМС-К	

В блоке сопряжения УВУ шины ШИН-КК и ШИН-К<sub>1</sub> физически подсоединенны к узлу приемников (УПМ), состоящему из девяти усилителей типа 5С22 (рис. 6.1). Информация, принятая по шинам ШИН-КК и ШИН-К<sub>1</sub> в узел УПМ, далее поступает на группу регистров УВУ. В зависимости от управляющего сигнала информация фиксируется в определенном регистре (регистре адреса, регистре команд или регистре данных - рис. 6.2). В канале эти шины подсоединяются через УДД к выходному регистру канала РР2КМ.

Шины ШИН-АК и ШИН-А (см. рис. 6.1). в УВУ подсоединенны к узлу передатчиков (УПД), состоящему из девяти усилителей типа 5С21. В канале эти шины подсоединяются через УПМ к входному регистру канала РР3КМ.

С помощью сигналов, поступающих в линии ВБР-К, ТРБ-А, ВРР-А и РВБ-К обеспечивается выборка УВУ каналом. Линии идентификации передают сигналы, с помощью которых определяется тип информации на шинах.

Сигналы, поступающие по линиям блокировки, позволяют только одному УВУ быть подключенным к каналу в данный момент времени и отключить его после выполнения команды.

По сигналам, поступающим по специальным линиям, осуществляется включение в УВУ и ВУ счетчиков времени и установка режимов их работы. Все вышеперечисленные шины с индексом К (кроме информационных) в канале через УПД подсоединены к регистру управления каналом, а в блоке сопряжения УВУ через УПМ-К узлу приемников сигналов и к узлу обхода.

Шины с индексом А подсоединенны в канале к регистру РР4КМ, а в блоке сопряжения — к узлу передатчиков сигналов управления (УПД).

Все сигналы (за исключением сигналов управления выборкой УВУ), поступающие из канала, доступны всем УВУ, подсоединенных к интерфейсу. Логическая связь с каналом в любой момент времени обеспечивается только для одного УВУ. Подключение УВУ к каналу производится по сигналам ВБР-К и ВБР-А в соответствии с установленным приоритетом.

Приоритет УВУ зависит от того, на каком месте оно включено в цепь линии ВБР-К и ВБР-А (см. рис. 6.1). Подсоединение линий производится с помощью схемы переключения (СП). В зависимости от требуемого приоритета данное УВУ может быть путем изменения коммутации в СП включено как устройство, имеющее самый высокий или самый низкий приоритет. На рис. 6.1 показано подключение трех УВУ, где УВУ<sub>1</sub> имеет высший приоритет, УВУ<sub>2</sub> — второй и УВУ<sub>3</sub> — низший приоритет. Таким образом, приоритет УВУ определяется порядком прохождения сигнала ВБР-К через все УВУ. Линии ВБР-К и ВБР-А образуют петлю просмотра так, что канал опрощивает каждое подсоединенное УВУ в строгой последовательности с учетом их приоритета. При выборке какого-либо УВУ распространение сигнала ВБР-К на следующие УВУ блокируется.

### § 6.3. НАЗНАЧЕНИЕ СИГНАЛОВ В ИНТЕРФЕЙСЕ ВВОДА-ВЫВОДА

В зависимости от конкретного состояния канала или абонента выполнение операции ввода-вывода осуществляется посредством организации одной последовательности сигналов или комбинации из нескольких таких последовательностей. При этом последовательности сигналов не изменяются.

Сигналы (см. таблицу 6.1) с индексом К вырабатываются в блоке управления каналами, а сигналы с индексом А в блоке управления УВУ.

Передача информации от канала к абоненту по шинам ШИН-К<sub>K</sub> и ШИН-К<sub>i</sub> и от абонента к каналу по шинам ШИН-А<sub>K</sub> и ШИН-А<sub>i</sub> сопро-

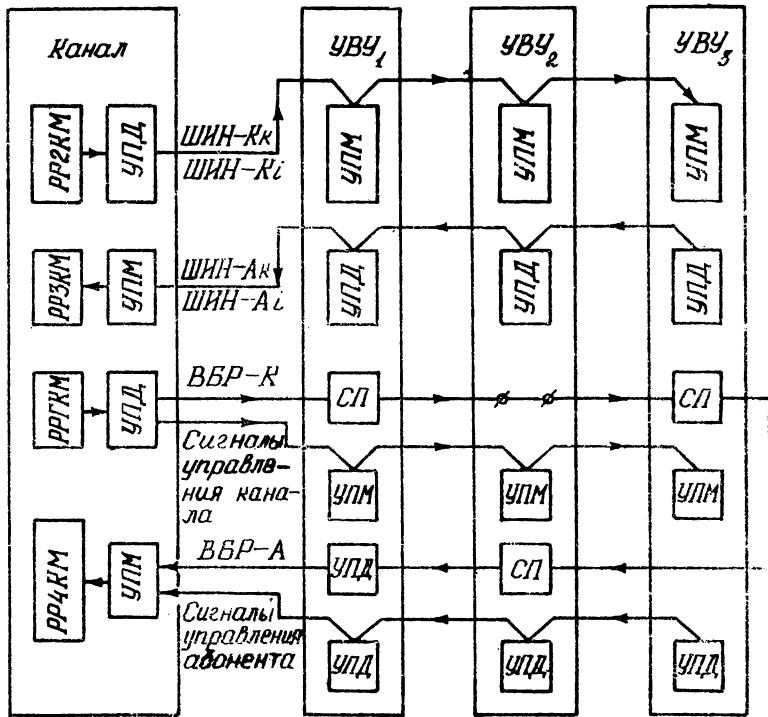


Рис. 6.1

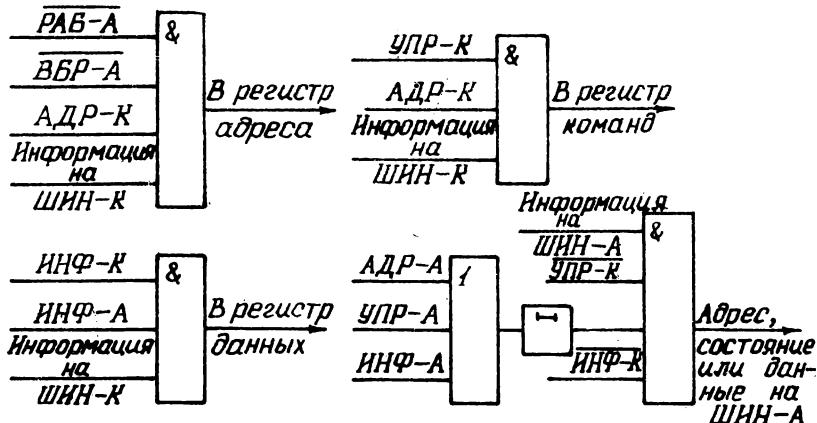


Рис. 6.2

вождается определенными сигналами управления, с помощью которых осуществляется распознавание вида передаваемой информации, определяется период времени, в течение которого информация на шинах считается действительной, и устанавливается определенная последовательность работы узлов по обмену информации.

Как было сказано выше, основной единицей передаваемой информации является байт.

Передача байтов информации из канала в УВУ (ШИН-К) и из УВУ в канал (ШИН-А) происходит следующим образом. Разряды байта передаются по одноименным шинам. Если передаваемый байт содержит меньше восьми информационных разрядов, то передача ее происходит по шинам, имеющим старшие номера. По остальным (неиспользованным) шинам в этом случае передаются нули.

Контрольный разряд байта всегда передается по шинам контроля. В передаваемой информации (вместе с контрольным разрядом) всегда должно быть нечетное число единиц.

Рассмотрим назначение сигналов, приведенных в таблице 6.1.

### Сигналы управления

С помощью сигналов ВБР-К, ВБР-А и РВБ-К осуществляется инборка каналом УВУ. По этим сигналам устанавливается связь между каналом и УВУ в соответствии с присвоенным ему приоритетом. По сигналу ТРБ-А производится формирование заявки конкретным УВУ на обслуживание. Сигнал ВБР-К обеспечивает последовательный опрос всех УВУ в соответствии с установленным приоритетом. По этому сигналу устанавливается логическая связь выбранного УВУ с каналом.

Если данное устройство не выбрано, то в нем происходит ретрансляция сигнала ВБР-К к следующему УВУ. Сигнал на шине ВБР-К сохраняется до получения одного из следующих сигналов: ВБР-А или РАБ-А; АДР-А или УПР-А. Выбранное УВУ блокирует распространение сигнала ВБР-К на следующее УВУ (или ВБР-А в канал) и вырабатывает сигнал РАБ-А. Выбранное УВУ передает по шинам ШИН-А байт адреса и вырабатывает сигнал АДР-А. Канал сбрасывает сигнал ВБР-К при получении сигнала АДР-А или сохраняет этот сигнал при монопольном режиме передачи данных.

Сигнал ВБР-А вырабатывается блоком сопряжения УВУ низшего приоритета после прохождения сигнала ВБР-К через все УВУ, подключенные к интерфейсу ввода-вывода (рис. 6.3). Появление

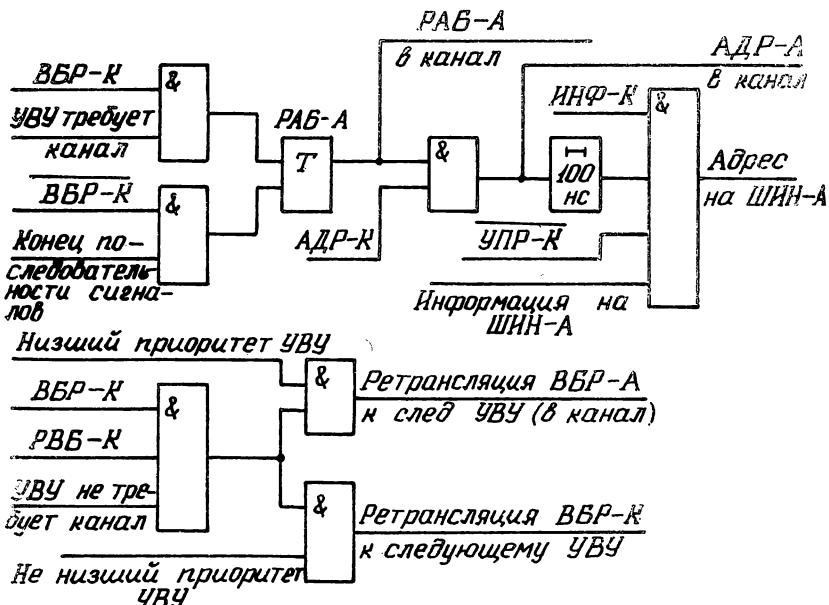


Рис. 6.3

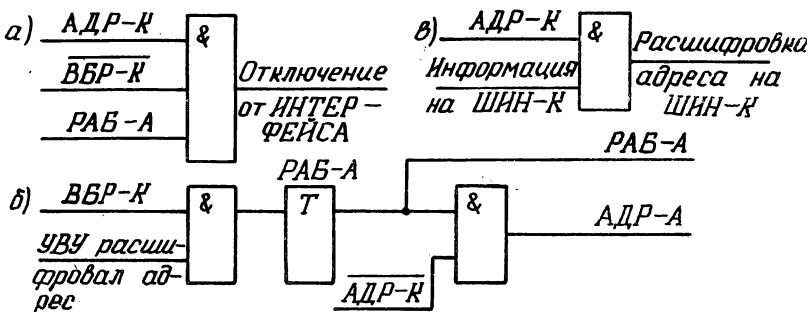


Рис. 6.4

сигнала ВБР-А на входе канала свидетельствует о том, что ни одно из подключенных к нему УВУ не требует обслуживания.

Сигнал ТРБ-А вырабатывается на выходе УВУ, когда необходимо установить связь с каналом для передачи данных или информации о состоянии УВУ. На шину ТРБ-А одновременно могут поступать сигналы ТРБ-А с выходов нескольких УВУ. При появлении сигнала ТРБ-А канал выдает сигнал ВБР-К, по которому и осуществляется логическая связь УВУ с каналом в соответствии с установленным приоритетом. Сигнал ТРБ-А сохраняется на одноименнойшине до момента установления связи с каналом. Если несколько УВУ требуют обслуживания одновременно, то шина ТРБ-А остается возбужденной до тех пор, пока каждое УВУ, выработавшее сигнал ТРБ-А, не установит связь с каналом. Сигнал ТРБ-А сбрасывается после получения сигнала РАБ-А, а также при наличии соответствующего сигнала на шине БЛК-К.

Сигнал РВБ-К является общим для всех УВУ. Он обеспечивает управление выборкой (см. рис. 6.3) и воспринимается УВУ как разрешение на использование сигнала ВБР-К. Сигнал ВБР-К имеет смысл только при наличии сигнала РВБ-К. Прекращение выборки, если она началась, происходит при сбросе сигнала РВБ-К.

### Сигналы идентификации

Сигналы идентификации определяют тип информации, которая передается по шинам ШИН-К<sub>i</sub> и ШИН-А<sub>i</sub>. В каждый момент времени может быть выдан в соответствующую шину только один сигнал. Сигналы идентификации канала и абонента могут быть сброшены после того, как будет выдан ответный сигнал абонента или канала. Например, сигнал идентификации канала сбрасывается сигналом идентификации абонента и наоборот. Наличие на шине АДР-К одноименного сигнала от канала ко всем присоединенным к интерфейсу ввода-вывода УВУ означает возникновение одной из следующих ситуаций:

I. На ШИН-К<sub>i</sub> находится адрес внешнего устройства, который расшифровывается всеми УВУ. (рис. 6.4,в). При опознании своего адреса выбранное УВУ вырабатывает сигнал РАБ-А и посыпает его в свою шину при наличии сигнала ВБР-К (рис. 6.4,б). Схема расшифровки адреса показана на рис. 6.5. С помощью переключек на коммутационном поле можно присваивать данному УВУ любой адрес. Схема совпадения на десять входов обеспечивает вы-

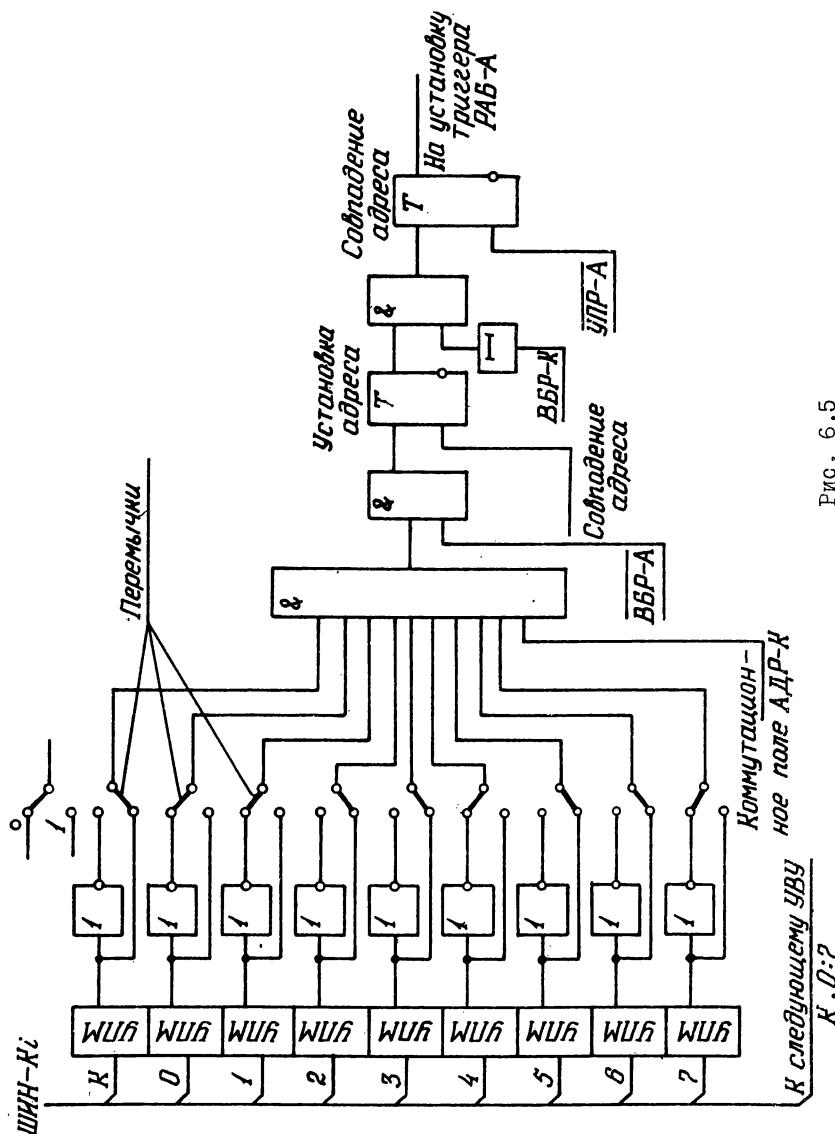


Рис. 6.5

работку сигнала СОВПАДЕНИЕ АДРЕСА (при наличии сигнала АДР-К и правильного значения контрольного разряда).

При поступлении сигнала ВБР-К осуществляется установка триггера совпадения адреса в единичное состояние. Сигнал с единичного входа этого триггера используется для выработки ответного сигнала РАБ-А от абонента. Канал выдает сигнал АДР-К через 250 нс после появления адреса на шинах, а сигнал ВБР-К — через 400 нс после сигнала АДР-К.

Сигнал АДР-К сохраняется до появления одного из сигналов: ВБР-А, РАБ-А или до сброса сигнала УПР-А (при выборке занятого УВУ). Сигнал ВБР-А сигнализирует о том, что ни одно из УВУ не опознало адреса.

Этот случай возникает, если искомое УВУ находится в автономном режиме работы или не подсоединенено к интерфейсу ввода-вывода.

2. Необходимо при выполнении команды ОСТАНОВИТЬ ВВОД-ВЫВОД логически отключить от интерфейса ввода-вывода данное УВУ. В этом случае на сигналы АДР-К и ВБР-К УВУ отвечают сигналами РАБ-А и АДР-А.

При получении этих сигналов каналом происходит сброс сигнала ВБР-К. Комбинация сигналов РАБ-А, АДР-К и ВБР-К приводит к выработке сигнала управления ОТКЛЮЧЕНИЕ УВУ ОТ ИНТЕРФЕЙСА (см. рис. 6.4,а). По сигналу отключения сбрасывается сигнал РАБ-А. При этом сигнал на шине АДР-К сохраняется и операция ввода-вывода будет продолжаться по обычному алгоритму без передачи данных по шинам ШИН-А.

Сигнал АДР-А от всех подсоединенных УВУ в канал используется для указания о том, что адрес внешнего устройства находится на ШИН-А<sub>i</sub>. По сигналу АДР-А канал формирует сигнал УПР-К, который, в свою очередь, обеспечивает сброс сигнала АДР-А, а затем сигнала УПР-К (после сброса АДР-А).

Сигнал УПР-К поступает во все УВУ в ответ на сигнал АДР-А и означает выдачу каналом по шинам ШИН-К<sub>i</sub> байта команды (см. рис. 6.6). Байт команды обеспечивает вызов соответствующей операции ввода-вывода. Появление сигнала УПР-К в ответ на сигнал АДР-А означает, что выбранное УВУ может продолжать работу (т.е. последовательность операций по вводу-выводу). Сигнал УПР-К, сформированный в ответ на сигнал ИНФ-А, означает, что канал заканчивает выполнение текущей операции ввода-вывода. Однако в этом случае УВУ остается занятым до передачи байта состояния.

Признаком указания ЗАПОМНИТЬ СОСТОЯНИЕ является появление сигнала УПР-К в ответ на сигнал УПР-А. Это означает, что байт состояния не может быть принят каналом и его необходимо запомнить в УВУ.

Сигнал УПР-А указывает на то, что на ШИН-А $i$  находится байт состояния УВУ (абонента). Сигнал УПР-А поступает во все УВУ и сохраняется до появления сигнала УПР-К или ИНФ-К или до сброса ВБР-К.

Сигнал ИНФ-К означает, что информация, передаваемая по шинам ШИН-А $i$ , или сигнал УПР-А приняты каналом. При поступлении этого сигнала информация, передаваемая по шинам ШИН-А $i$ , может быть сброшена.

Появление сигнала ИНФ-К в ответ на сигнал УПР-А означает, что байт состояния УВУ, передаваемый по шинам ШИН-А $i$ , принят каналом. Появление сигнала ИНФ-К в виде ответа на сигнал ИНФ-А указывает на то, что производится прием каналом информации, передаваемой по ШИН-А $i$ .

Сигнал ИНФ-К не может появиться одновременно с любым другим сигналом идентификации канала. Появление сигнала ИНФ-К в сопровождении сигнала БЛК-К свидетельствует о том, что УВУ должно выполнить цепочку команд. Использование цепочки команд позволяет экономить время работы канала с определенным устройством.

Сигнал ИНФ-А используется при необходимости передачи от УВУ в канал байта информации во время выполнения команды ЧИТАТЬ или УТОЧНИТЬ СОСТОЯНИЕ. Характер информации зависит от типа операции. При операции ЧТЕНИЕ – это байт данных, полученный сносителя информации. Появление сигнала ИНФ-А при выполнении операции УТОЧНИТЬ СОСТОЯНИЕ указывает на то, что по ШИН-А $i$  передается информация, характеризующая состояние ВУ и условия, при которых была окончена последняя операция.

При поступлении сигнала ИНФ-А в канале формируется ответный сигнал ИНФ-К и УПР-К. Появление сигнала ИНФ-К означает, что информация передается в канал из УВУ. Появление сигнала УПР-К означает, что необходимо приостановить передачу данных и закончить операцию в соответствии с алгоритмом ее выполнения. Сброс сигнала ИНФ-А производится по сигналам ИНФ-К или УПР-К.

## Сигналы блокировки

Сигналы блокировки позволяют войти в логическую связь с каналом в определенный момент времени только одному (выбранному) УВУ.

Сигнал РАБ-К разрешает подключение к интерфейсу ввода-вывода выбранного УВУ (рис. 6.6). Все сигналы от канала имеют смысл только при наличии на шине сигнала РАБ-К. Сигнал РАБ-К управляет входным вентилем триггера РАБ-А в УВУ.

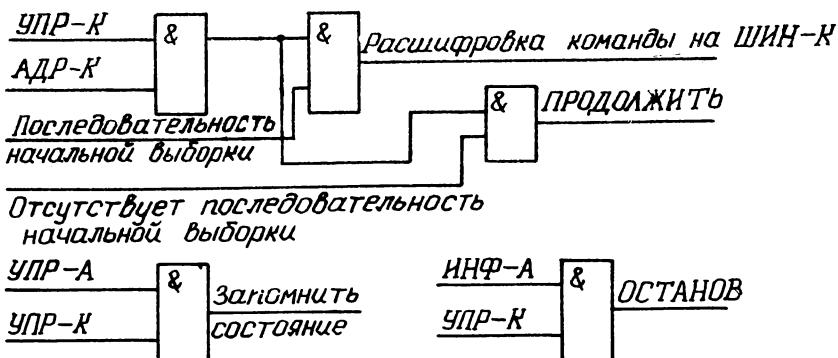


Рис. 6.6

Сброс сигнала РАБ-К вызывает логическое отключение либо выбранного УВУ (селективный сброс), либо отключение всех УВУ (сброс системы). В первом случае это происходит при появлении сигнала БЛК-К, который вызывает сброс сигнала РАБ-К, во втором случае – при одновременном сбросе сигналов РАБ-К и БЛК-К.

Сигнал РАБ-А, передаваемый в канал, указывает, что ВУ с заданным адресом логически подключилось к каналу. Сигнал РАБ-А сохраняется до завершения последовательности сигналов, связанной с требуемой операцией, или до снятия сигнала ВБР-К. Однако сигнал РАБ-А выдается только при наличии сигнала ВБР-К. При появлении сигнала РАБ-А прекращается ретрансляция сигнала ВБР-К на другие УВУ. Следовательно, никакое другое УВУ не может быть подсоединенено к интерфейсу ввода-вывода пока действует сигнал РАБ-А, выработанный выбранным УВУ.

Сигнал РАБ-А сохраняется на время передачи необходимой информации между каналом и УВУ и сбрасывается после выдачи сигнала идентификации канала, связанного с передачей последнего

байта информации при условии, что отсутствует сигнал ВБР-К. Все сигналы от абонента имеют смысл только при наличии сигнала РАБ-А.

Сигнал БЛК-К передается от канала во все УВУ и используется для формирования следующих управляющих последовательностей: БЛОКИРОВКА ДАННЫХ, БЛОКИРОВКА СОСТОЯНИЯ, ЦЕПОЧКА КОМАНД и СЕЛЕКТИВНЫЙ СБРОС.

Блокировка данных дает возможность регулировать скорость передачи данных для тех операций ввода-вывода, которые допускают изменение скорости передачи данных, не вызывая переполнения (например, внешние устройства, работающие в стартстопном режиме). Для обеспечения блокировки последующей передачи данных сигнал БЛК-К выдается за 250 нс до выдачи сигналов ИНФ-К. Канал выдает сигнал БЛК-К всякий раз, когда он не может немедленно обработать байт состояния.

Появление сигнала БЛК-К при наличии сигнала ИНФ-К, выданного в ответ на сигнал УПР-А, означает, что для выбранного УВУ немедленно после появления байта состояния будет выдана следующая команда, т.е. образуется цепочка команд для функционирования данного УВУ.

### Специальные сигналы

Эти сигналы предназначены для включения счетчика времени как по команде канала, так и по команде выбранного УВУ, а также для блокировки изменения состояния УВУ.

Сигнал ИЗМ-К поступает из канала во все УВУ. По этому сигналу УВУ, в свою очередь, формирует сигнал включения счетчика времени. Сигнал ИЗМ-К выдается всякий раз, когда включается счетчик времени (таймер) в процессоре.

Сигнал ИЗМ-А поступает в канал от всех УВУ по шине ИЗМ-А. По этому сигналу в процессоре запускается таймер с целью изменения длительности выполнения операции ввода-вывода. Сигнал выдается из УВУ в момент приема команды от канала и сохраняется до конца операции, т.е. до сигнала ВУ КОНЧИЛО.

Сигнал СМС-К передается из канала во все подсоединенные к нему УВУ. Он используется в процессоре в целях блокировки возможности отключения или включения УВУ. Для того чтобы можно было изменить состояние УВУ (переход из автономного режима в режим совместной работы с интерфейсом и наоборот), необходимо произвести сброс сигнала СМС-К. Включение и отключение УВУ возможно только при отсутствии сигнала СМС-К.

## § 6.4. ВЫПОЛНЕНИЕ ОПЕРАЦИЙ ОБМЕНА ИНФОРМАЦИЕЙ МЕЖДУ КАНАЛОМ И АБОНЕНТОМ

Для выполнения операций ввода-вывода во всех каналах используются три вида управляющей информации: команды управления каналами, команды ввода-вывода и приказы.

Команды управления каналами являются частью программы и дешифрируются в процессоре. Все операции в канале для связи с ВУ задаются при помощи четырех команд управления каналами (формат *SI*):

- НАЧАТЬ ВВОД-ВЫВОД (код операции - 9С);
- ПРОВЕРИТЬ ВВОД-ВЫВОД (код операции - 9Д);
- ОСТАНОВИТЬ ВВОД-ВЫВОД (код операции - 9Е);
- ПРОВЕРИТЬ КАНАЛ (код операции - 9F).

Команда НАЧАТЬ ВВОД-ВЫВОД используется для пуска всех операций передачи данных и управления. После ее выполнения с помощью команды ПРОВЕРИТЬ ВВОД-ВЫВОД определяется состояние канала, подканала и адресуемого ВУ. Прекращение операции, т.е. логическое отсоединение ВУ от канала, осуществляется по команде ОСТАНОВИТЬ ВВОД-ВЫВОД. Определение состояния канала производится по команде ПРОВЕРИТЬ КАНАЛ.

Вся информация, необходимая для выполнения команд ПРОВЕРИТЬ ВВОД-ВЫВОД; ОСТАНОВИТЬ ВВОД-ВЫВОД и ПРОВЕРИТЬ КАНАЛ, задается в пределах разрядной сетки. После выборки соответствующей команды осуществляется выполнение микропрограммы заданной команды.

При выполнении команды НАЧАТЬ ВВОД-ВЫВОД используется дополнительная информация, которая содержится в специальных управляющих словах канала (ACK и USC), хранимых в мультиплексной памяти.

В зависимости от конкретного состояния канала или абонента выполнение вышеперечисленных команд осуществляется путем организации одной или комбинации нескольких нижеперечисленных сигналов:

- последовательности сигналов начальной выборки;
- последовательности сигналов выборки занятого УВУ;
- последовательности сигналов, вводимой абонентом;
- последовательности сигналов при передаче данных;
- последовательности сигналов окончания операции ввода-вывода.

Кроме указанных последовательностей используются также последовательности сигналов управления, которые организуют переходы от одной части операции к последующей, управляют ходом выполнения операции и обеспечивают прекращение текущей операции.

Состав сигналов, входящих в определенную последовательность, всегда остается неизменным и не зависит от типа УВУ и типа выполняемой операции. Рассмотрим более подробно указанные выше последовательности сигналов.

#### Последовательность сигналов начальной выборки

Начальная выборка представляет собой первую часть любой выполняемой операции. Она осуществляет выборку адресуемого ВУ, определяет операцию, которую нужно выполнить и осуществляет получение информации (байта состояния), характеризующей возможность выполнения заданной начальной выборки (рис. 6.7).

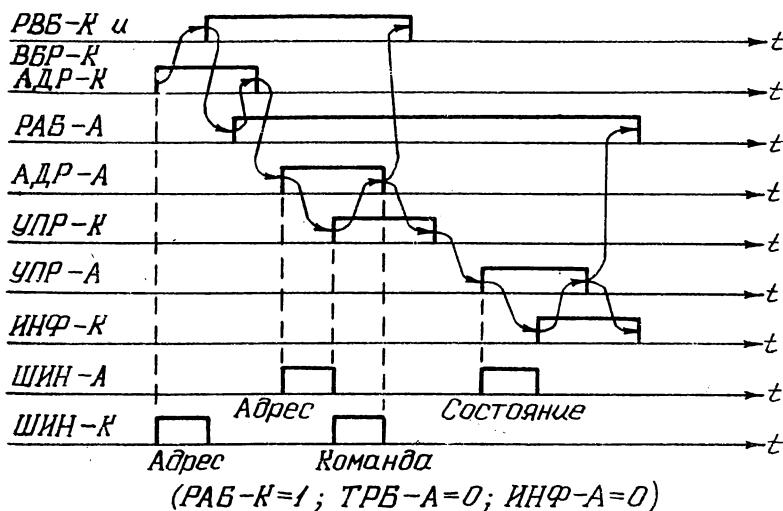


Рис. 6.7

Данная часть операции начинается при наличии сигнала РАБ-К, т.е. при сигнале, разрешающем подключение УВУ к каналу, и при отсутствии сигналов ТРБ-А и ИНФ-А (нет запроса от УВУ на передачу данных в канал). Канал выбирает из группы нужное УВУ, 15

Формируя на ШИН-К $i$  адрес УВУ, для которого определена операция ввода-вывода, и выдает сигнал АДР-К. В каждом УВУ производится расшифровка адреса. Опознание адреса производится лишь в одном УВУ (при совпадении контрольного разряда, сопровождающего байт адреса, и контрольного разряда, образованного схемой контроля УВУ при его приеме). Далее из канала выдаются сигналы РВБ-К и ВБР-К, которые разрешают подключение УВУ к каналу. Из выбранного УВУ в канал выдается сигнал РАБ-А, который означает, что данное УВУ опознало свой адрес. По этому сигналу, кроме того, блокируется дальнейшее распространение сигналов ВБР-К (РВБ-К). По сигналу РАБ-А в канале сбрасывается сигнал АДР-К. В ответ на сброс сигнала АДР-К из УВУ выдается адрес на ШИН-А $i$  и идентификатор АДР-А, подтверждающие факт выборки заданного УВУ. В канале производится сравнение полученного адреса с ранее выанным. При их совпадении из канала на ШИН-К $i$  выдается байт команды и сигнала идентификации УПР-К. Выбранное УВУ принимает команду к исполнению и сбрасывает сигналы АДР-А и ВБР-К. В ответ на это в канале сбрасывается сигнал УПР-К, а из УВУ на ШИН-А $i$  выдается байт состояния совместно с сигналом идентификации УПР-А. При получении информации о состоянии УВУ в канале производится ее анализ. В зависимости от результатов анализа дальнейшая работа организуется следующим образом. Если УВУ готово к выполнению операции (в байте состояния во всех разрядах находятся нули, а в контролльном – единица), то из канала в УВУ посыпается сигнал ИНФ-К, который обеспечивает сброс сигналов УПР-А и РАБ-А. В ответ на это в канале сбрасывается сигнал ИНФ-К. На этом последовательность сигналов начальной выборки завершается.

#### Последовательность сигналов выборки занятого УВУ

Если при обращении канала к УВУ оказывается, что оно занято выполнением каких-либо операций по вводу-выводу, то из УВУ поступает байт состояния с указателем ЗАНЯТО. Каждому указателю соответствует код I в определенном разряде байта состояния. Для указателя ЗАНЯТО код I зафиксирован в третьем разряде байта состояния. Данный указатель вырабатывается в том случае, если ВУ отрабатывает механическую задержку, связанную с установкой указателя ВУ КОНЧИЛО или находится в ожидании обслуживания каналом для передачи байта состояния, т.е. в нем хранится байт состояния.

В первом случае из занятого УВУ в ответ на сигналы канала формируется последовательность сигналов выборки занятого устройства. Во-втором случае – последовательность сигналов начальной выборки.

Последовательность сигналов выборки занятого устройства показана на рис. 6.8.

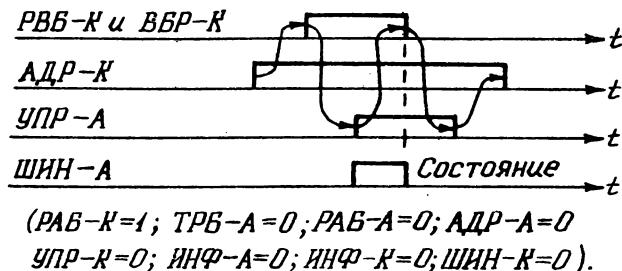


Рис. 6.8

Последовательность выборки занятого устройства начинается, как и начальная выборка, с выдачи на ШИН-К<sub>i</sub> из канала адреса устройства и сигнала идентификации АДР-К. Из занятого УВУ в канал выдается байт состояния с указателем ЗАНЯТО. В канале байт состояния анализируется. При обнаружении в его третьем разряде кода I происходит сброс сигнала ВБР-К. В ответ на это в УВУ сбрасывается сигнал УПР-А и происходит его отключение от интерфейса. Последовательность заканчивается сбросом в канале сигнала АДР-К.

#### Последовательность сигналов при передаче данных

При выполнении команды НАЧАТЬ ВВОД-ВЫВОД передача данных производится вслед за начальной выборкой. В этом случае по ШИН-К<sub>i</sub> передается соответствующая команда (см.рис. 6.7). Младшие разряды байта команды определяют тип операции ввода-вывода, а старшие модификацию основной операции, определяемую на уровне УВУ и ВУ и зависящую от спецификации их построения и работы. Основные операции ввода-вывода и соответствующие им коды приведены в таблице 6.2.

Таблица 6.2

Наименование команда ввода-вывода	Разряды байта								
	К	0	I	2	3	4	5	6	7
Проверить ввод-вывод	I	0	0	0	0	0	0	0	0
Считать в прямом направлении	K	M	M	M	M	M	M	I	0
Считать в обратном направлении	K	M	M	M	M	I	I	0	0
Управление	K	M	M	M	M	M	M	I	I
Записать	K	M	M	M	M	M	M	O	I
Уточнить состояние	K	M	M	M	M	O	I	0	0

В таблице 6.2 буква M обозначает разряд модификатора, а буква K – разряд контроля по нечетности. Так, например, для устройства ввода информации с перфокарт команда СЧИТАТЬ В ОБРАТНОМ НАПРАВЛЕНИИ имеет во втором разряде M = I и K = I. В результате это ВУ воспринимает обе команды на считывание как одну команду СЧИТАТЬ. По этим командам начинается передача данных, считанных с перфокарты, в канал.

При выполнении команды УПРАВЛЕНИЕ производится холостой ход. После получения этой команды из ВУ при начальной выборке передается байт состояния с указателем ВУ КОНЧИЛ и не производится никаких действий, связанных с операцией ввода-вывода. Если в байте состояния, передаваемом в канал, имеется указатель СБОЙ В УСТРОЙСТВЕ, то из канала для получения более детальной информации выдается команда УТОЧНИТЬ СОСТОЯНИЕ. Эта команда выполняется в последовательности сигналов начальной выборки, при окончании которой передается байт уточненного состояния, а затем передается окончательный байт состояния с указателями окончания выполнения команды.

Команды, имеющие неправильную четность или не имеющие отношения к данному ВУ, не опознаются и, следовательно, не выполняются. Таким образом, с помощью блока управления выбранного УВУ, в котором расшифровывается код команды, организовывается работа ВУ по приему или передаче информации. Последовательность сигналов при передаче данных из ВУ в канал начинается после завершения последовательности начальной выборки и получения байта состояния, в разрядах которого содержатся нули.

Из выбранного УВУ выдается сигнал ТРБ-А, который означает, что данное устройство готово к обслуживанию (рис.6.9). По сиг-

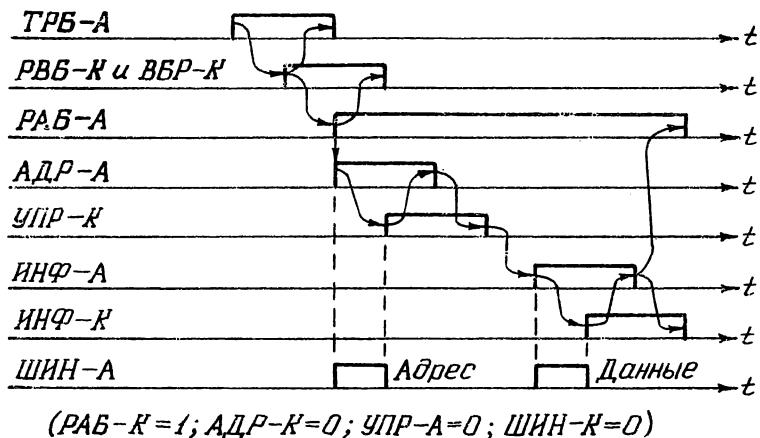


Рис. 6.9

налу ТРБ-А в канале формируется сигнал ВБР-К, по которому осуществляется повторная выборка УВУ, но уже без передачи адреса ВУ по ШИН-К<sub>i</sub> и сигнала АДР-К. Выбранное УВУ производит сброс сигнала ТРБ-А, выдает сигнал РАБ-А и передает по ШИН-А<sub>i</sub> свой адрес и идентификатор АДР-А. В канале после опознания адреса ВУ формируется сигнал УПР-К, который обеспечивает продолжение операции ввода-вывода. После сброса сигналов АДР-А и УПР-К из УВУ по ШИН-А<sub>i</sub> выдаются данные совместно с сигналом ИНФ-А. Сигнал ИНФ-А в данном случае является запросом на передачу данных из УВУ в канал. Происходит прием данных в канал по завершении которого из канала выдается сигнал ИНФ-К, который обеспечивает сброс сигнала ИНФ-А и затем РАБ-А. УВУ отключается от интерфейса.

Следует отметить, что разобранная последовательность сигналов при передачи данных имеет место при выполнении операции в мультиплексном режиме. В монопольном же режиме сигнал РАБ-А сохраняется. Поэтому УВУ имеет возможность выдать новый байт данных (рис.6.10,а).

Подобным же образом осуществляется передача данных из канала в УВУ. Отличие заключается в том, что данные передаются по ШИН-К<sub>i</sub> (рис.6.10,б).

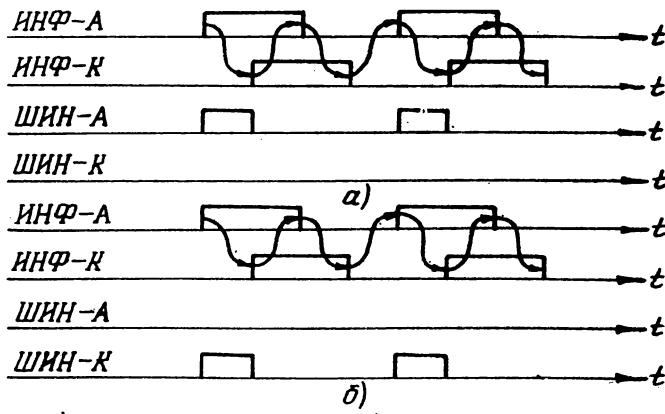


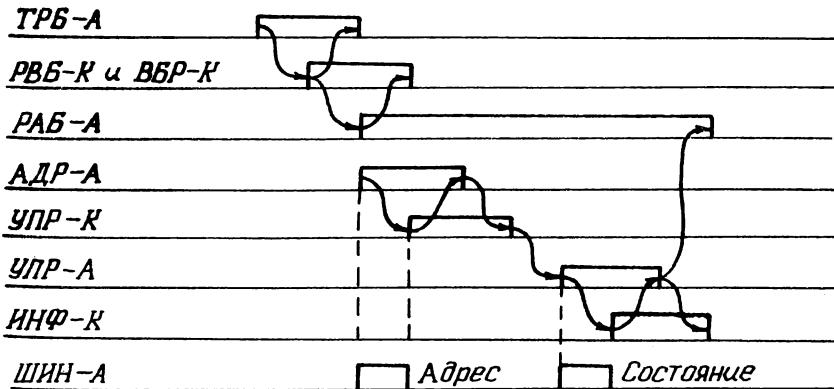
Рис. 6.10

Последовательность сигналов окончания  
операции ввода-вывода

Необходимость перехода к окончанию операции может определяться как в канале, так и во внешнем устройстве. В канале переход к окончанию операции определяется на основании анализа содержимого счетчика байтов и признаков ЦЕПОЧКА КОМАНД и ЦЕПОЧКА ДАННЫХ. При равенстве содержимого счетчика байтов нулю и отсутствии указанных признаков происходит переход к микропрограмме выполнения команды ОСТАНОВИТЬ ВВОД-ВЫВОД. При выполнении этой команды вырабатывается последовательность сигналов на окончание операции ввода-вывода и логического отсоединения УВУ от интерфейса (рис.6.11). Признаком ЦЕПОЧКА КОМАНД служит появление сигнала ИНФ-К в ответ на сигнал УПР-А при наличии сигнала БЛК-К. Начальной информацией для выработки перечисленных сигналов является наличие кода I в 33-м разряде УСК. Наличие признака ЦЕПОЧКА КОМАНД означает, что после выполнения команды ОСТАНОВИТЬ ВВОД-ВЫВОД в выбранное ВУ посредством новой начальной выборки будет передана очередная команда. Поэтому заключительные действия на окончание операции и отсоединение данного ВУ от интерфейса производить нельзя.

Признаком ЦЕПОЧКА ДАННЫХ является наличие кода I в 32-м разряде УСК.

«



(РАБ-К=1,0; АДР-К=0; ИНФ-А=0; ШИН-К=0)

Рис. 6.II

В случае появления этого признака после завершения операций по исполняемому УСК, канал автоматически выбирает следующее УСК из соседней ячейки ОП и продолжает операцию, заданную предыдущим УСК с использованием новой ячейки области ОП [3,5].

Если инициатором окончания операции является ВУ, то из УВУ по ШИН-А<sub>i</sub> выдается байт состояния, в котором имеются указатели КАНАЛ КОНЧИЛ и ВУ КОНЧИЛО. Эти указатели означают, что передача данных между УВУ и каналом окончена, и УВУ готово к приему новой команды. При этом предварительно сбрасывается сигнал РАБ-А.

#### Последовательности сигналов управления (указаний)

Сигналы управления являются результатом реакции канала на сигналы абонента в зависимости от внутреннего состояния канала и поступивших сигналов абонента. В УВУ различаются следующие указания: ПРОДОЛЖИТЬ, ОСТАНОВ, ЗАПОМНИТЬ СОСТОЯНИЕ, БЛОКИРОВКА ДАННЫХ, ДАННЫЕ ПРИНЯТЫ, БЛОКИРОВКА СОСТОЯНИЙ, СОСТОЯНИЕ ПРИНЯТО, ЦЕПОЧКА КОМАНД, ОТКЛЮЧЕНИЕ ОТ ИНТЕРФЕЙСА, СЕЛЕКТИВНЫЙ СБРОС, СБРОС СИСТЕМЫ. Содержание некоторых указаний рассматривается ниже.

ПРОДОЛЖИТЬ. Это указание в любой последовательности сигналов (кроме последовательности сигналов начальной выборки) означает

чает, что необходимо продолжить данную последовательность сигналов. Признаком этого указания является наличие сигнала УПР-К после сигнала АДР-А.

**ОСТАНОВ.** Появление сигнала УПР-К в ответ на сигнал ИНФ-А воспринимается УВУ как указание на переход к последовательности сигналов окончания операции и отключения от интерфейса.

**ДАННЫЕ ПРИНЯТЫ.** Появление сигнала ИНФ-К в ответ на сигнал ИНФ-А при выполнении команды ЧИТАТЬ или УТОЧНИТЬ СОСТОЯНИЕ свидетельствует о том, что информация, передаваемая по ШИН-А<sub>i</sub>, принятая каналом и может быть произведен сброс информации, передаваемой по ШИН-А<sub>i</sub>.

**СОСТОЯНИЕ ПРИНЯТО.** Появление сигнала ИНФ-К в ответ на сигнал УПР-А указывает на то, что байт состояния, передаваемый по ШИН-А<sub>i</sub>, принят каналом.

**ОТКЛЮЧЕНИЕ ОТ ИНТЕРФЕЙСА.** Это указание воспринимается только тем УВУ, которое в данный момент времени связано с каналом. Оно вырабатывается при наличии сигнала АДР-К при сброшенном сигнале ВБР-К. При поступлении данного указания в УВУ сбрасывается сигнал РАБ-А, а в канале в ответ на это сбрасывается АДР-К, чем обеспечивается логическое отключение УВУ от интерфейса. Остальные указания были рассмотрены выше при изложении сигналов и линий интерфейса.

### Взаимосвязь основных последовательностей сигналов

Взаимосвязь основных последовательностей сигналов рассмотрим на примере работы мультиплексного канала с ВУ, функционирующими в монопольном режиме. Как было сказано выше, команды управления каналами НАЧАТЬ ВВОД-ВЫВОД, ПРОВЕРИТЬ ВВОД-ВЫВОД, ОСТАНОВИТЬ ВВОД-ВЫВОД и ПРОВЕРИТЬ КАНАЛ являются частью программы, реализуемой процессором. В результате выполнения в процессоре микропрограммы НАЧАТЬ ВВОД-ВЫВОД в блок управления выдается управляющее слово канала (УСК). На основании информации, содержащейся в УСК, канал совместно с УВУ организует последовательность сигналов начальной выборки (см.рис.6.7). Местный блок управления выбранного УВУ расшифровывает принятую команду и формирует байт состояния ВУ, который передается в канал. В канале анализируется байт состояния и при его равенстве нулю осуществляется переход к выработке последовательности сигналов передачи данных (считывание или запись). Последовательность сигналов передачи данных

(см.рис.6.10) повторяется до тех пор, пока не поступит сигнал из блока управления канала на окончание операции (содержимое счетчика байтов равно нулю). По нему начинается образование последовательности сигналов для окончания операции ввода-вывода (рис.6.11).

Если канал не может принять байт состояния при начальной выборке, то по сигналу абонента УПР-А формируется ответный сигнал УПР-К, что соответствует указанию ЗАПОМИНАНИЕ СОСТОЯНИЯ. Эта информация сохраняется на ШИН-А<sub>i</sub> до тех пор, пока она не будет воспринята каналом. При приеме информации в канале формируется сигнал ИНФ-К. При обращении к занятому УВУ вырабатывается последовательность сигналов выборки занятого УВУ. В этом случае в байте состояния будет сформирован указатель ЗАНЯТО. Если УВУ занято, то поступившая команда не расшифровывается и, следовательно, не выполняется.

В конце последовательности сигналов на окончание операции в канал пересыпается байт основного состояния, в котором сформированы указатели КАНАЛ КОНЧИЛ и ВУ КОНЧИЛО. При неодновременном появлении этих указателей (ВУ КОНЧИЛО запаздывает), передача байта состояния с признаком ВУ КОНЧИЛО выполняется по дополнительной последовательности сигналов по прерыванию от ВУ.

Если в течение начальной выборки оказывается, что команда данным ВУ не может быть выполнена, то в канал отсылается байт состояния с указателем СБОЙ В УСТРОЙСТВЕ и без указателей КАНАЛ КОНЧИЛ или ВУ КОНЧИЛО. При этом выполнение операции в УВУ не начинается. Если условие, мешающее нормальному выполнению уже начавшейся операции, появилось, то указатель СБОЙ В УСТРОЙСТВЕ совместно с указателями КАНАЛ КОНЧИЛ и ВУ КОНЧИЛО передается в байте состояния после окончания операции.

Команда ПРОВЕРИТЬ ВВОД-ВЫВОД для своей реализации не требует дополнительной информации. Эта команда предназначается для сброса в адресуемом ВУ информации о его состоянии. Она может быть передана в УВУ в любое время, независимо от его занятости в данный момент времени, и не оказывает влияния на текущую операцию. После выборки этой команды ее выполнение осуществляется с помощью микропрограммы ПРОВЕРИТЬ ВВОД-ВЫВОД. В результате выполнения этой микропрограммы формируется номер канала, адрес ВУ и вырабатывается сигнал на прерывание вычислительного процесса. Блок управления каналом начинает вырабатывать последовательность сигналов начальной выборки, которая заканчивается выдачей канала байта состояния. Если байт состояния содержит нулевую инфор-

мацию, то осуществляется переход к следующей команде. В противном случае управление передается микропрограмме ПРОВЕРКА. Если проверяемое устройство занято, то в байте состояния сформирован указатель ЗАНЯТО. При этом из УВУ в канал выдается последовательность сигналов выборки занятого устройства. Команда ОСТАНОВИТЬ ВВОД-ВЫВОД используется для прекращения операции ввода-вывода и логического отключения ВУ от интерфейса. Команда ПРОВЕРИТЬ КАНАЛ предназначена для определения состояния канала.

Начало выполнения последних двух команд совпадает с началом выполнения команды ПРОВЕРИТЬ ВВОД-ВЫВОД. В дальнейшем по микропрограмме ОСТАНОВИТЬ ВВОД-ВЫВОД (если канал занят) осуществляется сброс сигнала ВБР-К и вырабатывается сигнал АДР-К. В работающем УВУ, при приеме этой последовательности, сбрасывается сигнал РАБ-А, чем обеспечивается логическое отключение его от интерфейса. Если канал свободен, то по микропрограмме ОСТАНОВИТЬ ВВОД-ВЫВОД начинает вырабатываться последовательность сигналов начальной выборки с передачей байта состояния ВУ и канала в блок управления канала. Кроме того, производится отключение ВУ от интерфейса. Команда ПРОВЕРИТЬ КАНАЛ реализуется по одноименной микропрограмме и выполняется блоком управления канала. Сигналы по линиям интерфейса в этом случае не передаются.

Более подробное изложение выполнения перечисленных команд (см.таблицу 6.2) приведено в [2,5].

## Г л а в а УП

### КАНАЛЫ МАШИНЫ

#### § 7.1. НАЗНАЧЕНИЕ, СОСТАВ И СТРУКТУРНАЯ СХЕМА МУЛЬТИПЛЕКСНОГО КАНАЛА

Мультиплексный канал (МК) предназначен для подключения к оперативной памяти внешних устройств, скорость обмена информацией с которыми не превышает 100 Кбайт/с.

Внешние устройства, обслуживаемые мультиплексным каналом, указаны в § 1.1.

Канал обеспечивает управление обменом информацией между оперативной памятью и устройствами управления внешними устройствами (рис. 7.1). В управлении обменом принимает участие аппаратура канала и блока управления каналами. Информация между ОП и

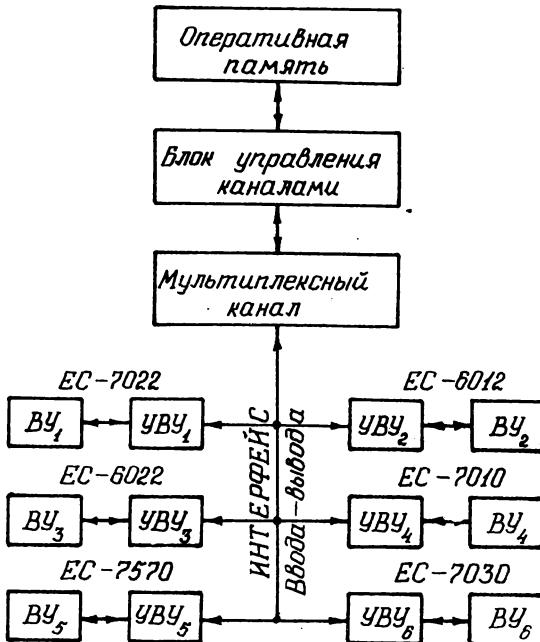


Рис. 7.1

УВУ передается по линиям интерфейса ввода-вывода, который обеспечивает единый способ подключения и единые принципы обмена данными и управления для различных УВУ. Интерфейс совместно с мультиплексным каналом позволяют связывать через УВУ память с самыми различными внешними устройствами посредством всего 34 цепей интерфейса и 4 операций ввода-вывода, рассмотренных в § 6.4.

Конкретное управление внешними устройствами и переход от линий интерфейса к шинам ВУ производят УВУ. Перечисленные в таблице I.1 внешние устройства, обслуживаемые МК, совмещены с УВУ и размещаются в одной тумбе или шкафу.

Особенностью мультиплексного канала машины является то, что для управления работой устройств ввода-вывода, обслуживающих МК, передачи информации, модификации адреса данных и счетчика переданных байтов используется аппаратура процессора. Отсюда следует, что операции ввода-вывода не могут выполняться одновременно с выполнением других операций в процессоре, и работа процессора должна прерываться (приостанавливаться) всякий раз, когда устройство ввода-вывода либо выбирается по команде ввода-вывода, либо имеет (требует) очередной байт данных, либо закончило операцию и имеет байт конечного состояния.

Мультиплексный канал работает в одном из двух режимов: мультиплексном или монопольном.

Мультиплексный режим используется для приема или передачи информации нескольким одновременно работающим устройствам ввода-вывода. При этом отдельное внешнее устройство логически подсоединяется к каналу только на время, требуемое на передачу одного или группы байтов информации.

При работе канала в монопольном режиме внешнее устройство связано с каналом все время, в течение которого производится передача данных, процессор не выполняет никаких команд и не обслуживает запросов других устройств.

Пропускная способность канала при работе его в мультиплексном режиме - 10-16 Кбайт/с, а в монопольном режиме - до 100 Кбайт/с.

Мультиплексный канал состоит из ряда регистров, осуществляющих управление передачей сигналов по линиям интерфейса. Структурная схема канала и его связь с процессором показана на рис. 7.2.

В состав мультиплексного канала входят:

- регистр управления канала (РРГКМ);
- регистр управления абонента (РР4КМ);

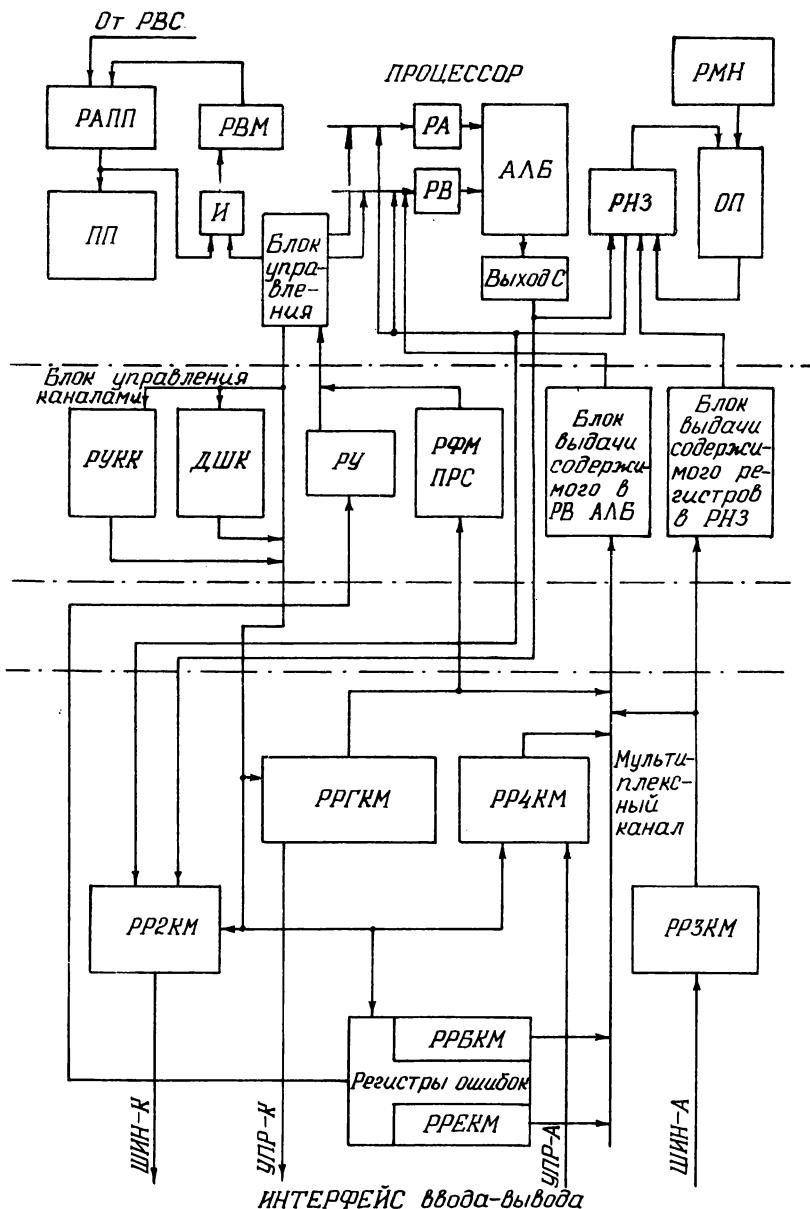


Рис. 7.2

- регистр входной информации (РР8КМ);
- регистр выходной информации (РР2КМ);
- регистры ошибок (РРБКМ и РРЕКМ).

Регистр управления канала предназначен для управления выходными сигналами на линиях интерфейса. В состав регистра входят триггеры которые устанавливаются в определенное состояние либо микропрограммным устройством управления процессора, либо с помощью логических цепей канала. Регистр управления канала вырабатывает следующие сигналы (см.таблицу 6.1): ВБР-К, РВБ-К, АДР-К, УПР-К, ИНФ-К, РАБ-К, БЛК-К.

Регистр управления абонента предназначен для запоминания входных сигналов интерфейса РАБ-А, АДР-А, УПР-А, ИНФ-А, ВБР-А и ТРБ-А, для формирования признака, что интерфейс свободен, сигнала выборки устройства и сигнала запроса на микропрограммную приостановку. Регистр имеет восемь разрядов; его содержимое может быть передано на входной регистр В арифметико-логического блока.

Регистр выходной информации предназначен для выдачи информации абоненту на ШИН-К. Он содержит восемь информационных и один контрольный разряд. Информация в этот регистр может поступать либо из информационных регистров оперативной памяти РН и РЗ, либо с выхода С арифметико-логического блока.

Регистр входной информации содержит элементы, через которые передается информация, поступающая по ШИН-А, от абонента к каналу. Она передается в информационные регистры РН и РЗ оперативной памяти и на входной регистр В арифметико-логического блока.

Регистр ошибок РРБКМ содержит девять триггеров и фиксирует следующие ошибки: неправильную последовательность сигналов на шинах идентификации, неверный контрольный разряд, принятый регистром входной информации либо посланный регистром выходной информации, а также неверный контрольный разряд, принятый с выхода С АЛБ.

Регистр ошибок РРЕКМ содержит восемь триггеров, каждый из которых устанавливается в определенное состояние, если обнаружится перерыв в работе интерфейса: например, если в течение 10 мкс после выдачи каналом сигнала ИНФ-К не сброшен сигнал УПР-А.

Подключение регистров канала к процессору производится с помощью блока управления каналами. При работе мультиплексного канала используются следующие схемы блока управления каналами:

- схема выдачи содержимого регистров каналов на входной регистр В АЛБ;
- схема выдачи содержимого регистров каналов на вход информационного регистра РИЗ оперативной памяти;
- схема управления регистрами и триггерами каналов, состоящая из комбинационного регистра управления каналами (РУКК) и дешифратора констант (ДШК);
- схема формирования запросов на микропрограммную приставку (РФМПРС);
- регистр управления (РУ);
- регистры признаков (РКП и РРП).

Управление регистрами канала - аппаратно-микропрограммное.

В микропрограмме для адресации регистров канала используются поля, микрокоманды, определяющие регистры, которые нужно подключить к входному регистру В или выходу С арифметико-логического блока процессора. Например, если необходимо передать информацию из АЛБ в один из регистров канала, то в поле С микрокоманды указывается номер регистра, который должен быть подключен к выходу арифметико-логического блока. Если не нужно передать содержимое одного из регистров канала во входной регистр В АЛБ, то в поле В микрокоманды должен быть указан номер регистра канала, подключаемого к РВ.

Мультиплексный канал управляет операцией ввода-вывода при помощи подканалов. Подканал представляет собой информацию, хранимую в мультиплексной памяти и достаточную для управления одной операцией ввода-вывода. Каждый подканал содержит два двойных слова. Информация, содержащаяся в подканале, называется управляемым словом устройства (УСУ). Объем мультиплексной памяти и количество подканалов, зависящие от объема основной оперативной памяти, приведены в таблице 7.1.

Таблица 7.1

Объем памяти в байтах		Количество подканалов	Количество ВУ, подключенных к каналу
Основная память	Мультиплексная память		
64 К	768	48	176
128 К	1792	112	240
256 К	1792	112	240

Мультиплексная память недоступна рабочим программам и хранит информацию, управляющую операциями обмена между процессором и внешними устройствами через мультиплексный канал.

Каждый подканал может управлять операцией ввода-вывода одного внешнего устройства (ВУ) или группы ВУ, имеющих общее устройство управления внешними устройствами (УВУ) и организованных таким образом, что в каждый момент времени операция передачи информации может выполняться только в одном из ВУ этой группы.

Подканалы, обслуживающие только одно ВУ, называются неразделенными. Примером ВУ, обслуживаемого неразделенным подканалом, может быть устройство ввода с перфокарт.

Подканалы, обслуживающие группу ВУ, объединенную общим УВУ, называются разделенными. Разделенные подканалы используются для таких устройств, как, например, накопители на магнитных лентах или магнитных дисках и барабанах (в селекторных каналах).

## § 7.2. РАБОТА МУЛЬТИПЛЕКСНОГО КАНАЛА

Операция ввода-вывода начинается по одной из четырех команд управления каналами, приведенных в главе У1.

Команда НАЧАТЬ ВВОД-ВЫВОД используется для запуска всех операций приема и передачи данных и управления.

Команда ОСТАНОВИТЬ ВВОД-ВЫВОД используется процессором, чтобы прекратить операцию ввода-вывода, логически отсоединить внешнее устройство (ВУ) от канала и освободить подканал.

По команде ПРОВЕРИТЬ ВВОД-ВЫВОД определяется состояние канала, подканала и адресуемого ВУ.

Команда ПРОВЕРИТЬ КАНАЛ сообщает о состоянии канала.

Все команды управления каналами имеют формат *SI*, который показан на рис. 7.3. Ни одна из этих команд не может выполняться в

Байт	0	1	2	3
Код операции	78		$B_1$	$D_1$
0	1516	1920		31

Рис. 7.3

режиме ЗАДАЧ, все они используются только в режиме СУПЕРВИЗОРА. Команды ввода-вывода состоят из трех полей: кода операции для

одной из четырех упомянутых выше команд, поля канала и поля номера ВУ. Канал и устройство ввода-вывода определяются через исполнительный адрес  $E_i = (B_i) + D_i$ , который интерпретируется так, как показано на рис. 7.4, т.е. адрес в этих командах не является адресом памяти, а определяет тип канала и внешнее устройство.

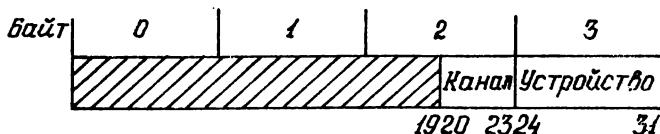


Рис. 7.4

В байте адреса для задания адреса канала используются только разряды 21, 22 и 23. Их соответствие каналам дано в таблице 7.2.

Таблица 7.2

Разряды			Канал
21	22	23	
0	0	0	Мультиплексный
0	0	1	Селекторный № 1
0	1	0	Селекторный № 2

Внешние устройства закодированы следующим образом:

- устройство ввода карточное - 00C;
- устройство вывода карточное - 00D;
- устройство ввода ленточное - 009;
- устройство вывода ленточное - 008;
- алфавитно-цифровое печатающее устройство - 00F;
- устройство пишущей машинки - 01F.

Канал работает под управлением микрокоманд, при выполнении которых используются узлы канала, регистры ВЧУ, мультиплексная и локальная память.

Для реализации четырех команд управления каналами в постоянной памяти имеется следующий набор микропрограмм мультиплексного канала:

- НАЧАТЬ ВВОД-ВЫВОД МК (НАЧВВ);

- ОБСЛУЖИВАНИЕ МК (ОБСМК);
- НУЛЬ СЧЕТЧИКА (НСЧМК);
- ПРЕРЫВАНИЕ ПО ВВОДУ-ВЫВОДУ (ПРВВ);
- ОСТАНОВИТЬ ВВОД-ВЫВОД (ОСТВВ);
- ПРОВЕРИТЬ ВВОД-ВЫВОД КМ (ПРОВВ);
- ПРОВЕРИТЬ КАНАЛ (ПРОВК);
- ПРОГРАММНЫЕ ОШИБКИ КАНАЛОВ (ПОШК);
- АППАРАТНЫЕ ОШИБКИ КАНАЛОВ (АОШК);
- ПЕРВОНАЧАЛЬНАЯ ЗАГРУЗКА ПРОГРАММЫ (ПЭП).

В состав микропрограммы выполнения одной команды управления каналом может входить одна или несколько микропрограмм. Так для одного из вариантов выполнения команды НАЧАТЬ ВВОД-ВЫВОД используются микропрограммы: ВЫБОР, НАЧВВ, ОБСМК, и ПРВВ.

Для выполнения команд ПРОВЕРИТЬ ВВОД-ВЫВОД, ОСТАНОВИТЬ ВВОД-ВЫВОД и ПРОВЕРИТЬ КАНАЛ никакой дополнительной информации о той, которая задана в формате команды, не требуется.

Команда НАЧАТЬ ВВОД-ВЫВОД использует для своего выполнения дополнительную информацию, содержащуюся в специальных управляющих словах канала: адресном слове канала (АСК) и в командном слове канала (УСК).

Адресное слово всегда размещается по одному и тому же адресу – в 48-й ячейке постоянно распределенной области основной памяти. АСК формируется СУПЕРВИЗОРОМ. Оно имеет два поля (рис. 7.5): поле ключа защиты области основной памяти, предназначен-

<i>Байт</i>	0	1	2	3
<i>Ключ</i>	0000		<i>Адрес первого УСК</i>	
0      34      78				31

Рис. 7.5

ной для операции ввода-вывода; поле адреса, указывающего адрес первого УСК, входящего в список командных слов, из которых состоит канальная программа.

Канальная программа представляет собой совокупность УСК, размещенных в основной памяти.

УСК – это двойное слово, которое может храниться в любой части основной памяти и содержит всю информацию, необходимую для выполнения части или целой команды ввода-вывода. Командное слово канала определяет следующее (рис. 7.6):

- код операции, которую нужно выполнить;

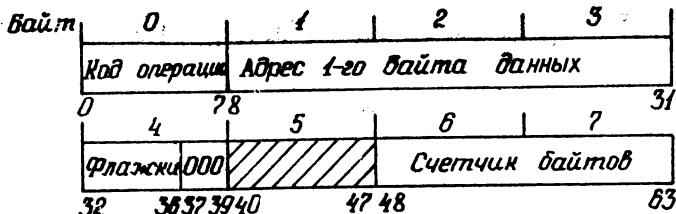


Рис. 7.6.

- адрес расположения первого байта данных в основной памяти;
- флаги, которые определяют последующие действия после завершения данной операции ввода-вывода;
- количество байтов информации, которое должно быть передано под управлением этого УСК.

Код операции УСК определяет код команды ввода-вывода. Команды ввода-вывода декодируются каналом и ВУ и управляют конкретным внешним устройством в соответствии с данными таблицы 6.2.

Флаги, содержащиеся в разрядах 32-36, модифицируют основную команду УСК так, как это описано ниже.

Разряд 32 содержит признак цепочки данных (ЦД). Если задан этот признак (в разряде установлена единица), то после того, как счетчик станет равным нулю, будет выбрано следующее УСК, которое определит новый адрес данных, новые признаки и новый счетчик, но код операции нового УСК игнорируется и продолжается выполнение прежней операции.

Разряд 33 содержит признак цепочки команд (ЦК). Если задан этот признак, то после того, как счетчик станет равным нулю, выполняться будет следующее УСК вместе с заданной в нем операцией.

В каждом УСК должна быть установлена единица либо в разряде 32, либо в разряде 33.

Разряд 34 содержит признак блокировки (подавления) индикации неверной длины (ПИД). Если задан этот признак, то канал игнорирует индикацию неверной длины, когда ВУ сигнализирует о конце операции раньше, чем будет передано число байтов, определенное счетчиком байтов.

Разряд 35 содержит признак блокировки записи в память (БЗП). Если задан этот признак, то канал выполняет команду ввода (СЧИ-

ТАТЬ, СЧИТАТЬ В ОБРАТНОМ НАПРАВЛЕНИИ или УТОЧНИТЬ СОСТОЯНИЕ) без записи информации в основную память.

Разряд 36 содержит признак программно-управляемого прерывания (ПУП). Если задан этот признак, то канал посыпает в ВЧУ сигнал прерывания, как только выбрано УСК и начинается операция.

Разряды 37, 38 и 39 должны всегда содержать нули.

Наряду с четырьмя командами управления каналами, воспринимаемыми процессором и командами ввода-вывода, работающими на уровне каналов и ВЧУ, используются еще приказы. Приказы указываются в командах УПРАВЛЕНИЕ и передают ВЧУ указания о выполнении специфических для данного устройства функций (например, переместить ленту, установить требуемую плотность записи и т.п.).

После того, как будут считаны из оперативной памяти АСК и УСК, из них будет формироваться управляющее слово устройства (УСУ), приведенное на рис. 7.7.

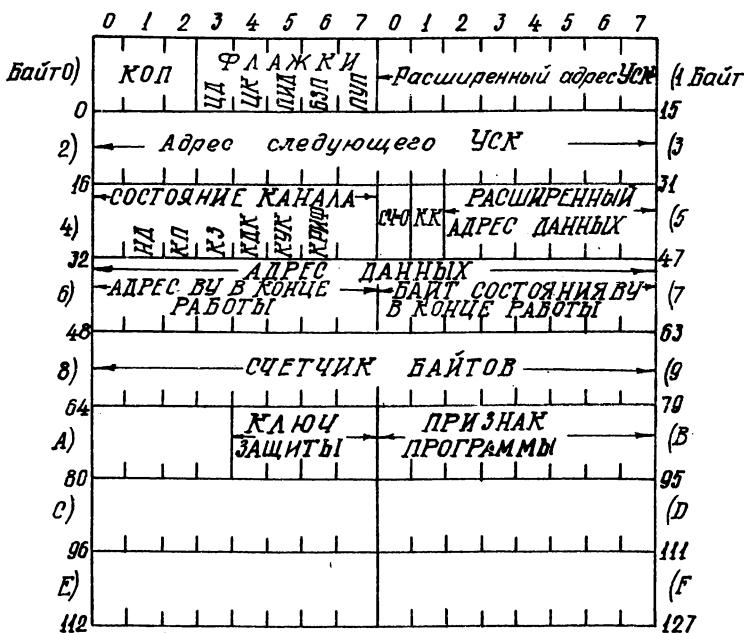


Рис. 7.7

Под управлением УСУ из АСК переписывается в разряды 84 - 87 ключ защиты памяти, а также формируется в разрядах 8 - 31 ад-

рес следующего УСК как результат суммирования адреса первого УСК с кодом 8.

Из УСК в УСУ в разряды 0 - 2 переписывается код операции, в разряды 3 - 7 - флагки, в разряды 42 - 55 - адрес данных и в разряды 64 - 79 - содержимое счетчика байтов.

Остальные данные УСУ формируются с помощью информации, поступающей из канала и внешних устройств.

В разрядах 33 - 38 отображается состояние канала, а именно:

- в разряде 33 отражается неверная длина (НД) кода команды;
- в разряде 34 - контроль программы (КП);
- в разряде 35 - контроль защиты (КЗ);
- в разряде 36 - контроль данных канала (КДК);
- в разряде 37 - контроль управления канала (КУК);
- в разряде 38 - контроль работы интерфейса (КРИФ).

В разряде 40 содержится признак равенства нулю содержимого счетчика (СЧ = 0), а в разряде 41 - признак конца работы канала (КК).

В разрядах 56 - 63 содержится байт состояния ВУ в конце работы и в разрядах 88-95 содержится признак программы.

Разряды 32, 39, 80-83 и 96-127 не используются.

УСУ располагается в том подканале, адрес которого формируется по адресу ВУ, заданному в формате команды.

В главе VI рассматривается общая последовательность различных сигналов в процессе выполнения операций обмена информацией. Ниже более подробно рассматривается функционирование мультиплексного канала при выполнении команды НАЧАТЬ ВВОД-ВЫВОД. Эта команда наиболее интересна, так как она запускает в адресуемом ВУ операции записи, считывания или считывания в обратном направлении.

Выполнение команды НАЧАТЬ ВВОД-ВЫВОД, как и любой другой команды, начинается с выборки команды, которая производится по микропрограмме ВЫБОР.

При выборке этой команды формируется нулевой номер канала (см. таблицу 7.2) и адрес ВУ. Это осуществляется путем сложения содержимого общего регистра В1 и смещения  $D_1$ . Номер канала и номер ВУ записывается в один из регистров ВЧУ.

Дальнейшее выполнение команды происходит под управлением микропрограммы НАЧВВ. По этой микропрограмме по адресу ВУ формируется адрес подканала и проверяется его занятость. Если подканал свободен (разряды кода операции равны нулю), то из ОП по адресу 48 считывается содержимое АСК. АСК проверяется на правильность (действительность). При обнаружении программных ошибок

происходит переход к микропрограмме ПОШК, если ошибок нет, то для выполнения текущей операции ключ защиты памяти из АСК заносится в один из регистров ВЧУ. После этого по адресу, указанному в АСК, считывается УСК и также проверяется на правильность. Считывание УСК из памяти происходит под управлением ключа защиты.

Микропрограмма НАЧВВ переходит к выборке ВУ, и при этом по ШИН-К передается адрес ВУ, а на соответствующих линиях идентификации и управления канала формируются сигналы АДР-К, ВБР-К и РВБ-К.

Адресуемое ВУ, если оно опознало свой адрес, формирует ответные сигналы РАБ-А или УПР-А. Если ВУ формирует сигнал УПР-А и оно занято, то происходит отключение этого ВУ от интерфейса.

Появление ответного сигнала РАБ-А приводит к сбросу сигнала АДР-К, при этом ВУ выдает свой адрес на ШИН-А и сигнал АДР-А на соответствующие линии идентификации абонента. Микропрограмма НАЧВВ производит сравнение адресов канала и абонента, и если адреса не совпадают, то происходит переход к микропрограмме ошибок АОШК1. При совпадении адресов продолжается выполнение микропрограммы НАЧВВ.

Очередные действия этой микропрограммы связаны с формированием подканала (УСУ). В подканал из АСК и УСК записываются код блокков, адрес следующего УСК, адрес данных, содержимое счетчиков байтов и код ключа защиты.

После записи УСУ в мультиплексной памяти из канала по ШИН-К передается байт команды и сигнал УПР-К. Появление сигнала УПР-К вызывает сброс сигнала АДР-А во внешнем устройстве.

В ответ на байт команды от канала из ВУ по ШИН-А передается байт состояния, анализ которого производится микропрограммой НАЧВВ. Если байт состояния нулевой, то это означает, что ВУ свободно и может выполнять заданную команду.

Выдачей сигнала ИНФ-К заканчивается последовательность начальной выборки.

Если ВУ после сигнала ИНФ-К отключилось от интерфейса, то передача данных будет происходить в мультиплексном режиме. После отключения ВУ от интерфейса производится гашение канала и осуществляется переход к выборке следующей команды. ВЧУ продолжает выполнение своей программы, а канал и ВУ остается в готовности к дальнейшей работе.

Если ВУ после сигнала ИНФ-К не отключалось от интерфейса, то передача данных будет происходить в монопольном режиме.

Мультиплексный режим работы осуществляется следующим образом.

Когда нужно передать данные или байт состояния от ВУ или принять данные в ВУ, оно выдает по соответствующей линии интерфейса сигнал ТРБ - А, по которому в канале на линиях управлениярабатываются сигналы ВБР - К и РВБ - К. ВУ подключается к каналу путем передачи по ШИН-А своего адреса в сопровождении сигналов АДР - А и РАБ - А.

По сигналу АДР-А в регистре РР4КМ (см.рис. 7.2) устанавливается в единичное состояние триггер микропрограммной приостановки. Сигнал от этого триггера поступает в дешифратор запросов на микропрограммную приостановку блока управления каналами, где определяется приоритет запросов от мультиплексного и селекторных каналов.

Если нет запросов на микропрограммную приостановку от селекторных каналов, то формируется холостой такт, в котором содержимое регистра адреса постоянной памяти (РАПП) заносится в регистр возврата мультиплексного канала (РВМ), а в регистр РАПП заносится фиксированный начальный адрес микропрограммы ОБСЛУЖИВАНИЕ МК (ОБСМК).

Выполнение микропрограммы ОБСМК начинается с разгрузки содержащего регистров ВЧУ в ячейки локальной памяти. После этого вычислительным устройством принимается адрес ВУ, поступающий по ШИН - А, и формируется адрес подканала. Из выбранного подканала переписывается содержимое счетчика байтов, адрес данных и код ключа защиты в регистры ВЧУ.

Вычислительное устройство анализирует код операции, в соответствии с которым определяется тип операции следующим образом:

- при КОП = 001 - команда ЗАПИСТЬ;
- при КОП = 010 - команда СЧИТАТЬ;
- при КОП = 100 - команда СЧИТАТЬ В ОБРАТНОМ НАПРАВЛЕНИИ.

При выполнении команды СЧИТАТЬ адрес данных увеличивается на единицу, а при выполнении команды СЧИТЫВАНИЕ В ОБРАТНОМ НАПРАВЛЕНИИ - уменьшается на единицу.

Для обмена информацией между ВУ и памятью используются информационные регистры РН и РЗ ОП. При этом байт данных принимается в регистр РН, если адрес нечетный, при четном адресе он принимается в регистр РЗ.

При выполнении команды ЗАПИСТЬ информация, считанная из памяти в регистр РН или РЗ, через регистр канала РР2КМ поступает на ШИН-К.

Регистр управления канала РРПКМ после приема каждого байта выдает сигнал ИНФ-К по соответствующей линии интерфейса. Микропрограмма ОБСМК записывает модифицированное значение адреса данных и содержимое счетчика байтов в подканале. Во время записи УСУ в мультиплексную память проверяется наличие флагка программно-управляемого прерывания (ПУП).

Если флагок ПУП установлен в состояние единица, т.е. прерывание задано, то из локальной памяти содержимое регистров переписывается в регистры ВЧУ.

Содержание регистров ВЧУ восстанавливается, если нет сигналов на обслуживание ВУ, т.е. не поступил запрос ТРБ-А. Если же такой запрос поступил, то весь выше описанный процесс, начиная с требования от ВУ, повторяется.

При отсутствии запроса ТРБ-А ВЧУ формирует холостой такт, в результате которого в РАПП переписывается содержимое регистра возврата мультиплексного канала (РВМ), т.е. в РАПП возвращается адрес микрокоманды, который был запомнен в РВМ в начале микропрограммной приостановки. Начинается выполнение прерванной микропрограммы.

Режим микропрограммной приостановки повторяется столько раз, сколько байтов (групп байтов) нужно записать (считать).

Таким образом, в режиме микропрограммной приостановки выполняются следующие этапы работы:

- загрузка содержимого регистров вычислительного устройства в локальную память;
- загрузка управляющего слова устройства (УСУ) из мультиплексной памяти в освобожденные регистры ВЧУ;
- обслуживание данных (ЗАПИСЬ, СЧИТЫВАНИЕ, СЧИТЫВАНИЕ В ОБРАТНОМ НАПРАВЛЕНИИ) и корректировка адреса данных и счетчика байтов в УСУ;
- перезапись откорректированного УСУ в мультиплексную память (подканал);
- загрузка содержимого регистров ВЧУ из локальной памяти, т.е. восстановление содержимого регистров ВЧУ.

После завершения очередной микропрограммной приостановки ВЧУ переходит к выполнению приостановленной микропрограммы.

Когда операция ввода-вывода под управлением текущего УСК заканчивается и из ВУ передается в канал байт состояния с признаком конца работы канала (КК), то устанавливается запрос на прерывание типа КОНЕЧНОЕ.

Выполнение этого прерывания производится под управлением микропрограммы ПРЕРЫВАНИЕ ПО ВВОДУ-ВЫВОДУ (ПРВВ).

При прерывании типа КОНЕЧНОЕ информация УСУ записывается в слово состояния канала (ССК), расположенное в ячейке 40 основной памяти. При этом в ССК, формат которого показан на рис. 7.8, из мультиплексной памяти (подканала) поочередно переписываются:

Байт	0	1	2	3
Ключ	0000	Адрес следующего УСК		
0	34	78		31
4		5	6	7
Состояние ВУ	Состояние канала	Счетчик байтов		
32	3940	4748		63

Рис. 7.8

байт состояния ВУ (разряды 32-39), байт состояния канала (разряды 40-47), счетчик байтов (разряды 48-63), ключ защиты (разряды 0-3) и адрес следующего УСК (разряды 8-31). На этом выполнение МПР ПРВВ заканчивается и осуществляется переход к выполнению МПР ЗС ССП и МПР КЗ ССП (см. главу 7).

### § 7.3. НАЗНАЧЕНИЕ, СОСТАВ И СТРУКТУРНАЯ СХЕМА СЕЛЕКТОРНОГО КАНАЛА

Селекторные каналы машины ЕС-1020 предназначены для подключения к процессору внешних запоминающих устройств (магнитных лент и магнитных дисков), имеющих скорость передачи данных выше 100 Кбайт/с.

Внешние запоминающие устройства (ВУ) подключаются к селекторным каналам через устройства управления внешними устройствами (УВУ) и стандартный интерфейс ввода-вывода, как это показано на рис. 7.9. К одному селекторному каналу может быть подключено до 256 ВУ, но не более 8 УВУ (без применения специальных ретрансляторов интерфейса).

Селекторный канал работает только в монопольном режиме, т.е. операция ввода-вывода начинается и завершается за одно логическое подключение ВУ к интерфейсу.

Максимальная скорость передачи данных в каждом селекторном канале – до 250 Кбайт/с.

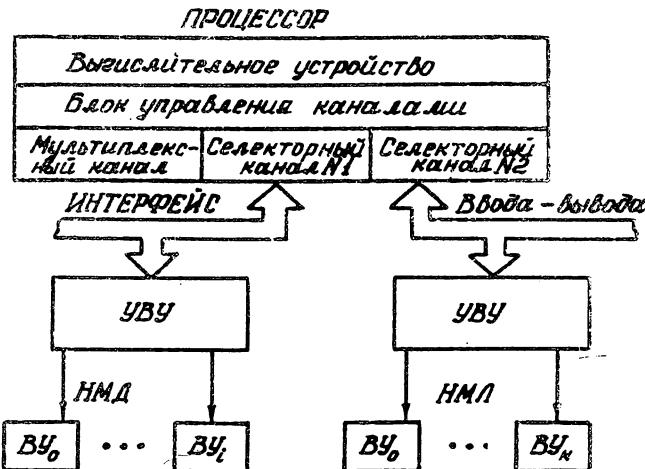


Рис. 7.9

Операции ввода-вывода выполняются в канале по командам процессора. Управляющая информация, полученная каналом, преобразуется в последовательность сигналов, поступающих в УВУ. Канал производит запуск УВУ на выполнение команды ввода-вывода. УВУ формирует запросы на передачу информации, которые обслуживаются каналом. Если в УВУ возникают сигналы, которые нужно передать в процессор (например, сигнал об окончании операции ввода-вывода), канал преобразует эти сигналы в стандартную форму, удобную для использования в процессоре.

Любая операция передачи данных в селекторном канале выполняется под воздействием (УСУ), одна часть которого при работе канала хранится в ячейках локальной памяти, а другая — в регистрах канала. Это позволяет аппаратно корректировать УСУ после каждого обращения к оперативной памяти. При обмене данными между каналом и оперативной памятью работа вычислительного устройства прерывается на один цикл обращения к ОП для записи или чтения данных. В этом заключается существенное отличие в работе селекторного и мультиплексного каналов, так как при монопольном режиме работы мультиплексного канала работа ВЧУ прерывается не на один цикл обращения к ОП, а на весь период времени передачи данных. Это объясняется тем, что мультиплексный канал не способен хра-

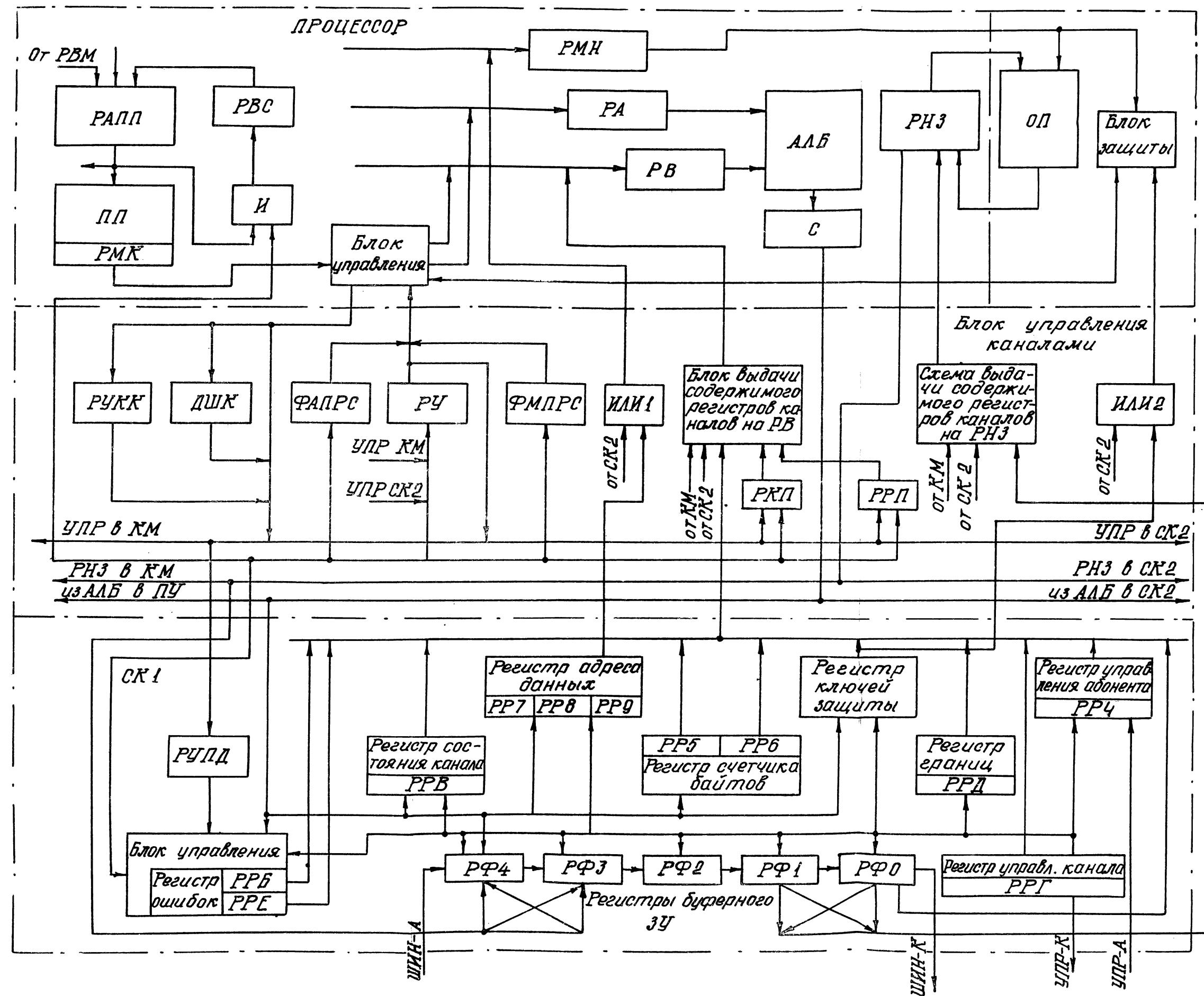


Рис. 7.10

1975. Зак.1008

нить и корректировать УСУ, так как для хранения и корректировки УСУ используются регистры процессора.

В селекторном канале может храниться только одно УСУ, т.е. он имеет только один подканал и может одновременно выполнять только одну операцию ввода-вывода по передаче данных через интерфейс между ОП и ВУ до полного завершения операции ввода-вывода с этим внешним устройством. Операции ввода-вывода (СМОТАТЬ ЛЕНТУ, ПРОПУСТИТЬ ЗОНУ и др), не связанные с передачей данных через интерфейс, могут быть последовательно запущены для нескольких ВУ, подключенных к интерфейсу, и могут выполняться одновременно.

Управление работой селекторного канала осуществляется следующим образом: передача данных производится под управлением сигналов от канала (аппаратным путем), а все другие виды работ осуществляются микропрограммно.

Обмен данными между ОП и селекторным каналом производится в основном по два байта, а обмен данными между каналом и УВУ осуществляется по шинам интерфейса всегда по одному байту.

Каждый селекторный канал состоит из ряда регистров, с помощью которых осуществляется прием, хранение и корректировка (модификация) управляющей информации, необходимой для выполнения операции ввода-вывода.

Структурная схема канала и его подключение к ВЧУ показаны на рис. 7.10.

В состав селекторного канала входят следующие узлы:

- регистры буферного ЗУ (РФ0-РФ4);
- регистр ключей защиты (РКЗ);
- регистр управления абонента (РР4);
- регистр счетчика байтов (РР5 и РР6);
- регистр адреса данных (РР7, РР8, РР9);
- регистр флагов (РРА);
- регистры ошибок (РРБ, РРЕ);
- регистр состояния канала (РРВ);
- регистр управления канала (РРГ);
- регистр границ (РРД).

Следует заметить, что при работе селекторных каналов используются некоторые регистры ВЧУ и локальная память.

Каждый селекторный канал подключен к ВЧУ через блок управления каналами. Блок управления каналами состоит из блоков управляющих сигналов и блока выдачи содержимого регистров каналов в регистр АЛБ арифметико-логического блока (АЛБ).

Блок выдачи содержимого регистров каналов в регистр В АЛБ содержит набор управляемых регистров.

Блоки управляющих сигналов содержат следующие узлы:

- схему управления регистрами и триггерами каналов, состоящую из регистра управления каналами РУКК и дешифратора констант ДШК;

- схему выдачи содержимого регистров каналов на входы информационных регистров РН и РЗ оперативной памяти;

- схему подключения регистров адреса каналов ко входам адресного регистра РМН оперативной памяти (ИЛИ 1);

- схему подключения регистров ключей защиты каналов к блоку защиты (ИЛИ 2);

- схемы формирования запросов на аппаратную и микропрограммную приостановку ФАПРС и ФМПРС соответственно;

- регистр управления (РУ);

- регистры признаков (РКП и РРП).

Регистры селекторного канала подключены к ВЧУ через блок управления каналами при помощи набора информационных шин.

Управление регистрами канала - аппаратно-микропрограммное. Для указания регистров канала, в которые (из которых) должна быть передана информация, используются поля микрокоманды. В них указываются регистры, которые нужно подключить к регистру В или выходу С арифметико-логического блока.

Так, если в дешифраторе поля С регистра микрокоманды записан код микрооперации PP4:=C, то это означает, что в регистр PP4 селекторного канала будет принята информация с выхода С АЛБ.

Если же в поле В микрокоманды указана микрооперация PB:=PP4, то это означает, что в регистр В АЛБ будет передана информация из регистра PP4 канала. Рассмотрим назначение и устройство регистров канала.

Буферное ЗУ состоит из пяти однобайтовых регистров РФО-РФ4 и узла управления буферным ЗУ. Регистры соединены между собой так, что обеспечивается продвижение информации от регистра РФ4 к регистру РФ0.

Информация в буферное ЗУ может поступать из ОП (операция ЗАПИСТЬ) с ШИН-А интерфейса от накопителя (при выполнении операций СЧИТАТЬ или СЧИТАТЬ В ОБРАТНОМ НАПРАВЛЕНИИ) и с выхода С АЛБ (байт адреса и байт команды в процессе начальной выборки ВУ).

Управление выдачей информации из буферного ЗУ в ОП и на ШИН-К интерфейса осуществляется аппаратным способом, а управление передачей информации в РВ АЛБ производится микропрограммно.

Регистр управления абонента (РР4) предназначен для запоминания входных сигналов идентификации интерфейса (РАБ-А, АДР-А, УПР-А, ИНФ-А, ВБР-А) и формирования управляющих сигналов. Регистр содержит восемь триггеров, управление которыми производится аппаратно по соответствующим сигналам идентификации абонента на линиях интерфейса.

Регистр адреса данных (РР7, РР8, РР9) предназначен для хранения и модификации адреса данных, передаваемого в канал из управляющего слова канала (УСК) через АЛБ при выполнении команды НАЧАТЬ ВВОД-ВЫВОД или при выполнении цепочки данных или команд. Заносится адрес микропрограммно.

Регистр содержит 18 информационных разрядов и один дополнительный разряд, единичное состояние которого является признаком того, что адрес, находящийся в регистре, превышает объем оперативной памяти. Содержимое регистра изменяется (модифицируется) на  $\pm 1$  и  $\pm 2$  во время выполнения аппаратной приостановки селекторного канала. Выполнен регистр по схеме параллельного (I9 основных и I9 вспомогательных триггеров) реверсивного двоичного счетчика.

Регистр счетчика байтов (РР5 и РР6) предназначен для хранения и подсчета (модификации) количества байтов данных, передаваемых при выполнении операций ввода-вывода. Информация в регистре передается из УСК через АЛБ микропрограммно. Содержимое регистра при выполнении аппаратной приостановки модифицируется либо на единицу, либо на двойку. Выполнен он по схеме параллельного реверсивного двоичного счетчика на I6 разрядов с жесткой установкой на режим вычитания.

Регистр ключей защиты предназначен для хранения ключа защиты памяти, указанного в адресном слове канала (АСК) для текущей канальной программы, на время выполнения этой программы. Информация в него передается через АЛБ микропрограммно при выполнении команды НАЧАТЬ ВВОД-ВЫВОД. Регистр состоит из четырех триггеров. Он связан через блок управления каналами с блоком ключей защиты и РВ АЛБ. В цикле аппаратной приостановки содержимое регистра передается в блок защиты памяти ВЧУ, где этот ключ сравнивается с ключом памяти.

Регистр флагков (РР4) предназначен для запоминания признаков, указанных в УСК и влияющих на ход выполнения операции ввода-вывода. Он содержит четыре триггера:

- триггер признака цепочки данных (флагок ЦД);
- триггер признака цепочки команд (флагок ЦК);

- триггер признака подавления индикации неверной длины (флажок ПИД);

- триггер признака блокировки записи (флажок БЗП).

Информация в регистр заносится микропрограммно через АЛБ по сигналу РРА:=С при выполнении команды НАЧАТЬ ВВОД-ВЫВОД или при выполнении цепочки данных (команд).

Режим цепочки данных представляет собой такой режим выполнения операции ввода-вывода, когда по одной команде производится обращение к разным областям ОП. При этом код выполняемой команды ввода-вывода указывается в первом УСК и передается в УВУ, а в последующих УСК указываются только области ОП, к которым производится обращение.

В режиме цепочки команд канал последовательно задает несколько команд ввода-вывода для одного ВУ. Каждый раз после выполнения команды текущего УСК УВУ сообщает о цепочке команд, если в текущем УСК флажок ЦК установлен в состояние единицы. При этом извлекается новое УСК и команда, указанная в нем, передается в УВУ.

Режим подавления индикации неверной длины используется в случае, когда заданное в УСК содержимое счетчика байтов, не равно количеству байтов в блоке данных, который УВУ может принять или передать.

Наконец, режим блокировки записи используется для организации операции считывания с блокировкой записи данных в ОП, когда выполняется модификация счетчика байтов и адреса данных, а запись данных в ОП не происходит.

Регистр управления канала (РРГ) управляет выходными сигналами канала ВБР-К, АДР-К, УПР-К, РАБ-К, ИНФ-К, БЛК-К и для этого содержит семь разрядов. Установка триггеров этого регистра производится микропрограммно или аппаратно.

Регистр границ (РРД) служит для определения окончания операции ввода-вывода в канале при выполнении команды ЗАПИСАТЬ. Содержимое регистра РРД может быть микропрограммно передано в РВ АЛБ по сигналу РВ:=РРД.

Регистр состояния канала (РРВ) предназначен для запоминания признаков контроля и состояния канала. Он включает в себя восемь триггеров. Регистр фиксирует программируемое прерывание, наличие программных ошибок, несовпадение ключей защиты канала, ошибки в четности байтов данных, ошибки в работе схем управления канала и линиях интерфейса, ошибки в числе переданных байтов.

Кроме перечисленных регистров в состав канала входит регистр команд, состоящий из двух триггеров. Этот регистр определяет либо выполнение операции ЗАПИСАТЬ (данные считываются из ОП и записываются в ВУ), либо операции СЧИТАТЬ (данные считываются с ВУ и записываются в ОП). Команда считывания выполняется либо в прямом, либо в обратном направлении.

#### § 7.4. РАБОТА СЕЛЕКТОРНОГО КАНАЛА

Для выполнения операций ввода-вывода во всех каналах используются три типа управляющей информации: команды управления каналами, команды ввода-вывода и приказы.

Команды управления каналами дешифрируются в ВЧУ и являются частью программы, выполняемой СУПЕРВИЗОРОМ. Селекторный (как и мультиплексный) канал выполняет четыре стандартные команды управления каналами:

- НАЧАТЬ ВВОД-ВЫВОД;
- ПРОВЕРИТЬ ВВОД-ВЫВОД;
- ОСТАНОВИТЬ ВВОД-ВЫВОД;
- ПРОВЕРИТЬ КАНАЛ.

Команды ввода-вывода декодируются каналом и УВУ и обеспечивают выполнение операций ввода-вывода по считыванию и записи. Эти команды указываются в УСК и являются общими для всех ВУ. Управляющее слово канала находится в оперативной памяти по адресу, который указывается в АСК. В свою очередь, АСК размещается в ячейке 48 постоянно распределенной области ОП.

Для обмена информацией используется шесть основных команд ввода-вывода, наименование и коды которых приведены в таблице 6.2.

С помощью приказов в ВУ передают указания о выполнении специфичных для данного устройства функций, например, перемотка ленты, подвод магнитной головки на заданный цилиндр и т.п.

Команды управления каналами ПРОВЕРИТЬ ВВОД-ВЫВОД, ОСТАНОВИТЬ ВВОД-ВЫВОД и ПРОВЕРИТЬ КАНАЛ никакой дополнительной информации, кроме той, которая задана в коде команды, не требуют.

Для выполнения команды НАЧАТЬ ВВОД-ВЫВОД требуется дополнительная управляющая информация, размещенная в АСК и УСК, из которой формируется управляющее слово устройства. Одна часть УСУ размещается в локальной памяти, а другая - в регистрах канала. Дальнейшая работа канала по выполнению начатой операции вво-

да-вывода продолжается под управлением этого УСУ. Состав УСУ показан на рис. 7.II.

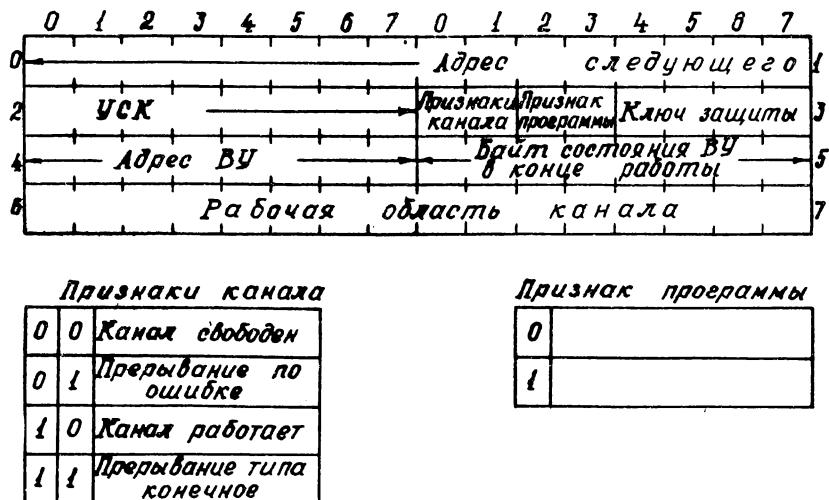


Рис. 7.II

Операция ввода-вывода, включающая в себя передачу данных, выполняется в три этапа.

На первом этапе выполняется микропрограмма команды НАЧАТЬ ВВОД-ВЫВОД (НАЧСК). По этой микропрограмме первоначально выбираются АСК и УСК и из них формируется УСУ. Затем производится логическое подключение заданного ВУ к интерфейсу. В выбранное ВУ посыпается команда и анализируется полученный от него начальный байт состояния. Если байт состояния не равен нулю, то устанавливается соответствующий код условия в ССП и на этом операция ввода-вывода завершается. Если байт состояния равен нулю, то ВУ свободно и может выполнять операцию ввода-вывода.

Второй этап выполняется в режиме аппаратной приостановки. На этом этапе выполнение операции ввода-вывода совмещается с работой ВЧУ. Выбранное ВУ остается подключенным к интерфейсу в течение всего этапа передачи данных. Данные из канала в ВУ и наоборот передаются с помощью интерфейса по одному байту. Данные между буферным ЗУ (каналом) и ОП в основном передаются по два байта, но в начале и конце операции – по одному байту.

Каждый раз, когда буферное ЗУ готово принять из ОП или выдать в ОП байт данных, канал устанавливает запрос на аппаратную

приостановку для обращения к ОП. После каждого обращения к ОП корректируется содержимое регистров адреса и счетчика байтов данных.

Этап передачи данных завершается, когда содержимое счетчика байтов станет равным нулю.

Третий этап начинается выдачей байта состояния из УВУ в канал. В канале аппаратно анализируется содержимое байта состояния, вырабатывается запрос на микропрограммную приостановку, по которому текущая последовательность микрокоманд прерывается и выполняется микропрограмма обслуживания селекторного канала. В зависимости от содержимого в РКП блока управления каналами эта микропрограмма или производит выполнение цепочки команд, или завершает операцию ввода-вывода с последующей установкой запроса на прерывание по вводу-выводу.

Рассмотрим работу канала более подробно.

Селекторный канал начинает любую операцию ввода-вывода по команде НАЧАТЬ ВВОД-ВЫВОД.

Выполнение операции начинается с выборки команды, которая производится по микропрограмме ВЫБОР.

При выборке команды формируется номер канала (см. таблицу 6.2) и адрес ВУ. Адрес устройства и номер канала формируются в РГРИ ЦУУ путем сложения содержимого общего регистра ВИ и поля смещения  $D_1$ , номера которых заданы в команде.

После выборки команды в регистре РР ЦУУ находится номер канала, а в регистре РИ – адрес ВУ.

Производится проверка режима выполнения команды. Если команда выполняется в режиме ЗАДАЧА, то устанавливается запрос на прерывание по контролю программы. Выполнение команды производится в режиме СУПЕРВИЗОР.

Затем производится проверка правильности (действительности) номера канала (см. таблицу 6.2) и незанятости канала (код 00-см. рис. 7.11).

Если канал свободен, микропрограмма НАЧСК переходит к выборке АСК. Адресное слово канала считывается из ячейки 48 оперативной памяти. Ключ защиты из АСК передается в регистр блока защиты (РБЗ) оперативной памяти. Микропрограмма НАЧСК проверяет АСК на действительность. После этого по адресу, указанному в АСК, считывается УСК. Считывание УСК из ОП происходит с учетом установленного в РБЗ ключа защиты.

Затем проверяется на действительность адрес данных. При этом разряды 0–5 старшего байта адреса данных должны быть равны

нулю. Проверенный адрес данных загружается в регистры РР7, РР8 и РР9 канала. Содержимое счетчика байтов передается в регистры счетчика байтов РР5 и РР6.

После проверки УСК адрес ВУ через буферное ЗУ выдается на ШИН-К, а на соответствующих шинах идентификации и управления формируются сигналы АДР-К, ВБР-К и РВБ-К.

Если адресуемое УВУ занято, то в ответ на сигнал ВБР-К от него поступает сигнал УПР-А и происходит его отключение от интерфейса. Если УВУ свободно, то от него поступает сигнал РАБ-А, по которому происходит сброс сигнала АДР-К в канале. При этом УВУ формирует на ШИН-А адрес внешнего устройства и сопровождающий сигнал АДР-А. Адрес ВУ принимается в буферное ЗУ канала и выдается в АЛБ, где происходит его сравнение с адресом, выанным на ШИН-К.

В случае равенства адресов на ШИН-К выдается через буферное ЗУ байт команды, сопровождаемый сигналом УПР-К. В ответ УВУ формирует байт состояния на ШИН-А и сигнал УПР-А. Канал принимает байт состояния в буферное ЗУ и выдает его в АЛБ, где осуществляется его анализ на равенство нулю. Если во внешнем устройстве не было ошибок и неисправностей, то байт состояния должен быть нулевым.

Следует заметить, что выполнение первого этапа работы в мультиплексном и селекторном каналах совпадает.

Передача данных в селекторном канале производится параллельно с работой ВЧУ в режиме аппаратной приостановки. Обмен данными между ВУ и ОП производится через буферное ЗУ в два этапа:

- обмен данными между ВУ и буферным ЗУ канала;
- обмен данными между буферным ЗУ канала и ОП.

При выполнении операции СЧИТАТЬ данные из ВУ через интерфейс побайтно поступают в буферное ЗУ канала, а из буферного ЗУ они записываются в ОП.

Если выполняется операция ЗАПИСАТЬ, то данные считаются из ОП и заносятся в буферное ЗУ, а из него данные побайтно передаются в ВУ.

Обмен данными между ВУ и буферным ЗУ канала производится независимо от работы других устройств и не влияет на работу ВЧУ.

Обмен данными между каналом и ОП требует обращения к ОП и, следовательно, влияет на работу ВЧУ. Этот этап выполняется в режиме аппаратной приостановки. Это означает, что при необходимости передачи данных из канала в ОП приостанавливается текущая последовательность микрокоманд на время одного цикла обращения к ОП.

Рассмотрим более детально, как передаются данные между ВУ и каналом.

Обмен данными между ВУ и каналом начинается, когда в УВУ сформирован сигнал ИНФ-А. Этот сигнал указывает, что УВУ готово принять байт данных (команда ЗАПИСАТЬ) или передать байт данных (команды СЧИТАТЬ и СЧИТАТЬ В ОБРАТНОМ НАПРАВЛЕНИИ).

Дальнейшие действия в канале зависят от выполняемой команды.

Если выполняется команда СЧИТАТЬ, то информация с ШИН-А заносится в буферное ЗУ канала и вырабатывается запрос на аппаратную приостановку для передачи данных из канала в ОП. В УВУ выдается сигнал ИНФ-К, указывающий на то, что байт данных с ШИН-А принят в буферное ЗУ канала. В ответ в УВУ сбрасывается сигнал ИНФ-А, что приводит к сбросу сигнала ИНФ-К на соответствующейшине интерфейса.

Когда ВУ готово к передаче следующего байта данных в канал, в УВУ вновь формируется сигнал ИНФ-А и все указанные выше действия повторяются.

Если же выполняется команда ЗАПИСАТЬ, то по сигналу ИНФ-А из канала выдается в УВУ сигнал ИНФ-К, который указывает, что байт данных находится на ШИН-К. Байт данных принимается в УВУ с ШИН-К. При этом сбрасывается сигнал ИНФ-А. Сброс ИНФ-А означает, что байт данных с ШИН-К принят в УВУ. В свою очередь, сброс ИНФ-А приводит к сбросу сигнала ИНФ-К от канала.

Когда ВУ готово принять следующий байт данных из канала, то в УВУ вновь формируется сигнал ИНФ-А и все последующие действия повторяются.

Рассмотрим, как передается информация между каналом и оперативной памятью.

Разрядность ячеек ОП равна двум байтам. Поэтому за один цикл обращения к ОПчитываются или записываются два байта информации. Отсюда следует, что обмен данными между ОП и буферным ЗУ канала производится в основном по два байта.

По сигналу на передачу двух или одного байта данных в канале формируется запрос на аппаратную приостановку, который поступает в ВЧУ. В каждом машинном такте ВЧУ анализирует запросы на аппаратную приостановку. Если имеется такой запрос и цикл чтение-запись в ОП завершен, то текущая последовательность микрорекоманд прекращается.

В дешифраторе запросов каналов определяется приоритет запросов первого и второго селекторных каналов в данный момент времени в зависимости от условий возникновения запросов.

Приоритет между селекторными каналами определяется следующим образом.

Первый селекторный канал имеет более высокий приоритет, если условия запросов на аппаратную приостановку в обоих каналах одинаковы.

Второй селекторный канал имеет более высокий приоритет при выполнении команды СЧИТАТЬ, если количество байтов данных, находящихся в буферном ЗУ, равно четырем или пяти, и при выполнении команды ЗАПИСАТЬ, если количество байтов в буферном ЗУ не более одного.

Если запросы неодновременны, то обслуживание производится в порядке их поступления.

При выполнении приостановок обмен данными между ОП и селекторными каналами производится через регистр РНЗ оперативной памяти. Длительность приостановки при передаче двух байтов данных составляет два такта: тakt чтения (стирания) и тakt записи. Длительность приостановки при передаче одного байта составляет три такта: тakt чтения, тakt передачи и тakt записи.

После переключения на аппаратную приостановку в такте считывания производится выдача адреса данных из канала в регистр РМН ОП. В зависимости от количества передаваемых в течение одной приостановки байтов после такта чтения устанавливается такт передачи или такт записи.

Если передается один байт данных, то в такте передачи при выполнении команды считывания в регистры РН или РЗ ОП байт данных передается из регистра буферного ЗУ РФО.

При передаче двух байтов и, например, при выполнении команды СЧИТАТЬ в такте чтения содержимое регистра адреса данных канала передается в РМН. Байты данных из регистров буферной памяти передаются в РНЗ. В такте записи данные из РНЗ записываются в ОП по адресу, зафиксированному в РМН. Затем производится увеличение адреса данных на два и уменьшение содержимого счетчика байтов на два.

После передачи данных начинается третий этап работы. Последовательность сигналов окончания операции ввода-вывода может формироваться либо в ЧВУ, либо в канале.

Когда последовательность сигналов окончания операции ввода-вывода формируется в ЧВУ, то из него выдается байт состояния на ШИН-А и сигнал УПР-А.

Когда последовательность сигналов операции ввода-вывода формируется каналом и еще не вся информация передана, то в ЧВУ в процессе его работы вырабатывается сигнал ИНФ-А, что указывает

за необходимость передачи данных. В ответ из канала вместо ИНФ-К поступает сигнал УПР-К, что воспринимается в УВУ как указание на окончание работы. При этом в УВУ сбрасывается сигнал ИНФ-А, заканчивается аппаратная приостановка и после этого из УВУ на ШИН-А выдается байт состояния и сигнал идентификации УПР-А. Байт состояния принимается в канал. В ответ на прием из канала выдается сигнал ИНФ-К. Одновременно с этим канал устанавливает запрос на микропрограммную приостановку для обработки байта состояния и завершения операции ввода-вывода. Этот сигнал поступает в дешифратор запросов на микропрограммную приостановку, с помощью которого определяется приоритет среди запросов всех каналов.

Для каналов при выполнении микропрограммной приостановки установлена следующая приоритетность:

- первый селекторный канал;
- второй селекторный канал;
- мультиплексный канал.

Микропрограммная приостановка мультиплексного канала может быть прервана микропрограммной приостановкой селекторного канала.

К первому селекторному каналу подключаются более быстро-действующие ВЗУ (магнитные диски), имеющие ограниченное время ожидания получения новых команд в некоторых их последовательностях. Поэтому первый селекторный канал формирует сигнал предварительного запроса на обслуживание в тот момент, когда ему остается передать под управлением текущего УСК не более 15 байтов. При этом ВЧУ прерывает текущую последовательность микрокоманд, если цикл чтение-передача-запись завершены, и переключается на выполнение холостого такта. В холостом такте содержимое РАПП передается в РВС, а в РАПП заносится фиксированный начальный адрес 007 микропрограммы ОБСЛУЖИВАНИЕ СК (ОБССК).

Выполнение микропрограммы ОБСЛУЖИВАНИЕ СК начинается с выгрузки содержимого регистров ВЧУ в локальную память. Микропрограмма ОБССК анализирует код операции в канале (содержимое РРД канала). При выполнении команды ЗАПИСТЬ содержимое РРД передается в РВ АЛБ и анализируется содержимое регистров буферного ЗУ. Если в буферном ЗУ имеются байты данных, то модифицируется содержимое счетчика байтов на количество байтов, находящихся в буферном ЗУ. Байт состояния ВУ передается в РВ АЛБ и записывается в УСУ (разряды состояния). Затем УВУ отключается от канала, восстанавливается содержимое регистров ВЧУ из локальной памяти и производится возврат к прерванной программе.

## Г л а в а    УШ

### СИСТЕМЫ ПИТАНИЯ И КОНТРОЛЯ. ТЕХНИЧЕСКОЕ ОБСЛУЖИВАНИЕ МАШИНЫ

#### § 8.1. СИСТЕМА ПИТАНИЯ МАШИНЫ

Система питания машины предназначена для обеспечения всех её устройств напряжениями, необходимыми для нормального функционирования.

Система питания машины ЕС-1020 состоит из общего распределительного щита; блоков управления питанием (БУП) и интерфейсов управления электропитанием. Распределительный щит обеспечивает подключение к машине трехфазной сети переменного тока напряжением 380/220 В с заземленной нейтралью, частотой 50 Гц. Блоки управления питанием имеются на каждом устройстве машины и предназначены для управления включением и отключением унифицированных блоков питания (УБП) и для сигнализации о состоянии системы электропитания. Питающими напряжениями машины являются:

- стабилизированные напряжения постоянного тока +5 В;
- 5 В; +6,3 В; +12,6 В и +20 В;
- нестабилизированные напряжения постоянного тока +12,6 В; +27 В и -27 В;
- нестабилизированные напряжения переменного тока 6 В; 20 В и 220 В.

Система электропитания ЭВМ ЕС-1020 позволяет производить включение и отключение устройств машины как автономно с местного пульта управления, так и централизованно – с центрального пульта управления системой питания. В качестве центрального пульта используется устройство питания процессора (УПП) с блоком управления питанием БУП-1. УПП вырабатывает последовательность управляющих сигналов для включения электропитания 24 внешних устройств. БУПы обеспечивают световую сигнализацию включения и отключения устройства, сигнализацию аварийного режима и профилактического контроля, а также выдают сигналы аварийного режима на центральный пульт управления системой питания, на

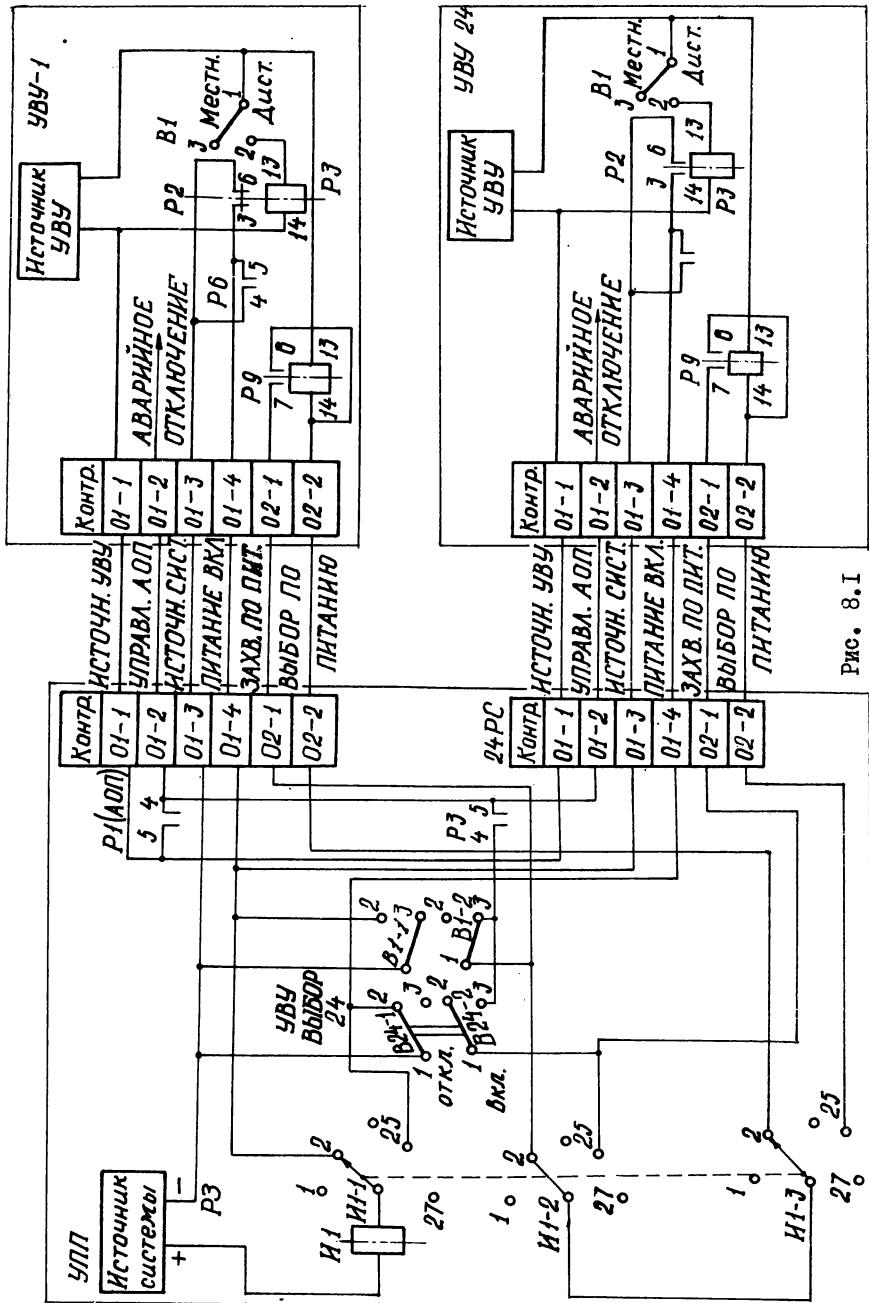


Рис. 8.1

котором кроме световой срабатывает в этом случае и звуковая сигнализация.

Внешнее устройство по питанию связано с УПП посредством кабеля с разъемом, стандартным для всех устройств ЕС ЭВМ.

Система линий и сигналов, служащая для управления электропитанием устройств ЕС ЭВМ называется интерфейсом управления электропитанием. Схема интерфейса управления электропитанием показана на рис. 8.1. Интерфейс имеет шесть линий: ИСТОЧНИК УВУ, УПРАВЛЕНИЕ АВАРИЙНЫМ ОТКЛЮЧЕНИЕМ ПИТАНИЯ, ИСТОЧНИК СИСТЕМЫ, ПИТАНИЕ ВКЛ, ЗАХВАТ ПО ПИТАНИЮ и ВЫБОР ПО ПИТАНИЮ.

Линия ИСТОЧНИК УВУ передает служебное напряжение соответствующего УВУ в систему, которое необходимо для управления электропитанием данного устройства. Линия УПРАВЛЕНИЕ АВАРИЙНЫМ ОТКЛЮЧЕНИЕМ ПИТАНИЯ (АОП) предназначена для аварийного отключения питания устройств в случае аварийного отключения системы. Линия ИСТОЧНИК СИСТЕМЫ передает служебное напряжение источника системы, которое, как и служебное напряжение источника УВУ, необходимо для управления электропитанием соответствующего УВУ. Линия ПИТАНИЕ ВКЛЮЧЕНО необходима для сигнализации об окончательном включении питания устройства. Линия ЗАХВАТ ПО ПИТАНИЮ необходима для удержания питания УВУ во включенном состоянии после того, как шаговый искатель ИИ системы переходит на выбор следующего УВУ. Линия ВЫБОР ПО ПИТАНИЮ предназначена для захвата по питанию УВУ. При нажатии кнопки ПИТАНИЕ ВКЛ на инженерном пульте (ПУ) в блоке управления питанием процессора шаговый искатель ИИ переводит щетки ротора в положение 2; срабатывает реле Р1 и Р3, которые своими контактами 4 и 5 соединяют накоротко линию ИСТОЧНИК УВУ с линией УПРАВЛЕНИЕ АОП и подготавливают цепь захвата по питанию первого УВУ. Напряжение линии ИСТОЧНИК УВУ первого УВУ через замыкающиеся контакты 4 и 5 реле Р1, Р3 и через замкнутые контакты 1 и 3 тумблера В1-2, соответствующие положению ВКЛ, поступает на контакт 2 поля ИИ-2 шагового искателя. Напряжение линии ИСТОЧНИК УВУ первого УВУ через контакты шагового искателя поступает на линию ВЫБОР ПО ПИТАНИЮ данного УВУ. В УВУ, если тумблер В1 МЕСТН/ДИСТ в положении ДИСТ, срабатывает реле РУ и своими контактами 7 и 8 объединяет линии ВЫБОР ПО ПИТАНИЮ и ЗАХВАТ ПО ПИТАНИЮ. После того как напряжения всех источников первого УВУ достигнут номинального значения, замкнутся контакты 4 и 5 реле Р6 и через подвижный контакт и катушку шагового искателя подключается напряжение линии ИСТОЧНИК СИСТЕМЫ к линии ПИТАНИЕ ВКЛ. Шаговый искатель включается и

передвигает щетки ротора в следующее положение, создавая тем самым условия для включения следующего УВУ. Переключатель В1 МЕСТН/ДИСТ в УВУ позволяет переключать устройство с управлением питанием от системы на их индивидуальное управление. В положении МЕСТН УВУ не реагирует на любое управление от системы, за исключением действия по линии УПРАВЛЕНИЕ АОП.

Унифицированные блоки питания (УБП) предназначены для питания стабилизированным напряжением постоянного тока устройств, узлов и блоков машины ЕС-1020 и представляют собой полупроводниковый стабилизатор компенсационного тока с последовательным регулирующим органом.

Каждый УБП состоит из основного и вспомогательного стабилизаторов и схемы защиты (рис. 8.2).

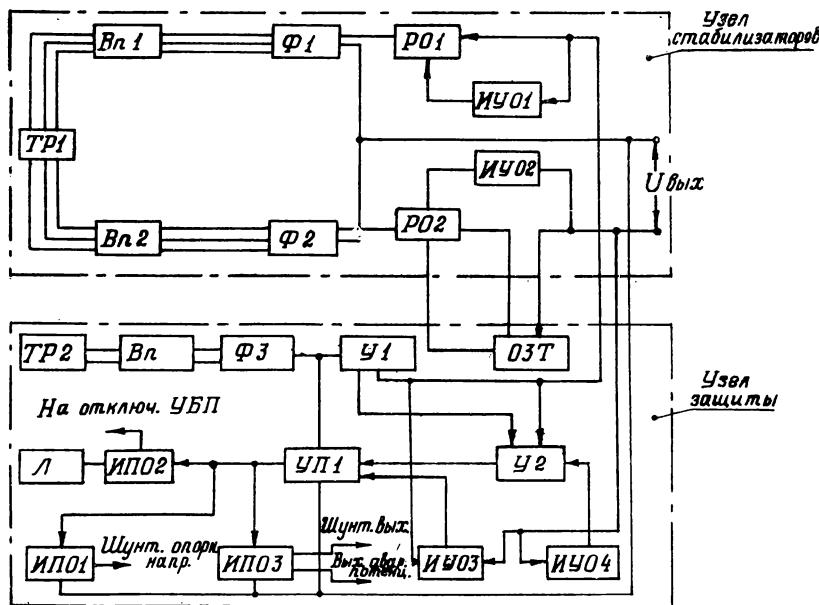


Рис. 8.2

В схему стабилизаторов входят следующие узлы:

- Тр1 - силовой трансформатор;
- Вп1, Вп2 - выпрямители;
- РО1, РО2 - регулирующие органы вспомогательного и основного стабилизаторов соответственно;

- ИУ01, ИУ02 – измерительно-усилительные органы вспомогательного и основного стабилизаторов соответственно.

Схема защиты включает в себя:

- Тр2 – трансформатор служебного напряжения;
- Вп3 – выпрямитель;
- Ф3 – фильтр;
- У1 – усилитель защиты от уменьшения выходного напряжения вспомогательного стабилизатора;
- У2 – усилитель с целью задержки при пуске;
- ИУ03, ИУ04 – измерительно-усилительные органы защиты от повышения и пропадания выходного напряжения соответственно;
- ОЗТ – орган защиты от токовых перегрузок;
- УП1 – промежуточный усилитель мощности;
- ИпО1-ИпО3 – исполнительные органы;
- Л – лампы сигнализации.

Принцип работы основного (вспомогательного) стабилизатора заключается в следующем. При всяком изменении выходного напряжения по каким-либо причинам часть выходного напряжения в ИУ02 (ИУ01) сравнивается с опорным напряжением. Разность, усиливаясь, поступает на вход Р02(Р01), изменяя его внутреннее сопротивление настолько, чтобы восстановить первоначальное значение выходного напряжения.

Принцип работы схемы защиты от пропадания и повышения выходного напряжения заключается в следующем. В нормальном режиме работы стабилизатора на выходы ИУ03, ИУ04 поступают сигналы такой полярности, что на их выходах сигналы на срабатывание устройства защиты отсутствуют. При отклонении контролируемых параметров стабилизатора от допустимых значений полярность выходных сигналов усилителей меняется, на выходах последних появляются сигналы, которые приводят в действие ИпО1-ИпО3, в результате чего шунтируются опорное напряжение и выход стабилизатора, при этом выдаются сигналы на отключение УП1 от сети и включение цепи сигнализации.

Принцип работы устройства защиты от токовой перегрузки следующий. В нормальном режиме работы на вход ОЗТ поступает сигнал такой полярности, что на его выходе сигнал на срабатывание защиты отсутствует. При увеличении тока нагрузки больше чем в 1,5-2 раза по сравнению с номинальным значением полярность сигнала на входе ОЗТ меняется, на его выходе появляется сигнал, приводящий к резкому увеличению внутреннего сопротивления Р02. Выходное напряжение падает и устройство срабатывает от пропа-

дания выходного напряжения.

При уменьшении или пропадании выходного напряжения вспомогательного стабилизатора на выходе УИ появляется сигнал срабатывания, который приводит в действие Ип01-Ип03. В результате этого выход стабилизатора и опорное напряжение шунтируется, выдаются сигналы на отключение УБП от сети и включение цепи сигнализации. Для предотвращения срабатывания защиты от пропадания выходного напряжения при включении УБП или системы питания предусмотрен усилитель УИ с целью задержки.

При эксплуатации ЕС-1020 необходимо помнить, что первичные цепи питания и цепи питания блоков вентиляции находятся под высоким напряжением, опасным для жизни человека. Поэтому в процессе обслуживания ЭВМ необходимо строго соблюдать требования техники безопасности при эксплуатации электроустановок.

Перед началом работы на машине ЕС-1020 при отключенном питании необходимо убедиться в наличии и исправности заземления отдельных блоков и устройств, в исправности кабелей и мест их подключения к источникам электропитания, в отсутствии замыкания между шиной ЗЕМЛЯ и шинами питающих напряжений, а также между шинами питающих напряжений и в наличии, исправности и соответствие по току предохранителей.

При работе необходимо соблюдать общие требования техники безопасности и следующие меры предосторожности: не подключать и не отключать разъемы кабелей питания и блоков вентиляции при поданном напряжении сети; при замене предохранителей необходимо строго руководствоваться маркировками по току; производить ремонтные работы при включенном питании; при поиске неисправностей и их устраниении тумблер МЕСТН/ДИСТ на блоках БУП-2 в устройствах должен находиться в положении МЕСТН, а тумблеры БЛК и АВТОНОМ должны быть включены; пайку и накрутку (монтаж) в устройствах производить только при выключенном питании, при этом корпус паяльника и пистолета для накрутки должен быть соединен с шиной ЗЕМЛЯ.

## § 8.2. СИСТЕМА КОНТРОЛЯ МАШИНЫ

Техническое обслуживание ЭВМ на всех этапах ее эксплуатации предполагает проведение контроля в целях определения работоспособности, а также прогнозирования и устранения различных видов неисправностей в ее схемах.

ЭВМ ЕС-1020 имеет развитую систему контроля, как аппаратную, так и программную. Аппаратный контроль обеспечивает автоматическую проверку работоспособности ЭВМ на всех этапах ее функционирования и указывает на наличие сбоя непосредственно в момент его возникновения. Контроль при этом осуществляется с помощью избыточной контрольной аппаратуры, включенной в состав схемы машин. В машине ЕС-1020 применяемый аппаратный контроль основан на методе контроля по модулю 2 и дублирования аппаратуры. В машине используется контроль на НЕЧЕТ. Все передачи информации в машине между устройствами процессора контролируются на НЕЧЕТ побайтно, т.е. каждый байт данных сопровождается контрольным разрядом, дополняющим число единиц, в разрядах байта до нечетного. При использовании такого метода выявляются ошибки  $(2^{\mu} + 1) = \alpha$  кратности (где  $\mu = 0, 1, 2, \dots$ ), а также полная потеря информации байта. Четные ошибки нельзя обнаружить этим методом, и, следовательно, такие ошибки не выявляются схемами контроля. Однако, учитывая большую вероятность появления одиночных (нечетных) ошибок и малую вероятность появления четных ошибок, схема контроля по четности позволяет обнаруживать довольно высокий процент ошибок. Метод дублирования аппаратуры используется только в арифметико-логическом блоке для контроля его работы. Каждый разряд информации представляется и обрабатывается по одному выходу в прямой, по другому – в инверсной форме. Такой метод контроля носит название – двухпроводное дублирование. Результаты двухпроводной обработки сравниваются на выходе арифметического блока для каждого разряда. Совпадение уровней прямого и инверсного выхода хотя бы у одного разряда означает ошибку (см. глава III).

Формирование контрольных разрядов байтов, а также обнаружение двухпроводных сбоев и сбоев по "нечету" осуществляются стандартной схемой свертки. Структура схемы свертки на один байт приведена на рис. 8.3.

Данная схема разделяется на три основные части. Первую часть составляет парафазная схема суммирования по модулю 2 (свертка) восьми двоичных разрядов байта информации  $\{1\}$  и  $[0-7]$ . Схема построена как трехкаскадная (каждый каскад составляют только элементы И-ИЛИ-НЕ). Результат свертки байта представляется в прямой и инверсной форме ЧЕТ и НЕЧЕТ, определяющий одновременно истинное значение функции и ее отрицание. При нечетном числе единиц в байте ЧЕТ = 1, а НЕЧЕТ = 0, при четном – ЧЕТ = 0, а НЕЧЕТ = 1. Таким образом, получается парафазное зна-

чение контрольного разряда байта информации свертки ( $\pm$  ИС [ $k$ ]), причем НЕЧЕТ = ИС [ $k$ ]; ЧЕТ = - ИС [ $k$ ].

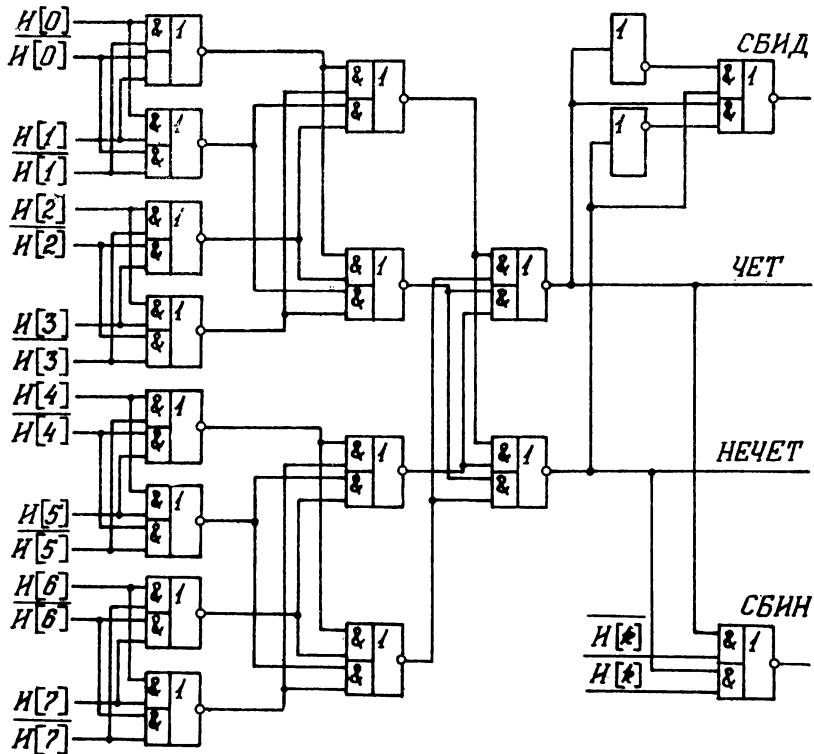


Рис. 8.3

Вторая часть схемы позволяет сравнивать контрольный разряд  $\pm$  И [ $k$ ], пересылаемый с информацией, с контрольным разрядом, выработанным схемой свертки ( $\pm$  ИС [ $k$ ]), и формировать сигнал сбоя информации по нечету (СБИН) при несравнении контрольных разрядов.

Третья часть схемы предназначена для определения двухпроводной ошибки в информации, подаваемой на вход схемы свертки, а также для определения такой ошибки в самой схеме свертки. Двухпроводная ошибка заключается в совпадении парафазных значений информации. При возникновении такой ошибки до схемы свертки эта схема будет транслировать ее на выход, что выражается в

наличии одинаковых уровней на выходах ЧЕТ и НЕЧЕТ, т.е. сигналы эти будут одного уровня. То же произойдет и при ошибке в схеме свертки.

Для создания непрерывного контроля в машине ЕС-1020 предусмотрено распределение ряда контрольных точек (контролируемых регистров или блоков) по всему потоку данных, проходящих в машине.

В процессоре машины имеются следующие контрольные точки:

- информационный регистр ЗУКП (регистр блока защиты - РБЗ);
- регистр А АЛБ;
- регистр В АЛБ;
- адресный регистр оперативной памяти;
- информационный регистр оперативной памяти;
- информационный регистр ПП;
- адресный регистр ПП;
- арифметико-логический блок.

Появление сбоя в какой-либо контролируемой точке приводит к установке соответствующего триггера восемиразрядного регистра ошибок (РО), схема которого приведена на рис. 8.4.

В блоке защиты контролируется правильность считывания из ЗУКП в информационный регистр РБЗ и правильность передачи содержимого РБЗ на вход АЛБ. При сбое в первом случае формируется сигнал сбоя СБРБЗ и устанавливается в состояние единицы  $PO[0]$ . Во втором случае формирование сигнала сбоя осуществляется схемами контроля АЛБ.

Как было сказано выше, в АЛБ кроме контроля по модулю 2 предусматривается еще контроль двухпроводного дублирования, и поэтому наличие ошибки определяется соответствующими сигналами СБИН и СБИД. Для индикации сбоя в АЛБ в РО отводится три триггера РО [1, 2, 7]. Триггеры сбоев входных регистров А и В (РО [1,2]) устанавливаются при сбое РА и РВ, если в них заносилась информация из различных регистров процессора, при этом схемой контроля вырабатываются сигналы:

$$(PO[1]: = I) = СБИНРА \vee СБИДРА \text{ и } (PO[2]: = I) = СБИНРВ \vee СБИДРВ.$$

Триггер сбоя АЛБ (РО [7]) устанавливается сигналом РО [7]:  
 $: = I$ , который вырабатывается при сбое узла управляющих сигналов АЛБ и узла обработки данных (регистр С АЛБ).

В схеме оперативной памяти контролируется адресный регистр ОП (РМН) и информационный регистр ОП (РНЗ). При наличии сбоиной информации на выходе РМН в такте обращения к памяти (ТО ОП)

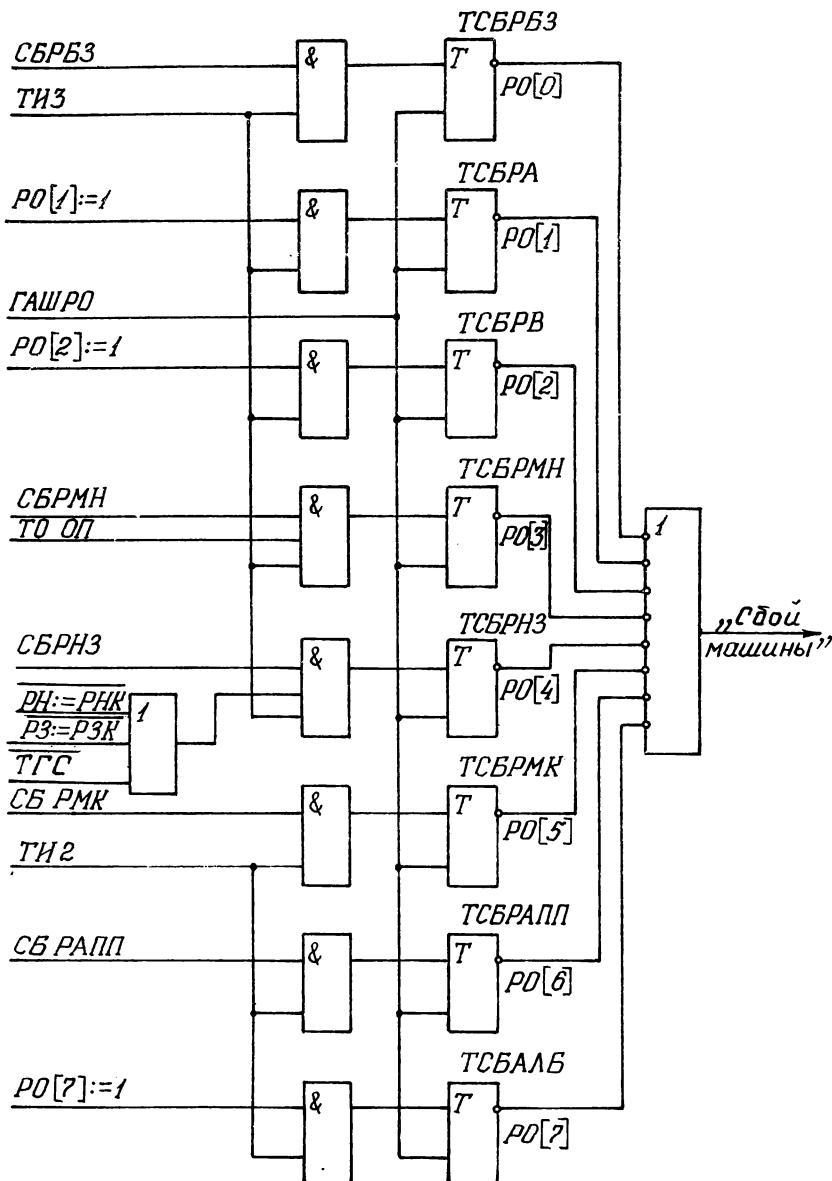


Рис. 8.4

формируется сигнал СБРН1 и устанавливается в состояние единицы РО [3]. Триггер сбоя ТСБРН3 (РО[4]) устанавливается сигналом СБРН3, который формируется, если сброшен триггер гашения системы – ТГС, разрешающий прохождение сигнала сбоя только при занесении информации в РНЗ из памяти или с выхода АЛБ и запрещающий выдачу сбоя сразу после включения питания, и если не было передачи в РНЗ из селекторных каналов. Сбой РНЗ, зарегистрированный во время работы каналов с памятью, выдается в канал.

В микропрограммном устройстве управления контролируются адресный и информационный регистры ПП. Контроль информационного регистра ПП осуществляется путем сложения по модулю 2 информации РМК[0:62] и сравнением результата с контрольным разрядом микрокоманды РМК[63]. При сбое РМК схема контроля выдает сигнал СБРМК и устанавливает в состояние единицы РО[5]. Для контроля адреса в каждой микрокоманде предусмотрен специальный контрольный разряд РМК[62], значение которого определяется как дополнение до нечетного числа единиц в адресе, по которому выбирается эта микрокоманда. Если выбралась неадресованная микрокоманда, то появляется сигнал сбоя СБРАПП и в РО устанавливается в состояние единицы РО[6]. Схемы формирования сигналов сбоя РАПП и РМК показаны на рис 8.5.

Установка в состояние единицы триггеров РО производится по третьему синхроимпульсу такта (ТИ3), в котором сбойная информация принимается в контролируемый регистр (РА, РВ, РВ3, РМН и РНЗ), а также по второму синхроимпульсу (РМК, РАПП и АЛБ). В нулевое состояние регистр РО устанавливается сигналом ГАШ РО. При обнаружении сбоя схемами контроля машины, если переключатель КОНТРОЛЬ на ПУ находится в положении 0 и маска контроля машин (ТКССП I3) равна единице, выполняются следующие действия:

- запоминание сбоя в регистре ошибок (РО);
- окончание работы тактовых импульсов ТИ и выработка холостых импульсов ХИ. При этом в РАПП заносится фиксированный адрес начала микропрограммы обработки прерываний по контролю машины (МПР МАШК, адрес 0008);
- выполнение микропрограммы сбоя по машинной ошибке, при этом ошибки, возникшие при совместной работе ВЧУ с каналами, требуют дополнительного анализа, который должен выявить источник сбоя (ВЧУ или канал). Если сбой обнаружен при работе канала, то происходит переход к микропрограмме проверки каналов;
- обработка машинной ошибки супервизорной программой и запись информации об ошибке в специальную диагностическую

область оперативной памяти. При повторении ошибки прекращается выработка главных и рабочих синхроимпульсов и происходит ТЯЖЕЛЫЙ ОСТАНОВ.

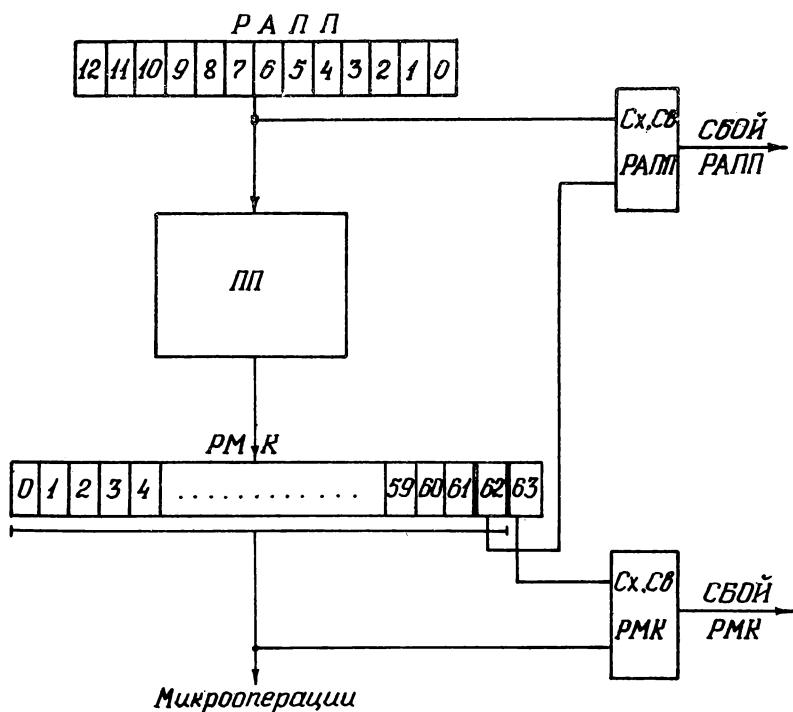


Рис. 8.5

Если переключатель КОНТРОЛЬ установлен в положение ОСТАНОВ или прерывание по машинной ошибке замаскировано ( $TKCSP[13] = 0$ ), то при обнаружении сбоя происходит сразу ТЯЖЕЛЫЙ ОСТАНОВ. При этом на панели загораются лампочки, характеризующие признак сбоя в работе соответствующих устройств процессора (таблица 8.1).

Т а б л и ц а 8.1

Разряд регистра ошибок	Условное обозначение	Название признака сбоя
0	БЗ	Сбой в регистре защиты
I	А	Сбой во входном информационном регистре А

Окончание таблицы 8.1

Ряд регистра ошибок	Условное обозначение	Название признака сбоя
2	В	Сбой во входном информационном регистре В
3	МН	Сбой в адресном регистре МН оперативной памяти
4	НЗ	Сбой в регистрах Н, З
5	РМК	Сбой в информационном регистре микрокоманды
6	РАПП	Сбой в адресном регистре постоянной памяти
7	АЛУ	Сбой на выходных шинах АЛУ

При работе каналов ввода-вывода контролируются следующие пути передачи информации:

- передача информации с выхода С АЛБ в регистры канала;
- передача информации из регистров канала на вход В АЛБ;
- передача данных от ОП к ВУ и в обратном направлении;
- передача управляющей информации от канала к ВУ и в обратном направлении. На рис. 8.6. показано размещение точек контроля при работе ВЧУ с селекторным каналом. Аналогично размещаются точки контроля и при работе с мультиплексным каналом.

При работе каналов ввода-вывода возникают как аппаратные ошибки (КУК, КРИ и КДК), так и программные (КП, КЗ, а для селекторного канала еще и КЭЦ). В таблице 8.2 приведены типы ошибок и условия их установки признаков.

Таблица 8.2

Условное обозначение	Название	Условия установки признаков ошибок
КУК	Контроль управления канала	<ul style="list-style-type: none"> <li>- на линиях интерфейса присутствуют одновременно несовместимые сигналы идентификации канала (например, УПР-К и ИНФ-К, УПР-К и АДР-К и т.д.)</li> <li>- при работе канала обнаружен сбой по четности передаваемой числовой и управляющей информации</li> </ul>
КРИ	Контроль работы интерфейса	<ul style="list-style-type: none"> <li>- на линиях интерфейса присутствуют одновременно несовместимые сигналы идентификации абонента (например,</li> </ul>

Окончание таблицы 8.2

Условное обозначение	Название	Условия установки признаков ошибок
		УПР-А и ИНФ-А, УПР-А и АДР-А и т.д.) – байт адреса или байт состояния, принятый от ВУ через интерфейс, содержит неверный контрольный разряд – нарушены временные состояния в последовательностях сигналов интерфейса
КДК	Контроль данных канала	– передаваемый через интерфейс байт данных содержит неверный контрольный разряд
КЗ	Контроль защиты	– канал пытается записать (прочитать) данные в защищенную область памяти и ключ защиты канала не равен ключу защиты области памяти, используемой в данной операции ввода-вывода
КП	Контроль программы	– канал обнаружил программную ошибку
КЗЦ	Контроль зацепления	– содержимое счетчика байтов, заданное последним КСК в зацеплении по данным, меньше, чем количество байтов, уже находящихся в буфере данных

Поэтому система контроля работы каналов включает в себя взаимосвязанные аппаратные и микропрограммные средства контроля. К первым относятся регистры ошибок канала РБКМ и РЕКМ и схемы контроля потоков информации на четность (схемы свертки), аналогичные схемам контроля ВЧУ (рис. 8.3). К программным средствам относятся микропрограммы ПОШК (программные ошибки) и АОШК (аппаратные ошибки).

Ошибки типа КУК, КРИ и КП обнаружаются аппаратными и программными средствами каналов и вычислительного устройства, а ошибки типа КДК, КЗ и КЗЦ – аппаратными средствами каналов и ВЧУ. Любая ошибка в работе каналов вызывает прекращение операции ввода-вывода. При выполнении операций ввода-вывода ошибки могут возникать как при работе вычислительного устройства, так и при работе мультиплексного или селекторных каналов. Для определения места сбоя служат разряды 3-5 регистра БС (таблица 8.3).

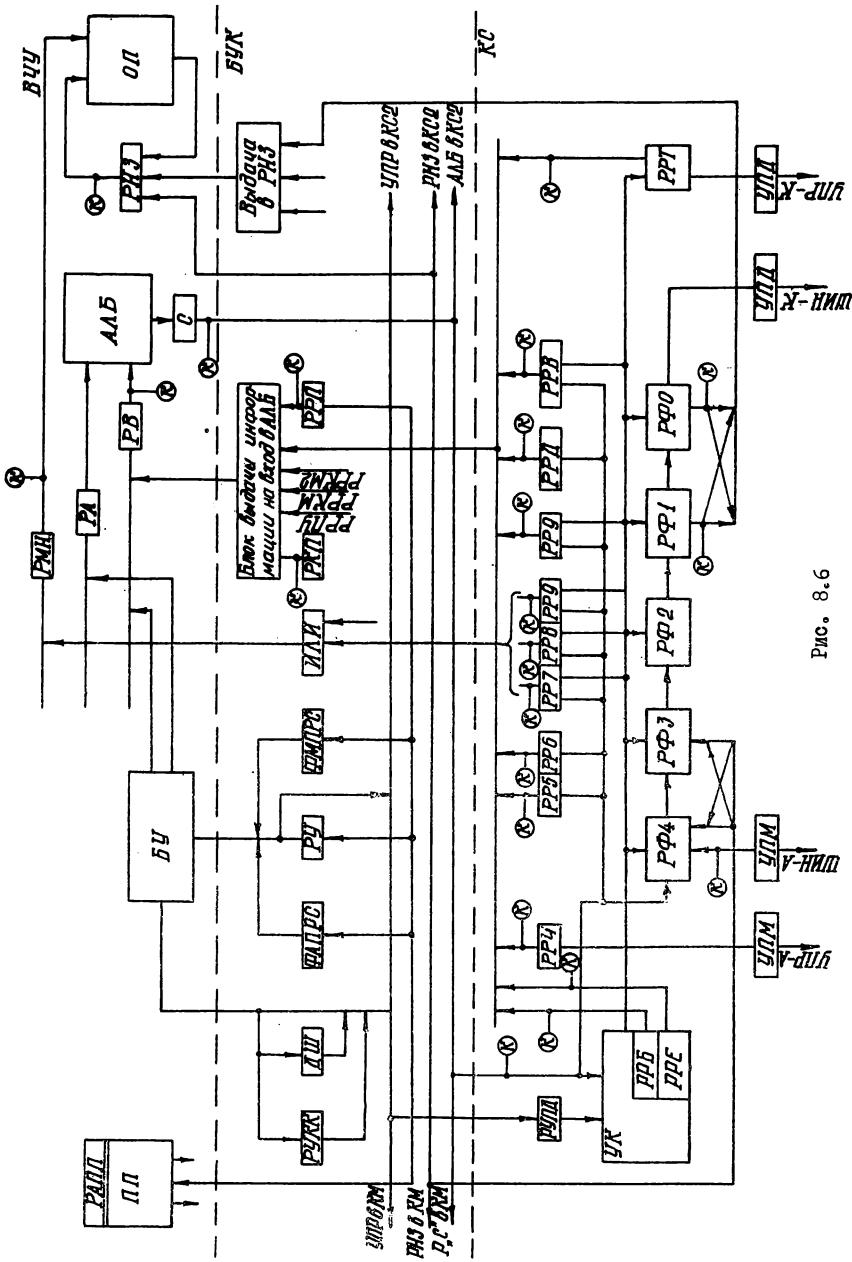


Рис. 8.6

Таблица 8.3

Разряд регистра РС	Источник ошибки
РС [5]	Мультиплексный канал
РС [4]	Первый селекторный канал
РС [3]	Второй селекторный канал

Если ни один из разрядов РС [3:5] не установлен в единицу и содержимое регистра ошибок (РО) отлично от нуля, значит ошибка произошла при работе вычислительного устройства. Дальнейшая обработка сбоя идет так, как было описано выше при обнаружении сбоя процессора.

Если один из разрядов РС [3:5] установлен в единицу, то для дальнейшей идентификации источника и типа ошибки используют микропрограмму АОШК, которая записывает необходимую информацию об ошибке в специальную диагностическую область оперативной памяти, структура которой приведена в таблице 8.4.

Таблица 8.4

Адрес ячейки оперативной памяти			Содержимое
КМ	КС1	КС2	
81	8B	95	Каталожный номер ошибки
82	8C	96	Байт индикации
83	8D	97	Номер внешнего устройства
84	8E	98	Содержимое регистра РР4
85	8F	99	Содержимое регистра РРГ
86	90	9A	Содержимое регистра РРЕ
87	91	9B	Содержимое регистра РРБ
88	92	9C	Содержимое регистра РКП
89	93	9D	Содержимое регистра РРП

Каталожный номер ошибки формируется программой обработки аппаратных ошибок при появлении ошибок типа КЖК и КРИ и указывает на конкретное значение возникшего сбоя.

Байт индикации указывает состояние интерфейса и диагностической области оперативной памяти, а также на количество ошибок, присутствующих в канале.

Содержимое регистров РР4, РРГ, РРЕ, РРБ, РКП и РРП дает дополнительную информацию о состоянии канала ввода-вывода в момент возникновения ошибки.

Если в байте индикации (ячейки ОП 82 или 8C, или 96) установлен байт xxxxIOxx (x-содержимое этого разряда безразлично),

то в ОП по адресу 81, или 8В, или 95 записывается содержимое регистра машинных ошибок (таблица 8.1).

При возникновении программных ошибок запускается микропрограмма ПОШК, которая записывает в ячейку 9Д локальной памяти определенный каталожный номер, указывающий на значение возникшей программной ошибки.

В ЭВМ ЕС-1020 помимо средств аппаратного контроля используется ряд тест-программ.

Наладочным тестом машины ЕС-1020 является комплексная наладочная тестовая программа - КНТП, в которую входят и контролирующие тесты. Ее работа рассматривается в § 8.3.

Все примеры контролирующих тестов построены таким образом, что проверка правильности выполнения команд производится путем исполнения проверяемой команды над заранее заготовленными опе-

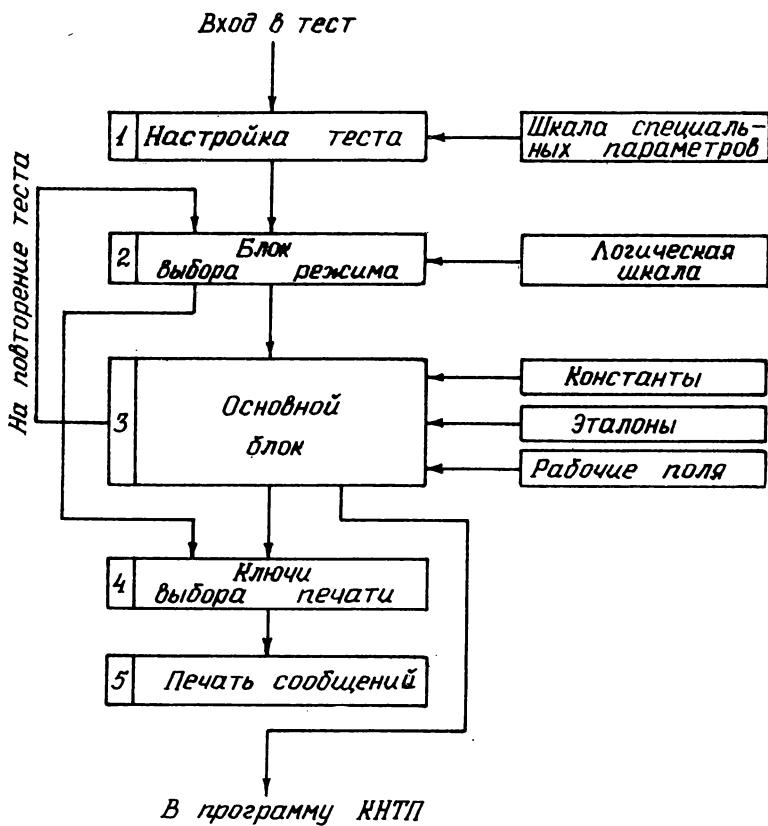


Рис. 8.7

рандами и последующего сравнения полученного результата с эталоном. Типовая структура теста приведена на рис. 8.7.

Выполнение каждого теста начинается с анализа шкалы специальных параметров и настройки теста. В процессе настройки осуществляется пересылка адресов проверяемых устройств в нужные команды и установка признаков, специфических для каждого теста. После этого управление передается в блок выбора режима, предназначенный для организации различных режимов работы теста и его отдельных частей (примеров). Режимы работы тестов определяются состоянием логической шкалы, которая позволяет или выполнять пример  $N$  раз, где  $N = 0, 1, 5, 10, 15, 25, 50, 100, 200, 500, 1000, 3000, 10000, 30000, 100000, 1000000$ , или исключать его выполнение, а также зациклевать выполнение теста.

С помощью ключей выбора печати можно разрешать и блокировать печать сообщений при верном и неверном исполнении теста. После выбора режима управление передается в основной блок на управление выполнением проверяемой команды (операции) и фиксацию установленного кода условия. После выполнения команды производится сравнение полученного результата с эталонным и проверка правильности установки кода условия, и основной блок организует печать соответствующего сообщения в блоке печати сообщений. После проверки всех примеров теста в зависимости от режима его работы происходит переход или к повторению, или к программе КНПП, которая вызывает для работы следующий тест.

К контролирующим тестам относятся и микропрограммные тесты СКАН (сканирование постоянной памяти) и ПРОП (проверка оперативной памяти), расположенные в постоянной памяти. Микропрограммный тест СКАН осуществляет последовательное считывание микрокоманд и их контроль на нечет адреса и содержимого микрокоманды. Тест выполняет следующие операции:

- формирование адреса сканируемой микрокоманды;
- занесение этого адреса в РАПП;
- считывание сканируемой микрокоманды.

Если переключатель КОНТРОЛЬ установлен в положение ОСТАНОВ, то после считывания сбойной микрокоманды сканирование прекращается и на пульте управления индицируется следующая информация:

- адрес сбойной микрокоманды в РАПП;
- содержимое сбойной микрокоманды в РМК;
- сбой РАПП или РМК в регистре ошибок.

Тест СКАН позволяет как многократное, так и однократное сканирование всех микрокоманд, прошитых в постоянной памяти или их части, или одной микрокоманды.

Микропрограммный тест ПРОП состоит из трех частей:

1) общей проверки основной, мультиплексной и локальной памяти (начальный адрес IIB0);

2) проверки основной памяти путем записи информации, установленной на переключателях И, К пульта управления, и перезаписи ее на обратную (начальный адрес IIB1);

3) проверки основной памяти на "тяжелых" кодах с перезаписью информации на обратную с многократным разрушением ее (начальный адрес IIB2).

Проверка заключается в записи по всей оперативной памяти информации, заданной на переключателях пульта или константами теста, или равной адресу, и в последовательном считывании этой информации с максимальной частотой из памяти. Когда из памяти считывается неверная информация, происходит останов по контролю машины. При считывании информации, равной адресу, и сравнении с адресом может произойти останов при несравнении, даже если не будет сбоя по нечету. При этом в регистре индикации РИНД ПУ индицируются несравнившиеся разряды. Адрес, по которому была считана неверная информация, индицируется в адресном регистре памяти МН, а сама информация – в регистрах Н и З.

При помощи теста ПРОП проверяется любой из 4-х блоков оперативной памяти, при этом номер проверяемого блока предварительно устанавливается на переключателе А ПУ.

Контрольной тест-задачей, которая используется для систематической проверки работоспособности машины при выполнении ею рабочей программы, является программа проверки функционирования машины ЕС-1020 с операционной системой ДОС/ЕС. Проверка осуществляется путем однократного выполнения на машине набора заданий под управлением ДОС/ЕС.

### § 8.3. СИСТЕМА ТЕХНИЧЕСКОГО ОБСЛУЖИВАНИЯ МАШИНЫ

Техническое обслуживание ЭВМ ЕС-1020 представляет собой комплекс мероприятий по поддержанию ее работоспособности на требуемом уровне. В общем случае оно включает мероприятия и операции по оперативному контролю ЭВМ, ее профилактическому контролю и ремонту.

Контрольно-профилактические работы являются основным способом обеспечения бесперебойной работы всех устройств машины в процессе ее эксплуатации. Главная задача этих работ состоит в том, чтобы выявить элементы с ограниченным ресурсом работы и

большой вероятностью отказа в ближайший период эксплуатации и проверить те элементы и узлы, работа которых во время функционирования машины не проверяется.

Виды профилактических работ и их регламент составляются, как правило, с учетом особенностей эксплуатации конкретной машины и использования ее в каждом учреждении. Объем профилактических работ зависит от технического состояния устройств машины и квалификации обслуживающего персонала. Для машины ЕС-1020 регламентируются следующие виды профилактических работ и их регламент:

- ежедневная - один час;
- ежемесячная - восемь часов;
- годовая - пять суток.

При выполнении контрольно-профилактических работ всех видов необходимо руководствоваться инструкциями по эксплуатации отдельных устройств, входящих в состав машины, и использовать следующую аппаратуру:

- электронный двухлучевой осциллограф С1-17 с предварительным усилителем С1-15/2;
- ампервольтметр И-434 и вольтметр М-243;
- стенд проверки логических ТЭЗов;
- стенд проверки блоков питания;
- термометр для измерения температуры окружающей среды.

Приборы могут быть заменены на равноценные по техническим параметрам. Запрещается использовать контрольно-измерительные приборы, срок проверки которых истек. При проведении профилактических работ, за исключением комплексной проверки, все устройства машины переводятся в автономный режим. Для этого на блоках управления питанием устройств тумблеры МЕСТН/ДИСТ устанавливаются в положение МЕСТН и на пультах управления устройств включается тумблер БЛК и ставится в положение АВТОНОМ тумблер АВТОНОМ/КОМПЛЕКС.

При ежедневной профилактике производятся следующие мероприятия:

- внешний осмотр всех устройств машины;
- чистка, протирание внешних частей от пыли;
- на процессоре проверяется функционирование основной памяти при помощи тестовой микропрограммы ПРОП.

При ежемесячной профилактике, кроме работ, предусмотренных ежедневной профилактикой, производятся следующие мероприятия:

1. На всех устройствах осуществляется проверка питающих напряжений. Для этого с помощью внешнего прибора (вольтметра или ампервольтметра) замеряются поочередно напряжения на контрольных гнездах УБП и их пределы плавной и ступенчатой регулировки. Величина напряжений и пределы регулировки не должны выходить из нормы. Кроме этого проверяются сигнализация и защита питания.

2. На процессоре производятся следующие виды работ:

- проверка опорных напряжений основной памяти. Для этого внешним прибором производится измерение опорных напряжений адресных ( $U_{оп.адр}$ ) и разрядных ( $U_{оп.разр}$ ) генераторов тока между контрольными точками на ТЭЗах источников опорных напряжений. Величина опорных напряжений должна соответствовать паспортным данным с учетом поправки на различие окружающей среды, определяемой по формуле [5]:

$$U_{оп.о} = U_{оп.о} \left[ 1 + 2 \cdot 10^{-5} (t_o - t_{окр}) \right], \quad (8.1)$$

где  $U_{оп.о}$  и  $t_o$  - паспортные значения опорного напряжения и температуры окружающей среды;

$t_{окр}$  - значение температуры окружающей среды в момент измерения  $U_{оп.о}$ .

Паспортные значения опорных напряжений определяются при проверке степени устойчивости основной памяти, методика проверки которой приводится при описании организации годовой профилактики;

- проверка функционирования постоянной и основной памяти при помощи микропрограмм-тестов ПРОП и СКАН при изменении питающих напряжений +5,0 В; -5,0 В; +12,6 В и +20,0 В на  $\pm 10\%$ . Изменение производится с помощью тумблеров МАКС и МИН, находящихся на лицевой панели унифицированных блоков питания. При этом тесты должны выполняться без сбоев.

3. На устройстве управления накопителями на магнитной ленте (ЕС-55II) и накопителе на магнитной ленте производится проверка устройства ЕС-55II в автономном режиме при изменении напряжений блоков питания в режиме профконтроля. Набор тумблеров пульта управления ЕС-55II обеспечивает полную проверку устройства в автономном режиме и позволяет производить действия с четырьмя группами команд, перечень которых и их код приведены в таблице 8.5. Перед выполнением каждой команды необходимо на пульте управления произвести следующую подготовку:

- тумблер АВТОНОМ/КОМПЛЕКС поставить в положение АВТОНОМ;
- включить тумблер БЛК;

- тумблер АВТОМАТ/ШАГОВЫЙ установить в положение АВТОМАТ;
- тумблер КАНАЛ А/КАНАЛ Б установить в положение, соответствующее выбранному для работы каналу;
- на четырех тумблерных наборах АДРЕС НМЛ набрать двоичный код адреса НМЛ;
- нажать кнопку КОНТР СБРОС.

Т а б л и ц а 8.5

Команда (операция)	Код команды							
	к	0	1	2	3	4	5	6
<b>Основные команды</b>								
Проверить ввод-вывод	I	0	0	0	0	0	0	0
Уточнить состояние	0	0	0	0	0	I	0	0
Считать	0	0	0	0	0	0	I	0
Считать в обратном направлении	I	0	0	0	0	I	I	0
Записать	0	0	0	0	0	0	0	I
<b>Команды управления</b>								
Перемотать	0	0	0	0	0	0	I	I
Перемотать и разгрузить	I	0	0	0	0	I	I	I
Стереть промежуток	I	0	0	0	I	0	I	I
Записать маркер группы зон	0	0	0	0	I	I	I	I
Шаг на зону назад	I	0	0	I	0	0	I	I
Шаг на группу зон назад	0	0	0	I	0	I	I	I
Шаг на зону вперед	0	0	0	I	I	0	I	I
Шаг на группу зон вперед	I	0	0	I	I	I	I	I
<b>Вспомогательные команды</b>								
Холостой ход	I	0	0	0	0	0	0	I
Включить коррекцию	I	0	0	0	I	I	0	I
Диагностика	0	0	0	0	0	I	0	I
<b>Команды режима</b>								
Установить плотность 8 строк/мм	0	I	I	I	I	I	0	I
Установить плотность 32 строки/мм	0	I	I	0	0	I	0	I

При этом должны гореть лампы индикации: СИГНАЛЫ КАНАЛА; РАБКА; РАБКБ; РЕГИСТР ВЫБОРА НМЛ: 5,6,7; ПЛОТНОСТЬ 32; ОСТ. Команда может выполняться в двух режимах: однократном и циклическом. Для

выполнения любой одной команды необходимо набрать код проверяемой команды на первом тумблерном наборе КОМАНДЫ, тумблер МНОГОКР/ОДИНОЧ установить в положение ОДИНОЧ, тумблер СТОП верхнего тумблерного набора КОМАНДЫ при выполнении команды в циклическом режиме должен быть выключен, а в однократном - включен и нажать кнопку ПУСК. О правильном выполнении команды должны сигнализироваться соответствующие лампочки индикации. Например, рассмотрим проверку выполнения команды ПРОВЕРИТЬ ВВОД-ВЫВОД. Для этого вначале производится подготовка устройства для выполнения команд в автономном режиме, как описано выше. Затем набирается код команды 100000000 на первом тумблерном наборе КОМАНДЫ, тумблер МНОГОКР/ОДИНОЧН устанавливается в положение ОДИНОЧН. При выполнении команды в однократном режиме включается тумблер СТОП. Нажимается кнопка ПУСК. После окончания команды при правильном ее выполнении должны гореть следующие лампы индикации:

- СИГНАЛЫ КАНАЛА: РАБ КА, РАБ КБ;
- РЕГИСТР ВЫБОРА НМЛ:5,6,7;
- ПЛОТНОСТЬ 32.

При выполнении команды в циклическом режиме включается тумблер СТОП. После нажатия кнопки ПУСК команда выполняется многократно и при правильном ее выполнении должны гореть такие лампы индикации:

- СИГНАЛЫ КАНАЛА: РАБ КА, РАБ КБ, ВБР КА;
- СИГНАЛЫ АБОНЕНТА: РАБ А, АДР А;
- НАЧ ВБР, КАНАЛ А;
- РЕГИСТР ВЫБОРА НМЛ:7;
- ПЛОТНОСТЬ 32.

Для прекращения выполнения команды включается тумблер СТОП верхнетумблерного набора КОМАНДЫ. Аналогично проверяются и другие команды;

– проверка функционирования накопителей на магнитной ленте в режиме автономного управления и проверка пневмосистем, следящих систем и аварийных датчиков.

4. На устройстве управления дисками (ЕС-555I) производятся следующие проверки:

– проверка ДЗУ УВУ НМД в режиме СКАНИРОВАНИЕ. Для этого на пульте управления ЕС-555I необходимо переключатель СРАВНЕНИЕ АДРЕСОВ установить в положение СКАНИРОВАНИЕ, а на тумблерах АДРЕС КАНАЛА – начальный адрес теста сканирования памяти. Включить тумблер ОСТАНОВ ПО ОШИБКЕ, тумблер ОДНОКРАТНЫЙ РЕЖИМ выключить. Нажать поочередно кнопки СБРОС, ЗАНЕСЕНИЕ АДРЕСА и

ПУСК. Тест-программа проходит в цикле по всем адресам ДЗУ и при правильной работе не должно быть остановов:

- проверка работоспособности устройства управления дисками по диагностическим программам в режиме профконтроля по питанию (качка напряжений). Диагностическая программа состоит из семи тестов:

- 1) тест инженерного пульта и индикаторов;
- 2) тест адресного регистра;
- 3) тест регистра А<sub>5</sub>;
- 4) тест АЛБ;
- 5) тест регистров;
- 6) тест выполнения переходов;
- 7) тест сканирования памяти;

- на накопителях проверяются, очищаются и смазываются механические узлы и детали, согласно инструкции по эксплуатации накопителей на магнитных дисках;

- проверка функционирования устройства управления ЕС-5551 в режиме управления накопителями.

5. На устройствах ввода-вывода (АЦПУ, ввод с перфокарт и с перфоленты, вывод на перфоленты и на перфокарты и т.д.) согласно инструкциям по эксплуатации соответствующих устройств производятся регламентные работы механических частей, узлов, блоков.

При годовой профилактике на всех устройствах машины выполняются все виды работ, предусмотренные ежедневной и ежемесячной профилактиками в полном объеме. Помимо этого на всех устройствах производится проверка состояния монтажа, разъемов, переключателей, тумблеров, кнопок и т.д., а также ремонтные работы механических узлов и деталей. Кроме перечисленных работ производится проверка параметров процессора, в которую входят проверка длительности цикла постоянной памяти и длительности машинного такта, а также проверка степени устойчивости основной памяти путем снятия области устойчивой работы, а при необходимости - корректировка номинальных значений опорных напряжений.

Для проверки длительности цикла ПП зацикливают выполнение любой микрокоманды и с помощью осциллографа измеряют время между любыми следующими друг за другом импульсами РМК [0]-РМК[63], при этом измеренное время должно быть равно 1000 + 100 нс.

Для проверки длительности машинного такта необходимо измерить время следования импульсов С1, которое должно быть равным 1000 + 100 нс.

Проверка степени устойчивости производится путем снятия области устойчивой работы ОП при прогоне микропрограммного теста ПРОП. Для снятия области устойчивой работы опорное напряжение  $U_{оп.адр}$  плавно изменяется в ту и другую сторону при нескольких фиксированных значениях  $U_{оп.разр}$  до появления сбоя в регистре НЗ. После останова по сбою  $U_{оп.адр}$  постепенно изменяется на 0,05-0,1 В в сторону, исключающую появление сбоев, до тех пор, пока тест ПРОП не будет проходить без сбоев, и эти значения  $U_{оп.адр}$ , фиксируются как границы области.

Примерный вид области устойчивой работы ОП и методика определения оптимального значения опорных напряжений приведены на рис 8.8.

По окончании автономной проверки производится переключение всех устройств на работу в комплексе. Проверка работоспособности

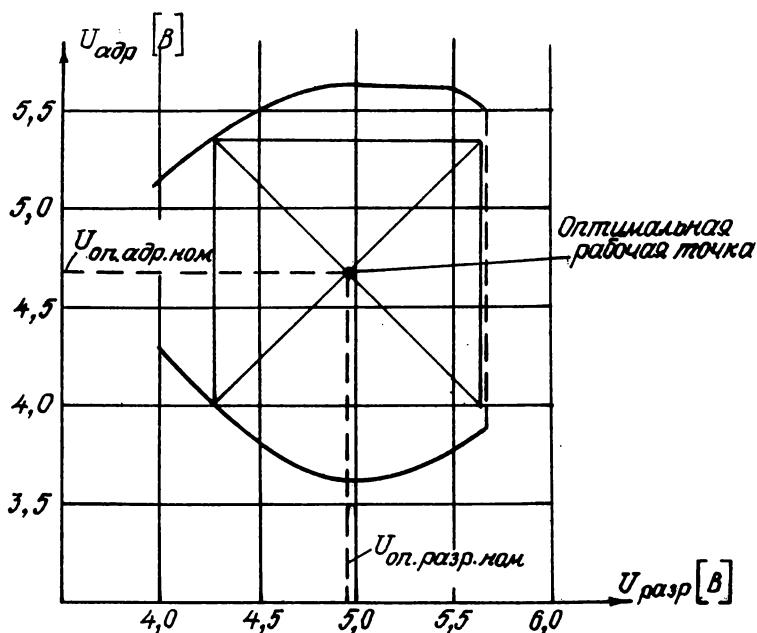


Рис. 8.8

устройств в комплексе с процессором производится при помощи комплексной наладочной тестовой программы (КНТП), в состав которой входят программы, перечисленные в таблице 8.6.

Таблица 8.6

№ п/п	Наименование программы	Идентификатор программы
I	Тест "Фиксированная арифметика"	<i>TFX</i>
2	Тест "Логические операции"	<i>TOL</i>
3	Тест "Десятичная арифметика"	<i>TDA</i>
4	Тест "Плавающая арифметика"	<i>TFP</i>
5	Тест "Прерывания"	<i>TINT</i>
6	Тест "Мультиплексный канал"	<i>TMC</i>
7	Тест "Селекторный канал"	<i>TSK</i>
8	Тест "Совместная работа каналов"	<i>TCW</i>
9	Тест "Интерфейс диска"	<i>TDI</i>
I0	Тест "Команды диска"	<i>TDC</i>
II	Тест "Магнитная лента"	<i>TMT</i>
I2	Тест "Печать"	<i>TPR</i>
I3	Тест "Вывод перфоленты"	<i>TOP</i>
I4	Тест "Ввод перфоленты"	<i>TIP</i>
I5	Тест "Вывод перфокарт"	<i>TOK</i>
I6	Тест "Ввод перфокарт"	<i>TIC</i>
I7	Тест "Пишущая машинка"	<i>CTP</i>

Программа КНПП загружается в память с тестовой магнитной ленты в такой последовательности:

- устанавливается тестовая магнитная лента в накопитель на магнитной ленте;
- переключатели управления на ПУ процессора КОНТРОЛЬ и СРАВНЕНИЕ АДРЕСОВ устанавливаются в положение 0, а РЕЖИМ РАБОТЫ - в АВТОМАТ;
- на переключателях З, И, К набора АДРЕС КОМАНД устанавливается адрес накопителя на магнитной ленте - 280;
- в подающий магазин устройства ввода с перфокарт EC-6012 помещаются перфокарты с управляющими операндами;
- нажимается кнопка ЗАГРУЗКА.

После загрузки КНПП выдает запрос на указание режима ввода управляющих операндов, печатая на пишущей машинке пульта оператора сообщение

СТР. *PRESS ATTENTION KEY* (нажать кнопку ВНИМАНИЕ или ПУСК). Нажимается кнопка ПУСК на устройстве ввода с перфокарт и управляющий оператор вводится в память. По идентификатору, указанному в управляющем операторе, с магнитной ленты в оперативную память вызывается программа теста. Тест печатает сообщение о начале своего выполнения. После окончания теста программа КНПП печатает сообщение о конце работы теста и вводит оператор, вызывающий выполнение следующего теста и т.д.

По окончании всех тестов печатается сообщение:

СТР. *FINISHED* (конец КНПП)

Программа КНПП должна проходить без сбоя. После этого машина готова к решению задач и сдается операторам.

При соблюдении всех правил технической эксплуатации машины и качественном проведении профилактических работ в полном объеме коэффициент полезной работы, определяемый выражением

$$K_{\text{пол.раб}} = \frac{t_{\text{н.р}}}{t_{\text{н.р}} + t_{\text{у.н}} + t_{\text{проф}}} , \quad (8.2)$$

где  $t_{\text{н.р}}$  - время исправной работы машины;

$t_{\text{у.н}}$  - время устранения неисправностей в процессе решения задачи;

$t_{\text{проф}}$  - время плановой профилактики,  
должен иметь значение не менее 0,95.

#### § 8.4. ОБЩИЕ ВОПРОСЫ ОРГАНИЗАЦИИ ЭКСПЛУАТАЦИИ МАШИНЫ

Для установки ЭВМ ЕС-1020 должно быть оборудовано помещение, отвечающее требованиям, которые обеспечивают нормальное функционирование вычислительного центра.

Для размещения минимального комплекта оборудования модели ЕС-1020 (см. главу I) необходима площадь 130-150 м<sup>2</sup> и должны быть предусмотрены следующие виды помещений:

- машинный зал;
- зал для подготовки данных;
- помещение для обслуживающего персонала;
- помещение для хранения машинных носителей (пакеты дисков, бобины магнитных лент, колоды перфокарт), расходных материалов и ЗИЧа.

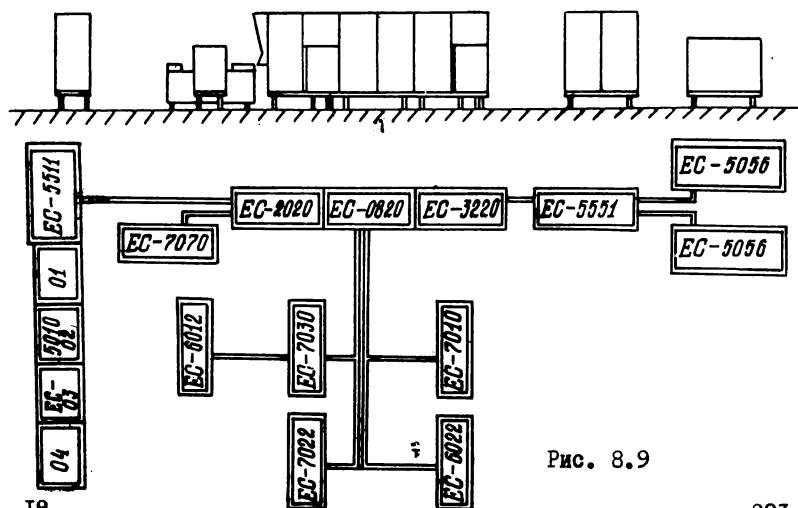
Все помещения должны отвечать санитарным нормам, оборудованы системой электропитания, освещения, кондиционирования воздуха и средствами противопожарной безопасности.

Несмотря на то, что ЭВМ ЕС-1020 рассчитана на работу в диапазоне температур  $+5^{\circ} + 40^{\circ}$  С, эффективная работа основных устройств машины, а также внешних устройств обеспечивается следующими микроклиматическими условиями в машинном зале:

- температура  $+22 \pm 2^{\circ}$  С;
- влажность  $65 \pm 5\%$ ;
- атмосферное давление  $750 \pm 30$  мм.рт.ст.;
- допустимая запыленность воздуха  $75$  нкг/м<sup>3</sup> при размере частиц не более 3 мкм.

При подготовке помещения необходимо установить фальшпол для размещения соединительных кабелей и облицовать стены звукоизолирующим материалом для снижения уровня шумов, а также желательно разместить устройства внешней памяти (накопители на лентах и дисках) в изолированных отсеках, так как для их нормальной работы необходимы более жесткие требования к микроклиматическим условиям. Необходимо, чтобы помещения для хранения пакетов магнитных дисков и бобин магнитных лент были защищены от влияния электромагнитных полей.

Устройства машины должны быть расположены в зале в соответствии с типовой планировкой, рекомендуемой заводом-изготовителем (рис. 8.9). Однако по желанию заказчика возможно и иное размещение устройств, но при этом учитывается длина кабелей, поставляемых в комплекте машины.



Рассмотрим порядок включения машины и подготовку к работе. Перед включением машины необходимо по инженерному журналу убедиться, что все устройства исправны. Если на устройствах произошли ремонтные или регламентные работы, необходимо проверить состояние монтажа, удалить посторонние предметы, проверить закрепление разъемов и соответствие их соединений. Затем производится внешний осмотр и подготовка устройств к включению в соответствии с инструкциями по эксплуатации этих устройств. При этом проверяется наличие всех плавких предохранителей и положение тумблеров БЛОКИРОВКА ЗАЩИТЫ и ЗВОНОК.

Тумблер БЛОКИРОВКА ЗАЩИТЫ должен быть в положении ОТКЛ, а тумблер ЗВОНОК – в положении ВКЛ. После внешнего осмотра необходимо подключить устройство питания процессора ЕС-0820 и другие устройства машины к первичной сети переменного напряжения. При правильном подключении загорается сигнальная лампочка ПИТАНИЕ ОТКЛ и не звонит звонок. Включение машины при дистанционном включении (тумблеры устройств МЕСТН/ДИСТ находятся в положении ДИСТ) производится нажатием кнопки ПИТАНИЕ ВКЛ, расположенной на ПУ процессора или нажатием кнопок ПИТАНИЕ ВКЛ, находящихся на блоках управления питанием устройств при местном включении. При этом на блоки управления питанием (БУП) подается трехфазное напряжение питающей сети, которое распределяется на унифицированные блоки питания и вентиляторы,рабатываются служебные напряжения: постоянное 24 В и переменное 20 В, необходимые для управления контроля и защиты электропитания. При нормальном включении на ПУ процессора и БУПах устройств загораются лампочки ПИТАНИЕ ВКЛ и гаснут лампочки ПИТАНИЕ ОТКЛ. На всех унифицированных блоках питания не должны гореть лампочки АВАРИЯ и звонить звонок.

После включения машины ЕС-1020 проверяется работоспособность отдельных устройств в автономном режиме в соответствии с инструкциями по эксплуатации на эти устройства. Объем этих проверок определяется составом оборудования, необходимого для решения задач.

По окончании автономной проверки производится переключение нужных устройств на работу в комплексе.

Для нормального функционирования ЭВМ необходимо ввести в оперативную память постоянную часть операционной системы, называемую ЗАГРУЗКА. Перед вводом ее проверяется оперативная память при помощи специального микропрограммного теста – ПРОП (проверка оперативной памяти). Для этого выполняются следующие операции на пульте управления:

1. Выполняется гашение системы (нажимается кнопка ГАШЕНИЕ). При этом, как и после завершения последовательности включения питания, запускается специальная микропрограмма, которая производит проверку работоспособности регистров и цепей передачи информации процессора, корректировку контрольных разрядов информации, находящейся в основной, локальной и мультиплексной памяти и памяти ключей защиты, гашение каналов. Если микропрограмма ГАШЕНИЕ СИСТЕМЫ завершается успешно процессор переводится в остановленное состояние - загорается лампочка РУЧНАЯ РАБОТА и подсвечивается кнопка ОСТАНОВ.

2. Переключатель РЕЖИМ РАБОТЫ устанавливается в положение МИКРОКОМАНДА.

3. На переключателях Ж-К набора АДРЕС КОМАНДЫ устанавливается начальный адрес микропрограммного теста проверки ОП.

4. Нажимается кнопка ЗАНЕСЕНИЕ РАПП, при этом в регистр РАПП заносится адрес, установленный на переключателях Ж-К.

5. Переключатель РЕЖИМ РАБОТЫ переводится в положение АВТОМАТ, а переключатель КОНТРОЛЬ устанавливается в положение ОСТАНОВ.

6. Нажимается кнопка ПУСК. При этом выполняется последовательность микротестов, проверяющих работу оперативной памяти. Никаких индикаторов в регистре ошибок не должно быть установлено.

Для прекращения выполнения микропрограммного теста ОП необходимо нажать кнопку ГАШЕНИЕ или переключатель РЕЖИМ РАБОТЫ перевести в положение МИКРОКОМАНДА.

Если машина включается после длительного выключения или после проведения ремонтных работ, то производится проверка-сканирование постоянной памяти с помощью специальной микропрограммы СКАП и проверка в комплексе при помощи тестовой программы КНПП (комплексная наладочная тестовая программа).

Подготовка к работе завершается вводом в оперативную память постоянной части операционной системы. Для этого подготавливается внешнее устройство, с которого будет производиться ввод операционной системы, на переключателе 3 пульта управления процессора устанавливается адрес канала, к которому подключено внешнее устройство, на переключателях И,К - адрес этого устройства в данном канале. После этого нажимается кнопка ЗАГРУЗКА на пульте управления. При этом загорается лампочка ЗАГРУЗКА, автоматически выполняется гашение системы, а затем - комплекс микропрограмм, обеспечивающих ввод информации с заданного на переключателях 3,И,К внешнего устройства в основную память.

После успешного завершения загрузки операционной системы лампочка ЗАГРУЗКА гаснет, а лампочка ОЖИДАНИЕ загорается. ЭВМ готова к работе.

Для трехсменной эксплуатации ЭВМ ЕС-1020 заводом-изготовителем рекомендуется следующий состав обслуживающего персонала:

- начальник машины - I;
- начальники смен (старшие инженеры) - 3;
- инженеры смен - 3;
- старшие техники-электрики - 2;
- техник точной механики - I.

В каждой смене, как правило, должен быть специалист по процессору.

Для обслуживания операционной системы ДОС/ЕС рекомендуется иметь следующий состав программистов и операторов:

- системные программисты - 2;
- программисты - I2;
- операторы - 8.

Системный программист - это наиболее квалифицированный специалист по программированию, который консультирует обслуживающий персонал машины по функционированию ДОС/ЕС и следит за состоянием операционной системы.

Для подготовки исходных данных рекомендуется иметь специальную группу в составе:

- начальника группы (механик по обслуживанию устройств подготовки данных) - I;
- операторов перфорационных устройств - 6.

Максимальная эффективность технического совершенствования вычислительных машин и их грамотное техническое обслуживание возможны лишь при использовании информации о техническом состоянии эксплуатирующихся ЭВМ.

Для сбора и обработки информации по эксплуатации всех ЭВМ типа ЕС (в том числе и ЕС-1020) устанавливается определенный объем и методика сбора данных по неисправностям машины и форма учетной документации.

Порядок сбора и обработки статистической информации по эксплуатации служит для получения количественных показателей надежности машины ЕС-1020, ее отдельных устройств, функциональных узлов, интегральных схем, электрорадиоэлементов и соединений. Кроме того, она используется для выявления характера изменения этих показателей во времени, определения наименее надежных частей машины, оценки соответствия заданной надежности

и оценки их эффективности и ставит своей целью получение объективной оценки эксплуатации надежности машины и выявление причины недостаточной надежности.

В состав учетной документации входят:

- диспетчерский журнал, который служит для учета времени работы машины, решаемых задач, организации вычислительных работ и т.д.;

- инженерный журнал, который служит для регистрации статистической информации по надежности. В журнале должны приводиться описания отказов, сбоев, времени, затраченного на их устранение, всех работ обслуживающего персонала по обеспечению работоспособности машины, в том числе проведение регламентно-профилактических работ.

Рекомендуемые заводом-изготовителем формы журналов и пример заполнения инженерного журнала приведены в таблицах 8.7 и 8.8.

Информацию о техническом состоянии эксплуатирующейся машины пользователи обязаны представить заводу-изготовителю или другой координирующей эти ЭВМ организации в виде заполненных стандартных карточек учета неисправностей, в которые заносятся все данные об отказах и сбоях технических средств и комплектующих изделий, зарегистрированных в процессе эксплуатации ежеквартально.

Данные для карточек берутся из диспетчерского и инженерного журналов.

Под терминами неисправность, отказ и сбой в процессе эксплуатации машины понимается следующее:

- неисправность - это состояние ЭВМ, при котором она не соответствует хотя бы одному из требований технической документации;

- отказ - это нарушение работоспособности ЭВМ в процессе выполнения тестового контроля или при решении задач, вызвавшее необходимость регулировки устройств и механизмов, замену их отдельных частей или устройств в целом;

- сбой - это кратковременный самоустраниющийся отказ.

При заполнении карточек под неисправностью понимаются и такие неисправности, которые не нарушают работоспособности ЭВМ и не приводят к отказу, например, выход из строя лампочки индикации, механические поломки ручек, тумблеров управления и т.д. Таким образом, в стандартную карточку заносятся все без исключения отказы и сбои, независимо от характера, причины и влияния их на работу машины и от вида работы, во время которой имела место неисправность.

Диспетчерский журнал

## Таблица 8.8 (форма)

Инженерный журнал

Эти сведения оказывают большую помощь в выборе правильного направления работ по совершенствованию конструкции, повышению качества и надежности выпускаемых ЭВМ, а также в выработке рекомендаций по улучшению технического обслуживания эксплуатирующихся машин.

При оценке эксплуатационной надежности машины, в соответствии с [5], вычисляются следующие показатели надежности:

- наработка на отказ ( $T$ ), определяемая выражением

$$T = \frac{t_{n,p}}{n_o}, \quad (8.3)$$

где  $t_{n,p}$  - полезное время работы машины за рассматриваемый период, которое вычисляется по следующей формуле:

$$t_{n,p} = t_{вкл} - (t_{отк} + t_{сб} + t_{проф} + t_{пот}), \quad (8.4)$$

$t_{вкл}$  - суммарное время работы машины во включенном состоянии;

$t_{отк}$  - время, затраченное на обнаружение и устранение отказов;

$t_{сб}$  - время, затраченное на устранение сбоев;

$t_{проф}$  - суммарное время, затраченное на регламентно-профилактические работы;

$t_{пот}$  - время простоев исправной машины во включенном состоянии;

$n_o$  - количество отказов за рассматриваемый период, произошедших во время полезной работы;

- наработка на сбой

$$I_{сб} = \frac{t_{n,p}}{n_{сб}}, \quad (8.5)$$

где  $n_{сб}$  - количество сбоев за рассматриваемый период;

- среднее время восстановления

$$T_b = \frac{t_{обн} + t_{устр}}{n_o}, \quad (8.6)$$

где  $t_{обн}$  - время, затраченное на обнаружение отказов за рассматриваемый период;

$t_{устр}$  - время, затраченное на устранение отказов за рассматриваемый период.

- коэффициент технического использования

$$K_r = \frac{t_{n,p}}{t_{вкл}}. \quad (8.7)$$

$K_T$  зависит от качества восстановительных и профилактических мероприятий, проводимых на машине;

- коэффициент готовности

$$K_r = \frac{T}{T + T_B} . \quad (8.8)$$

$K_r$  дает оценку готовности машины, когда необходимо обеспечить ее работоспособность в заданные промежутки времени;

- коэффициент использования

$$K_u = \frac{t_{вкл}}{t_{кв}} , \quad (8.9)$$

где  $t_{кв}$  - количество часов в данном периоде, например, квартале.  $K_u$  указывает, какая часть календарного времени используется машиной и позволяет осуществлять контроль за использованием машины и выявлять резервы машинного времени;

- коэффициент профилактики

$$K_{проф} = \frac{t_{проф}}{t_{вкл}} ; \quad (8.10)$$

- коэффициент эффективности профилактики

$$K_{эл} = \frac{n_{проф}}{n_o + n_{проф}} ; \quad (8.11)$$

где  $n_{проф}$  - количество отказов, выявленных в процессе профилактики.

Знание этих величин оказывает помощь обслуживающему персоналу машины в улучшении технической эксплуатации, организации ремонта, а пользователям машины - в рациональном построении программ.

---

### Литература

1. Дроzdov E.A., Komarnitskij V.A.,  
Pyatibratov A.P. Mногопрограммные ЭВМ. Вып. I M.,  
MO СССР, 1974.

2. Дроzdov E.A., Komarnitskij V.A.,  
Pyatibratov A.P. Mногопрограммные ЭВМ. Вып. 2. M.,  
MO СССР, 1974.

3. Вычислительная система IBM/360. Принципы работы. Пере-  
вод с английского под ред. В.С. Штаркмана. M., "Сов. радио", 1969.

4. Вопросы радиоэлектроники. Серия ЭВТ. Вып. I,3,1973.

5. Пржиялковский В.В. и др. Электронная  
вычислительная машина EC-1020, под общей ред. А.М. Ларионова,  
изд. "Статистика", M., 1975.

---