

**ЕС-1020**

**СИСТЕМА ЭЛЕМЕНТОВ**

**ТЕХНИЧЕСКОЕ ОПИСАНИЕ  
E11.320.001 ТО1**

## I. ВВЕДЕНИЕ

Настоящее техническое описание предназначено для изучения системы элементов, применяемых в электронной вычислительной машине модели ЕС-1020 единой системы электронных вычислительных машин; оно содержит общие сведения о системе элементов, основные технические данные интегральных схем ИС, их функциональную структуру, а также сведения об устройстве и принципе работы ИС серии I55.

Для более подробного изучения специальных элементов необходимо пользоваться техническими описаниями на специальные ТЭЗ.

## 2. НАЗНАЧЕНИЕ

2.1. Система элементов модели ЕС-1020 включает в себя комплект ИС серии I55 и комплекс специальных элементов, выполненных на дискретных компонентах или на дискретных компонентах совместно с ИС.

2.2. ИС серии I55 являются быстродействующими потенциальными элементами с положительной логикой, вырабатывающими стандартные сигналы с перепадом напряжения порядка 3,2 в и выполняющими логические операции в функциональных узлах.

2.3. Специальные элементы работают на протяженные кабельные линии, магистрали и исполнительные органы внешнего оборудования, вырабатывают задержанные сигналы и сигналы синхронизации, преобразуют уровни напряжений и длительностей сигналов, используются как усилители мощности.

2.4. Несколько однотипных специальных элементов компонуются на печатной плате стандартного типового элемента замены ТЭЗ и называются специальными ТЭЗ.

2.5. ИС серии I55 выполняют функции (или часть функций) логического узла и также компонуются на печатной плате стандартного ТЭЗ. Эти ТЭЗ называют логическими ТЭЗ. На платах логических ТЭЗ установлены конденсаторы развязки и согласующие резисторы.

## 3. ТЕХНИЧЕСКИЕ ДАННЫЕ ИС СЕРИИ I55

3.1. Напряжение питания ИС серии I55  $5,0 \pm 0,25$  в.

3.2. Основные технические данные ИС серии I55 приведены в табл. I.

Таблица 1

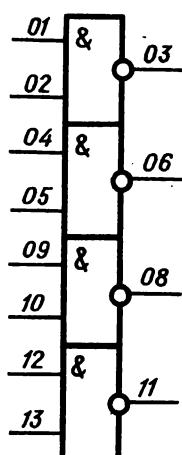
Наименование параметров	Обозначение параметров	Значение параметров
Напряжение логической "1" на выходе, в, не менее	$U_{\text{вых}}$	2,4
Напряжение логического "0" на выходе, в, не более	$U_{\text{вых}}^0$	0,45
Входное пробивное напряжение, в, не менее	$U_{\text{вх проб}}$	5,0
Предельно допустимая мощность, выделяемая внутри корпуса, мвт	P	130
Допустимый уровень статической помехи по входу, в	$U_{\text{пом}}$	0,4
Типовое время задержки сигнала, нсек	$t_{3p} = \frac{t_{3p}^{10} + t_{3p}^{01}}{2}$	15
Входной ток при $U_{\text{вх}}^1$ на входе, ма, не более	$I_{\text{вх}}^1$	0,1
Входной ток при $U_{\text{вх}}^0$ на входе, ма, не более	$I_{\text{вх}}^0$	1,6

## 4. СОСТАВ ИС СЕРИИ I55

4.1. В комплекс ИС серии I55 входят модификации ИС. Модификации ИС отличаются количеством элементов в корпусе, числом входов, нагрузочной способностью, функциональной структурой и расположением выводов (табл. 2).

Таблица 2

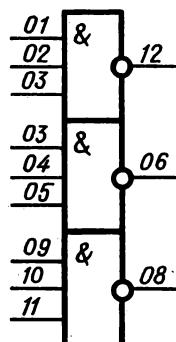
Обозначение модификации ИС по техническим условиям	Условное обозначение ИС по стандарту	Функциональная структура ИС	Ток нагрузки при логическом "0" на выходе, ма
ИЛБ553	TI00		16



Обозначение модификации ИС по техническим условиям	Условное обозначение ИС по стандарту	Функциональная структура ИС	Ток нагрузки при логическом "0" на выходе, мА
---	---	--------------------------------	---

ЛБ554

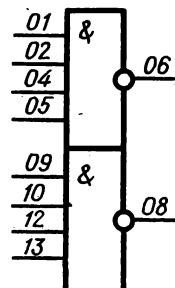
T110



I6

ЛБ551

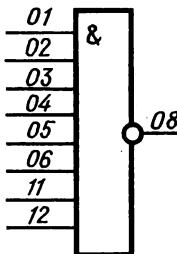
T120



I6

ЛБ552

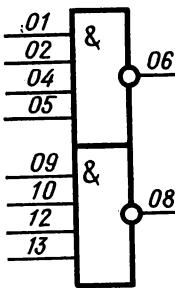
T130



I6

ЛБ556

T140

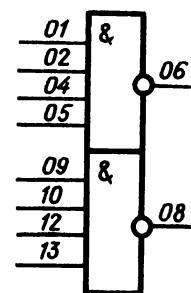


48

Обозначение модификации ИС по техническим условиям	Условное обозначение ИС по стандарту	Функциональная структура ИС	Ток нагрузки при логическом "0" на выходе, мА
---	---	--------------------------------	---

ЛБ557

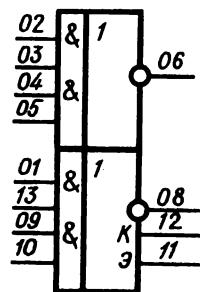
TI4I



30

ЛР551

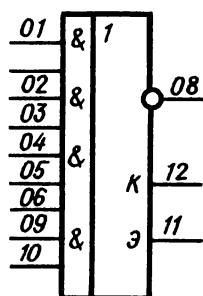
TI50



I6

ЛР553

TI53

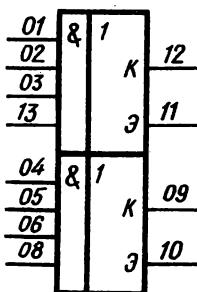


I6

Обозначение модификации ИС по техническим условиям	Условное обозначение ИС по стандарту	Функциональная структура ИС	Ток нагрузки при логическом "0" на выходе, ма
---	---	--------------------------------	---

ИМ551

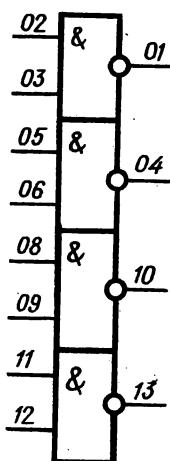
T160



5

ИМ558

T101



16

## 5. УСТРОЙСТВО И РАБОТА ИС СЕРИИ I55

5.1. Установка ИС на стандартной печатной плате ТЭЗ приведена в ЕИ.320.001 Т02.

5.2. ИС серии I55 выполнены по планарно-эпитаксиальной технологии на основе транзисторно-транзисторных логических схем TTL с применением многоэмиттерного транзистора МЭТ на входе и последующим усилием сигнала.

5.3. Для всех модификаций ИС напряжение питания 5 в подается на контакт I4 корпуса ИС, а потенциал земли - на контакт 7.

5.4. Принципиальная электрическая схема базового элемента 2И-НЕ серии I55 приведена на рис. I., временная диаграмма работы - на рис. 2.

Если на входы 1 и 2 элемента 2И-НЕ подать напряжение  $U_{bx}^I$ , то в базу транзистора T2 постечет ток  $I_6$ , величина которого определяется по формуле:

$$I_6 = (5 - 2U_{eb}) \cdot \frac{I}{RI} \approx 1 \text{ мА.}$$

Транзистор T2 будет открыт и насыщен. В базу транзистора T4 течет ток примерно равный тому эмиттера транзистора T2:

$$I_3 = (5 - U_{eb} - U_{ken}) \cdot \frac{I}{R2} \approx 4 \text{ мА.}$$

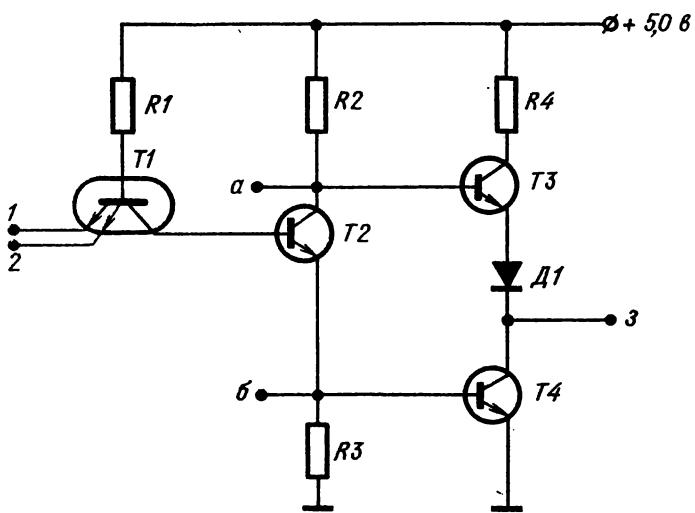


Рис. 1. Принципиальная электрическая схема элемента 2И-НЕ серии 155

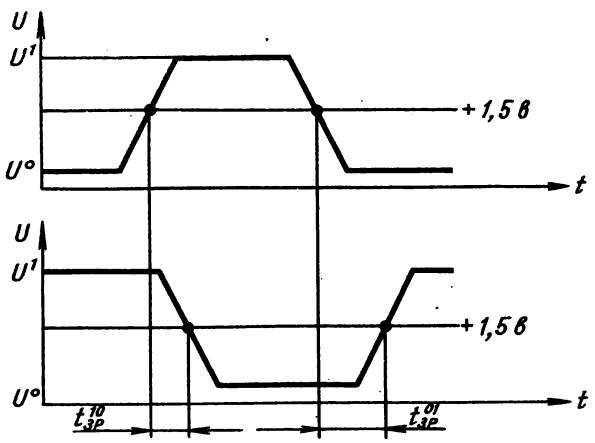


Рис. 2. Временная диаграмма работы элемента 2И-НЕ серии 155

Транзистор Т4 открыт и насыщен. В базе транзистора Т3 устанавливается напряжение порядка 1 в. Диод Д1 обеспечивает запирание транзистора Т3. На выходе 3 элемента 2И-НЕ устанавливается напряжение  $U_{\text{вых}}^0$ .

Если хотя бы на один из входов 1 или 2 подать напряжение  $U_{\text{вх}}^0$ , базовый ток транзистора Т2 переключается во входную цепь. При этом база транзистора Т2 подсоединяется к земле через насыщенные переходы коллектор-эмиттер МЭТ и транзистора Т4 предыдущего элемента 2И-НЕ, что и обеспечивает закрывание транзистора Т2. Транзистор Т4 также закрывается, так как его база заzemлена через резистор R3 и отсутствует ток эмиттера транзистора Т2. В базу транзистора Т3 через резистор R2 подается напряжение питания 5,0 в и на выходе 3 элемента 2И-НЕ устанавливается напряжение:

$$U_{\text{вых}}^1 = 5,0 - U_{\text{эб}} - U_{\text{Д}} - R2 \cdot I_h \cdot \frac{1}{\beta} \approx 3,6 \text{ в.}$$

Таким образом, коммутация тока нагрузки при переключении элемента из "1" в "0" осуществляется транзистором Т4, а при переключении из "0" в "1" – транзистором Т3. Выходное сопротивление элемента И-НЕ в состоянии логического "0" определяется открытым насыщенным транзистором Т4 и составляет порядка 20 ом, а в состоянии логической "1" – в основном резистором R4 и составляет порядка 120 ом.

В динамическом режиме при переключении элемента из-за насыщенного режима транзисторов Т1, Т2, Т4 имеют место "всплески" тока во входной цепи, а транзисторы Т3 и Т4 некоторую часть времени одновременно открыты, что приводит к резкому возрастанию тока в цепи питания. Резистор R4 ограничивает величину этого тока.

Кроме того, с целью уменьшения "всплесков" токов в шинах питания и земли, непосредственно у микросхемы устанавливаются конденсаторы развязки.

С целью увеличения тока нагрузки в модификации ИЛБ556 выходной транзистор Т4 более мощный, транзистор Т3 составной, а сопротивление резистора R4 составляет порядка 60 ом.

Если к выводам "а" и "б" элемента 2И-НЕ (см. рис. 1) подсоединить соответственно коллектор и эмиттер аналогичного транзистора Т2 с управлением от МЭТ (расширитель), получим элемент 2И-2ИЛИ-НЕ. Принцип действия этого элемента аналогичен описанному. Для расширения логических возможностей указанным путем имеются модификации ИС: ИЛР551, ИЛР553, ИЛП551. При компоновке на плате рекомендуется корпуса ИС ИЛР551, ИЛР553 и расширителей ИЛП551 располагать рядом.

5.5. Для получения возможности объединения ИС по выходу модификации ИЛБ557 и ИЛБ558 выполнены без транзистора Т3.

5.6. Неиспользуемые входы схемы "И" должны быть объединены с одним из ее сигнальных входов в пределах нагрузочной способности управляющего элемента (каждый объединяемый вход эквивалентен одной нагрузке) или на них должен быть подан уровень напряжения 2,4 - 4 в.

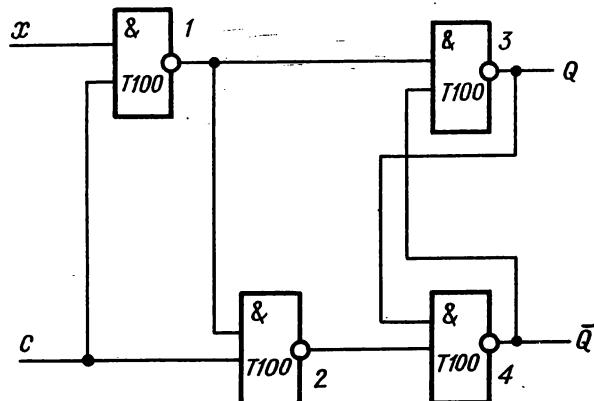


Рис. 3. Схема триггера, построенного на ИС ИЛБ553

В качестве такого напряжения может быть использован выходной уровень ИС при логической "1" на выходе.

5.7. Одним из основных логических узлов, построенных на ИС серии 155, является элемент памяти ЭП – триггер, выполняющий функцию хранения информации.

Схемы основных синхронизируемых триггеров приведены на рис. 3, 5.

Схема триггера, построенного на элементах ЗИ-НЕ (ИЛБ553), приведена на рис. 3, временная диаграмма работы – на рис. 4.

Триггер имеет два входа: информационный (сигнал X) и вход для синхронной записи информации (синхроимпульс С).

Условно принято: единичное состояние триггера характеризуется наличием уровня  $U_{\text{вых}}^1$  на выходе Q и  $U_{\text{вых}}^0$  на выходе  $\bar{Q}$ , а нулевое – наоборот.

Исходное состояние триггера характеризуется отсутствием синхроимпульса С (на входе С уровень  $U_{\text{вх}}^0$ , на выходах элементов 1,2 уровень  $U^1$ ) и поддерживается цепями обратной связи.

В исходном состоянии наличие или изменение уровня на информационном входе X не оказывает влияния на состояние триггера. Наличие синхроимпульса (на входе С уровень  $U_{\text{вх}}^1$ ) вызывает процесс записи информации в триггер.

Пусть в исходном состоянии триггер находится в "0".

При наличии на информационном входе триггера сигнала  $X = U_{\text{вх}}^1$  и подаче синхроимпульса С на выходе элемента 1 формируется уровень напряжения  $U^0$ , который поступает на входы элементов 2,3, что обеспечивает на их выходах формирование уровней  $U^1$ . На выходе  $\bar{Q}$  формируется уровень  $U_{\text{вых}}^0$ , т.к. на оба входа элемента 4 поступают уровни  $U^1$ . Триггер устанавливается в состояние "1" и фиксируется в этом состоянии цепями обратной связи.

Если в исходном состоянии триггер находится в "1", то его состояние не изменится.

Пусть в исходном состоянии триггер находится в "1".

При наличии на информационном входе триггера сигнала  $X = U_{\text{вх}}^0$  и подаче синхроимпульса С на выходе элемента 2 формируется уровень напряжения  $U^0$ , обеспечивающий на выходе  $\bar{Q}$  формирование выхода  $U_{\text{вых}}^1$ . На выходе Q устанавливается уровень  $U_{\text{вых}}^0$ , т.к. на оба входа элемента 3 поступают уровни  $U^1$ . Триггер устанавливается в "0" и фиксируется в этом состоянии цепями обратной связи.

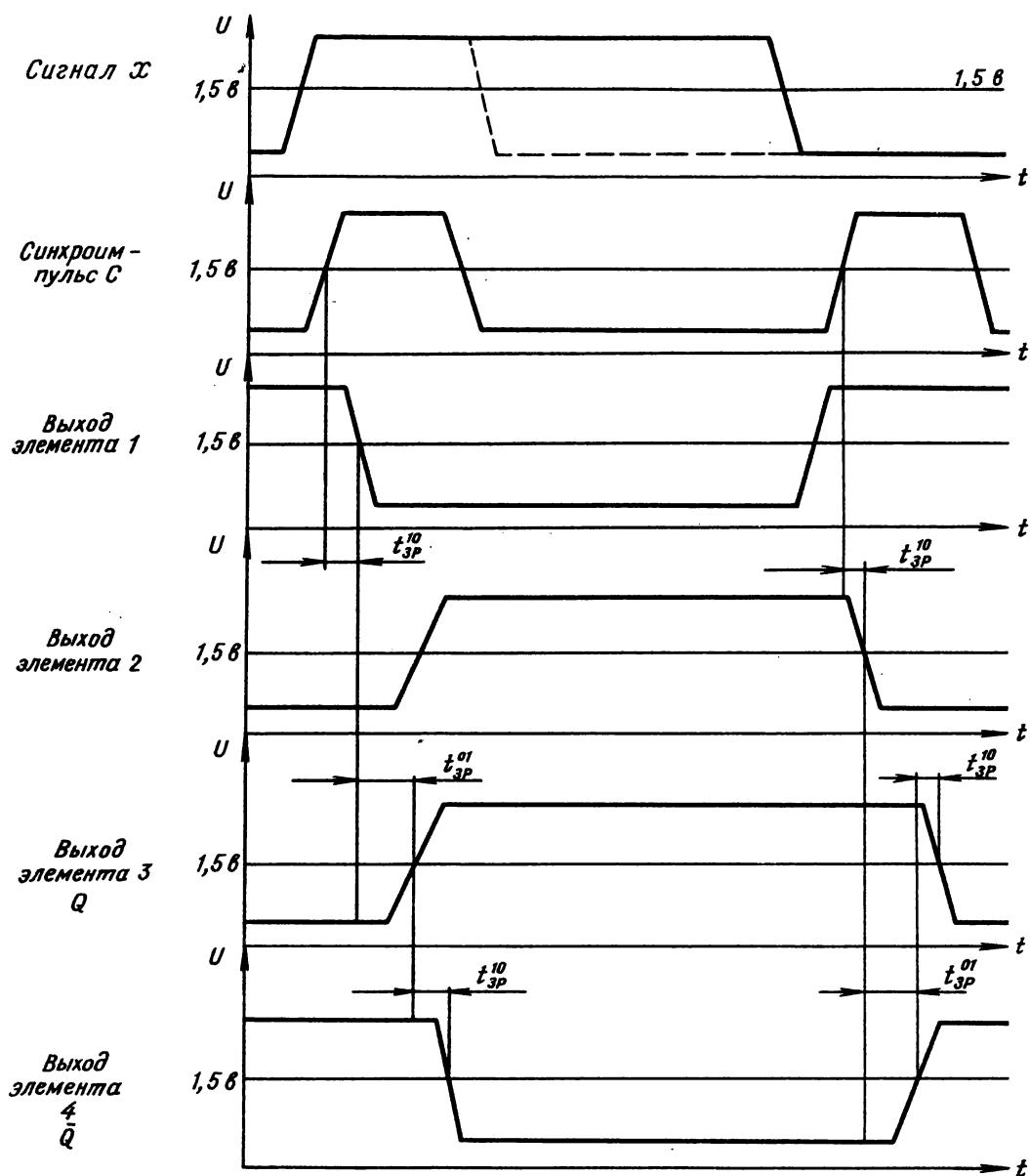


Рис. 4. Временная диаграмма работы триггера, построенного на ИС У5553

Если в исходном состоянии триггер находится в "0", то его состояние не изменится. Время записи информации в триггер определяется выражением:

$$t_{\text{зап}} = t_{\text{зр}}^{I0}(1,2) + t_{\text{зр}}^{O1}(3,4) + t_{\text{зр}}^{I0}(4,3) + 0,5 t_{\Phi}^{I0}(4,3).$$

Для нормальной работы триггера необходимо, чтобы длительность синхроимпульса С была больше времени записи информации в триггер.

Информационный сигнал X должен быть ориентирован относительно синхроимпульса С, как показано на рис. 4. Такой сдвиг сигналов позволяет повысить помехоустойчивость триггера в процессе записи информации и ослабить требования на монтаж в связях функциональных узлов (кроме цепей синхронизации).

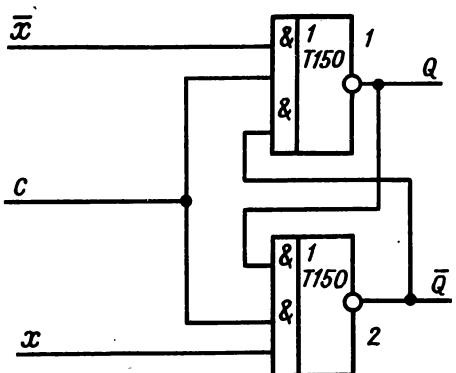


Рис. 5. Схема триггера, построенного на ИС LIP551

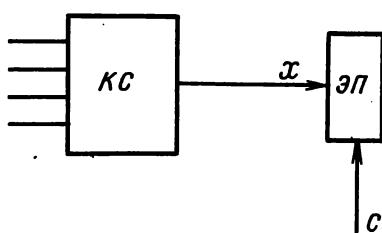


Рис. 6. Запись информации в ЭП

Поясним это более подробно. Функциональные узлы на ИС серии 155 строятся по синхронному принципу, т.е. процесс обработки информации осуществляется в комбинационных схемах, а хранение информации осуществляется в ЭП, запись в который производится по синхроимпульсу С (рис. 6).

Известно, что помехи в соединениях возникают на фронтах перепадов напряжений и токов, а амплитуда и длительность помех зависят от длины соединений. Временной сдвиг между Х и С обеспечивает выжидание момента, когда переходные процессы в линиях связи информационного входа закончатся (исчезнут помехи), что гарантирует правильную запись информации. Если длина линии связи такова, что помехи в ней по длительности превосходят заданный временной сдвиг и по амплитуде превышают уровень срабатывания ИС, то такую связь выполняют частично экранированной линией (витой парой), где амплитуда помех не превышает уровень срабатывания ИС.

Описанная выше схема триггера может быть выполнена на других модификациях ИС, которые по логическим функциям аналогичны ИС LIP553.

Так например, если элементы 3 и 4 триггера выполнить на ИС LIP554, то дополнительные входы схемы "И" этих элементов можно использовать для установки триггера в состояние "1" или "0".

Схема триггера, построенного на элементах 2И-2И-ИЛИ-НЕ (LIP551) приведена на рис. 5, временная диаграмма его работы – на рис. 7.

Триггер имеет три входа: два входа информационных (сигналы X,  $\bar{X}$ ) и вход для синхронной записи информации (синхроимпульс С).

Условно принято: единичное состояние триггера характеризуется наличием уровня  $U_{\text{вых}}^1$  на выходе Q и уровня  $U_{\text{вых}}^0$  на выходе  $\bar{Q}$ , а нулевое – наоборот.

Исходное состояние триггера характеризуется отсутствием синхроимпульса С (на входе С уровень  $U_{\text{вх}}^0$ ) и поддерживается цепями обратной связи.

В исходном состоянии наличие или изменение уровней на информационных входах X,  $\bar{X}$  не оказывает влияния на состояние триггера. Наличие синхроимпульса (на входе С уровень  $U_{\text{вх}}^1$ ) вызывает процесс записи информации в триггер.

При наличии на информационных входах триггера сигналов  $X = U_{\text{вх}}^1$ ,  $\bar{X} = U_{\text{вх}}^0$  и подаче синхроимпульса С на выходе триггера  $\bar{Q}$  формируется уровень  $U_{\text{вых}}^0$ . На выходе Q формируется уровень  $U_{\text{вых}}^1$ , т.к. на оба входа схемы ИЛИ элемента I поступают уровни  $U_{\text{вх}}^0$ .

Триггер устанавливается в состояние "1" и фиксируется в этом состоянии цепями обратной связи.

Если в исходном состоянии триггер находился в "1", то его состояние не изменится.

Пусть в исходном состоянии триггер находится в "1".

При подаче на входы триггера сигналов  $X = U_{\text{вх}}^0$  и  $\bar{X} = U_{\text{вх}}^1$  и синхроимпульса С на выходе Q формируется уровень  $U_{\text{вых}}^1$ , а на выходе  $\bar{Q}$  – уровень  $U_{\text{вых}}^0$ . Триггер устанавливается в "0" состояние. Если в исходном состоянии триггер находился в "0", то его состояние не изменяется.

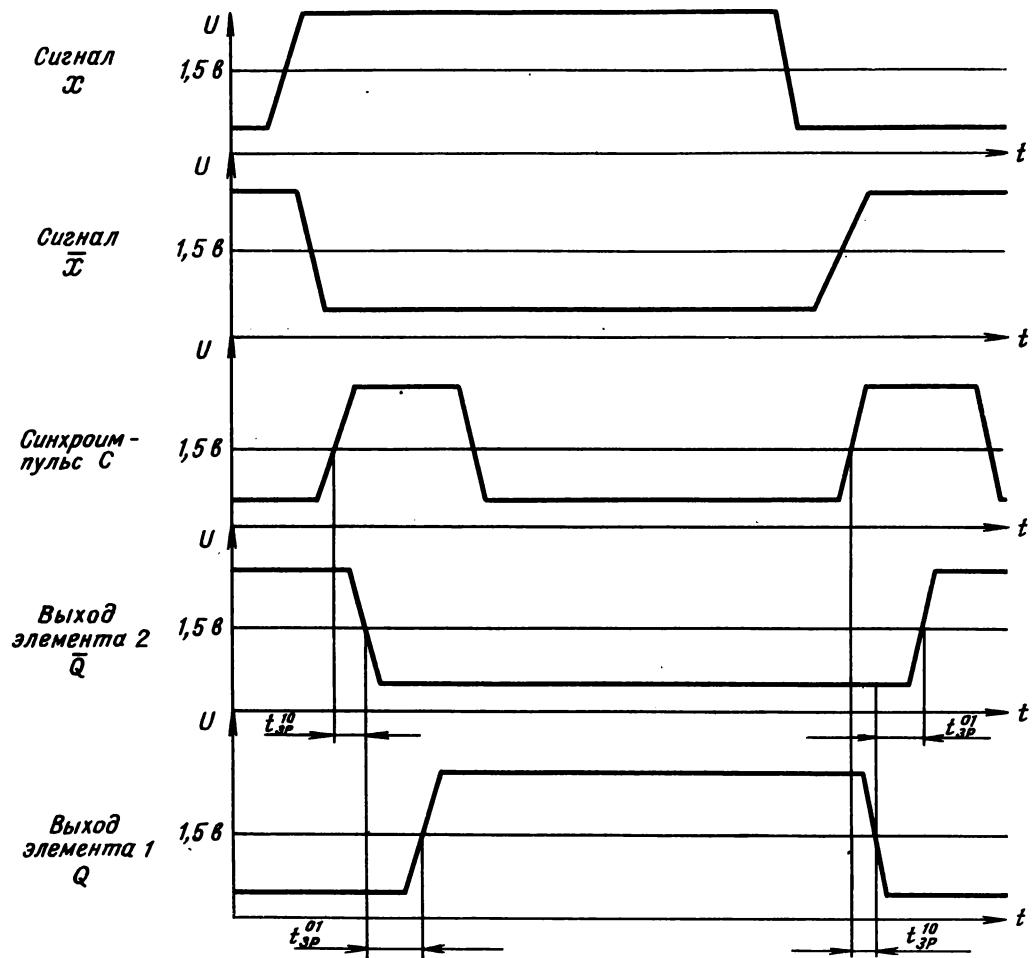


Рис. 7. Временная диаграмма работы триггера, построенного на ИС ЛР551

Время записи информации в триггер определяется выражением:

$$t_{\text{зап}} = t_{\text{зр}(2,I)}^{I0} + t_{\text{зр}(I,2)}^{0I} + 0,5 t_{\Phi(I,2)}^{0I}$$

Для нормальной работы триггера необходимо, чтобы длительность синхроимпульса С была больше времени записи информации в триггер.

Информационные сигналы X,  $\bar{X}$  должны быть ориентированы относительно синхроимпульса С, как показано на рис. 7, что гарантирует правильную запись информации в триггер.

Описанный триггер можно построить на других модификациях ИС, аналогичных ИС ЛР551 по логическим функциям.

Так например, если триггер построить на двух элементах ЛР553, то на каждом входе триггера будет по две самостоятельных цепи, которые позволяют расширить логические возможности триггера (установку триггера в состояние "0" или "1").

## 6. ПРОВЕРКА ИС СЕРИИ I55

6.1. ИС серии I55 перед установкой в ТЭЗ рекомендуется проверить.

6.2. Перечень и нормы проверяемых параметров ИС при напряжении питания  $5,0 \pm 0,25$  в приведены в табл. 3.

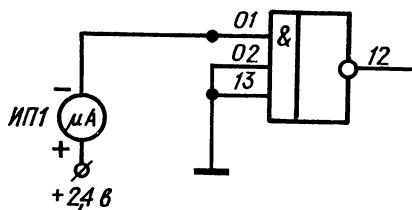


Рис. 8. Схема измерения  $I_{\text{Bx}}^1$  ИС: ИП1 - измерительный прибор типа Ц434

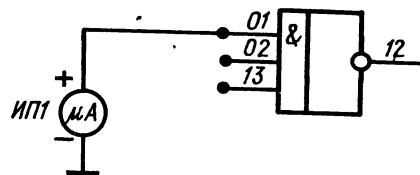


Рис. 9. Схема измерения  $I_{\text{Bx}}^0$  ИС: ИП1 - измерительный прибор типа Ц434

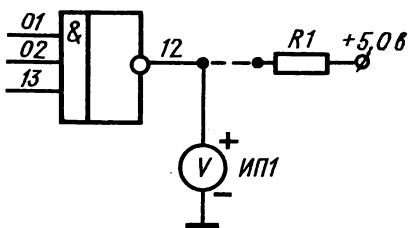


Рис. 10. Схема измерения  $U_{\text{Bx}}^0$  ИС: RI - резистор I ком $\pm 5\%$ , 0,125 вт; ИП1 - измерительный прибор типа Ц434

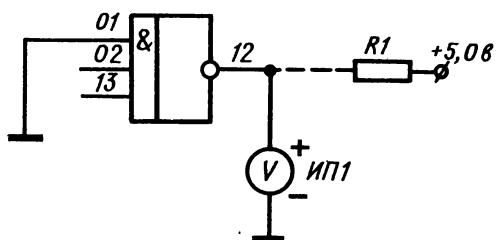


Рис. II. Схема измерения  $U_{\text{Bx}}^1$  ИС: RI - резистор I ком $\pm 5\%$ , 0,125 вт; ИП1 - измерительный прибор типа Ц434

6.3. Измерение  $I_{\text{Bx}}^1$  следует производить поочередно по всем входам ИС согласно рис. 8, при этом остальные входы проверяемой схемы И (входы многоэмиттерного транзистора) должны быть заземлены.

6.4. Измерение  $I_{\text{Bx}}^0$  нужно производить поочередно по всем входам ИС согласно рис. 9.

6.5. Измерение  $U_{\text{Bx}}^0$  необходимо производить поочередно по всем выходам ИС согласно рис. 10. Для ЛБ557, ЛБ558, ЛП551 и ЛП553 при замере  $U_{\text{Bx}}^0$  к выходу ИС нужно дополнительно подсоединить резистор RI. Кроме того, для ЛП551 необходимо заземлить контакты IO, II, для ЛП553 - контакт II.

6.6. Измерение  $U_{\text{Bx}}^1$  производится поочередно по всем выходам ИС согласно рис. II, при этом хотя бы один вход всех схем И должен быть заземлен. Для ЛБ557, ЛБ558, ЛП551 и ЛП553 при замере  $U_{\text{Bx}}^1$  к выходу ИС дополнительно подсоединяется резистор RI. Кроме того, для ЛП551 необходимо заземлить контакты IO, II, для ЛП553 - контакт II.

6.7. Проверку ИС серии I55 по указанным параметрам рекомендуется проводить на стенде ЕС-А104 Е12.702.001.

6.8. В стенде ЕС-А104 для проверки ИС серии I55 имеется гнездо "ИС", контакты которого соединены с коммутационными гнездами поля "КП2" соответственно:

Контакты гнезда "ИС"

1  
2  
3  
4  
5  
6  
7  
8  
9  
I0  
I1  
I2  
I3  
I4

Коммутационные гнезда поля "КП2"

II  
IA  
2I  
2A  
3Г  
3A  
4Г  
4A  
5I  
5A  
6Г  
6A  
7Г  
7A

6.9. Проверку ИС на стенде ЕС-А104 необходимо проводить в следующей последовательности:

а) вставить проверяемую ИС в гнездо "ИС" так, чтобы одноименные контакты гнезда "ИС" и проверяемой ИС совпали. Неправильное положение проверяемой ИС в гнезде "ИС" вызывает повреждение ИС при включении питания;

б) при помощи коммутационных перемычек заземлить гнездо "4Г"(контакт 7 гнезда ИС) и подать напряжение 5,0 в на гнездо "7A"(контакт I4 гнезда ИС) коммутационного поля "КП2";

в) измерить параметры  $I_{\text{вх}}^1$ ,  $I_{\text{вх}}^0$ ,  $U_{\text{вых}}^1$ ,  $U_{\text{вых}}^0$  согласно рис. 8-II, все соединения при этом производить на коммутационном поле "КП2". Величины измеряемых параметров должны соответствовать данным табл. 3.

Входные и выходные контакты ИС серии I55 приведены в табл. 2. Кроме того, в табл. 2 дан перевод обозначений модификации ИС согласно техническим условиям на них в условные обозначения, принятые в схемах узлов ЕС ЭВМ.

Таблица 3

Наименование контролируемого параметра	Обозначение	Значение параметра
Входной ток при логической "1" на входе, мка, не более	$I_{\text{вх}}^1$	90
Входной ток при логическом "0" на входе, ма, не более	$I_{\text{вх}}^0$	1,6
Выходное напряжение при логической "1" на выходе, в, не менее	$U_{\text{вых}}^1$	3,2
Выходное напряжение при логическом "0" на выходе, в, не более	$U_{\text{вых}}^0$	0,15

## 7. МАРКИРОВКА

7.1. На каждой ИС серии I55 нанесены:

товарный знак предприятия-изготовителя;  
условное обозначение типа ИС;  
месяц и год изготовления.

7.2. На каждой плате логического и специального ТЭЗ нанесены:

буквы ЕС и шифр ТЭЗ;  
шесть последних цифр децимального номера ТЭЗ.

7.3. На каждой плате логического ТЭЗ наносятся обозначения горизонтальных рядов ИС (цифры I, 2, 3, 4) и вертикальных рядов ИС (буквы А, В, С, Д, Е, Н).

7.4. На каждой плате специального ТЭЗ наносятся позиционные обозначения элементов.

Лист регистрации изменений

Изме- нения	Номера листов (страниц)				Всего листов (страниц) в документе	Номер документа	Входящий но- мер сопрово- дительного документа и дата	Подпись	Дата
	изме- ненных	заме- ненных	новых	изъятых					