

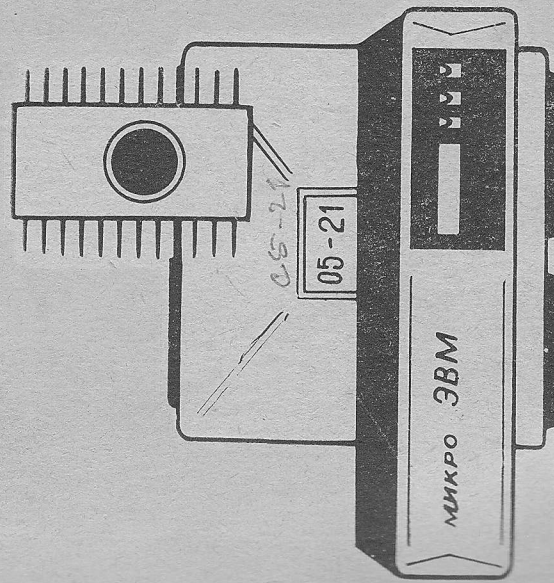
Цена 18 коп.

МИНИСТЕРСТВО ВЫСШЕГО И СРЕДНЕГО СПЕЦИАЛЬНОГО
ОБРАЗОВАНИЯ РСФСР
ГОРЬКОВСКИЙ ОРДЕНА ТРУДОВОГО КРАСНОГО ЗНАМЕНИ
ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ
им. Н. И. ЛОБАЧЕВСКОГО

В. В. Сумин, А. Б. Васильев

ПРОЕКТИРОВАНИЕ СИСТЕМ С МИКРО-ЭВМ

Учебное пособие



Горький 1983

Министерство высшего и среднего специального
образования РСФСР

Горьковский государственный ордена Трудового Красного
Знамени университет им. Н.И.Лобачевского

В.В.СУМИН, А.Б.ВАСИЛЬЕВ

ПРОЕКТИРОВАНИЕ СИСТЕМ
С МИКРО-ЭВМ

Утверждено ученым советом
в качестве учебного пособия

Издание II
Горький 1983

1. ВВЕДЕНИЕ

УДК 681.3

Сумин В. В., Васильев А. Б. Проектирование систем с микро-ЭВМ. Учебное пособие. - Горький, Изд. ГГУ, 1983, 89 с.

Рассматриваются вопросы применения встраиваемой в технологическое оборудование микро-ЭВМ "Электроника С5-12". Определены классы задач автоматизации на базе данной микро-ЭВМ, описаны ее структура и назначение основных сигналов. В качестве типовой системы автоматизации предложены проекты двух резидентных отладочных комплексов. Составление программ микро-ЭВМ иллюстрируется на конкретных примерах. В пособии имеются сведения оправочного характера по первому поколению микро-ЭВМ семейства "Электроника С5", приведены практические схемы.

Учебное пособие предназначено для студентов старших курсов специальности 0606 - "Автоматика и телемеханика", изучающих дисциплины: "Теория и применение управляющих машин", "Проектирование и надежность систем автоматизации и телемеханики", "Проектирование АСУТП", а также для студентов других специальностей, связанных с разработкой систем автоматизации на базе микро-ЭВМ. Работа подготовлена на кафедре автоматизации и телемеханики Кировского политехнического института.

Ил. 15, табл. 25, библиогр. - 7 назв.

Рецензенты: кафедра автоматизации технологических процессов Ивановского ордена "Знак Почета" энергетического института им. В.И.Ленина; В.В.Кормишников - зав. отделом проектирования АСУТП Кировского ПКТИтямаш.

© Кировский политехнический институт, 1983

Микропроцессоры и микро-ЭВМ являются новой элементной базой систем автоматизации. Разработчик автоматизированных систем, желающих использовать эти устройства, сталкивается с рядом трудностей, среди которых прежде всего следует назвать отсутствие (или крайне ограниченное число) методических материалов по использованию того или иного микропроцессора или микро-ЭВМ. Обобщение опыта применения определенного типа микропроцессора или микро-ЭВМ, разработка рекомендаций по использованию и проектированию решают многие проблемы применения микропроцессорной техники и, в конечном счете, значительно сокращают сроки ее освоения.

Одной из отечественных микро-ЭВМ первого поколения является одноплатная, встраиваемая (объектная) микро-ЭВМ "Электроника С5-12" (а также ее ранний вариант "Электроника С5-11"). Микро-ЭВМ "Электроника С5-12" дополнена серией выпускаемых микропроцессорными функциональными модулями (МФМ), что делает ее вполне универсальным средством автоматизации объектов или процессов широкого назначения. Методические материалы, отражающие особенности применения этого класса микро-ЭВМ и обобщающие опыт использования одноплатных машин, в настоящее время отсутствуют.

Учебное пособие в определенной степени восполняет этот пробел. В нем обобщается опыт применения микро-ЭВМ "Электроника С5-12" и ее МФМ в системах автоматизации, названных условно массовыми автоматизированными системами. Введение этого, сравнительно узкого класса систем, соответствующего возможностям микро-ЭВМ "Электроника С5-12", позволило решить две главные задачи. Во-первых, охватить всевозможные, опираясь на понятие базовой конфигурации автоматизированной системы, ввести универсальную структуру систем с микро-ЭВМ и описать ее на содержательном уровне. Универсальная структура, получившая название резидентного отладочного комплекса, является, с одной стороны, аппаратной и программной основой систем с микро-ЭВМ, а с другой - может служить комплексом для отладки аппаратных и программных модулей проектируемой системы. В пособии приведены структурные, функциональные и принципиальные схемы модулей комплекса и рассмотрены особенности их работы в системе. Изучение этого материала и методологии его использования позволит студентам соответствующих специальностей при дипломном проектиро-

вании, а также проектирующим систем с микро-ЭВМ сравнительно быстро реализовать основную часть аппаратного и программного обеспечения указанного класса систем с микро-ЭВМ. Во-вторых, изучение материала учебного пособия дает возможность проектирования программной части систем с микро-ЭВМ семейства "Электроника С5" в широкой производительности, в частности, таких машин, как "Электроника С5-2Г", "Электроника С5-2М" и "Электроника С5-3Г". Эта возможность обусловлена большим количеством материала и примеров программирования для микро-ЭВМ указанного семейства.

Большую помощь в составлении учебного пособия авторам оказали сотрудники отраслевой научно-исследовательской лаборатории "Применение микро-ЭВМ и отладка систем на их основе" при Кировском политехническом институте Н.М. Калинин и В.И. Сырцев.

2. МИКРО-ЭВМ "ЭЛЕКТРОНИКА С5-12" И МИКРОПРОЦЕССОРНЫЕ ФУНКЦИОНАЛЬНЫЕ МОДУЛИ (МФМ) - ТЕХНИЧЕСКАЯ БАЗА ПРОЕКТИРОВАНИЯ МАССОВЫХ АВТОМАТИЗИРОВАННЫХ СИСТЕМ

Микро-ЭВМ "Электроника С5-12" является машиной с невысокой производительностью, но наличие совместных с ней МФМ делает это устройство довольно универсальным. Эти особенности приводят к необходимости классификации объектов, процессов, автоматизация работ которых целесообразна и может быть успешно проведена с помощью микро-ЭВМ "Электроника С5-12" и МФМ.

2.1. ОПРЕДЕЛЕНИЕ КЛАССА МАССОВЫХ АВТОМАТИЗИРОВАННЫХ СИСТЕМ

Для определения класса систем нужно указать качественные и количественные граничные показатели, связанные с возможностями микро-ЭВМ "Электроника С5-12" и МФМ.

Первые показатели (качественные) определяют особенности рассматриваемого поколения микро-ЭВМ:

- Р-МОП технология изготовления БИС микро-ЭВМ, со всеми вытекающими отсюда последствиями;
- развитая система регистров цифровых входов и выходов для связи с объектом и внешними устройствами;
- наличие встроенных средств работ в реальном масштабе времени (система прерывания, таймер); наличие дополнительных модулей (МФМ) для расширения ресурсов микро-ЭВМ;
- большое число регистров общего назначения (РОН), упрощающих составление эффективных программ ввода-вывода;
- микро-ЭВМ имеет законченный конструктив и может быть встроена в технологическое оборудование.

Эти особенности задают следующие качественные характеристики систем автоматизации на основе микро-ЭВМ "Электроника С5-12" и МФМ:

1. Система автоматизации должна быть локальной и содержать встроенную в технологическое оборудование микро-ЭВМ. Это упрощает разработку программного и аппаратного обеспечения, не требует сложной системы прерываний и больших информационных массивов.

2. В проектируемой системе должны доминировать процессы информации с внешней средой (контроллерные функции) при ограниченных объемах арифметических операций (вычислений).

- Нужно иметь в виду при использовании микро-ЭВМ "Электроника С5-12" и МММ ограничения, присущие этому классу устройств:
- магистральный интерфейс микро-ЭВМ менее универсален и не стыкуется с магистралью микро-ЭВМ других поколений этого семейства и других семейств микро-ЭВМ;
 - система прерываний реализована на одном из встроенных каналов ЦВВ, что ограничивает возможности этой системы;
 - микро-ЭВМ семейства "Электроника С5" имеет оригинальную систему команд, исключая совместимость с другими семействами;
 - микро-ЭВМ "Электроника С5-12" имеет ограниченные возможности в реализации сложных вычислительных процедур и обработки массивов (отсутствие режима с плавающей запятой, отсутствие стека, автодекрементной индексации и т.д.);
 - емкости внутренних ПЗУ и ОЗУ, внешних модулей ПЗУ и ОЗУ ограничены величиной (2-4) К слов.

Количественные характеристики класса массовых автоматизированных систем могут быть получены из анализа задач, подлежащих реализации на микро-ЭВМ. Как правило, в качестве исходного документа на проектирование автоматизированной системы берется техническое задание (ТЗ). Число параметров, определяющих исходную задачу, может быть велико, однако всегда можно выделить несколько (2-3), которые задают основные требования к комплексу технических средств.

Для локальных промышленных систем в большинстве случаев достаточно знания трех параметров:

- частота поступления исходных данных в микро-ЭВМ (или полоса частот входных сигналов) либо период записи информации в ОЗУ микро-ЭВМ от внешнего источника сигнала; обозначим последний параметр через t_n (с). Параметр либо задается непосредственно, либо его можно определить по характеристикам входных сигналов. Практически все промышленные системы локального характера имеют аналоговые источники информации сигналов (температуру, давление, влажность и т.д.). Это предопределяет наличие в автоматизированной системе с микро-ЭВМ аналогового преобразователя (АПЧ), характеристики которого в значительной степени влияют на возможности систем с микро-ЭВМ. По сути дела параметр АПЧ, серийно выпускаемого и

открытого с микро-ЭВМ "Электроника С5-12", задают одну из количественных границ массовых автоматизированных систем;

- время решения задачи t_b (с) определяется сложностью заданного алгоритма решения и, в частности, сложностью арифметики (количество операций, точность вычисления) и сложностью обмена с внешними устройствами. Часто время решения определяется требованиями работы системы в реальном масштабе времени, поэтому количественные значения t_b определяются инерционностью системы или какими-либо другими временными соотношениями. По заданному алгоритму практически всегда можно ориентировочно оценить время решения задачи;

- объем задачи V_3 характеризуется сложностью логической структуры алгоритма решения (возможность декомпозиции на локальные, повторяющиеся блоки - подпрограммы), требованием особых режимов работы (плавающая запятая), сложностью операционной части алгоритма. На этапе эскизного проекта объем задачи V_3 приближенно можно оценить числом операций, необходимых для решения задачи (далее, в первом приближении, число операций можно отождествить с объемом программной части, т.е. числом команд программы и числом данных для решения исходной задачи).

Выделенные три параметра исходной задачи (которые априорно определяются, например, из ТЗ) для количественной оценки класса систем, к которому принадлежит проектируемая система с микро-ЭВМ, можно объединить в индекс системы по формуле

$$I = - \lg \left[t_n \cdot \frac{t_b}{V_3} \right], \quad (2.1)$$

где t_n - период поступления информации в микро-ЭВМ, с;

t_b - время решения задачи, с;

V_3 - объем задачи, оп.

Величина $I_0 = \frac{t_b}{V_3}$ характеризует собой время, которое необходимо затратить на 1 операцию, чтобы задача была решена. По сути дела эта величина характеризует производительность микро-ЭВМ.

С помощью индекса системы (2.1) класс автоматизированных систем можно представить в виде диаграммы.

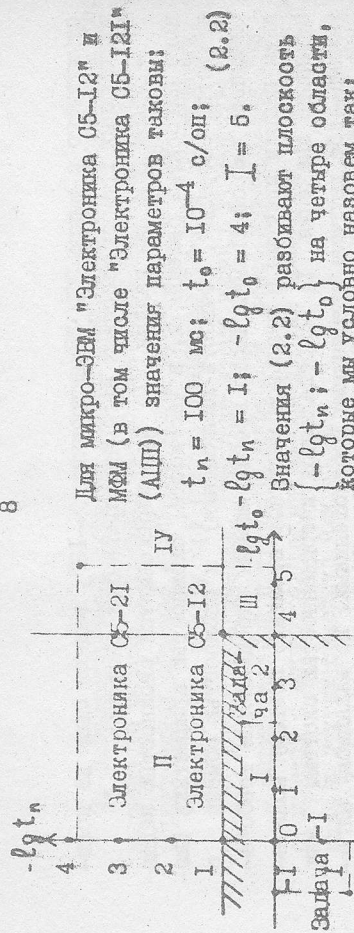


Рис. 2.1. Диаграмма иденти-

фикации систем

широкого назначения;

II - автоматизированные - с расширением по АПШ;

III - автоматизированные - с расширением по микро-ЭВМ;

IV - автоматизированные - высокой производимости.

Пособие касается проектирования лишь первого класса систем - массовых автоматизированных.

Для сравнения можно привести индекс системы для микро-ЭВМ "Электроника СБ-21" и аналогичных МЭМ:

$$t_n = 200 \text{ мкс}; \quad t_0 = 0,5 \cdot 10^{-5} \text{ с/оп};$$

$$-lg t_n = 3,7; \quad -lg t_0 = 5,3; \quad I = 9.$$

Под массовыми автоматизированными системами будем понимать локальные системы со встроенными микро-ЭВМ типа "Электроника СБ-12", оснащенными МЭМ. Для определения типа проектируемой системы можно воспользоваться диаграммой на рис. 2.1, для чего следует по заданному алгоритму работы вычислить параметры $t_n(c)$, $t_0(c/оп)$, I .

2.2. ПРИМЕРЫ МАССОВЫХ АВТОМАТИЗИРОВАННЫХ СИСТЕМ

Термин "массовая автоматизированная система" подчеркивает то обстоятельство, что подобные системы широко распространены в некоторых отраслях народного хозяйства: в машиностроении, химии, энергетике, металлургии, водном хозяйстве и других отраслях, где системы автоматизации включают в себя инерционные непрерывные объекты. Подавляющее большинство локальных систем автоматизации промышленных объектов в настоящее время включает в себя в качестве индикатора различные электромеханические самопишущие и саморегистрирующие

приборы, привводы которых обладают характеристиками (например, погонная длина или порадка 0,1 с), позволяющими отнести эти системы к категории массовых с точки зрения количественного определения. Приведем примеры массовых автоматизированных систем.

2.2.1. Задача, связанная с обогащением руд черных металлов

Имеется установка, которая выдает информацию о содержании железа в концентрате в относительных единицах.

Необходимо определить:

- процентное содержание железа в концентрате;
- интегральные значения содержания железа за смену, сутки;
- скорректированные коэффициенты аналитических зависимостей.

Алгоритм решения задачи определяется соотношениями:

$$I. X_0 = \alpha_0 - \beta_0 y_0; \quad \alpha_n, \beta_n - \text{коэффициенты,}$$

y_0 - содержание железа в относительных единицах,

X_0 - содержание железа в процентах.

Определение X_0 должно проводиться каждые 6 минут.

$$2. Z = \frac{1}{n} \sum_{i=1}^{n-1} X_{0i} - \text{среднее значение содержания железа.}$$

3. Коэффициенты α_0, β_0 корректируются методом наименьших квадратов.

Для определения класса автоматизированной системы вычислим параметры t_n, t_0, I . Данные в микро-ЭВМ поступают один раз в 6 минут, следовательно, $t_n = 360$ с; следуя алгоритму решения задачи (1, 2, 3), объем задачи можно определить так: пункт 3 примерно 70 операций (для двух неизвестных - метод наименьших квадратов), на пункты 1 и 2 отведем еще 30 операций: итого, $V_0 = 100$ с/оп.

Время решения задачи задается интервалом ввода новых данных, т.е. $t_0 = 6$ мин = 360 с.

Таким образом, для данной задачи параметры

$$t_n = 360 \text{ с}; \quad t_0 = 3,6 \text{ с/оп};$$

$$-lg t_n = -1,5; \quad -lg t_0 = 0,5; \quad I = -3.$$

Из диаграммы 2.1 видно, что проектируемая система относится к классу массовых автоматизированных систем.

2.2.2. Обработка данных эллипсометрических измерений

Значения параметров измерения ϕ и Δ через 200 мс поступают в микро-ЭВМ от эллипсометра. Необходимо определить значения выходных параметров d и n , пользуясь двумерной линейной интерполяцией табличных данных, полученных путем предварительного решения уравнения эллипсометрии. Объем таблицы равен 256 словам. Данные необходимо выдавать через каждые 5 0.

Проводя аналогичные предположительно примеру рассуждения, получим:
 $t_n = 0,2 \text{ с}; t_0 = 5 \text{ с}; V_3 = 1 \text{ К оп (выбор из таблицы; алгоритм двумерной линейной интерполяции).}$

Соотношения (2.1):

$$t_n = 0,2 \text{ с}; t_0 = 5 \cdot 10^{-3} \text{ с/оп}; \\ -\log t_n = 0,7; -\log t_0 = 2,3; I = 3.$$

Таким образом, системы обработки эллипсометрических данных в рамках поставленной задачи можно отнести к массовым автоматизированным системам. Заметим, что если постановку задачи изменить (например, отказаться от табличных вычислений и потребовать применения универсального алгоритма), то задача может сразу оказаться в другом классе (в данном случае в IV классе).

Примеров массовых автоматизированных систем можно привести много [1], однако необходимости в этом нет, ибо с инженерной точки зрения отнесение системы к тому или иному классу обычно не вызывает затруднений. Другое дело, что иногда удается путем введения различных компромиссов (точность — быстрдействие, быстрое действие — объем памяти), путем соответствующей модификации алгоритма решения задачи и рядом других мероприятий отнести проектируемую систему к классу массовых и реализовать ее на стандартной аппаратуре типа микро-ЭВМ "Электроника СБ-12" и МЭМ. Однако это не является задачей пособия.

2.3. О ПРОЕКТИРОВАНИИ СИСТЕМ С МИКРО-ЭВМ

Появление отечественных и микропроцессорной техники пробудило огромный интерес специалистов различных научно-технических направлений к занятиям вопросами автоматизации приборов, технологических и информационных процессов. Для подавляющего большинства инженеров данное средство автоматизации явилось принципиально новым, нетрадиционным с точки зрения элементной базы, методов и

средств проектирования автоматизированных устройств и систем. Укажем две особенности нового подхода к проектированию систем с микро-ЭВМ.

1. Функциональная насыщенность элементарных узлов (микропроцессор, микро-ЭВМ), на базе которых предлагается строить системы, стала неизмеримо выше прежних элементов, а количество таких модулей в системе уменьшилось до единиц штук. Это требует во избежание неправильных межмодульных соединений более тщательного изучения архитектуры и интерфейсов микропроцессорных модулей для грамотной пристыковки к ним несерийных узлов.

2. Проектирование логики систем сводится к методам и средствам программирования на уровнях микропрограмм, машинно-ориентированных программ и проблемных языков. Традиционная манипуляция проектировщиком такими элементарными функциями, как "вентиль", "триггер", заменяется более крупными логическими обобщениями — "микрокоманда", "машинная команда", "оператор языка".

Последняя особенность микропроцессорной техники является принципиальным отличием ее применения по отношению к элементам "жесткой" логики. Это определяется 2 обстоятельствами. Во-первых, знание схемотехнических правил формирования и прохождения электрических сигналов заменяется знанием правил работы и связи логических инструкций, отдаленных от их аппаратной основы. Во-вторых, ранее распределенная по системе аппаратная логика фиксировалась на структурных, функциональных и принципиальных электрических схемах; выполнение и наладка логики требовали электрических проводников, паяльника, осциллографа. Логика же микропроцессорной системы концентрируется в блоках памяти с регулярной структурой; фиксация, контроль и документирование этой логики требуют применения диалоговых устройств общения проектировщика с памятью системы и средств автоматизированного ведения этого диалога.

Неомыслимая на существующее в настоящее время многообразие микропроцессоров и микро-ЭВМ, методы и средства проектирования систем на их основе во многом едины; различия заключаются лишь в уровне автоматизации проектных работ и составе оборудования.

В связи с этим при проектировании систем с микро-ЭВМ определено выше типа целесообразно придерживаться концепции базовой конфигурации массовой автоматизированной системы. Эта конфигурация содержит минимальный набор модулей, реализующих типовые процедуры большинства автоматизированных систем заданного класса.

Для массовых систем базовая конфигурация может содержать следующие модули: микро-ЭВМ "Электроника С5-12", АЦП "Электроника С5-121", ОЗУ "Электроника С5-125", ЦВБ "Электроника С5-124", ПЗУ "Электроника П5-ШЕУ". С другой стороны, для отладки программ микро-ЭВМ необходим такой же набор модулей. Следовательно, комплект, являющийся базовой конфигурацией, может быть использован в двух вариантах применения: как массовая автоматизированная система для управления объектом определенного класса и как резервная система разработки программного обеспечения микро-ЭВМ заданного типа. Именно эта концепция принята в настоящем пособии.

3. МИКРО-ЭВМ "ЭЛЕКТРОНИКА С5-12" КАК ФУНКЦИОНАЛЬНЫЙ БЛОК

Микро-ЭВМ "Электроника С5-12" представляет собой одну плату микро-ЭВМ, построенную на основе Р-МОП БИС серии К536. Среднее время отработки составляет порядка 10 тыс. операций в секунду. Процессор имеет микропрограммное управление и обладает развитой системой команд.

Основной особенностью, отличающей "Электроник С5-12" от машин этого класса, является наличие на плате процессора БИС связи микро-ЭВМ с объектом и использование простой и удобной системы отработки прерываний.

Общая структурная схема микро-ЭВМ представлена на рис. 3.1. В нее входят следующие модули: генератор, процессор, внутренняя ОЗУ, внутренняя ПЗУ, блок ввода-вывода и прерываний.

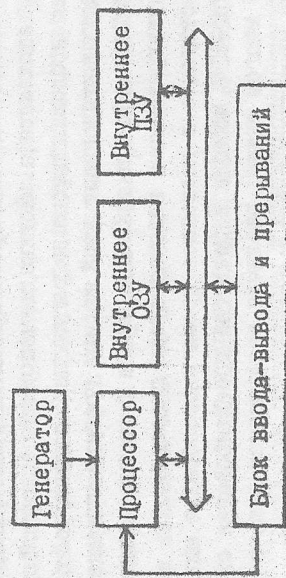


Рис. 3.1. Структурная схема микро-ЭВМ.

НАИМЕНОВАНИЕ СИГНАЛА	ВИД СИГНАЛА	УРОВЕНЬ	КОНТАКТ	УРОВЕНЬ	КОНТАКТ
-24В(ОБЩ)	-	-	XC2:A1	XC1:A9	XC1:A9
+24В	-	-	XC2:A2	XC1:A2	XC1:A2
+25,5В	-	-	XC2:A18	XC1:A5	XC1:A5
+5В	-	-	-	XC1:A15	XC1:A15
ЮПЮС	-	-	-	XC1:A1	XC1:A1
СВЮС	-	-	XC2:B21	XC1:A22	XC1:A22
ПУСК(1)	М	М	XC2:A22	XC1:B7	XC1:B7
ПУСК(2)	М	М	XC2:B22	XC1:B19	XC1:B19
ЗАПУСК Г.	М	М	XC2:B23	XC1:B14	XC1:B14
ЭПР.МЛЗУ	М	М	XC2:B20	XC1:B20	XC1:B20
ИНДИК.Ф2	М	М	XC2:A20	XC1:B5	XC1:B5
ШАГ(ПРВ2)	М	М	XC2:A19	XC1:B5	XC1:B5
ШАГ-ТАКТ	М	М	XC2:A21	-	-
ПИМ-29	М	М	XC2:B19	-	-
Ц.ВХ.О-0	Т	Т	XC1:B5	XC2:B31	XC2:B31
Ц.ВХ.О-1	Т	Т	XC1:B7	XC2:A29	XC2:A29
Ц.ВХ.О-2	Т	Т	XC1:B6	XC2:B25	XC2:B25
Ц.ВХ.О-3	Т	Т	XC1:B8	XC2:A22	XC2:A22
Ц.ВХ.О-4	Т	Т	XC1:B10	XC2:B23	XC2:B23
Ц.ВХ.О-5	Т	Т	XC1:A7	XC2:A25	XC2:A25
Ц.ВХ.О-6	Т	Т	XC1:B13	XC2:B21	XC2:B21
Ц.ВХ.О-7	Т	Т	XC1:B12	XC2:B19	XC2:B19
ПР.И-0	М	М	XC2:B4	XC2:A23	XC2:A23
Ц.ВХ.О-0	Т	Т	XC2:A4	XC2:A15	XC2:A15
Ц.ВХ.О-1	Т	Т	XC2:B7	XC2:A16	XC2:A16
Ц.ВХ.О-2	Т	Т	XC2:A5	XC2:B17	XC2:B17
Ц.ВХ.О-3	Т	Т	XC2:B6	XC2:A13	XC2:A13
Ц.ВХ.О-4	Т	Т	XC1:A6	XC2:A11	XC2:A11
Ц.ВХ.О-5	Т	Т	XC1:B3	XC2:B12	XC2:B12
Ц.ВХ.О-6	Т	Т	XC1:A1	XC2:A10	XC2:A10
Ц.ВХ.О-7	Т	Т	XC1:B4	XC2:B13	XC2:B13
ВХ.ПРВ-0	М	М	XC3:B5	XC1:B13	XC1:B13
ВХ.ПРВ-0	М	М	XC4:B15	XC1:A7	XC1:A7
ВХ.ПРВ-0	М	М	XC3:B1	XC2:B26	XC2:B26
Ц.ВХ.1-0	Т	Т	XC1:A4	XC2:A21	XC2:A21
Ц.ВХ.1-1	Т	Т	XC1:A5	XC2:B30	XC2:B30
Ц.ВХ.1-2	Т	Т	XC1:A9	XC2:B29	XC2:B29
Ц.ВХ.1-3	Т	Т	XC1:A8	XC2:B28	XC2:B28
Ц.ВХ.1-4	Т	Т	XC1:A10	XC2:A19	XC2:A19
Ц.ВХ.1-5	Т	Т	XC1:B11	XC2:A30	XC2:A30
Ц.ВХ.1-6	Т	Т	XC1:B14	XC2:A27	XC2:A27
Ц.ВХ.1-7	Т	Т	XC1:A13	XC2:A26	XC2:A26
ПР.И-1	М	М	XC2:B2	XC2:A27	XC2:A27
Ц.ВХ.1-0	Т	Т	XC2:B7	XC2:A18	XC2:A18
Ц.ВХ.1-1	Т	Т	XC2:A7	XC2:A17	XC2:A17
Ц.ВХ.1-2	Т	Т	XC2:B8	XC2:B18	XC2:B18
Ц.ВХ.1-3	Т	Т	XC2:A8	XC2:A14	XC2:A14
Ц.ВХ.1-4	Т	Т	XC1:A3	XC2:B15	XC2:B15
Ц.ВХ.1-5	Т	Т	XC1:B2	XC2:A12	XC2:A12
Ц.ВХ.1-6	Т	Т	XC1:A2	XC2:B11	XC2:B11
Ц.ВХ.1-7	Т	Т	XC1:B9	XC2:A9	XC2:A9
Ц.ВХ.2-0	Т	Т	XC1:B21	XC1:A24	XC1:A24
Ц.ВХ.2-1	Т	Т	XC1:B20	XC1:A27	XC1:A27
Ц.ВХ.2-2	Т	Т	XC1:A16	XC1:A28	XC1:A28
Ц.ВХ.2-3	Т	Т	XC1:B18	XC1:A30	XC1:A30
Ц.ВХ.2-4	Т	Т	XC1:B17	XC1:B30	XC1:B30
Ц.ВХ.2-5	Т	Т	XC1:B16	XC1:B29	XC1:B29
Ц.ВХ.2-6	Т	Т	XC1:A11	XC1:B27	XC1:B27
Ц.ВХ.2-7	Т	Т	XC1:B15	XC1:B23	XC1:B23
ПР.И-2	М	М	XC2:A3	XC1:B31	XC1:B31
Ц.ВХ.2-0	Т	Т	XC2:A9	XC2:A3	XC2:A3
Ц.ВХ.2-1	Т	Т	XC2:A9	XC2:A3	XC2:A3
Ц.ВХ.2-2	Т	Т	XC2:B10	XC2:A6	XC2:A6
Ц.ВХ.2-3	Т	Т	XC2:A10	XC2:B8	XC2:B8
Ц.ВХ.2-4	Т	Т	XC2:B11	XC2:A8	XC2:A8
Ц.ВХ.2-5	Т	Т	XC1:A17	XC2:B10	XC2:B10
Ц.ВХ.2-6	Т	Т	XC2:A19	XC2:B7	XC2:B7
Ц.ВХ.2-7	Т	Т	XC2:A12	XC2:A7	XC2:A7
Ц.ВХ.3-0	Т	Т	XC1:A22	XC1:A5	XC1:A5
Ц.ВХ.3-1	Т	Т	XC2:B22	XC1:B26	XC1:B26
Ц.ВХ.3-2	Т	Т	XC1:A21	XC1:B28	XC1:B28
Ц.ВХ.3-3	Т	Т	XC1:A20	XC1:B29	XC1:B29
Ц.ВХ.3-4	Т	Т	XC1:A18	XC1:A26	XC1:A26
Ц.ВХ.3-5	Т	Т	XC1:B19	XC1:B23	XC1:B23
Ц.ВХ.3-6	Т	Т	XC1:A15	XC1:A21	XC1:A21
Ц.ВХ.3-7	Т	Т	XC1:A14	XC2:A1	XC2:A1
ПР.И-3	М	М	XC2:B3	XC1:B21	XC1:B21
Ц.ВХ.3-0	Т	Т	XC2:A11	XC2:A5	XC2:A5
Ц.ВХ.3-1	Т	Т	XC2:B13	XC2:B1	XC2:B1
Ц.ВХ.3-2	Т	Т	XC2:A13	XC2:A2	XC2:A2
Ц.ВХ.3-3	Т	Т	XC2:B14	XC2:B5	XC2:B5
Ц.ВХ.3-4	Т	Т	XC1:A12	XC2:B3	XC2:B3
Ц.ВХ.3-5	Т	Т	XC2:B15	XC2:B2	XC2:B2
Ц.ВХ.3-6	Т	Т	XC2:B12	XC2:B6	XC2:B6
Ц.ВХ.3-7	Т	Т	XC2:A14	XC2:B9	XC2:B9
ВХ.ПР2-3	М	М	XC2:A4	XC2:A4	XC2:A4
ВХ.ТМ А	Т	Т	XC2:A15	XC1:A19	XC1:A19
ВХ.ТМ В	Т	Т	XC2:A16	XC1:A16	XC1:A16
ВХ.ТМ С	Т	Т	XC2:A17	XC1:B18	XC1:B18
ВХ.ТМ А	Т	Т	XC2:B16	XC1:B25	XC1:B25
ВХ.ТМ В	Т	Т	XC2:B17	XC1:B24	XC1:B24
ВХ.ТМ С	Т	Т	XC2:B18	XC1:B22	XC1:B22
СРТ.ТМ А	Т	Т	XC3:B4	-	-
РЕЖ.ТМ 1	М	М	XC3:A9	XC1:B16	XC1:B16
РЕЖ.ТМ 2	М	М	XC3:B10	XC1:A20	XC1:A20
ША-0	М	М	XC4:B16	XC4:B5	XC4:B5
ША-1	М	М	XC4:B2	XC4:A8	XC4:A8
ША-2*	М	М	XC4:B21	XC4:B14	XC4:B14
ША-3*	М	М	XC4:A3	XC4:A10	XC4:A10
ША-4*	М	М	XC4:A21	XC4:B20	XC4:B20
ША-5*	М	М	XC4:A5	XC4:A20	XC4:A20
ША-6	М	М	XC4:B6	XC4:B24	XC4:B24
ША-7	М	М	XC4:A6	XC4:B25	XC4:B25
ША-8*	М	М	XC4:A1	XC4:A25	XC4:A25

3.1. ЦЕНТРАЛЬНАЯ ЧАСТЬ МИКРО-ЭВМ

Внутреннее ЗУ, расположенное на плате микро-ЭВМ, состоит из ОЗУ (128x16 бит) и ПЗУ (2048x16 бит). В ОЗУ располагаются общие регистры процессора: счетчик команд, регистр защиты, регистр прерывной задачи и программные регистры, к которым процессор имеет прямой доступ.

Для упрощения внешнего дешиф-
ратора обращения к ЭУ пользова-
теля микро-ЭВМ имеет внутренний
дешифратор, который выдает 4
зоны адресов по 4К слов каждая
(табл. 3.2).

Рис. 3.2. Диаграмма чтения внешнего ЗУ

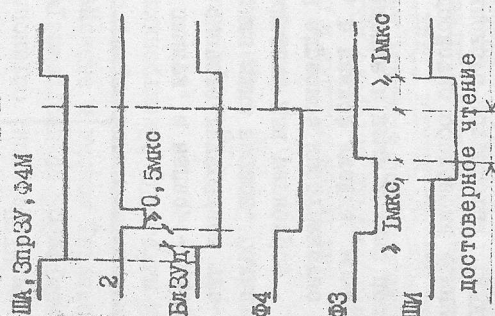


Рис. 3.2. Диаграмма чтения внешнего зву-

НАИМЕНОВАНИЕ	ВЫД	НОТА	АКТИВ	НОТА	АКТИВ
СИГНАЛ	УР	С5-11	С5-12	СИГНАЛ	УР
ША-9*	М	XC4:B10	XC4:A26	А3-2*	М
ША-10	М	XC4:B8	XC4:B27	А3-3	М
ША-11	М	XC4:A10	XC4:B26	А3-4*	М
ША-12*	М	XC4:A11	XC4:B28	А3-5*	М
ША-13*	М	XC4:B14	XC4:B19	А3-6	М
ША-14*	М	XC4:B13	XC4:A28	А3-7*	М
ШК-0	М	XC4:B17	XC4:B8	А3-8*	М
ШК-1	М	XC4:A2	XC4:B9	А3-9	М
ШК-2	М	XC4:B1	XC4:B10	А3-10	М
ШК-3	М	XC4:A18	XC4:B11	А3-11	М
ШК-4	М	XC4:A20	XC4:A17	А3-12*	М
ШК-5	М	XC4:B4	XC4:A19	А3-13*	М
ШК-6	М	XC4:A19	XC4:B17	А3-14	М
ШК-7	М	XC4:B3	XC4:A18	А3-15	М
ШК-8	М	XC4:B7	XC3:B3	ЛГ ВВ	М
ШК-9	М	XC4:A9	XC3:B2	ЛУ ВВ	М
ШК-10	М	XC4:B11	XC3:A1	ЗП ВВ	М
ШК-11	М	XC4:A12	XC3:B1	С4 ВВ	М
ШК-12	М	XC4:A16	XC4:B31	С4 РЮ	М
ШК-13	М	XC4:B22	XC4:A29	С4 РИ	М
ШК-14	М	XC4:A17	XC4:A30	КД ЭВ2	М
ШК-15	М	XC4:B19	XC4:B30	УПР, С4 ВУ	М
СО НА 1	М	-	XC4:A4	СОЛ(ВХ)	М
Н.СО НА 2	М	-	XC4:A1	ВЛ, ОХ	М
Н.СО НА 3	М	-	XC4:B2	УПР, ЗУД	М
Н.СО НА 4	М	-	XC4:A2	-24В(ОБЩ)	М
Н.ША-3	М	-	XC4:A14	+53(ГРН)	М
Н.ША-4	М	-	XC4:A15	-24В(ОБЩ)	М
ВЛ, ЗУД	М	XC3:A4	XC4:B3	+24В	М
ВЛ, ЗУД	М	-	XC4:A3	Ф1	М
ЗПР, ЗУ	М	XC4:B18	XC4:B12	Ф2	М
ЗПР, ЗУ	М	XC4:B20	XC4:A12	Ф3	М
ЗАПРЕТ	М	-	XC4:A14	Ф4	М
ВЛ, ШИ	М	XC4:B5	XC4:A13	Ф5	М
ВЛ, ВУ	М	-	XC4:B1	Ф4М	М
ОТБЫТ(КП)	М	XC3:A14	XC3:B25	Ф4/10	М
СМХР(СР)	М	XC4:B9	XC3:B3	Ф1	М
КВУ	М	-	XC3:A26	Ф2	М
ВНХ, С ПР	М	-	XC3:A18	Ф3	М
ВНХ, СХ.	М	-	XC3:B17	Ф1+Ф3	М
А1-0ВХ	М	XC3:A1	XC3:A6	Н.Ф2	М
А1-1ВХ*	М	XC3:B19	XC3:A7	ЗПР МВУ	М
А1-0ВНХ	М	XC3:A19	XC3:A10	ШВВ-0	М
А1-1ВНХ	М	XC3:A21	XC3:B7	ШВВ-1	М
А2-7*	М	-	XC4:A26	ШВВ-2	М
А2-10	М	-	XC4:A3	ШВВ-3	М
А2-11*	М	-	XC4:A25	ШВВ-4	М
А2-13*	М	-	XC4:A10	ШВВ-5	М
А2-14*	М	-	XC4:A20	ШВВ-6	М
А2-15*	М	-	XC4:B27	ШВВ-7	М
А3-0	М	-	XC4:B6	-	М
А3-1*	М	-	XC3:B19	-	М

Таблица 3.2
Распределение адресов внутреннего ЗУ
микро-ЭВМ "Электроника С5-12"

Сигнал обращения	Адреса ЗУ (16 со)	Варианты адресации	
		I	II
Зона 1	0000-00FE	СЗУ	СЗУ
	1000-10FE	ИЗУ I	СЗУ
	1100-17FE	ИЗУ II	-
	1800-1FFE	ИЗУ II	-
Зона 2	2000-20FE	СЗУ	ИЗУ II
	2100+27FE	-	ИЗУ I
	3000+37FE	ИЗУ I	ИЗУ I
	3800+3FFE	ИЗУ II	-
Зона 3	4000-40FE	СЗУ	СЗУ
	5000+50FE	ИЗУ I	СЗУ
	5100+57FE	ИЗУ II	-
	5800+5FFE	ИЗУ II	-
Зона 4	6000-60FE	СЗУ	ИЗУ II
	6100-67FE	-	ИЗУ I
	7000-77FE	ИЗУ I	ИЗУ I
	7800+7FFE	ИЗУ II	-

ции происходит за два цикла обращения к памяти, а запись -- за три. При записи информации производится сначала двукратное чтение содержимого ячейки памяти, а затем один цикл записи. Область памяти, имеющая адреса (E000+7FFE) 16, выделена для регистров внешних устройств и представляет из себя адресное пространство с байтовой организацией информации, т.е. в каждой ячейке может адресоваться только младший байт, и обращение к нему должно производиться как к 16-разрядному слову.

Процессор микро-ЭВМ -- центральное устройство обработки данных и команд, состоит из арифметическо-логического устройства (АЛУ), микропрограммного управляющего устройства (МПУ) и микропрограммно-запоминающего устройства (МЗУ).

Управление работой процессора осуществляется на 3-х уровнях:
-- внешнее управление со стороны оператора с помощью сигналов

"ПУСК", "СБРОС", "ЗАПРЕТ", "ШАГ" (ПРБ.2);

- управление по программе, расположенной в ЗУ микро-ЭВМ или ЗУ пользователя;

- микропрограммное управление, представляющее собой последовательность элементарных операций выполнения команд, выбираемых в данный момент из памяти.

Основное состояние процессора -- работа под управлением программы, записанной в ЗУ. В этом состоянии процессор выполняет следующую последовательность операций:

- считывает в регистр команд информацию, расположенную в ячейке с адресом, определенным счетчиком команд;
- увеличивает содержимое счетчика команд на 2;
- переходит к микропрограмме выполнения команды и засылки результата.

Останов процесса выполнения программы может произойти либо от сигнала "Сброс", поступившего от оператора, либо после специальной команды "Останов". Сигнал "Сброс" устанавливает процессор в исходное состояние. Команда "Останов" запрещает дальнейшее выполнение программы. Но если после этой команды опять подать сигнал "Пуск" (без "Сброса"), выполнение программы продолжится с точки (команды) останова, со следующей команды. Начало работы микро-ЭВМ по программе инициируется сигналом "Пуск". При этом в счетчик команд в зависимости от состояния сигнала "Запрет" записывается начальный адрес, с которого начнется выполнение программы. В микро-ЭВМ "Электроника С5-12" предусмотрены два начальных адреса:

1000₁₆ -- при отсутствии сигнала "Запрет";

6000₁₆ -- при подаче сигнала "Запрет" высоким уровнем (+24 В через ограничивающий резистор).

Для целей отладки в процессор поступает сигнал "Шаг" (ПРБ2), при наличии которого происходит останов процессора после выполнения каждой команды. Для выполнения следующей команды необходимо нажатие кнопки "Пуск".

Микро-ЭВМ имеет магистральную структуру, т.е. все устройства, включая процессор, подключаются к единой системе шин -- общей магистральной, по которой осуществляется обмен информацией между всеми устройствами микро-ЭВМ.

В состав общей магистральной входят двунаправленная шина информа-

ции (ШИ), шина адреса (ША) и шина управления (ШУ). ША служит для передачи адреса ячейки или устройства, к которому происходит в данный момент обращение. Шина управления определяет направление передачи информации по ШИ и управляет обменом.

3.2. УСТРОЙСТВА СВЯЗИ С ОБЪЕКТОМ

Характерной особенностью структуры микро-ЭЭМ "Электроника СЭ-12", как уже говорилось выше, является наличие на плате ЭЭМ устройств связи с объектом. В их состав входят дискретные устройства параллельного и последовательного ввода-вывода (ЦВВ, таймер), дешифратор обращения к вводу-выводу и устройство управления (рис. 3.3) [1, 4].

При формировании обращения к устройствам ввода-вывода (наименование "I" в разрядах ША1, ША2, ША3 адресного слова) запускается схема управления ввода-вывода и дешифраторы выбора конкретного канала. Схема дешифрации адресного слова показана на рис.3.3.

Устройства параллельного обмена информацией реализованы таким образом, что в отдельной БИС (K536 ИР1) имеется и входное устройство и регистр ввода-вывода информации. При этом для выбора в адресном пространстве используются разряды 6-14 адресного слова, а выбор входа или выхода внутри БИС определяется разрядом ША3. Выходные сигналы дешифраторов и схемы управления образуют канал ввода-вывода. Сигналы, необходимые для подключения дополнительных устройств ввода-вывода, выведен на внешний разъем. Для обмена информацией между АЛУ процессора и устройствами ввода-вывода используется шина

Рис. 3.3. Схема управления каналом ввода-вывода

(91117811) илгандофни

Устройство параллельного вывода двоичной информации (П.В.Х.),

находящиеся на плате микро-ЭЭМ, организовано в виде четырех 8-разрядных регистров. Выходные сигналы регистров согласованы по уровню с сигналами ТУЛ. Ц.вх. имеет контрольный разряд по четности, вырабатываемой аппаратно внутри схемы регистра, который наравне с информационными введен на внешний разъем. При выполнении операции ввода информации в регистр Ц.вх. записывается только младший байт информационного слова.

В зависимости от модификации адреса можно производить логические операции с информацией, находящейся в выходном регистре. Эти операции определяются состоянием 4 и 5 разрядов адресного слова (табл. 3.3). При выполнении операции чтения содержимого Ц. вых. производится обычное считывание.

Таблица 3.3

Варианты вывода данных на цифровой выход микро-ЭВМ

4 раз.	5 раз.	Вид операции при записи	Действие
0	0	—	—
0	1	Логическое умножение	$\langle \cdot \rangle_{\text{в.л.к.}} := \langle \cdot \rangle_{\text{в.л.к.}} \wedge \langle \cdot \rangle_{\text{ши8} \div \text{ши14}}$
1	0	Логическое сложение	$\langle \cdot \rangle_{\text{в.л.к.}} := \langle \cdot \rangle_{\text{в.л.к.}} \vee \langle \cdot \rangle_{\text{ши8} \div \text{ши14}}$
1	1	Запись	$\langle \cdot \rangle_{\text{в.л.к.}} := \langle \cdot \rangle_{\text{ши8} \div \text{ши15}}$

Цифровые входы (Ц.вх.), представляющие устройство ввода дискретной информации, состоят из четырех 8-разрядных каналов в соответствии с Ц.вх. Каждый канал может работать в 2 режимах: потенциальном и импульсном. При работе в потенциальном режиме с Ц.вх. считывается информация, находящаяся на входных шинах в момент обращения. В импульсном режиме происходит считывание содержимого входного регистра канала Ц.вх. Запись в ячейки регистра осуществляется раздельно по каждому разряду при изменении информации на входной шине. Таким образом, состояние входного регистра соответствует изменениям информации, происшедшим в произвольный момент времени между последовательными считываниями. При использовании импульсного режима в зависимости от 4, 5 разрядов адресного слова могут выполняться две операции: считывание со сбросом входного регистра ($4,5 \text{ разряды} = 10_2$) и обычное считывание (в остальных случаях).

Задание режима Ц.в.к. осуществляется с помощью сигнала При (признав инфор.ации) для каждого входного канала отдельно. Подача

потенциала ОВ (низкий уровень) определяет импульсный режим, обрыв (+ 24 В) — потенциальный.

Каждая БИС в своем составе содержит схему (Сх.Ср.), которая сравнивает содержимое входного и выходного регистра. При несопадении их кодов в импульсном режиме на выходе схемы сравнения появляется сигнал. В микро-ЭВМ на внешние контакты выведены сигналы Вых.ПрВО от ЦВВ-0(ХС1:А7) и объединенный сигнал от ЦВВ-2 и ЦВВ-3 (Вых.ПрВ. 2, 3; ХС2:А4).

Эти сигналы предназначены для организации режима прерываний микро-ЭВМ.

3.3. СИСТЕМА ПРЕРЫВАНИЙ

Система прерываний микро-ЭВМ "Электроника СБ-12" одноуровневая, имеющая регистр программных прерываний (РППР) и маску прерываний (МППР). Их роль играют регистр Ц.вх.0 и регистр Ц.вх.0. Сигнал прерывания, вырабатываемый схемой сравнения ЦВВО, пройдя логические цепи управления режимом прерывания, поступает непосредственно в устройство управления (МПУ), которое инициирует микропрограмму "Обработка программных прерываний". Схема системы прерываний представлена на

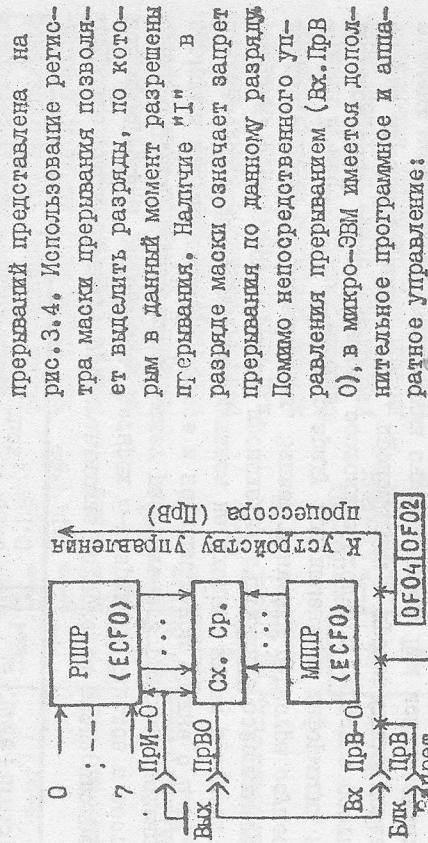


Рис. 3.4. Схема прерываний

— сигналы "Разрешение программных прерываний" и "Запрет программных прерываний" — результаты выполнения команд OF02 и OF04. Они

управляют триггером, контролирующим прохождение сигнала прерывания;

— сигнал "Запрет" при подаче высоким уровнем запрета прерывания.

Если в устройстве, использующем микро-ЭВМ, режим прерываний не применяется, то не устанавливается перемеща Вых.-Вх.ПрВ.0. При этом каналы Ц.вх.0(ЕСГО) и Ц.вх.0(ЕСГО) работают как обычные ЦВВ. Механизм обработки прерываний представлен на рис.3.5. Зона ОЗУ микро-ЭВМ с адресами (0000-00FE)16 разделена на 8 групп по 16 ячеек между задачами обработки прерываний в соответствии с входами РППР (ЕСГО). В зависимости от состояния регистра номера задачи (РНЗ) ячейки каждой группы имеют двоекое представление. Процессор может обратиться к ним либо как к ячейке памяти с абсолютным адресом, либо как к регистру общего назначения. Таким образом, для каждой задачи обработки прерывания имеется своя группа общих регистров, содержащая счетчик команд, регистр защиты (РЗ), регистр прерванной задачи (РПЗ) и программные регистры.

По сигналу "Пуск" микро-ЭВМ заносит в счетчик команд нулевой задачи (ячейку с адресом 000016) адрес начального пуска 100016 и начинает выполнение программы с этого адреса.

При поступлении на процессор сигнала "Прерывания" микропрограмма обработки прерываний после выполнения текущей команды определяет номер самого правого немаскированного разряда РППР, содержащего "1", и устанавливает новое содержимое РНЗ согласно формуле

$$РНЗ := (И_2 + 0111_2) \bmod 2,$$

где $И_2$ — номер найденного разряда прерываний.

Пусть прерывание поступило на Ц.вх.0-1. Тогда новое содержимое РНЗ будет равно:

$$РНЗ := (0110_2 + 0111_2) \bmod 2 = 0001_2,$$

т.е. в регистр номера задачи запишется номер 1-й задачи. Область памяти 0020+003E становится доступной процессору в качестве регистров общего назначения.

В результате обработки прерывания в РПЗ новой (первой) задачи (OF1) запишется состояние АЛУ после выполнения последней команды старой задачи и номер прерванной задачи (состояние РНЗ). В регистр маски (МППР) запишется функция РЗ нулевой задачи и РЗ новой задачи. При этом роль счетчика команд по завершении микропрограм-

Назначение регистров задач	Номер регистра	Адрес ОЗУ	Номер задачи
Счетчик команд	0	0000	0
Регистр прерв. задачи	1	0002	
Регистр защиты	2	0004	
Программные регистры	3	0006	
	...	...	
	F	001E	
Счетчик команд	0	0020	1
Регистр прерв. задачи	1	0022	
Регистр защиты	2	0024	
Программные регистры	3	0026	
	...	...	
	F	003F	
...	...	...	...
Счетчик команд	0	00E0	7
Регистр прерв. задачи	1	00E2	
Регистр защиты	2	00E4	
Программные регистры	3	00E6	
	...	...	
	F	00FE	

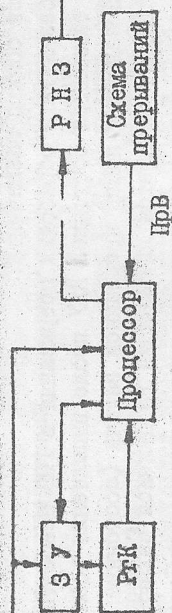


Рис. 3.5. Схема распределения внутреннего ОЗУ между регистрами задач при обработке прерываний

мы обработки прерываний будет играть ячейка с адресом 0020₁₆ и выборка очередной команды будет происходить в соответствии с ее содержанием.

Содержимое общих регистров старой задачи останется неизменным, и счетчик команд будет указывать команду, следующую за последней выполненной.

Хотя такой способ обработки прерываний требует некоторого увеличения области ОЗУ, занимаемой регистрами общего назначения, но позволяет сократить время обработки и сохранить состояние всех ОР без пересылки их содержимого в область ОЗУ.

Систему прерываний микро-ЭВМ можно расширить на программном уровне. Для этого Вых.ПрВ.2,3 (ХС2:А4) подключают к одному из выходов регистра программных прерываний (РППР). Тогда Ц.вх.2,3 будет являться регистром, а Ц.вх.2,3 - маской прерываний нижнего уровня. Сигнал прерывания от Ц.вх.2,3 поступит на РППР и вызовет прерывание и переход к задаче обработки прерывания от Ц.вх.2,3. Эта задача после программного анализа состояния Ц.вх.2,3 может осуществить ветвление по 16 подпрограммам. Время реакции на такое прерывание будет значительно выше, чем время обработки прерывания РППР за счет программной обработки нижнего уровня Ц.вх.2,3.

Для возврата к прерванной задаче используется команда 080С. Эта команда по содержимому РПЗ восстанавливает состояние АЛУ и РНЗ. В результате этого процессор продолжит работу с командой, следующей за последней выполненной.

Система команд позволяет перейти к другой задаче программным путем (табл.3.4). Для этой цели служит команда "Уход на новую задачу".

Таблица 3.4

Команда "Уход на первую задачу"

Состояние до выполнения команды	Команда	Состояние после выполнения команды
РНЗ = 0 ОРЗ = 0010 ₁₆ ОР0 = 1008 ₁₆ 0020 ₁₆ = 2000	073С РНЗ: = <ОРЗ, 8+11 разр.> РНЗ ₁ и МППР изменяются	РНЗ = 1 ОР0 = 2000 0000 ₁₆ = 100А РНЗ ₁ = Признаки; Рг. Связи МППР: = = <РЗ ₁ > V V <РЗ ₀ >

Рассмотрим пример программирования задачи обработки прерывания, которая должна выводить на точечные индикаторы, подключенные к Ц.вых.3, значение РНЗ новой задачи (табл.3.5).

Таблица 3.5

Адрес	Команда	Комментарий
1000	I Программа подготовки (фоновая)	
	8120	Подготовка РЗ нулевой задачи
	00FF	(разрешено прерывание по I-й задаче)
	9520	Подготовка регистра маски МПР
	FCF0	
	8130	
	0040	
	9530	Подготовка регистра защиты I-й задачи
	0024	
	8130	
	1200	
	9530	Подготовка счетчика команд I-й задачи
1200	II Программа обработки прерываний	
	0935	Выборка номера задачи
	9530	Вывод номера задачи на Ц.вых.3-4+3-5
	FF7C	
	8130	Организация выдержки времени I с
	7800	
	0632	
	FAPC	Возврат к прерванной задаче
1200	080C	Переход к началу п/п обработки прерываний
	8100	
	1200	

Эта программа при наличии сигнала прерывания на входе ХС2:А29 в течение одной секунды должна высвечивать код ОЦ₁₆ на Ц.вых.3. Две последние команды подпрограммы обработки прерывания необходимы для возврата на начало подпрограммы, т.к. счетчик команд I-й задачи после возврата к прерванной задаче будет указывать команду, следующую за командой возврата к прерванной задаче (080C).

3.4. ТАЙМЕР

Последовательный канал микро-ЭВМ, таймер, используется для программного задания временных интервалов. Таймер, как правило, применяется в следующих режимах работ: делитель или модулятор. Задание режима осуществляется внешними переключателями. В режиме делителя таймер производит деление входной частоты с заданным коэффициентом пересчета. В режиме модулятора на временном интервале, определенном коэффициентом пересчета используемых ступеней таймера, формируется импульс, длительность которого определяется константой, записанной в регистр таймера.

Конструктивно таймер состоит из четырех 4-разрядных счетчиков, имеющих следующие адреса: ТМА1 — ЕЕЕ0 (старший); ТМА2 — ЕЕЕ2; ТМВ — ЕЕЕ4; ТМС — ЕЕЕ6. Последовательным соединением счетчиков можно получить 4, 8, 12 или 16-разрядный таймер. При запуске таймера первым устанавливается счетчик старших разрядов.

4. РЕЗИДЕНТНЫЙ ОТЛАДОЧНЫЙ КОМПЛЕКС

4.1. НАЗНАЧЕНИЕ И ФУНКЦИИ КОМПЛЕКСА

Базовый вариант резидентного отладочного комплекса, описанный ниже, соответствует следующим требованиям:

- является автономным, простым, универсальным и удобным в использовании при решении задач проектирования систем автоматизации данного класса;
- не вносит аппаратную избыточность в проектируемую систему;
- имеет возможность гибкой перестройки под различные комплексы периферии;
- обеспечивает подготовку программ, фрагментную и комплексную отладку аппаратной и программной частей системы;
- имеет модульную структуру, обладает ремонтопригодностью и взаимозаменяемостью узлов;
- не использует возможные цепи связи микро-ЭВМ с объектом автоматизации.

Аппаратной основой отладочного комплекса (см.рис.4.1) является:

ОА:

- одноплата микро-ЭВМ семейства "Электроника С5";
- минимально необходимый набор серийных функциональных модулей этого семейства;
- набор наиболее распространенных недорогих периферийных устройств вычислительной техники;
- несерийные схемы и узлы сопряжения перечисленных устройств;
- источники автономного питания;
- цепи подключения отлаживаемой системы.

Рассмотрим кратко отдельные функциональные узлы комплекса. Для реализации такого резидентного средства проектирования систем на основе первого поколения одноплатах микро-ЭВМ данного семейства можно использовать модели микро-ЭВМ "Электроника С5-11" и "Электроника С5-12".

Носителем программного обеспечения отладочного комплекса должен являться резидентный модуль памяти с неразрушающимся способом хранения информации. В качестве такого модуля могут быть использованы:

- электрически перепрограммируемый блок ПЗУ "Электроника П5-ПЗУ";
 - несерийные модули, изготавливаемые на основе микросхем ПЗУ с ультрамалоточными структурами, микросхем ПЗУ с переключаемыми перемычками либо микромощных микросхем ОЗУ с аккумуляторной подпиткой.
- Такость программноносителя комплекса определяется объемом необходимого набора программных средств отладки автоматизированных систем выделенного класса. Начальный адрес этого ПЗУ должен совпадать со стартовым адресом микро-ЭВМ.

Для хранения отлаживаемых и переменных технологических программ, а также информационных массивов необходимо ОЗУ объемом (2 - 4) К слов, занимающее удобную для отладки зону адресов микро-ЭВМ. В качестве такого узла используется модуль "Электроника С5-125" либо несерийные блоки, изготавливаемые на широкораспространенных микросхемах ОЗУ.

Связь микро-ЭВМ с периферийным набором комплекса должна осуществляться по общей магистральной; при этом используются незабитые адреса обмена. Систему прерываний и встроенные каналы ЦВБ использовать нежелательно. В качестве блока связи микро-ЭВМ с адаптерами периферийных устройств применяется модуль ЦВБ "Электроника С5-122" либо изготавливается несерийный узел регистров цифровых входов-выходов с аналогичными функциями.

Периферийный набор устройств отладочного комплекса должен обеспечивать

печатить:

- оперативный обмен информацией с проектировщиком в режиме диалога;
- двухсторонний обмен информационными массивами комплекса с машинным носителем.

В качестве диалогового устройства можно использовать алфавитно-цифровой дисплей АЦД или электрифицированную пультовую пишущую машинку ЭПМ (телеграф). Первый тип устройств гарантирует проектировщику высокую скорость диалога (просмотр массивов) и комфорт (беззвучность) в работе. Применение устройств второго типа определяется необходимостью получения документированного протокола обмена (листинг массивов). Та и другая особенность организации диалога важны и эффективны в работе, поэтому АЦД и ЭПМ нельзя считать взаимозаменяемыми устройствами.

Наиболее дешевым и доступным носителем небольших информационных массивов (от долей до единиц К слов) в настоящее время считается перфоленка. Поэтому в состав комплекса необходимо включить специализированные серийные устройства ввода информации с перфоленки (фотосчитыватель) и вывода на ленту (перфоратор). Набор периферийных устройств отладочного комплекса может быть представлен всего одним устройством - ручным телеграфом типа РТА-76, Т-63 и др., однако его низкая скорость обмена ощутимо влияет на производительность проектных работ.

Мощность источника стабилизированных напряжений определяется с учетом нагрузок оборудования комплекса и обслуживания отлаживаемой системы (достаточно задаться удвоенной мощностью потребления отладочного комплекса). В качестве источника можно применить набор любых распространенных блоков питания для электронной аппаратуры.

Подключение отлаживаемой системы к отладочному комплексу осуществляется по адресной и информационной магистральм микро-ЭВМ. При этом адреса обращений модулей отлаживаемой системы не должны совпадать с используемыми адресами комплекса. Цепи встроенных каналов ЦВБ, прерываний и таймера микро-ЭВМ также могут быть подключены к отлаживаемой системе. Схема подключения комплекса обеспечивает проведение всех видов отладочных работ при наличии в системе только модулей связи с объектом. Оснащение системы остальными аппаратными узлами, включая источник питания, и их проверка могут выполняться независимо (автономно).

Состав резидентного программного обеспечения комплекса опреде-

ляется эффективным набором его функций при ограниченном объеме программноносителя (ПЗУ). Базовая конфигурация операционной системы комплекса (ОС) занимает объем 1К слов, что соответствует емкости одного модуля "Электроника П5-ШЗУ". Ниже описываются составные части операционной системы комплекса.

1. Необходимыми элементами ОС являются драйверы периферийных устройств. Драйвер пультового терминала обеспечивает посимвольный обмен в кодах данного устройства, а драйверы перфокарных устройств — обмен массивами в типовой форме.

2. Минимальный набор средств подготовки, редактирования, контроля и исполнения отлаживаемых программ в кодах микро-ЭВМ *се — мейства "Электроника С5" представляет монитор ОС. "Функциональная мощность" монитора достаточна для выполнения фрагментной отладки схемно-программных блоков пользователя, а также для отработки небольших комплексных программ порядка 100 слов.

3. Средством автоматизации подготовки и редактирования программного обеспечения систем выделенного класса в отладочном комплексе служит перемещаемый ассемблер. Набор его модулей в совокупности с мониторными функциями обеспечивает эффективную работу с программами объемом порядка 1К слов.

4. ОС комплекса оснащена достаточным для систем данного класса средством отладки программ в реальном масштабе времени — отладчиком, обеспечивающим задание одной точки останова по адресу исполняемой программы. Ограниченностью отладчика является как необходимость хранения отлаживаемой программы в ОЗУ, так и возможность лишь однократного останова в заданной точке.

5. Супервизор ОС выполняет простейшую посимвольную обработку данных с пультового терминала и переход на функции ОС по управлению таблицей. ОС не контролирует последовательность задаваемых оператором функций. Эти упрощения в работе ОС обеспечивают гибкий и лаконичный диалог проектировщика с комплексом.

4.2. ТЕХНИЧЕСКАЯ РЕАЛИЗАЦИЯ ОТЛАДОЧНОГО КОМПЛЕКСА

4.2.1. Структурная схема

Центральным модулем базового варианта комплекса является одноконтатная микро-ЭВМ "Электроника С5-12", контакты цифровых входов-выходов (ПВВ) которой, а также цепи таймера (ТМ) и прерываний (ПР) не используются. Связь микро-ЭВМ с модулями комплекса

выполняется по магистралям — шинам адреса (ША) и информации (ШИ). Обмен информацией по указанным шинам обеспечивают управляющие сигналы [1]:

- запрос запоминающего устройства (Зпр.ЗУ);
- сигнал записи — считывания ЗУ (Зп/Сч);
- сигналы частичной дешифрации адресов, используемые для подключения внешних модулей (ДША, ЗОНА);
- сигнал блокировки обращения к внутренним ЗУ (Бл.ЗУД).

Цели ША, ШИ и перечисленные сигналы образуют общую магистраль комплекса, к которой подключаются модули отлаживаемой системы. Управляют соотношениями микро-ЭВМ кнопки "СЕРОС", "ПУСК" и тумблер "ЗАПРЕТ". Кнопка "СЕРОС" устанавливает микропрограммный автомат микропроцессора и разряды ПВВ, ТМ микро-ЭВМ в исходное положение. После формирования этого сигнала микро-ЭВМ готова к выборке первой команды со стартового адреса. Кнопка "ПУСК" переводит процессор ЭВМ из состояния "ОСТАНОВ" в состояние "РАБОТА ПО ПРОГРАММЕ". Индикация рабочего состояния выполняется сигналом: ЗПР МПЗУ. С помощью сигнала "ЗАПРЕТ" имеется возможность переключать стартовый адрес микро-ЭВМ "Электроника С5-11"; стартовый адрес может принимать значения 1000₁₆ либо 6000₁₆. Используя эту особенность, можно изменить программное обеспечение комплекса РЗУ — с стартового адреса 6000, а модуль оперативной памяти РЗУ — с адреса 1000. При работе с системой прерываний нужно помнить, что прерывания обрабатываются лишь после пуска процессора со стартового адреса 1000 (в случае сбитого сигнала "ЗАПРЕТ").

Модуль резистентно регенерируемого постоянного запоминающего устройства "Электроника П5-ШЗУ" является памятью хранения операционной системы комплекса.

Заводом-изготовителем гарантируется 3-месячный срок неразрушения информации в модуле РЗУ; этого практически достаточно для эффективной эксплуатации его в отладочном комплексе.

Регенерацию и изменение информации в этом модуле РЗУ можно выполнить вне данного комплекса, например, с помощью пульта записи "Электроника П5-ЗП-ШЗУ".

Модуль резидентного оперативного запоминающего устройства "Электроника С5-125А" в данном комплексе является основным блоком оперативной памяти, служащим для подготовки и отладки программ пользователя. Модуль РЗУ является необходимым элементом комплекса для работы операционной системы, поскольку:

- ввод и редактирование программ пользователей на языке ассембле-

ра разрешен в зоне ОЗУ, не принимающей адрес IFF6 (см. адрес ОС = 125E);

- ОС использует рабочие ячейки 00D4+00FE, расположенные в адресном поле внутреннего ОЗУ.

Модуль буферного оперативного запоминающего устройства (БОВУ) "Электроника С5-125А" является дополнительным блоком оперативной памяти комплекса, служащим как для резервирования информации модуля РСЗУ, так и размещения программ пользователя, не уместившихся в основной памяти ОЗУ. Включение этого модуля в состав отладочно-го комплекса повышает надежность хранения оперативной информации при возможном разрушении ее в основной памяти РСЗУ, тем самым уменьшает количество процедур восстановления информации с перфо-ленты. Наличие этого модуля в комплексе для работы ОС не обяза-тельно.

Распределение адресных зон по модулям памяти в данном отладоч-ном комплексе осуществляет дешифратор обращений (ДШО). Входными сигналами ДШО являются старшие разряды ША и сигналы "ЗОНА".

Модуль РГЗУ размещается по адресам 6000+67FE, модуль РСЗУ - по адресам 1000+1FFE, а модуль БОВУ может занимать любую не заня-тую в указанном списке область памяти; для определенности заданн-ему области памяти 4000+4FFE. Выходными сигналами ДШО обращений к модулям памяти в отладочном комплексе являются следующие сиг-налы:

$$\text{Зпр. РГЗУ} = \text{ЗОНА4} \ \& \ \text{ША3} \ \& \ \text{ША4};$$

$$\text{Зпр. РСЗУ} = \text{ЗОНА1} \ \& \ \text{ША3};$$

$$\text{Зпр. БОВУ} = \text{ЗОНА3} \ \& \ \text{ША3}.$$

Чтобы исключить одновременное обращение микро-ЭВМ к внутрен-ним ЗУ, адресные поля которых перекрываются с модулями ЗУ отла-дочного комплекса, в ДШО формируется сигнал блокировки внутрен-него дешифратора обращений Бл.ЗУд.

$$\text{Бл.ЗУд} = \text{Зпр. РГЗУ} \vee \text{Зпр. РСЗУ} \vee \text{Зпр. БОВУ}.$$

Как следует из приведенных формул, обращение к внутреннему ОЗУ микро-ЭВМ, в котором располагаются общие регистры процессора (адреса 0000+00FE), в данном комплексе не блокируется. Действи-тельно, формула обращения к внутреннему ОЗУ имеет вид:

$$\text{Зпр. ОЗУ} = \text{Зпр. ЗУ} \ \& \ \text{ША0} \ \& \ \text{ША1} \ \& \ \text{ША2} \ \& \ \text{ША3} \ \& \ \text{Бл.ЗУд},$$

что не противоречит формулам обращений к внешним модулям памяти

комплекса.

Связь микро-ЭВМ с периферийными устройствами отладочного комп-лекса осуществляется посредством модуля ЦВВ "Электроника С5-122". Адресное поле этого модуля не должно перекрывать адреса внутрен-них каналов ЦВВ. Назначаем модулю ЦВВ адреса:

$$\text{Ц.вх. 1} - \text{ЕГ48}; \quad \text{Ц.вх. 1} - \text{ЕГ48};$$

$$\text{Ц.вх. 2} - \text{ЕГ4A}; \quad \text{Ц.вх. 2} - \text{ЕГ4A};$$

$$\text{Ц.вх. 3} - \text{ЕГ4C}; \quad \text{Ц.вх. 3} - \text{ЕГ4C};$$

$$\text{Ц.вх. 4} - \text{ЕГ4E}; \quad \text{Ц.вх. 4} - \text{ЕГ4E}.$$

Выбор адресов обеспечивается соединением выходных контактов ДША микро-ЭВМ с входными контактами модуля ЦВВ (табл. 4.1).

Таблица 4.1

№ п/п	Выходной сигнал микро-ЭВМ	Входной сигнал модуля ЦВВ
1	A2 - 10	Адрес модуля
2	A1 - 1 вх.	Адрес выходов
3	A1 - 1 вх.	Адрес входов
4	A3 - 4	Адрес 1
5	A3 - 5	Адрес 2
6	A3 - 6	Адрес 3
7	A3 - 7	Адрес 4

Назначенные адреса не должны использоваться модулями проекти-руемых систем, отладка которых должна выполняться с помощью дан-ного комплекса.

Пультовым устройством обмена (ПУО) в отладочном комплексе яв-ляется либо дисплей типа "Видестон-340", либо периферийный модуль АСВТ типа А531-3/1 на базе ЭШМ "Консул-260". Устройство имеет независимые входной и выходной параллельные интерфейсы, посредст-вом которых организуется дуплексный побайтовый обмен с ЭВМ кодами символов, соответствующих ГОСТ 13052-67. Уровни интерфейсных сигналов этих устройств соответствуют TTL, поэтому согласования их с внешними сигналами модуля ЦВВ не требуется. Временную диаг-рамму формирования сигналов обмена обеспечивает программа-драй -

адаптером фотосчитывающего устройства (АФС). Техническая реализация адаптера, приведена в следующем подразделе (см. 4.2.3); таблица подключения разрядов ЦВВ к адаптеру устройства (АФС) приведена ниже (табл. 4.3).

Таблица 4.3

Связь модуля ЦВВ с перфоленточными периферийными устройствами

№ п/п	Сигнал АФС	Сигнал ЦВВ	Сигнал АПЛ	Сигнал ЦВВ
1	ПУСК	Ц.вх. 1 - 3	ПУСК ПЛ	Ц.вх. 1 - 4
2	1 разр. (мл)	Ц.вх. 2 - 7	1 разр. ПЛ (мл)	Ц.вх. 3 - 7
3	2 разр.	Ц.вх. 2 - 6	2 разр. ПЛ	Ц.вх. 3 - 6
4	3 разр.	Ц.вх. 2 - 5	3 разр. ПЛ	Ц.вх. 3 - 5
5	4 разр.	Ц.вх. 2 - 4	4 разр. ПЛ	Ц.вх. 3 - 4
6	5 разр.	Ц.вх. 2 - 3	5 разр. ПЛ	Ц.вх. 3 - 3
7	6 разр.	Ц.вх. 2 - 2	6 разр. ПЛ	Ц.вх. 3 - 2
8	7 разр.	Ц.вх. 2 - 1	7 разр. ПЛ	Ц.вх. 3 - 1
9	8 разр. (ст.)	Ц.вх. 2 - 0	8 разр. ПЛ (ст.)	Ц.вх. 3 - 0

Вывод информации из памяти комплекса на перфоленту выполнен посредством ленточного перфатора ПЛ-20-2. Согласование уровней выходных сигналов модуля ЦВВ со входами ПЛ, а также формирование импульса сопровождения информации выполняется адаптером ленточного перфатора.

Схема адаптера приводится в подразделе 4.2.3; распределение разрядов ЦВВ - в табл. 4.3.

Блок стабилизированных напряжений отладочного комплекса, как уже отмечалось, собирается из любых источников питания электронной аппаратуры; принципиальные схемы их в пособии не приводятся. Допустимые отклонения напряжений от номинальных значений $\pm 5\%$, уровень пульсаций - 1% . Напряжения смещений $+25,5\text{В}$ и 27В должны формироваться соответственно источниками $+1,5\text{В}$ и $+3\text{В}$, под ключенными относительно шины $+24\text{В}$. Включение источников на нагрузки комплекса может быть одновременным, хотя рекомендуется на протяжении смещений подавать несколько раньше остальных.

вер пультового терминала, входящая в состав ОС. При этом схема подключения ПУО к разрядам модуля ЦВВ и уровни сигналов должны быть следующими (табл. 4.2).

Таблица 4.2

№ п/п	Сигнал ПУО	Уровни		Сигнал ЦВВ
		Ц	ЭЛМ	
Ввод кода символа в ЭМ				
1	Готовность ЭМ	В	Н	Ц. вх. 1 - 1
2	Сопровождение ПУО	В	В	Ц. вх. 3 - 4
3	Разряд 1 ПУО (мл.)	В	В	Ц. вх. 4 - 7
4	Разряд 2 ПУО	В	В	Ц. вх. 4 - 6
5	Разряд 3 ПУО	В	В	Ц. вх. 4 - 5
6	Разряд 4 ПУО	В	В	Ц. вх. 4 - 4
7	Разряд 5 ПУО	В	В	Ц. вх. 4 - 3
8	Разряд 6 ПУО	В	В	Ц. вх. 4 - 2
9	Разряд 7 ПУО (ст.)	В	В	Ц. вх. 4 - 1
Вывод кода символа				
10	Готовность ПУО	В	Н	Ц. вх. 3 - 0
11	Сопровождение ЭМ	В	В	Ц. вх. 1 - 0
12	Разряд 1 ЭМ (мл.)	В	В	Ц. вх. 4 - 7
13	Разряд 2 ЭМ	В	В	Ц. вх. 4 - 6
14	Разряд 3 ЭМ	В	В	Ц. вх. 4 - 5
15	Разряд 4 ЭМ	В	В	Ц. вх. 4 - 4
16	Разряд 5 ЭМ	В	В	Ц. вх. 4 - 3
17	Разряд 6 ЭМ	В	В	Ц. вх. 4 - 2
18	Разряд 7 ЭМ (ст.)	В	В	Ц. вх. 4 - 1
19	Признак вида ПУО	В	Н	Ц. вх. 3 - 7

В приведенной таблице высокие уровни сигналов дисплея (Д) и устройства А531-3/1 (ЭЛМ) обозначены символом В, низкие - Н. Признак вида ПУО введен для отличия программой ОС дисплея или ЭЛМ. Этот признак формируется снятием (или установлением) перемычки с шины "ОБЩИЙ" на контакт Ц.вх. 3-7 модуля ЦВВ.

Ввод информации с перфоленты в память отладочного комплекса осуществляется устройством FS-1501. Согласование уровней сигналов устройства с модулем ЦВВ, а также формирование на устройстве сигналов "СТОП", "СТАРТ" от импульса "ПУСК" FS выполняется

4.2.2. Особенности использования серийных модулей в отладочном комплексе

1. Микро-ЭВМ. Описание функционирования примененной в отладочном комплексе микро-ЭВМ "Электроника С5-12" приведено в разделе 3. Замена этой микро-ЭВМ на "Электроник С5-11" не представляет особых затруднений, если учесть следующие отличия последней от базовой микро-ЭВМ "Электроника С5-12":

- отсутствие сигнала "ЗАПРЕТ" в микро-ЭВМ "Электроника С5-11" вынуждает сделать установку модуля РЦУ с адреса 1000, а модуль РЦУ - в любую свободную область адресного поля. В этом случае необходимые изменения следует вводить в программы ОС. От такой замены характеристики комплекса не ухудшаются, т.е. средства администратора позволяют "привязывать" отлаженные программы пользователя к любому базису, в том числе к стартовому адресу микро-ЭВМ;
- отсутствие сигнала "ЗОНА" и инверсных сигналов старших разрядов ША в микро-ЭВМ "Электроника С5-11" несколько увеличивает размеры внешнего дешифратора обращений комплекса к модулям памяти;
- в остальном функциональная реализация микро-ЭВМ "Электроника С5-11" идентична базовой.

2. Модуль РЦУ. Блок "Электроника П5-ШЗУ" предназначен для использования в качестве внешней постоянной памяти первого поколения микро-ЭВМ семейства "Электроника С5". Блок совместен с устройством перезаписи "Электроника П5-ЗП-ШЗУ" является компонентом малых средств подготовки и хранения целевых программ микро-ЭВМ. Основными узлами модуля являются следующие:

- накопитель РЦУ, выполненный на электрически перепрограммируемых матрицах К558РР11, разделенный на 4 зоны; емкость каждой зоны - 256 16-разрядных слов. Подготовка зон к записи новой информации (стирание сигналом U_{cmr}) и запись осуществляется устройством перезаписи "Электроника П5-ЗП-ШЗУ";
- генератор - формирователь временных интервалов, вырабатывающий диаграмму сигналов обращения к накопителю; запуск и самосинхронизация генератора выполняется сигналом от микро-ЭВМ. Зпр.ШЗУ вх. = Зпр.РЦУ.

В состав модуля входят также блоки согласования сигналов типа МОП-ТТЛ и ТТЛ-МОП, посредством которых накопительные матрицы модуля подключаются к ША и ШИ микро-ЭВМ. Кроме того, модуль имеет набор элементов для организации дешифратора обращений; в данном комплексе эти элементы не используются.

Конструкция модуля позволяет вести обмен информацией в ТТЛ-уровнях, а также использовать внешней формирователь временных интервалов. В нашем варианте применения модуля внутренний генератор и схемы согласования подключены к накопительной матрице за счет внешних переключек. Подстройка формирователя временных интервалов на требуемое время выборки (см. диаграмму обмена по ШИ микро-ЭВМ) в разд. 3) осуществляется потенциометром R1 модуля "Электроника П5-ШЗУ".

3. Модуль ОЗУ. Модуль оперативной памяти "Электроника С5-125А" или 1/2 блока "Электроника С5-125Б" подключается к магистрали микро-ЭВМ в соответствии с промышленной технической документацией (техническим описанием).

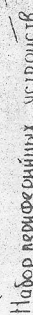
4. Модуль ЦВВ. Модуль цифровых входов-выходов "Электроника С5-122" также имеет стандартную схему подключения к микро-ЭВМ "Электроника С5-12". Описание схемки приведено в технической документации на данный модуль.

4.2.3. Принципиальная реализация несерийных узлов и схем соединений

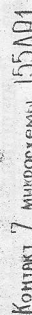
1. Адаптер ленточного перфолатора. Устройство связи с ленточным перфолатором ПП-20-2 изображено на рис. 4.2. Электроматрицы перфолатора управляются ключами на транзисторах VT2... VT10. Информационное состояние ключей - закрытое. Для надежного срабатывания электронных ключей от уровня ТТЛ в эмиттерную цепь транзисторов управления подается смещение +1,5 В со стабилизаторов VD4, VD5. Управляющий сигнал строирования информации на ШИ делительностью 15 мс формируется стабильным одновибратором, собранным на элементах Д1 и транзисторе VT1.

Инициатором вывода информации на перфоленту из памяти отладочного комплекса является программа-драйвер ПД (см. описание ОС, 4.3.4).

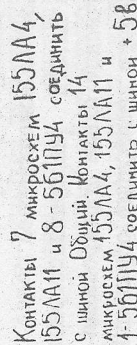
2. Адаптер фотосчитывающего устройства. Принципиальная схема адаптера устройства FS-150I изображена на рис. 4.3. Согласование уровней сигналов FS-150I осуществляется с помощью резисторов R1... R9, которые с внутренними коллекторными резисторами инвертейса FS-150I образуют делители напряжения. При приеме с фотосчитывающего устройства сигнала логической "1" (уровень 6 В) на входе микросхем Д1... Д3 формируется уровень 0 В, а с по-



Набор перфорированных устройств



III-20-2



соединить с шиной +5В
Контакты 14 MC155AА3 и 5 MC155ТМ7
соединить с шиной +5В

Рис. 4.3. Принципиальная схема адаптера фотоввода FS-150I

явлением на выходе FS-1501 логического "0" (уровень - 0 В) на входах указанных микросхем формируется высокий потенциал (2,5 В). Элементы Д1.3 и Д1.4 образуют триггер управления движением перемещения в устройстве FS-1501. Для надежного срабатывания транзисторных ключей VT1 и VT2 в эмиттерных цепях последних задается смещение +1,5 В стабилитронами VD1 и VD2. В стартовом режиме работы устройства FS-1501 протяжка перфоленты на одну позицию осуществляется импульсом от микро-ЭВМ (с модуля ЦВВ). По приходу этого импульса ("ПУСК" FS) триггер Д1.3, Д1.4 устанавливается в состояние "СТОП" FS, а байт информации с шины FS-1501 перепишется в регистр Д4, Д5, с выходов которого она поступает на цифровые входы модуля "Электроника С5-122". Инициатором ввода информации с перфоленты в область оперативной памяти отладочного комплекса является программа-драйвер FS, которая входит в состав ОС данного комплекса (см. разд. 4.3).

3. Дешифратор обращений к модулям внешней памяти (рис. 4.4). Принципиальная схема дешифратора обращений включает в себя элемент формирования сигнала Зпр.Р1ЗУ и объединенного от восьми модулей памяти сигнала Бл.ЗУд. Дешифрация и формирование сигналов обращений Зпр.Р3ЗУ и Зпр.Б3ЗУ выполняются внутри соответствующих модулей "Электроника С5-125". Сигналы блокировки с этих модулей I ЗОНА 2К и 2 ЗОНА 2К поступают на схему формирования объединенного сигнала Бл.ЗУд. данного дешифратора обращений. Согласование сигналов МОП-уровней в уровни ТТЛ выполняют элементы преобразования I уровня Д1. Дешифрация и формирование сигнала Зпр.Р1ЗУ выполняются элементами Д2.1, Д3.1, Д3.2, формирование сигнала Бл.ЗУд осуществляется элементами Д2.2, Д3.3.

Дешифратор обращений может быть выполнен на другой элементной базе, обеспечивающей более высокую скорость формирования сигнала Бл.ЗУд (на транзисторных оборках КИТ251). Кроме того, в логической схеме формирования сигнала Бл.ЗУд можно выполнить независимую дешифрацию обращений к ОЗУ:

$$\text{Бл.ЗУд} = \text{Зпр.Р1ЗУ} \vee \text{ЗОНА I} \& \text{ШАЗ} \vee \text{ЗОНА 3} \& \text{ШАЗ}.$$

В последнем случае сигнал Бл.ЗУд не мешает работе комплекса при не подключенных модулях ОЗУ.

4.3. ОПЕРАЦИОННАЯ СИСТЕМА ОТЛАДОЧНОГО КОМПЛЕКСА

Описание операционной системы (ОС) в настоящем пособии уделяется особое внимание. Объясняется это следующими причинами. Во-пер-

вых, вопросы практического программирования занимают центральное место в проектировании логики АСУ ТП на базе микро-ЭВМ, поэтому разд. 6 пособия необходимо дополнить примерами реализации контроллерных и управляющих функций. Во-вторых, оснащение вычислительных комплексов блоком компактных встроенных обслуживающих программ требует детального ознакомления проектировщика со структурой и элементами реализации таких программ. Последние знания необходимы для грамотной эксплуатации операционных систем, но в большей мере - для отработки практических приемов по их созданию, поскольку логической основой любой АСУ ТП является специализированная операционная система.

Как пример реализации функций ввод-вывод в данном разделе подробно описан ДРАЙВЕР пультавого терминала. Для организации управления программными блоками по внешним воздействиям (кодам) во многих приложениях используются управляющие таблицы. Примером реализации табличного управления служит СУПЕРВИЗОР ОС. Неотъемлемой частью простейших резидентных отладочных средств и ряда прикладных АСУ ТП на базе микро-ЭВМ является МОНИТОР, вариант которого также описан в настоящем пособии. Автоматизация программирования и корректировки программ в машинных кодах выполняется набором макропроцедур ОС - АССЕМБЛЕРОМ, о котором в пособии даны лишь общие сведения.

4.3.1. Структура ОС

Как определено ранее, удобным и достаточным видом работы отладочного комплекса принят однопрограммный режим. Для наглядного пояснения структуры ОС условно выделили и присвоили названия следующим ее программным блокам (рис. 4.5):

- драйвер пультавого терминала выполняет кодовый обмен символами и управляющими сигналами с диалоговым устройством (дисплеем "Видеотон-340" или модулем А531-3/Г);
- супервизор анализирует введенные с пультавого терминала символы,

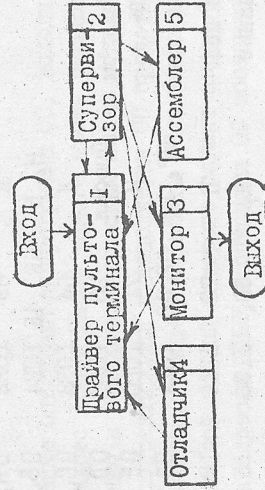


Рис. 4.5. Структура операционной системы

в зависимости от которых передает управление программным модулем;

- **МОНИТОР** представляет собой набор программных модулей для подготовки, контроля и редактирования программ в кодах микро-ЭВМ (без макросредств);
- **Отладчик** обеспечивает введение точки останова в программу и контроль содержимого общих регистров;
- **ассемблер** - набор модулей, обеспечивающих работу с перемещаемыми ассемблерами.

В качестве нулевого терминала предполагается использовать либо дисплей "Едисон-340", либо модуль АСУТ типа А531-3/1. Данные устройства работают по ГОСТ 13052-67, но имеют ряд особенностей различий в символике, организации форматов вывода сообщений, обмене управляющими сигналами. Указанные различия устранены "раздвоением" некоторых участков программ по входному ряду-признаку типа устройства. Примененные в ОС символические признаки сведены в табл. 4.4.

Условные обозначения:

- О₁ - символ 0 латинского алфавита;
- В_р - символ В русского алфавита;
- В_с - символ В на служебном регистре (СКР).

Таблица 4.4

Управляющие символы ОС

№ блока	Назначение символа, функция	ГОСТ 13052-67			Адрес модуля		
		Символ КОИ-7	Код 16сс	Код 16сс	16сс	16сс	16сс
1	2	3	4	5	6		
3	МОНИТОР						
3.1	Цуск программы	И	69	10F2	0A ₁		
3.2	Ввод адреса в ОРА	Н _р , N	6E, 4E	10B4	0B ₁		
3.3	Ввод слова в ОРВ	Д	64	10B8	0C ₁		
3.4	Ввод слова по адресу	Пробел	20	10B3	0D ₁		
3.5	Сдвиг массива байтами	Я	71	1070	0E ₁		
-	Холостые признаки	Н _р , В _р	0F, 0E	102A	83		
3.6	Построчный ввод массива	П	70	1116	10		
3.7	Контрольное суммирование	К _р	6B ₁	1166	15		
3.8	Ввод текстовой информации	)	29	118A	1F		
3.9	Вывод текстовой информации	(	28	1198	20		
-	Выход из п/п ввода слова	/	2F	11A8	22		

Окончание табл. 4.4

1	2	3	4	5	6
3.12	Вывод слова по адресу	W	57	16DC	62
3.11	Ввод с Ш байтами	Б	62	160E	6C ₁
3.10	Вывод на Ш байтами	В _р	77	15D8	65
4	ОТЛАДЧИК				
4.1	Останов по адресу	О ₁	47	15A4	5A ₁
4.2	Продолжение выполнения программы	1 ₁	49	150A	5D ₁
5	АССЕМБЛЕР				
5.1	Ввод базового адреса (первичный)	В _с	02	121E	53
5.6	Ввод базового адреса (вторичный)	Д _с	04	139A	3C ₁
5.5	Ввод или вставка слова	.	2E	133C	34
5.2	Ввод метки по адресу	:	3A ₁	1276	2E ₁
5.3	Ввод перехода на метку	;	3B ₁	12DC	30
5.11	Исключение слова	<	3C ₁	1526	4F
5.13	Исключение метки	#	23	1684	70
5.14	Исключение перехода	\$	24	1632	7A
5.7	Трансляция адресов программы	z	5A ₁	13A2	72
5.9	Контрольное суммирование	s	53	14E4	46
5.10	Описание границ массивов	L	4C ₁	14FE	47
5.4	Ввод комментария	"	22	12FC	32
5.8	Вывод массива (онлистинг)	Y	59	1422	71
5.12	Исключение комментария	%	25	163E	90
5.15	Компоновка программ с Ш	Q _с	11	16E2	94

Ниже описываются программы ОС, исходной точкой которых является адрес 1008. Выбор такого места расположения ОС объясняется заданным в комплексе адресным полем модуля РОЗУ, в котором возможны корректировки и дополнения ОС средствами ассемблера. Фактическим местом хранения и работы ОС в комплексе является модуль РЗУ, исходной точкой которого служит адрес 6000. С учетом этого разницы в адресах РЗУ и описания ОС составляет величину, равную (6000 - 1008) 16.

4.3.2. Драйвер пультного терминала

Связь пультного устройства осуществляется с ЭВМ посредством каналов ЦВВ (табл. 4.5).

Таблица 4.5

Связь пультного устройства с ЭВМ

№ п/п	Назначение сигнала	Сигнал джелея	Сигнал А53I-3/I	Адрес ЦВВ	Разряд ЦВВ
1	Инф. вход, м.р.	KAV 0	1-раз. ШЗ	EF4E	7
2	Инф. вход	KAV 1	2-раз. ШЗ	EF4E	6
3	Инф. вход	KAV 2	3-раз. ШЗ	EF4E	5
4	Инф. вход	KAV 3	4-раз. ШЗ	EF4E	4
5	Инф. вход	KAV 4	5-раз. ШЗ	EF4E	3
6	Инф. вход	KAV 5	6-раз. ШЗ	EF4E	2
7	Инф. вход, ст.р.	KAV 6	7-раз. ШЗ	EF4E	1
8	Инф. выход, м.р.	BAV 0	1-раз. ШЗ	FF4E	7
9	Инф. выход	BAV 1	2-раз. ШЗ	FF4E	6
10	Инф. выход	BAV 2	3-раз. ШЗ	FF4E	5
11	Инф. выход	BAV 3	4-раз. ШЗ	FF4E	4
12	Инф. выход	BAV 4	5-раз. ШЗ	FF4E	3
13	Инф. выход	BAV 5	6-раз. ШЗ	FF4E	2
14	Инф. выход, ст.р.	BAV 6	7-раз. ШЗ	FF4E	1
15	Готовность ЭВМ	K VAKP	ПР (И)	FF48	0
16	Сопровождение ЭВМ	BVSTPB	ШЗ (П)	FF48	1
17	Готовность устройства	AKPBV	ПР (П)	EF4C	0
18	Сопровождение	KVSTPB	ШЗ (И)	EF4C	4
19	Признак А53I-3/I	-	-	EF4C	7

Алгоритм работы драйвера (ячейки 1008+107E). Вырабатывается сигнал "ГОТОВНОСТЬ" ЭВМ (1008+101E). На этом этапе в регистре РЕ (1008+100A) готовится адрес возврата, а в общем регистре (ОР) F восстанавливается базовый адрес программы - ассемблера (100C+

100E); анализируется тип устройства (1014+101A) и для данного типа в ОР4 заносится константа ГОТОВНОСТИ ЭВМ (1010+1012; 101C+101E); сигнал "ГОТОВНОСТЬ" выводится на ЦВВ (1020+1022). Образуется буфер информации ОР6 (1024) и устанавливается счетчик символов вводного 16-ричного слова в ОР5 (1026+1028). Готовится ячейка передачи управления ОРД с драйвера на супервизор (102A+102C). По сигналу "СОПРОВОЖДЕНИЕ УСТРОЙСТВА" в ОР3 вводится с терминала код символа (102E+103C). При этом: (102E+103C) - цикл ожидания сигнала сопровождения; (103E+103A) - прием кода в ОР3; 103C - переход на процедуру вывода этого же символа, минуя анализ готовности устройства (для работы с дисплеем в режимах SEND и ON LINE). Вывод кода символа на терминал (103E+1076). На этом этапе с учетом типа терминала ожидается появление сигнала "ГОТОВНОСТЬ УСТРОЙСТВА" (103E+104E); инвертируется код выводимого символа (1050); выводится символ на ЦВВ (1052+1054); с учетом типа пультного терминала вырабатываются импульсы ГОТОВНОСТИ ЭВМ и СОПРОВОЖДЕНИЯ ЭВМ (1056+1076). Инвертируются (1078) и выделяются (107A+107C) младшие 7 разрядов информационного кода. Драйвер передает управление по содержанию ОРД (107E).

4.3.3. Супервизор (1030+10E0; 11AA+121C)

Супервизор обрабатывает применяемые в операционной системе символы при помощи следующих таблиц:

- таблицы кодов 16-ричных символов (11AA+11B8);
- двумерной управляющей таблицы (11BA+121C), в которой на чальный байт (адрес его 11BA) указывает размер таблицы, байтовый массив (11BB+11CB) содержит коды управляющих символов, массив начальных адресов программных модулей (11DC+121C) используется для организации переходов на соответствующие функции ОС.

Правила построения управляющей таблицы определяются алгоритмом работы супервизора:

- порядковый номер байта в массиве управляющих символов соответствует номеру ячейки в массиве адресов программных модулей;
- допускается изменение размерности управляющей таблицы на четное число управляющих символов.

Алгоритм работы супервизора.

Просмотром байтовой таблицы (11AA+11B9) кодов символов O+F в младших разрядах ОР7 формируется 16-ричный код (1080+1090). Если

В ОРА заносится содержимое буфера информации (10E4), затем вы-
полняется переход на начало драйвера (10E6).

3. Подготовка регистра ОРВ (10E3+10E4). В ОРВ заносится со-
держимое буфера информации и выполняется переход на начало драй-
вера.

4. Запись информации по текущему адресу (10E3+10E6). Значение
буфера информации переписывается по текущему адресу, хранящемуся
в ОРА; значение текущего адреса увеличивается на 2 (10E3); вы-
полняется переход на начало драйвера (10E6).

5. Сдвиг массива байтами (10F0+1114). Функция сдвига выполня-
ет последовательную переписку массива, начальный адрес которого
занесен в ОРА, а размер - в ОРВ, по новым адресам ОЗУ, начиная с
указанного в ОРВ. В зависимости от того, в сторону больших или
в сторону меньших адресов осуществляется сдвиг, производится
настройка очередности переписки ячеек (10E4+10E6). Циклы переписки
массива указанного размера выполняют команды (10F8+1100; 1104+
1112). Переход на начало драйвера обеспечивают команды (1102);
(1114); (10F0+10F2).

6. Построчный вывод массива ячеек (1116+111E). Данный модуль,
начиная с новой строки (1116+111A), обеспечивает вывод содержи-
мого последовательно расположенных ячеек (слов) в следующей фор-
ме:

- в одну строку располагается не более 8 слов;
- разделительным символом между словами в строке служит "ПРО-
БЕЛ".

Начальный адрес массива предварительно задается в ОРА, размер
массива (в байтах) - в буфере информации ОРВ. По окончании рабо-
ты модуля выводится символ ЕТХ и управление передается драйверу.
Основу этого модуля составляет подпрограмма вывода 16-ричного
слова (1126+1144) в символах О+Г. Перед обращением к подпрограм-
ме содержимое ячеек в двоичном коде помещается в ОРВ (1120).

Алгоритм подпрограммы вывода слова:

1. Начиная со старшей тетрады слова (1126+1128) в младшие раз-
ряды ОРЗ выделяется очередной 16-ричный код (112A+1132).
2. Из таблицы 16-ричных символов в ОРЗ выбирается соответст-
вующий код КОИ-7 (1134+1138).
3. Производится обращение к подпрограмме вывода символа (113A+
113C).

Формирование остальных символов 16-ричного слова обеспечивается

принятый в ОРЗ код является признаком 16-ричного символа (1088),
управление передается процедуре упаковки 16-ричной информации в
буферную ячейку ОРВ, в противном случае (1092) выполняется пере-
ход на анализ управляющих символов.

Упаковка 16-ричной информации в буфер (1094+109A). При выпол-
нении этой процедуры производится счет упакованных в ячейку ОРВ
двоичных тетрад (1098). Если количество упакованных символов не
превысило число 4, управление передается драйверу; иначе
см. следующую процедуру.

Вывод сообщения об ошибке (109C+10BE). Сообщение об ошибке
состоит из трех символов: "ПРОБЕЛ" (109C+10A0), знак "?" (10A3+
10A8), символ перехода на новую строку (10A4+10BE). Коды послед-
него символа в зависимости от типа устройства отличаются, постоль-
ку вводятся соответствующий анализ (109C+10B8). По окончании вы-
вода сообщения управление передается на начало драйвера (109E+
107E).

Анализ на наличие управляющего символа (1090+10D2):

- подготовка начального адреса таблицы управляющих символов
(10C0+10C2);
- выборка в ОР7 числа управляющих символов (10C4) и обнуление
счетчика текущего номера символа таблицы (10C6);
- побайтовый просмотр таблицы управляющих символов (10C8+
10D2) и в случае наличия в ОРЗ управляющего символа организация
перехода (10C4) на выборку из таблицы адресов управления началь-
ного адреса программного модуля.

Анализ на наличие кода служебного символа (10D4+10DA). Целью
анализа является выявление неиспользованного служебного символа,
по которому управление передается на начало драйвера (10D8) без
выработки сообщения по ошибке. Последнее важно для работы с дис-
плеем "Видеотек 340". В противном случае (10DA) осуществляется
переход на вывод сообщения об ошибке, что является фактом ввода
неприменимого символа.

Выборка начального адреса программного модуля (10DC+10DE) и
передача управления этому модулю (10E0).

4.3.4. Модуль монитора

1. Переход к программе пользователя (10E2). В счетчик команд
пересылается содержимое буфера информации ОРВ.
2. Занесение текущего адреса при подготовке ОРА (10E4+10E6).

команды (113E+1142).

7. Контрольное суммирование (1168+1188). Модуль формирует (1178+1180) и выводит на пультовый терминал контрольную сумму массива ячеек, начальный адрес которого определен в ОРА, а размер - в ОР6. Результат выдается в одну строку: первый выводится символ "E" и "PROBLE" (118A+1178); затем - значение контрольной суммы (1184+1186); последним действием выполняется вывод символа "303BRAT KARETKI" с переходом на начало драйвера (1188).

8. Ввод текстовой информации (118A+1196). Модуль обеспечивает последовательный ввод кодов - символов с пультового терминала в выbranную область памяти, начальный адрес которой задается в буфере информации ОР6. Ввод символа с устройства обеспечивает подпрограмма (118A+1180). Признаком конца ввода и перехода к началу драйвера является символ " (1190+1194).

9. Вывод текстовой информации (1198+11A8). Модуль выполняет последовательный вывод текстовой информации из выбранного поля памяти до граничного символа ". Первым (1198+119A) и последним (11A8) выводятся символами является "303BRAT KARETKI".

10. Вывод на перфоленту байтами (1508+1600). Формируются информация на перфоленте соответствует требованиям устройства записи "Электроника ИБ-3П-ПЗУ"; первым выводимым байтом является код ГГ16; затем последовательно, начиная со старшего байта, выводится содержимое заданного массива ячеек (разделительные признаки на перфоленте между ячейками отсутствуют). Начальный адрес выводимого массива задается в ОРА, размерность его - в ОР6. Точкой входа в модуль является адрес 15A8. Выработку управляющих сигналов на адаптер перфоратора выполняет подпрограмма (15E8+1600).

11. Ввод побайтовой информации с перфоленты (160E+1630). Формируется информация на перфоленте информации - см. абзац выше. Регистры начального адреса и размера выводимого массива также являются ОРА и ОР6. Точкой входа в модуль служит адрес 160E. Выработку управляющих сигналов обеспечивает подпрограмма (162C+1630).

12. Вывод 16-ричного слова (16D0+16E0). Выполняется вывод содержимого одной ячейки, адрес которой задан в буфере информации (ОР6).

13. Функция выхода из подпрограммы ввода 16-ричного слова (11A8). Вводится специальный символический признак, обеспечивающий принудительный выход из подпрограммы вида 1160 1108.

14. Функции приема символов "ВНЕХНИЙ" и "НИЗНИЙ" регистры. Ввод данных символов не должен влиять на упаковку 16-ричной информации в буферную ячейку ОР6, поэтому работа этих признаков сводится к переходу к драйверу с адреса (102A).

4.3.5. Модули отладчика

Реализация функции останова по адресу отлаживаемой программы выполнена методом замены двух слов программы, начиная с выбранного адреса, на команду абсолютного перехода в отладчик. Такой метод имеет ряд условий:

- отлаживаемая программа должна располагаться в ОЗУ;
- при свершении факта останова по адресу отладчик должен возобновить замененные слова программы, поэтому при одном задании останова выполняется только один раз;
- на выбор следующей точки останова накладываются ограничения данного метода.

Такую организацию останова определили следующие причины:

- фрагмент программы до точки останова выполняется в реальном масштабе времени;
- не требуются дополнительные аппаратные блоки.

Отладчик использует зону внутреннего ОЗУ с адресов 00D6 до 00FA для хранения следующей информации:

- адреса останова (00D6);
- замененных слов программы (00D8+00DA);
- содержимого общих регистров в точке останова (00DC+00FA).

1. Задание точки останова (15A4+15C4). Алгоритм работы модуля:

- в ячейке 00D6 запоминается адрес останова (15A4+15A6);
- запоминаются в ячейках (00D8+00DA) два слова программы, начиная с адреса останова (15A3+15B6);
- в отлаживаемую программу с адреса останова записывается команда перехода к функции обработки останова (15B8+15C4);
- выполняется переход в исходную точку ОС к началу драйвера (1114).

Обработка останова (153C+154C). Алгоритм:

- а) в массив ячеек 00DC+00FA переписывается содержимое ОР0+ОРF в точке останова (153C+154C);
- б) начиная с новой строки (154E+1558) в цикле (156A+1594) выполняется вывод содержимого общих регистров в точке останова; вы-

вод производится в 2 строки, поэтому:

- анализируется признак перехода на новую строку печати (1550+1560);
- при переходе на новую строку формируется символ "ВОЗВРАТ НА РЕГИСТР" (1562+1566);
- выводится номер общего регистра (1568+156С);
- выводится символ "=" (1570+1576) и содержимое общего регистра (1578+157А);
- выводятся 2 символа "ПРОБЕЛ" (157С+158Е);
- анализируется конец вывода общих регистров (1590+1594);
- в) начиная с адреса останова восстанавливаются 2 слова отлаживаемой программы и выполняется переход в исходную точку ОС (1596+15А2).

2. Продолжение программы с точки останова (15СА+15Д6). Данный модуль восстанавливает содержимое общих регистров (15СА+15Д2) и передает управление программе с точки останова (15Д4+15Д6).

4.3.6. Общие сведения о мини-ассемблере

Основную трудность в написании и редактировании программ объемом 0,2+2 К слов на языке 16-ричных кодов составляет расстановка и изменение (при вводе вставок или исключении частей программ) значений абсолютных и относительных переходов. Решением этой проблемы является присвоение ряду точек программы символических меток. Кроме того, для облегчения поиска нужного места к некоторым узловым точкам программы "привязываются" краткие текстовые комментарии.

Пример. Нужно составить программу выполнения цикла заданное число раз.

Обычное программирование в 16-ричных кодах.

Таблица 4.6

Программа		Комментарий
Адрес	Содержимое	
0030	8130	В общий регистр 3 заносится константа 7800,
0032	7800	прибавление к которой числа 2" (0800) вызовет отрицательное переполнение
0034	0632	Цикл увеличения по 1 содержимого ОРЗ до тех пор, пока результат больше нуля
0036	Г2ГС	

Программа		Комментарий
Адрес	Содержимое	
0038	0F00	Останов, при этом гасится индикатор ЭИМ "Эпр.МПУ"
003А	8100	Переход на начало программы (приводится в качестве примера применения абсолютно-го перехода)
003С	0030	

Программирование на мини-ассемблере. Предположим, что в процессе отладки и использования данной программы потребуются восстановление ее алгоритма и вводятся различные изменения. Для облегчения этих будущих работ расставим в программе комментарии и метки.

Узловыми точками программы, с которых начинаются ее функции, являются слова 8130, 0632, 8100. Отмеченные места программы могут быть соответственно прокомментированы фразами "НАЧАЛО", "ЦИКЛ", "ПОКТОР".

Команды Г2ГС и 0030 выполнят переход на слова 0632 и 8130.

В случае вставок и исключений слов программы, а также при переименовании ее на другие адреса могут измениться приращение ...ГС и слово 0030. Процедуру легко автоматизировать следующим образом:

а) словам, на которые выполняются переходы, присвоить метки (значение метки удобно задавать двумя 16-ричными символами), при вводе соответствующей метки нужно автоматически запоминать абсолютный адрес отмечаемого слова и значение метки в массиве меток;

б) команды переходов также метятся: их адреса и значения легко запоминаются в массиве переходов;

в) в момент вставки (исключения) слова программы автоматически выполняются также увеличение (уменьшение) адресов меток и переходов. Метки адресов и переходов оказываются "привязанными" к своим словам программы;

г) в момент так называемой "трансляции" программы происходит расстановка абсолютных переходов и относительных приращений, для чего используется информация массивов меток и переходов. Признаком относительного перехода в программе является "Г" в трех старших разрядах отмеченных команд.

Пример. Набор программ из пульта терминале типа А531-3/1 (связи переключения регистров ВР и НР в тексте не указаны). 30 В. П. 8130. "НАЧАЛО" 7800. F2: 632. "Цикл" 7800. F2: 8100. "ПОВТОР". П.;

Листинг программы до трансляции:		Листинг программы после трансляции (Z):	
ЗОНУ		ЗОНУ	
П * 0030 8130	НАЧАЛО	П * 0030 8130	НАЧАЛО
0032 7800		0032 7800	
F2 * 0034 0632	ЦИКЛ	F2 * 0034 0632	ЦИКЛ
0036 7800		0036 7800	
0038 8100	ПОВТОР	0038 8100	ПОВТОР
003A 0000 П *		003A 0030 П *	

Таблица 4.7

Структура и содержимое информационных массивов

Наименование массива	Адрес	Содержимое	Комментарий	
			3	4
Справочный массив	0028	003C	Начало массива меток	
	002A	0046	Начало массива переходов	
	002C	0050	Начало массива комментариев	
	002E	0043	Размерность в байтах равна (0073-0030)	
Тело программы	0030	8130	Базовый адрес	
	0032	7800	Комментарий к этой программе	
	0034	0632	приведены ранее	
	0036	7800		
	0038	8100		
Массив адресных меток	003A	0030		
	003C	0311	Счетчик массива; первая метка	
	003E	F200	Вторая метка; свободное место	
	0040	0000	Свободный адрес (для след. метки)	
	0042	0034	Адрес второй метки	
	0044	0030	Адрес первой метки	

Окончание табл. 4.7

I		2	3	4	
Массив переходов по меткам	Счетчик массива; первая метка	0046	03F2		
	Вторая метка; свободное место	004	1100		
	Свободный адрес	004A	0000		
	Адрес второго перехода	004C	003C		
	Адрес первого перехода	004E	0038		
	Счетчик комментариев +1 (+1 = 0100)	0050	0400		
	Адрес первого комментария	0052	0032		
	Адрес второго комментария	0054	0036		
	Адрес третьего комментария	0056	003A		
	Тело первого	0058	0E3E		ВР; Н
Массив комментариев	первого	005A	617E		А; Ч
	комментария	005C	616C		А; Л
		005E	6F0F		О; НР
		0060	220E		" ; ВР
	Тело	0062	6369		" ; И
	второго	0064	6B6C		" ; Л
	комментария	0066	0F22		НР ; "
	Тело	0068	0E70		ВР ; П
	третьего	006A	6F77		О ; В
	комментария	006C	746F		Т ; О
	Третьего	006E	720F		Р ; НР
	комментария	0070	2200		" ; своб.
		0072	0000		своб.

Таким образом, в примере показано, как "строить" и "работать" макропроцедуры автоматизации программирования:

- к элементам основного массива (телу программы, 0030+003A) привязываются элементы служебных массивов (меток, 0030+0044) переходов, 0046+004E (комментариев, 0050+0072);
- основной и служебные массивы, расположенные последовательно друг за другом, имеют переменную длину; размеры служебных массивов определяют счетчики (старшие байты ячеек 003C, 0046, 0050);
- начала массивов и их суммарная размерность задаются справочным массивом фиксированной длины (ячейки 0028+002E, предшествующие базовому адресу 0030 программы - ассемблера).

АДР. ИЮМ.	АДР. ИЮМ.	АДР. ИЮМ.	АДР. ИЮМ.	АДР. ИЮМ.	АДР. ИЮМ.
6528 80A7	6596 81B0	6604 80C7	6672 0639	6674 1A3F	6674 8110
652A 8100	6598 00F4	6606 C170	6674 1A3F	6674 1A3F	6674 8110
652C 600C	659A EF1E	6608 661E	6676 0000	6676 0000	6676 8110
652E 95F0	659C 9560	660A 3140	6678 8100	6678 8100	6678 8110
6530 00FC	659E 00D6	660C 00FF	667A 60A2	667A 60A2	667A 8110
6532 85D0	65A0 80A6	660E F7F6	667C 833F	667C 833F	667C 8110
6534 00D6	65A2 8160	6610 106A	667E FFF8	667E FFF8	667E 8110
6536 95T0	65A4 00D8	6612 C170	6680 8943	6680 8943	6680 8110
6538 00DC	65A6 81B0	6614 661E	6682 5140	6682 5140	6682 8110
653A 81F0	65A8 00C4	6616 994A	6684 8054	6684 8054	6684 8110
653C 00DE	65AA 807A	6618 30A6	6686 8054	6686 8054	6686 8110
653E 00F1	65AC 00E1	661A F7F6	6688 8074	6688 8074	6688 8110
6540 843F	65AE 60EC	661C 800E	668A 1043	668A 1043	668A 8110
6542 9530	65B0 8067	661E 8130	668C 0351	668C 0351	668C 8110
6544 00FA	65B2 81A0	662C 0010	668E 1054	668E 1054	668E 8110
6546 C1D0	65B4 65BE	6622 9530	6690 2150	6690 2150	6690 8110
6548 60A6	65B6 81B0	6624 FF48	6692 0002	6692 0002	6692 8110
654A 8160	65B8 0004	6626 6233	6694 8C93	6694 8C93	6694 8110
654C 00DC	65BA 8100	6628 FF38	6696 6096	6696 6096	6696 8110
654E 81F0	65BC 60E8	662A 8540	6698 0398	6698 0398	6698 8110
6550 61A2	65BE 8100	662C EF4A	669A E706	669A E706	669A 8110
6552 893F	65C0 52E2	662E 0433	669C 0678	669C 0678	669C 8110
6554 3130	65C2 8110	6630 0631	669E 9073	669E 9073	669E 8110
6556 0038	65C4 00FC	6632 F2FC	66A0 9475	66A0 9475	66A0 8110
6558 E708	65C6 0112	6634 8007	66A2 0632	66A2 0632	66A2 8110
655A 80B3	65C8 8510	6636 0688	66A4 0671	66A4 0671	66A4 8110
655C C1D0	65CA 00DE	6638 80A6	66A6 F2E8	66A6 F2E8	66A6 8110
655E 60A6	65CC 8500	663A C1E0	66A8 FFCE	66A8 FFCE	66A8 8110
6560 803B	65CE 00DC	663C 6448	66AA 83FF	66AA 83FF	66AA 8110
6562 C1D0	65D0 106A	663E 80A6	66AC 83FF	66AC 83FF	66AC 8110
6564 6036	65D2 8140	6640 394A	66AE 8943	66AE 8943	66AE 8110
6566 81B6	65D4 00FF	6642 F7FC	66B0 5140	66B0 5140	66B0 8110
6568 8130	65D6 65E6	6644 804A	66B2 00FF	66B2 00FF	66B2 8110
656A 003D	65D8 55E6	6646 2046	66B4 8054	66B4 8054	66B4 8110
656C C1D0	65DC C170	6648 3144	66B6 8074	66B6 8074	66B6 8110
656E 6036	65E0 30A6	664A 0646	66B8 1043	66B8 1043	66B8 8110
6570 C100	65E2 F7F6	6650 10BF	66BA 0351	66BA 0351	66BA 8110
6572 611E	65E4 800E	6652 124F	66BE 2150	66BE 2150	66BE 8110
6574 8100	65E6 9540	6654 FFCE	66C0 0002	66C0 0002	66C0 8110
6576 6588	65E8 804E	6656 804E	66C2 3465	66C2 3465	66C2 8110
6578 069C	65EA 8130	6658 20BA	66C4 E706	66C4 E706	66C4 8110
657C 0020	65EC 0008	665A C1E0	66C6 0633	66C6 0633	66C6 8110
6580 6036	65EE 9530	665C 60EC	66C8 9073	66C8 9073	66C8 8110
6582 0692	65F0 FF48	665E 80A3	66CA 9475	66CA 9475	66CA 8110
6584 FCF8	65F2 0332	6660 806A	66CC C632	66CC C632	66CC 8110
6586 800C	65F4 0631	6662 2160	66CE 0671	66CE 0671	66CE 8110
6588 3160	65F6 F2FC	6664 0002	66D0 F2EC	66D0 F2EC	66D0 8110
658A 00FA	65F8 9530	6666 80B4	66D2 FFA4	66D2 FFA4	66D2 8110
658C FCC4	65FA FF48	6668 20BA	66D4 84B6	66D4 84B6	66D4 8110
658E 8560	65FC 8130	666A C1E0	66D6 8100	66D6 8100	66D6 8110
6590 00DC	65FE 0080	666C 60EC	66D8 617C	66D8 617C	66D8 8110
6592 81A0	6600 0631	666E 83FF	66DA 803A	66DA 803A	66DA 8110
6594 00D8	6602 F2FC	6670 FFFC	66DC 802A	66DC 802A	66DC 8110
			66DE 81A0	66DE 81A0	66DE 8110

АДР. ИЮМ.	АДР. ИЮМ.	АДР. ИЮМ.	АДР. ИЮМ.	АДР. ИЮМ.	АДР. ИЮМ.
67BC 89EF	67C6 0002	67D0 40BB	67DA F7F8	67E4 C1D0	67EE C1D0
67BE 10EF	67C8 30E1	67D2 F8EC	67DE C100	67E6 60A2	67F0 60A2
6700 89BF	67CA 20A0	67D4 30E1	67DE 6158	67E8 84BA	67F2 FFC0
67C2 803F	67CC 8100	67D6 FCCC	67E0 8130	67EA C100	67EC 611E
67C4 21A0	67CE 60A2	67D8 39B3	67E2 002A	67E4 C100	67E6 611E
АДР. ИЮМ.	АДР. ИЮМ.	АДР. ИЮМ.	АДР. ИЮМ.	АДР. ИЮМ.	АДР. ИЮМ.
1000 8140	1056 3170	10AC 31A0	1102 8033	1158 FF1C	11AE C1D0
1002 0080	1058 000F	10AE 17FE	1104 C1D0	115A 81E0	11B0 1022
1004 9540	105A FCF4	10B0 E000	1106 1022	115C 1000	11B2 063A
1006 D002	105C EF22	10B2 916A	1108 2190	115E 0361	11B4 8190
1008 0668	105E 0364	10B4 FF4A	110A 0004	115E 0361	11B6 0005
100A 8150	1060 4067	10B6 81E0	110C FAE6	1162 106A	11B8 C100
100C 0004	1062 0651	10B8 1076	110E 800C	1164 8130	11BA 1186
100E 81D0	1064 FFA8	10BA 30A6	1110 8130	1166 000A	11BE 20A8
1010 104A	1066 8130	10BC E40C	1112 006E	1168 C1D0	11BE 20A8
1012 8530	1068 0020	10BE 1CBA	1114 C1D0	116A 1022	11C0 20A8
1014 D002	106A C1D0	10C0 895A	1116 1022	116C 8150	11C2 FFA6
1016 5130	106C 1022	10C2 9956	1118 81BA	116E 0004	11C4 31AA
1018 0040	106E 8130	10C4 30AB	111A C100	1170 306A	11C6 3031
101A F8F6	1070 003F	10C6 F4F8	111C 10F0	1172 FCB6	11C8 3233
101C 853C	1072 C1D0	10C8 EF10	111E 8130	1174 8CBA	11CA 3435
101E D004	1074 1022	10CA 106B	1120 0020	1176 C100	11CC 3637
1020 E80A	1076 8130	10CC 10BA	1122 C1D0	1178 10F0	11CE 3839
1022 8570	1078 000A	10CE 06B1	1124 1022	117A 8100	11D0 4142
1024 D002	107A C1D0	10D0 0661	1126 306A	117C 1190	11D2 4344
1026 5170	107C 1022	10D2 0661	1128 FCF8	117E 8190	11D4 4546
1028 0080	107E FFB0	10D4 9C56	112A 8130	1180 0002	11D6 0B69
102A F8F6	1080 8140	10D6 30BA	112C 0003	1182 8130	11D8 6E56
102C 0634	1082 11D6	10D8 F2F4	112E C1D0	1184 0020	11DA 2051
102E 8140	1084 8954	10DA 800E	1130 1022	1186 C1D0	11DC 504B
1030 0080	1086 0688	10DC 81E0	1132 80CE	1188 1022	11DE 594E
1032 9530	1088 3C34	10DE 1000	1134 81E0	118A 0691	11DE 5747
1034 D004	108A E810	10E0 8130	1136 1154	118C F2F8	11E2 10A2
1036 8170	108C 0642	10E2 000A	1138 8130	118E 800C	11E4 10A4
1038 0040	108E 0682	10E4 C1D0	113A 003D	1190 84BA	11E6 0A8
103A 9570	1090 3085	10E6 1022	113C C1D0	1192 C100	11E8 10AC
103C D002	1092 F4F4	10E8 8100	113E 1022	1194 10F0	11EA 10B6
103E 9540	1094 3130	10EA 1110	1140 8130	1196 0651	11EC 10DC
1040 D002	1096 001F	10EC 80BA	1142 0020	1198 E00C	11EE 1134
1042 0634	1098 FC66	10EE 106A	1144 C1D0	119A 8190	11F0 115A
1044 5130	109A FFC4	10F0 8190	1146 1022	119C 000B	11F2 10A4
1046 007F	109C 1085	10F2 000C	1148 106A	119E C100	11F4 11F8
1048 800D	109E 1048	10F4 8130	114A 06B8	11A0 1182	11F6 6000
104A 8140	10A0 8404	10F6 000F	114C 11BA	11A2 10A8	11F8 81B6
104C 11C6	10A2 8006	10F8 E039	114E 306A	11A4 FFC8	11FA C100
104E 0678	10A4 80A6	10FA 503B	1150 F2FA	11A6 8130	11FE 10F0
1050 2934	10A6 FF58	10FC A039	1152 800E	11A8 000D	11FE FF58
1052 E80A	10A8 80B6	10FE 1130	1154 C100	11AA C1D0	11FE FF58
1054 0672	10AA FF54	1100 11C6	1156 10F0	11AC 1022	11FE FF58

ПРОГРАММА-МОНИТОР

Таблица 5.1

Текст программы - операционной системы приводится в табл. 4.8.

4.4. О ПРИМЕНЕНИИ ОТЛАДОЧНОГО КОМПЛЕКСА

Данный отладочный комплекс имеет два способа использования. I способ - в качестве резидентного отладочного средства для проектирования систем автоматизации на базе первого поколения одноплатных микро-ЭВМ семейства "Электроника С5", а также в качестве прототипной вычислительной системы для подготовки программного обеспечения микро-ЭВМ данного семейства более высокого уровня: "Электроника С5-02", "Электроника С5-21", "Электроника С5-21М", "Электроника С5-31".

Подготовка целевого программного обеспечения на этом комплексе (процедуры вычислений, преобразование форм представления информации и т.д.), как правило, не требует введения дополнительных аппаратных модулей в состав комплекса. При выполнении работ проектировщик пользуется периферийным оборудованием отладочного комплекса и правилами обмена информацией; памятью программ и данных являются модули внешнего ОЗУ (адреса 1000+1ГГЕ, 4000+4ГГЕ) и не занятые общими регистрами задач участки внутренней оперативной памяти микро-ЭВМ. Так, при работе в однопрограммном режиме поле общих регистров совпадает с регистрами нулевой задачи (см. разд. 3, описание системы прерываний); в этом случае неиспользуемая область внутреннего ОЗУ имеет адреса 0020+00ГЕ.

Выполнение комплексной отладки проектируемой системы требует подключения ее конечных устройств к отладочному комплексу. При этом изготовление специализированной системы и ее настройку рекомендуется вести в следующей последовательности:

I. На основе конструкции и электрических схем отладочного комплекса (ранее отмечалось, что данный комплекс сам по себе является типовой системой автоматизации) выполнить проект аппаратной части специализированной системы. В процессе проектирования нужно соблюдать требования:

- подключаемые к системе модули ЦВБ должны иметь адреса, отличные от модуля "Электроника С5-122" отладочного комплекса;
- блок памяти, предназначенный для хранения программы системы и имеющий энергонезависимый способ хранения информации, располагается со стартового адреса микро-ЭВМ (адрес 1000);
- модуль внешнего ОЗУ системы (если он необходим) располагается с того же адреса, что и БЗУ отладочного комплекса (в данном

случае с адреса 4000).

2. Изготовить конструктив и выполнить расайку межплатных соединений системы. Визуально проверить правильность распайки, обратив внимание на разводку цепей питания.

3. С соблюдением защитных мер от пробоя МОП-микросхем стати-ческим электричеством установить в конструктив системы блоки связи с объектом (оконечные устройства, модули ЦВБ, АЦП и т.д.).

4. Разъемы ХС1-ХС4, к которым должна подключаться микро-ЭВМ системы, соединить удлинительными жгутами через переходные колодки с аналогичными разъемами отладочного комплекса. При этом кнопку "Зап. ген." в системе (а в случае работы с микро-ЭВМ "Электроника С5-11" также кнопки "Пуск", "Сброс") во избежание короткого замыкания необходимо отключить. Длины соединительных жгутов должны быть минимальными и не превышать 0,5+1,0 м. Сигнальные провода генератора фаз желательно выполнить бифилиром.

5. Используя оборудование комплекса и его функции, проверить подключение к системе цифровые и аналоговые разряды оконечных устройств.

Примеры.

а) Вывод сигнала "1" на разряд Ц.в.х. 2-3 модуля ЦВБ системы, имеющего адреса Г (Е) ЕГ0+Г (Е) ЕГ6, выполняется с ЦУО директивной ГГГ2ЦО.

б) Проверка распайки цифрового входа ЕЕГ4, работающего в режиме потенциалов (см. разд. 3), выполняется следующим образом:

- в память комплекса заносится и запускается программа циклического считывания и вывода на ЦУО содержимого данного ЦВБ

```
8580
ЕЕГ4
40ВВ
ГГГ8
С1С0
611Е
8130
0020
С1С0
6036
ГГГ4
```

- на оконечные контакты данного входа последовательно подаются потенциалы "05ЦЦ1", при этом на ЦУО выводится "нулевое" содержимое этого канала ЦВБ

6. Написать программы обмена с оконечными устройствами системы и отладить их с помощью комплекса.

ет низкий уровень, то идет режим записи, в противном случае - режим считывания. Сигнал BU выдается низким уровнем при подаче адреса в зону адресов, выделенную под внешние устройства отладочной системы. Он также появляется при наличии сигнала Зпр. Функции сигнала Отв. будут раскрыты ниже, при описании модуля США. Сигнал Зпр выдается при обращении к памяти или вводу-выводу и является стробующим, т.е. проверка адреса, информации и управляющих сигналов производится при наличии сигнала Зпр. Он начинается после установки этих сигналов и кончается немного раньше. Сигналы УШИ и УШИ↑ используются для переключения направления передачи информации в модуле США.

К TTL-магистрали подключаются все модули системы отладки. В простейшем случае это модуль ПЗУ, один или несколько модулей ОЗУ и модуль сопряжения с внешними устройствами СВУ. Модули ОЗУ могут использоваться для хранения системных и отлаживаемых программ. Модуль ПЗУ объемом 256 слов хранит программу работы с пультовым терминалом, как и является дисплей "Видеотон - 340". Наличие ПЗУ обеспечивает постоянную готовность системы к работе.

Модуль СВУ служит для подключения периферийных устройств. В данном варианте СВУ представлена лишь схема связи с дисплеем, по аналогии с которой могут быть подключены адаптеры ленточных устройств Ш-20-2 и FS-1501 (см. разд. 4). Обмен данными с модулем СВУ производится байтами с целью экономии контактов разъема для периферийных устройств.

5.1. СХЕМА ПРЕОБРАЗОВАНИЯ УРОВНЕЙ МАГИСТРАЛЬНЫХ СИГНАЛОВ МИКРО-ЭВМ

К этим схемам относятся модули США и США. Принципиальная схема модуля США представлена на рис. 5.2. Преобразование МОП-сигналов в уровни TTL производится схемой К561ПУ4 (К561ПУ4) с резистивным делителем, которая обеспечивает время задержки около 100 нс. Сигналы с выходов К561ПУ4 усиливаются по мощности элементом К155ДП. На элементах И3 и И3-3 построен дешифратор внешних устройств, который выдает сигнал BU низким уровнем при подаче адреса в зону ДООО-DOFE. На элементах Д3 и Е3 формируется сигнал Зпр. По сравнению с Зпр. BU он укорочен за счет интегрирующей цепочки V1 и за счет стробирования фазой Ф4М, которая кончается несколько раньше остальных сигналов. Сигнал Отв. служит для управления

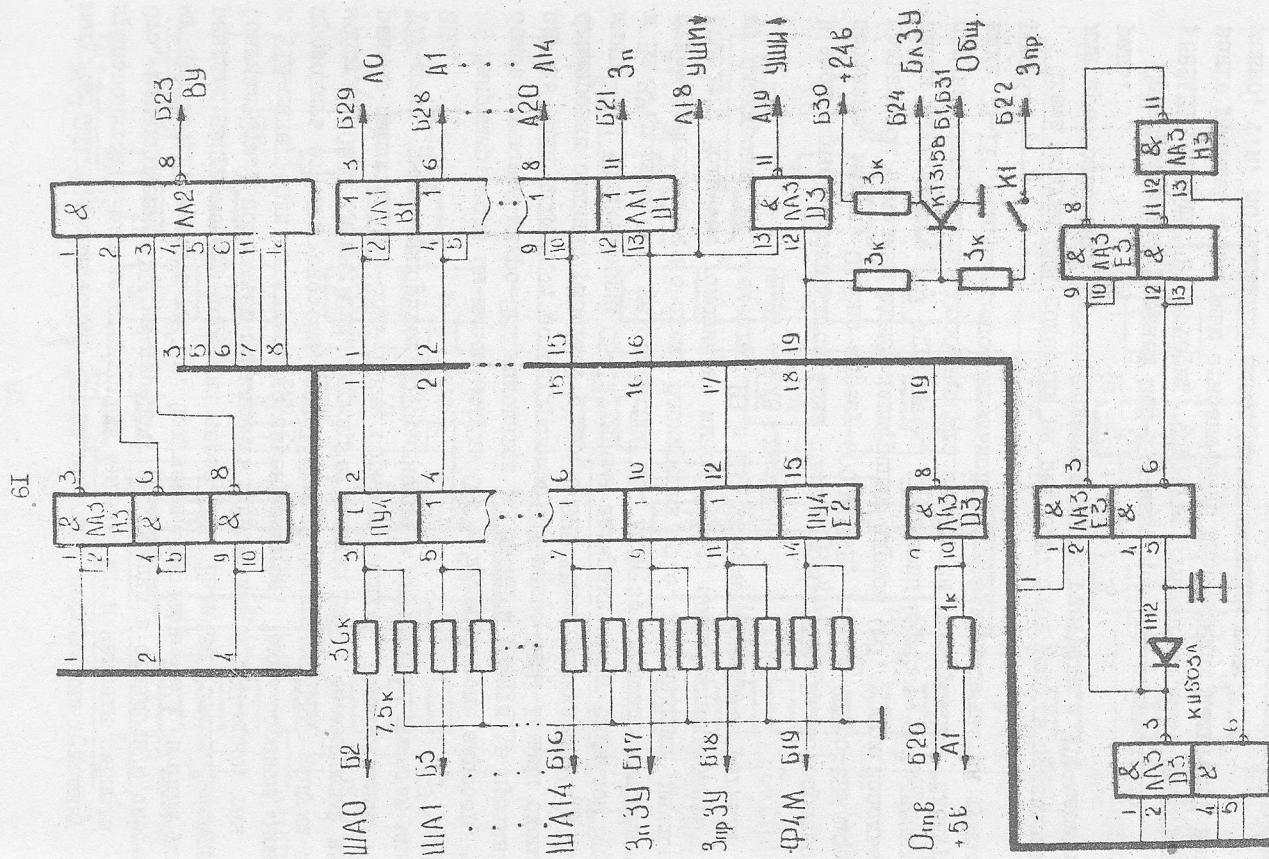


Рис. 5.2. Принципиальная схема модуля США

модулем СШИ. Переключение СШИ на передачу информации в машину производится в случае отсутствия сигнала Зп и наличия сигнала Отв, переключение СШИ на передачу информации в отладочную систему производится сигналом Зл. Полученные сигналы УШИ↑ и УШИ↑уп-равляют направлением передачи через СШИ. Наличие "Ответа" модулей (сигнал Отв.) позволяет подключать модули как к МОП-шине, так и к ТТЛ-шине, если их адреса не перекрываются. Таким образом, можно проводить отладку системы, использующей функциональные модули семейства "С5". Сигнал Отв. формирует сигнал БЗУ, блокирующий внутреннюю память микро-ЭВМ. Таким образом, модули, подключаемые к ТТЛ-шине, имеют приоритет по сравнению с внутренней памятью микро-ЭВМ.

Например, если мы имеем модуль ОЗУ в нулевой зоне адресов, то общие регистры микро-ЭВМ находятся во внешней памяти, в противном случае они находятся во внутреннем ОЗУ микро-ЭВМ. Данная схема блокировки отлично работает с микро-ЭВМ "Электроника С5-11". Для микро-ЭВМ "Электроника С5-12" время задержки между сигналом ЗпрЗУ и Бл ЗУ должно быть не более 500 нс. Если это условие выполняется, будет работать та же схема блокировки, т.е. при наличии сигнала "Отв.ет". Если это условие не выполняется, можно использовать схему блокировки на элементах ИЗ и ЕЗ, которая формирует сигнал:

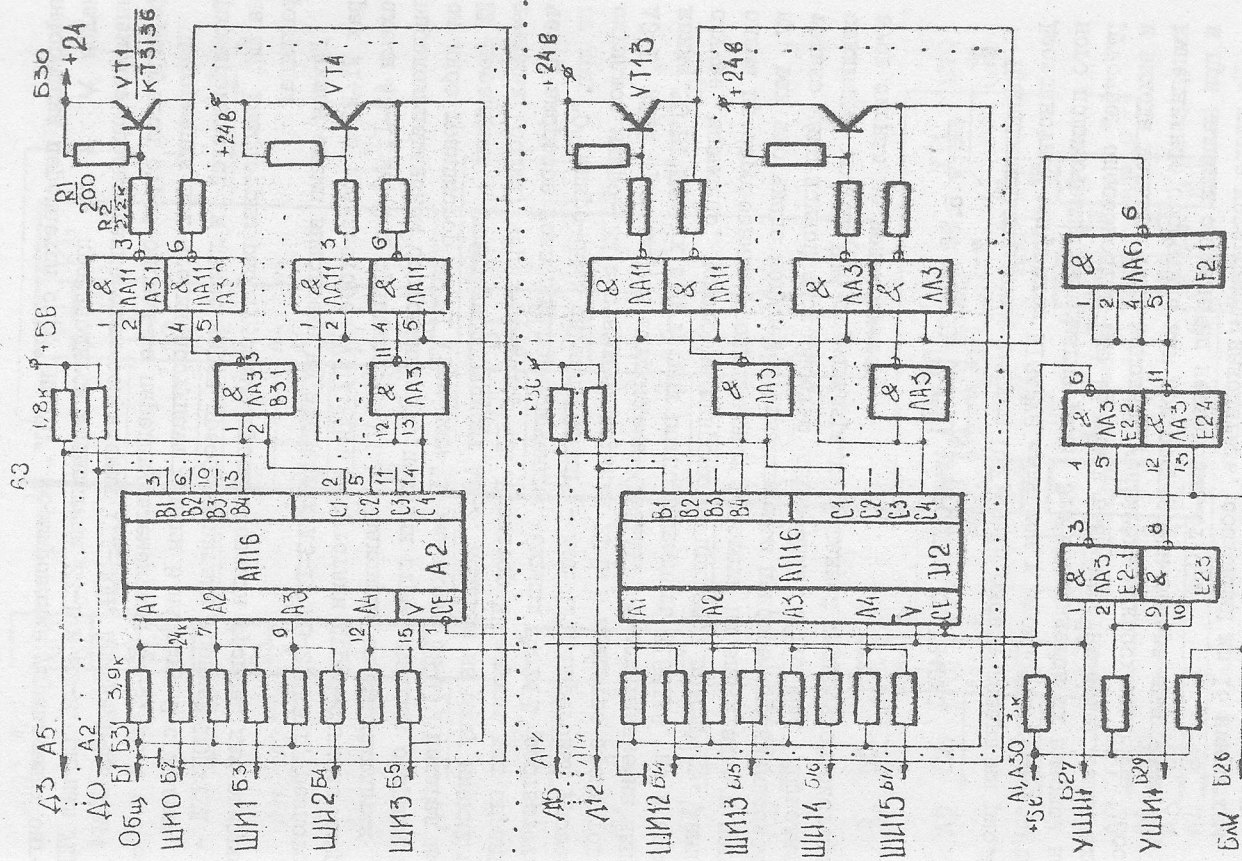
$$\text{БлЗУ} = \text{ШАО} \cdot \text{ЗпрЗУ}.$$

В этом случае блокируется зона памяти 0000-7FFF. Целесообразно поставить модуль ОЗУ по адресу 0000+07FE, т.к. в микро-ЭВМ ис-пользуется неполная схема дешифрации адреса ОЗУ, а при использовании внутреннего ОЗУ ограничены диапазоны адресов, выделяемых под внешнюю память. Особенно это относится к микро-ЭВМ "Электроника С5-11". Сигнал дополнительной блокировки включается тумблером К1.

Схема модуля СШИ показана на рис.5.3. Этот модуль предназначен для преобразования двуправленной МОП-м. гистрала в ТТЛ-магистрал.

Преобразование уровней МОП-ТТЛ выполнено на микросхемах К589АП6, выходы "В" которых образуют ТТЛ-магистраль. Преобразование уровней с помощью относительно высокоомных делителей возможно, т.к. ИС К589АП6 имеют малые входные токи.

Сигналы УШИ↑ и УШИ↑уп-равляют направлением передачи информации. Когда поступает сигнал УШИ↑ низким уровнем, информация передается с "А" на "В", при наличии сигнала УШИ↑ (низкий уровень)



шифровка адреса производится элементом Е2, на вход которого поступают соответствующие адресные сигналы (прямые или инверсные). Сигнал Зпр стробирует селектор адреса, элемент А2 выделяет зону адресов 2К слов, а элемент А1-1 выделяет зону 1К. Подключение модуля ОЗУ производится по принципу единичной нагрузки на каждый сигнал, поэтому по адресным шинам и сигналу Зп стоят буферные элементы. Сигнал "Ответ" формирует транзистор VII при срабатывании селектора адреса. Предусмотрена возможность блокировки записи в модуль ОЗУ ключом К1; в случае блокировки сигнал Зп запрещает выборку кристалла С7. Блокировка записи может быть полезна при хранении в ОЗУ системных программ в процессе отладки. Модуль ОЗУ потребляет ток 0,8 А и имеет время выборки информации ~0,5 мкс.

5.3. СХЕМА МОДУЛЯ ЦВВ

Модуль ЦВВ (на структурной схеме - СВУ) служит для сопряжения внешних устройств с внутренним каналом отладочной системы (рис. 5.5). Модуль ЦВВ позволяет разместить на плате четыре 8-разрядных цифровых входа и четыре 8-разрядных цифровых выхода. Селектор адреса модуля ЦВВ выполнен на элементах С4-1, Е4.4 и И4. Он анализирует сигналы ВУ, адреса А11, А12 и Зпр. При срабатывании селектора формируется сигнал "Свет". При отсутствии сигнала Зп формируется сигнал Чт. ВУ, который стробирует магистральные передатчики, выполненные на элементах Н2, С-2 (К155ЛА8). Адрес цифрового входа определяется адресными шинами А13 и А14, коммутирующими входы мультимплексора, выполненного на элементах Н3, С-3, Г3, Е3.

При срабатывании селектора от сигнала Зп на выходе элемента С4.4 появляется сигнал Зп ВУ. Последний стробирует дешифратор адресов ВУ (выполненный на элементах Г4, А2.3, Г4), который по адресным сигналам А13, А14 выбирает один из регистров ВУ (элементы К166ТМ7). В данном случае используются 2 регистра - регистр "дисплей" А3, С3, выдающий параллельный 7-битовый код с микро-ЭВМ на дисплей, и регистр "управления", формирующий сигнал готовности микро-ЭВМ к обмену (ГОТ.ЭВМ) и синхросигнал передачи информации на дисплей (СИ.ЭВМ). На дисплей информация подается непосредственно с регистров. Информация из дисплея в микро-ЭВМ поступает непосредственно на мультимплексор, т.к. имеет уровень ТТЛ.

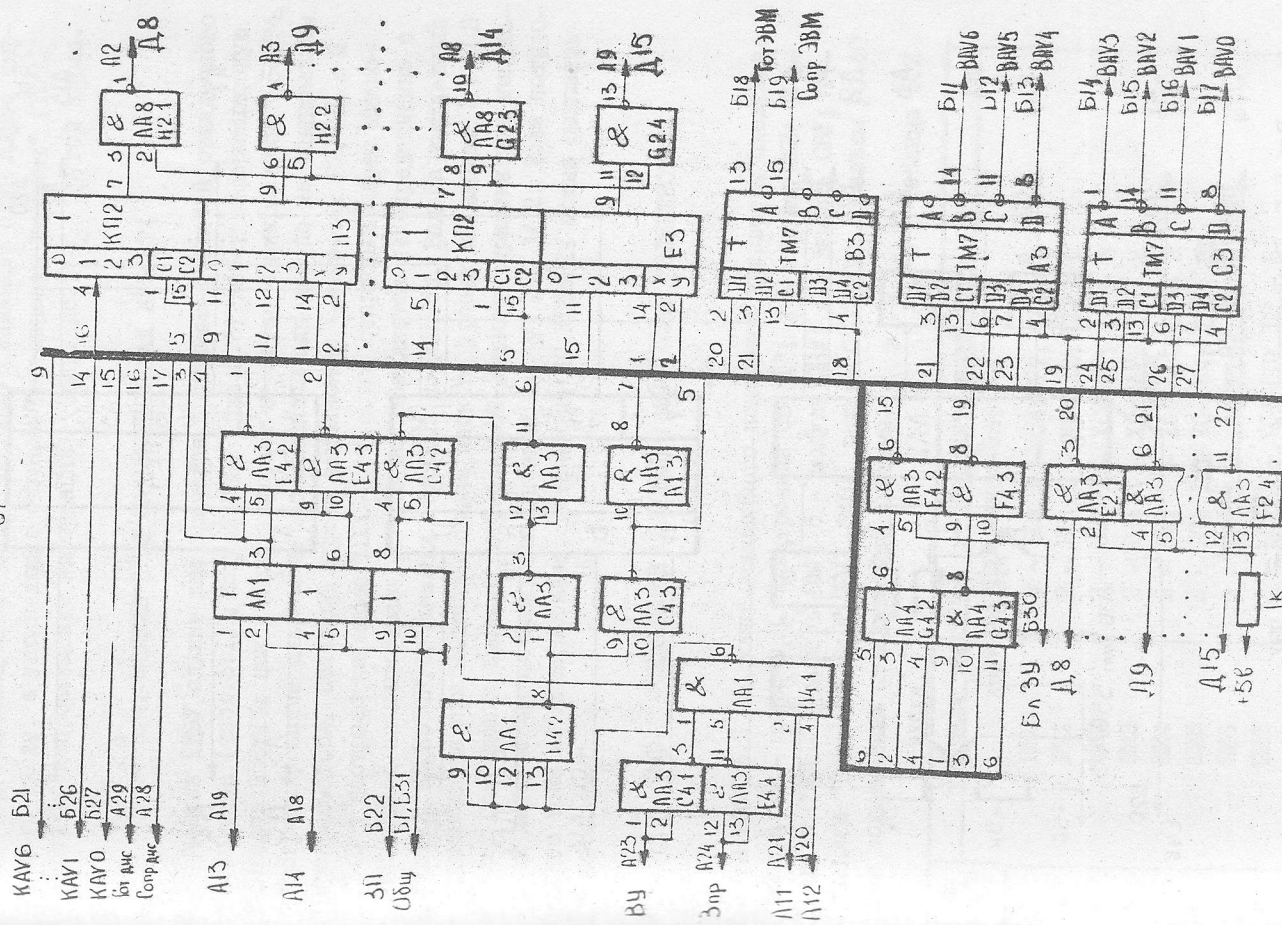


Рис. 5.5. Принципиальная схема модуля СВУ

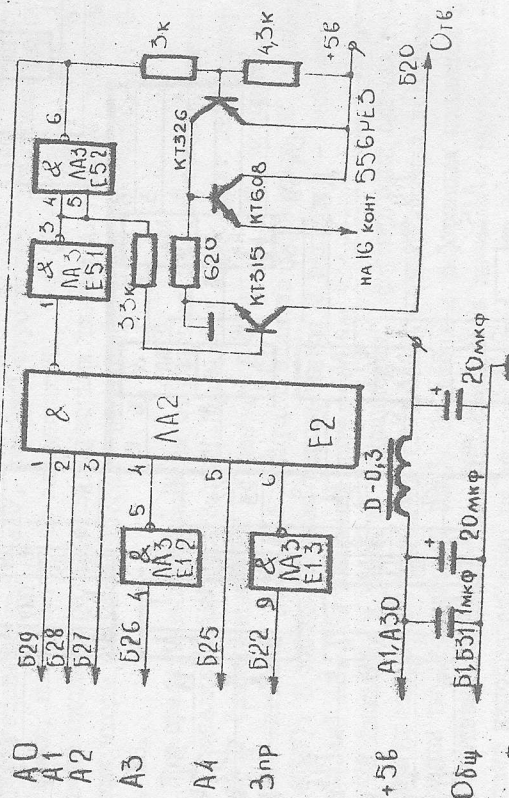
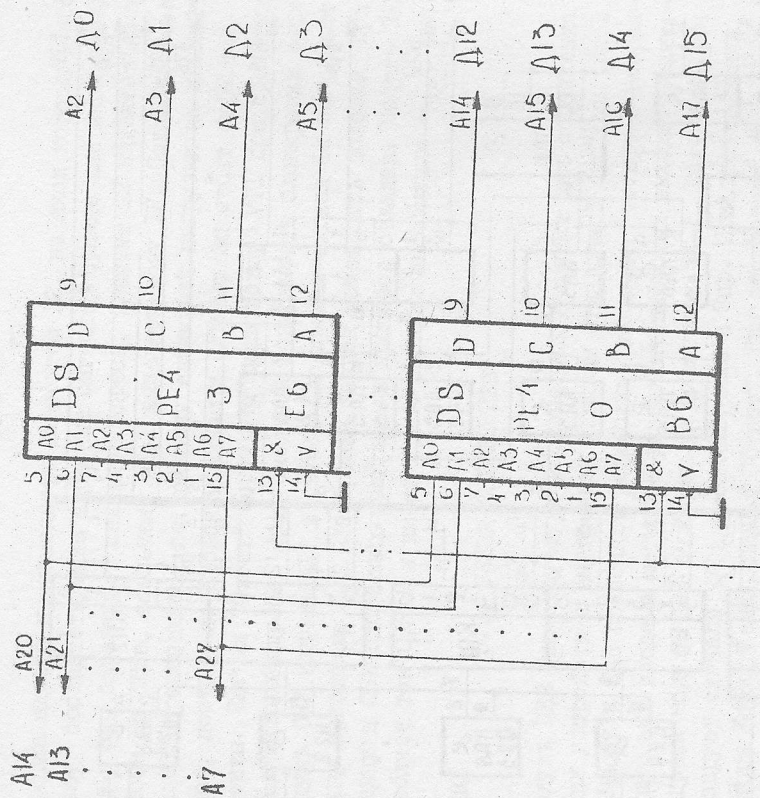


Рис. 5.6. Принципиальная схема модуля ПЗУ

При этом информационный байт КAVO+KAV6 занимает один адрес шифрового входа, а управляющие сигналы "готовность дисплея" (Гот. дис.) и "сопровождение информации" (Сопр. дис.) - другой адрес.

5.4. МОДУЛЬ ПЗУ НА МИКРОСХЕМАХ К556РТ4

Модуль ПЗУ служит для хранения программы-модуля отладочного комплекса (табл. 5.1). Модуль ПЗУ (рис. 5.6) имеет информационную емкость 256x16; накопитель включает в состав 4 микросхемы К556РТ4. Программирование микросхем производится индивидуально на специальном программаторе. Селектор адреса выполнен на элементах Е2, Е1.2 и Е1.3 и настроен на адрес 1000₁₆, т.е. на стартовый адрес микро-ЭМ. Выход на магистраль D0-D15 осуществляется непосредственно с выходов ИС К556РТ4, имеющих открытый коллектор. Выход информации производится при наличии сигнала низкого уровня на входах &V. В целях сокращения средней потребляемой мощности применяется импульсное питание через ключ, выполненный на VT1 и VT2. Если потребление тока не лимитировано, питание на ИС К556РТ4 можно подавать постоянно.

5.5. СОЕДИНЕНИЕ МОДУЛЯ С МИКРО-ЭМ "ЭЛЕКТРОНИКА С5-11"

В табл. 5.2 модули отладочного комплекса присвоены следующие номера: 1 - микро-ЭМ "Электроника С5-11"; 2 - модуль СШ; 3 - модуль США; 4 - модуль ОБУ; 5 - модуль ПЗУ; 6 - модуль СВУ; 7 - дисплей "Видеотон-340" (VT-340), разъем СГ-29; 10 - разъем РД-50 для подключения отлаживаемой системы.

Таблица 5.2

№ п/п	Сигналы	Контакты устройств	
		Магистраль микро-ЭМ	Контакты устройств
1	ШИО	2 - Е2; 1 - XC4; B17; 10 - 1	2 - Е2; 1 - XC4; B17; 10 - 1
2	ШИ1	2 - Е3; 1 - XC4; A2; 10 - 2	2 - Е3; 1 - XC4; A2; 10 - 2
3	ШИ2	2 - Е2; 1 - XC4; B1; 10 - 3	2 - Е2; 1 - XC4; B1; 10 - 3
4	ШИ3	2 - Е5; 1 - XC4; A18; 10 - 4	2 - Е5; 1 - XC4; A18; 10 - 4
5	ШИ4	2 - Б6; 1 - XC4; A20; 10 - 5	2 - Б6; 1 - XC4; A20; 10 - 5
6	ШИ5	2 - Б7; 1 - XC4; B4; 10 - 6	2 - Б7; 1 - XC4; B4; 10 - 6
7	ШИ6	2 - Б8; 1 - XC4; A19; 10 - 7	2 - Б8; 1 - XC4; A19; 10 - 7
8	ШИ7	2 - Б9; 1 - XC4; B3; 10 - 8	2 - Б9; 1 - XC4; B3; 10 - 8

№ п/п	Сигналы	Контакты устройств
9	ШИ8	2 - Б10; 1 - ХС4:Б7; 10 - 9
10	ШИ9	2 - Б11; 1 - ХС4:А9; 10 - 10
11	ШИ10	2 - Б12; 1 - ХС4:Б11; 10 - 11
12	ШИ11	2 - Б13; 1 - ХС4:А12; 10 - 12
13	ШИ12	2 - Б14; 1 - ХС4:А16; 10 - 13
14	ШИ13	2 - Б15; 1 - ХС4:Б22; 10 - 14
15	ШИ14	2 - Б16; 1 - ХС4:А17; 10 - 15
16	ШИ15	2 - Б17; 1 - ХС4:Б19; 10 - 16
17	ША0	3 - Б2; 1 - ХС4:Б16; 10 - 17
18	ША1	3 - Б3; 1 - ХС4:Б2; 10 - 18
19	ША2	3 - Б4; 1 - ХС4:Б21; 10 - 19
20	ША3	3 - Б5; 1 - ХС4:А3; 10 - 20
21	ША4	3 - Б6; 1 - ХС4:А21; 10 - 21
22	ША5	3 - Б7; 1 - ХС4:А5; 10 - 22
23	ША6	3 - Б8; 1 - ХС4:Б6; 10 - 23
24	ША7	3 - Б9; 1 - ХС4:А6; 10 - 24
25	ША8	3 - Б10; 1 - ХС4:А1; 10 - 25
26	ША9	3 - Б11; 1 - ХС4:Б10; 10 - 26
27	ША10	3 - Б12; 1 - ХС4:Б8; 10 - 27
28	ША11	3 - Б13; 1 - ХС4:А10; 10 - 28
29	ША12	3 - Б14; 1 - ХС4:А11; 10 - 29
30	ША13	3 - Б15; 1 - ХС4:Б14; 10 - 30
31	ША14	3 - Б16; 1 - ХС4:Б13; 10 - 31
32	Эпр.ЗУ	3 - Б18; 1 - ХС4:Б18; 10 - 32
33	Бл ЗУ	3 - Б17; 1 - ХС4:Б20; 10 - 33
34	Бл ЗУ	3 - Б24; 1 - ХС3:А4; 10 - 34
35	Ф4м	3 - Б19; 1 - ХС3:Б5; 10 - 35
Внутренняя магистраль системы		
1	Д0	2 - А2; 4 - А2; 5 - А2
2	Д1	2 - А3; 4 - А3; 5 - А3
3	Д2	2 - А4; 4 - А4; 5 - А4
4	Д3	2 - А5; 4 - А5; 5 - А5
5	Д4	2 - А6; 4 - А6; 5 - А6
6	Д5	2 - А7; 4 - А7; 5 - А7

№ п/п	Сигналы	Контакты устройств
7	Д6	2 - А8; 4 - А8; 5 - А8
8	Д7	2 - А9; 4 - А9; 5 - А9
9	Д8	2 - А10; 4 - А10; 5 - А10; 6 - А2
10	Д9	2 - А11; 4 - А11; 5 - А11; 6 - А3
11	Д10	2 - А12; 4 - А12; 5 - А12; 6 - А4
12	Д11	2 - А13; 4 - А13; 5 - А13; 6 - А5
13	Д12	2 - А14; 4 - А14; 5 - А14; 6 - А6
14	Д13	2 - А15; 4 - А15; 5 - А15; 6 - А7
15	Д14	2 - А16; 4 - А16; 5 - А16; 6 - А8
16	Д15	2 - А17; 4 - А17
17	А0	3 - Б29; 4 - Б29; 5 - Б29
18	А1	3 - Б28; 4 - Б28; 5 - Б28
19	А2	3 - Б27; 4 - Б27; 5 - Б27
20	А3	3 - Б26; 4 - Б26; 5 - Б26
21	А4	3 - Б25; 4 - Б25; 5 - Б25
22	А5	3 - А29; 4 - А29; 5 - А29
23	А6	3 - А28; 4 - А28; 5 - А28
24	А7	3 - А27; 4 - А27; 5 - А27
25	А8	3 - А26; 4 - А26; 5 - А26
26	А9	3 - А25; 4 - А25; 5 - А25
27	А10	3 - А24; 4 - А24; 5 - А24
28	А11	3 - А23; 4 - А23; 5 - А23; 6 - А21
29	А12	3 - А22; 4 - А22; 5 - А22; 6 - А20
30	А13	3 - А21; 4 - А21; 5 - А21; 6 - А19
31	А14	3 - А20; 4 - А20; 5 - А20; 6 - А18
32	Эпр	3 - Б22; 4 - Б22; 5 - Б22; 6 - А24
33	Эп	3 - Б21; 4 - Б21; 5 - Б21; 6 - А22
34	Отв.	3 - Б20; 4 - Б20; 5 - Б20; 6 - А25
35	УШ1	2 - Б29; 3 - А19
36	УШ1	2 - Б27; 3 - А18
37	Общий	2 - Б1; 2 - Б31; 3 - Б1; 3 - Б31; 4 - Б1; 4 - Б31; 5 - Б1; 5 - Б31; 6 - Б1; 6 - Б31; 1 - ХС2:А1; 7 - 24

№ п/п	Сигналы	Контакты устройств
Модуль сопряжения с VT-340		
1	Гот. дис.	6 - A29; 7 - 26
2	Сопр. дис.	6 - A28; 7 - 2
3	KAVO мл.	6 - B27; 7 - 3
4	KAVI	6 - B26; 7 - 4
5	KAV2	6 - B25; 7 - 5
6	KAV3	6 - B24; 7 - 6
7	KAV4	6 - B23; 7 - 7
8	KAV5	6 - B22; 7 - 8
9	KAV6	6 - B21; 7 - 9
10	Гот. ЭВМ	6 - B18; 7 - 1
11	Сопр. ЭВМ	6 - B19; 7 - 27
12	BAVO мл.	6 - B17; 7 - 28
13	BAVI	6 - B16; 7 - 29
14	BAV2	6 - B15; 7 - 30
15	BAV3	6 - B14; 7 - 31
16	BAV4	6 - B13; 7 - 32
17	BAV5	6 - B12; 7 - 33
18	BAV6	6 - B11; 7 - 34
19	Общий VT-340	6 - B1; 6 - B31; 7 - 24
	Питание + 5B	2 - A1; 2 - A30; 3 - A1; 3 - A30; 4 - A1; 4 - A30
	Питание + 24B	4 - A30; 5 - A1; 6 - A1; 6 - A30
		1 - XC2:A2; 2 - B30; 3 - B30

6. ПРОГРАММИРОВАНИЕ ДЛЯ МИКРО-ЭВМ СЕМЕЙСТВА "ЭЛЕКТРОНИКА-05"

6.1. ОПИСАНИЕ СИСТЕМЫ КОМАНД

Система команд микро-ЭВМ (табл. 6.1) имеет в своем составе три формата (табл. 6.2). В первый формат входят двухадресные команды, в которых первый операнд является общим регистром ОР, а второй в зависимости от модификации адреса может иметь прямую, косвенную, двойную косвенную, индексную адресацию или адресацию с автоиндексацией.

ФОРМАТЫ КОМАНД												
Ф=1*	НО	В	М	А	Р	2	Ф=3	О	НОЗ	Р	1	П
A2=R2 (J=0, M=00); A2=<R2> (J=1, M=00, J=0, M=01); A2=<R2>+<СЧК> (J=0, M=10; J=0, M=11)												
Ф=2	Е	Р	У	Л	НОЗ=D (УМНОЖЕНИЕ, ДЕЛЕНИЕ)							
ОПЕРАЦИИ ПОДГОТОВКИ ЯЧЕЕК												
ММК	Ф	НО	ОПЕРАЦИЯ									
ВВ	1	8	R1:=A2									
ГР	1	9	A2:=R1									
ГРМ	3	0	<R1>-1-<R1>+2(F-P):=ОП-;-ОПF									
ВВМ	3	0	ОПF-;-ОПF:=-<R1>-2(F-P):=-<R1>-2(F-P)+1									
РСР	3	5	П=0, R1:=РГОВ+У; R1:=1, РГОВ+У:=R1									
УН	3	7	П=C, РГЗ:=РНЗ; РНЗ:=R1									
ВЛ	3	8	П=C, R1=0, РНЗ:=РНЗ									
ОПЕРАЦИИ УПРАВЛЕНИЯ												
ПВ	2	2	ВУ=ПР.РЗ, СЧК:=СЧК+L									
ПН	2	2	FУ=ПР.РЗ, СЧК:=СЧК-L									
ПЦ	1	3	R1:=СЧК; СЧК:=A2									
ПМЛ	3	3	АДР.МЛ:=R1									
ЛОГИЧЕСКИЕ ОПЕРАЦИИ												
СЛ	1	4	R1:=R1 V A2									
УЛ	1	5	R1:=R1 & A2									
СМ	1	6	R1:=R1 -V- A2									
ПВ	1	7	R1:=N(ПЕ)A2									
АРИТЕТИЧЕСКИЕ ОПЕРАЦИИ												
С	1	1	R1:=R1+A2									
В	1	2	R1:=R1-A2									
ОР	1	3	R1-A2									
* ДЛЯ M=10 РЕЗУЛЬТАТ ОПЕРАЦИИ ФОРМИРУЕТСЯ В A2												

ДЛЯ M=10 РЕЗУЛЬТАТ ОПЕРАЦИИ ФОРМИРУЕТСЯ В A2

Второй формат содержит две команды условного перехода: переход вперед и назад на число команд, задаваемое смещением.
Третий формат — специальные и одно-трехные команды. Вид операций третьего формата определяется полем КОЗ.

Таблица 6.2
Форматы команд

Разряды и нб. слова	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1 формат	Код опера- ции I-I ₁₆			В	З	М	R I адрес I-го операнда			R 2 адрес 2-го операнда						
2 формат	Код опера- ции E - пере- ход вперед F - назад			Маска условия = 0 < 0 > 0			Приращение к C _ч (макс. ± (FE ₁₆) команд)									
3 формат	Признак 3 формата			КОЗ Код опера- ции 3 фор- мата			R I (адрес операнда)			Модификация команды						

Модификация адреса команд I формата

При выполнении команд I формата результат всегда записывается по A_{исп} I, за исключением нескольких команд при модификации M=10.
1. Признак модификации адреса O₁₆ (B=0, J=0, M=00)
A_{исп} I = R I, A_{исп} 2 = R 2.

Команды с такой модификацией выполняют операции между двумя общими регистрами (OP):

- 8034 В ОР3 записать содержимое ОР4;
 - 2056 Из содержимого ОР5 вычесть содержимое ОР6 и т.д.
2. Признак модификации адреса I₁₆ (B=0, J=0, M=01) (косвенная адресация с автоиндексацией)

$$A_{исп} I = R I, A_{исп} 2 = \langle R 2 \rangle; R 2 = \langle R 2 \rangle + 2.$$

а) Запись констант:

$$8130 \text{ В ОР3 записать константу } 5555.$$

$$5555 \text{ ОР0:} = \langle \text{ОР0} \rangle + 2, \text{ т.е. } C_{ч}K: = \langle C_{ч}K \rangle + 2.$$

б) Чтение из общего поля памяти с организацией счетчика в общем регистре R 2:

8135 В ОР3 записать содержимое ячейки, адрес которой находится в ОР5, содержимое ОР5 автоматически увеличивается на 2.

в) Запись в общее поле памяти с организацией счетчика в ОР R 2:

9135 Информацию из ОР3 записать по адресу, находящемуся в ОР5; содержимое ОР5 увеличивается на 2.

Аналогично а, б, в можно организовать другие виды операций: сравнение, арифметические и логические операции и др.

г) Переход к абсолютному адресу:

8100 В C_чK (ОР0) записать адрес 1000₁₆;
1000 (для сравнения см. пункт 2а).

3. Признак модификации адреса I₁₆ (B=0, J=1, M=00) (косвенная адресация)

$$A_{исп} I = R I, A_{исп} 2 = \langle R 2 \rangle, \text{ т.е. в ОР R 2 всегда хранится адрес второго операнда.}$$

Сложение.

1438 К содержимому ОР3 прибавить число, адрес которого в поле памяти находится в ОР8.

Аналогично исполняются и другие команды выполнения операций и результатов.

4. Признак модификации адреса 5₁₆ (B=0, J=1, M=01) (косвенная адресация с автоиндексацией)

$$A_{исп} I = R I, A_{исп} 2 = \langle R 2 \rangle, \text{ после выполнения команды } \langle R 2 \rangle + 2.$$

а) Запись содержимого ОР по фиксированному адресу:

$$9530 \text{ Содержимое ОР записать по адресу } 1900 \text{ } 1900, C_{ч}K: = \langle C_{ч}K \rangle + 2.$$

б) Чтение в ОР информации, находящейся по фиксированному адресу:

$$8530 \text{ В ОР3 записать содержимое ячейки с адресом } 1800 \text{ } 1800, C_{ч}K: = \langle C_{ч}K \rangle + 2.$$

в) Пример двойной косвенной адресации с автоиндексацией:

8534 В ОР3 записать содержимое ячейки, расположенное по адресу, находящемуся в ячейке, на которую указывает содержимое ОР4; ОР4: = $\langle \text{ОР4} \rangle + 2$.

5. Признак модификации адреса 3₁₆ (B=0, J=0, M=11) (использование индекса - регистра и смещения)

$$A_{исп} I = R I, A_{исп} 2 = \langle R 2 \rangle + \langle C_{ч}K \rangle \text{ (R 2 + смещение)}$$

ние, задаваемое 2 словом команды);

R 2 - индекс - регистр.

а) Разветвление программы на несколько подпрограмм. $\langle OP3 \rangle$ - номер подпрограммы (от 0_{I6} до 1_{I6}).

Адрес

I400 8303 В C_K команд записать адрес подпрограммы, определенный как $\langle OP3 \rangle + I404_{I6}$.
I402 1404
I404 1620 Массив адресов подпрограмм. Размер определяется
I406 1640 числом подпрограмм.

Если $\langle OP3 \rangle = 2_{I6}$, то $C_K = \langle I404_{I6} + 2_{I6} \rangle = \langle I406 \rangle = I640_{I6}$, т.е. после выполнения этой команды будет выполняться команда с адресом $I640_{I6}$.

б) Запись из OP с использованием индекса - регистра $\langle OP3 \rangle = 28_{I6}$.
9353 По адресу $I236_{I6} + 28_{I6} = I24E_{I6}$ записать содержимое $I236_{OP5}$.

6. Признак модификации адреса 2_{I6} ($B = 0$, $J = 0$, $M = 10$).

Этот метод адресации выполняется так же, как и при $M = 11$. Только при выполнении арифметических и логических команд ($KO = 1, 2, 4, 5, 6$) запись результата происходит по A_{nop} 2.

При использовании признака байтовой адресации ($B = 1$) обращение происходит к байту в зависимости от адреса. Четные адреса соответствуют старшему байту, нечетные - младшему.

Расчет условных переходов 2 формата

Команды второго формата в случае выполнения условий, указанных в маске, осуществляют переход вперед и назад на заданное число команд. Длина перехода определяется приращением к счетчику команд, которое записывается непосредственно в команде условного перехода. При расчете перехода необходимо учитывать, что перед выполнением команды происходит увеличение C_K ($C_K + 2$). Формула для расчета длины перехода независимо от типа перехода (вперед или назад) позволяет производить аналитический расчет:

$$\Delta = \beta - (\alpha + 2),$$

где Δ - приращение при отброшенных двух старших шестнадцатичных цифрах;

β - адрес перехода;

α - адрес команд условного перехода.

Пример 1
Переход вперед

α 41BE $E7$ 02 = Δ

β 3212 9530

β 4208 5034 α 32CA FA 46 = Δ

$\Delta = 4208 - (41BE + 2) = 0028$, $\Delta = 3212 - (32CA + 2) = FF46$.

Наиболее широко используются следующие маски условий (табл. 6.3).

Таблица 6.3

Код условия в командах 2 формата					Условие перехода
4p	5p	6p	7p	16-ричная запись	
1	0	0	0	8	= 0
0	1	0	0	4	< 0
0	0	1	0	2	> 0
0	0	0	1	1	Переполнение
1	1	0	0	С	≤ 0
0	1	1	1	7	≠ 0
1	0	1	0	A	≥ 0
1	1	1	1	F	Возврат к следующей команде
0	0	0	0	0	

Выполнение команд 3 формата

Команды 3 формата условно можно разделить на 5 групп:

- одноадресные команды ($KO_3 = 2, 3, 4, 5, 6$);
- команды организации "стековой" памяти ($KO_3 = 0, 1$);
- расширение системы команд ($KO_3 = 0, D$);
- работа с системой прерывания ($KO_3 = 7, 8, 9, A, B$);
- "системные" команды ($KO_3 = E, F$).

Однако для микро-ЭВМ "Электроника 05-12" некоторые из этих команд либо запрещены полностью, либо могут быть использованы лишь частично. Функциональных возможностей этого формата достаточно для решения задач программирования.

1. Одноадресные команды всегда в качестве операнда используют

ют содержимое ОР. Эти команды позволяют осуществлять отсчеты, инвертирование, установку в нуль и организацию счетчиков в ОР. Команда работы с регистром связи (РСВ, КОЗ = 5) дает возможность оперативной работы с операндами двойной длины.

Пример. Операнды двойной длины хранятся в ОР так, как показано в таблице.

ОР6	003A	- старшее слово и знак	} первый операнд
ОР7	4B10	- младшее слово	
ОР8	0246	- старшее слово и знак	
ОР9	E302	- младшее слово	

Программа сложения:

1079 → ОР7: = <ОР7> + <ОР9>
 сложение младших слов
 + 4B10
 E302
 2E12
 произвошло переполнение
 и РСВ = 1

0561 → ОР6: = <ОР6> + 000116
 к одному из старших слов
 прибавляется содержимое
 РСВ

1068 → ОР6: = <ОР6> + <ОР8>
 сложение старших слов,
 + 003B
 0246
 0281
 вырабатываются признаки

результат операции находится в

<ОР6> = 0281 - старшее слово результата,
 <ОР7> = 2E12 - младшее слово результата.

Признаки АЛУ и состояние РСВ после последней команды являются результатом суммирования всех 4 слагаемых.

2. При необходимости организации памяти, работающей по принципу стека, можно использовать команды ИТМ и ВЕМ. Для этого один из младших регистров (ОР3, ОР4 ...) назначается указателем вершины стека, а информация заносится в стек и находится в вышестоящих регистрах.

Пример. Указатель стека ОР3.

1. 0039 - перевести в область ОЗУ, начиная с адреса, определяемого содержимым ОР8, содержимого общих регистров от ОР9 до ОРР включительно.

2. 0139 - перевести в ОР, начиная от ОР6 до ОР9 включительно,

содержимого ОЗУ, определяемого указателем ОР8.

После выполнения команды 1 содержимое ОР3 будет указывать свободную ячейку ОЗУ.

Перед выполнением команды 2 (ОР3) показывает свободную ячейку стека.

Загрузка в стеке идет с увеличением адреса указателя, а выгрузка - с уменьшением.

Особенностью этих команд является то, что можно произвольно (в пределах числа ОР) изменять объем информации при обмене со стеком.

3. С целью расширения системы команд предусмотрены две специальные команды, передающие управление специальным микропрограммам.

Команда ПП (КОЗ = С) позволяет передать управление микропрограмме с произвольным адресом МПЗУ.

Команда "Функция" (КОЗ = Д) передает управление библиотеке стандартных микропрограмм, реализующей различные стандартные функции. В "Электронике С5-12" реализованы только две: умножение и деление чисел с фиксированной запятой одинарной длины. Команда "Функция" всегда состоит из 2 слов.

Умножение: $\begin{array}{|c|c|} \hline \text{ОП} & \text{Р1} \\ \hline \text{О0} & \text{Р2} \\ \hline \end{array} \text{О0}$

где Р1 - номер ОР, содержащего множимое,

Р2 - номер ОР, содержащего множитель.

Результат операции записывается в ОР Р2; представляет старшие 16 разрядов произведения.

Деление: $\begin{array}{|c|c|} \hline \text{ОП} & \text{Р1} \\ \hline \text{О0} & \text{Р2} \\ \hline \end{array} \text{О0}$

где Р1 - делитель, Р2 - делимое.

Результат, старшие 16 разрядов частного, записывается в Р2.
 4. Работа группы команд, обслуживающих прерывания, показана в разд. 3 пособия. Команда (КОЗ = А) в "Электронике С5-12" не используется, а команда (КОЗ = В) используется для программной смены маски прерывания (МПР) и состояния регистра программных прерываний (РПР).

5. К "системным" командам можно отнести команду работы с признаками АЛУ, которая дает возможность чтения и записи нового состояния АЛУ (КОЗ = Е), и команду КОЗ = F. Последняя команда позво-

ляет производить останов работы микро-ЭВМ (OF00), разрешить (OF02) или запретить (OF04) программные прерывания. Останов процессора происходит без изменения его состояния и после нажатия кнопки "Гуск" он продолжит работу со следующей командой.

6.2. РЕАЛИЗАЦИЯ ПРОГРАММЫ ВЫЧИСЛЕНИЯ ЭЛЕМЕНТАРНЫХ МАТЕМАТИЧЕСКИХ ФУНКЦИЙ

Важным условием возможности применения микро-ЭВМ для реализации вычислительных алгоритмов является наличие в арсенале разработчика пакета прикладных программ (известно и другое название пакета - стандартные программы). Как правило, минимальный пакет состоит из программ вычисления тригонометрических и арифметических функций, программной реализации действий с числами в форме плавающей запятой и с удвоенной длиной мантиссы, программ преобразования форм данных (внешнего кода терминала в двоичный код машины, 16-й системы счисления в десятичную и т.д.).

Рассмотрим пример составления одной из подпрограмм пакета основных вычислительных функций.

Средства выполнения задания

1. Для выполнения работы требуется универсальный отладочный комплекс на основе микро-ЭВМ "Электроника С5-11(12)", оснащенный терминальным устройством "Видеотон-340" или А531-3/1.
2. При составлении головной проверочной программы необходимо использовать имеющиеся в составе комплекса подпрограммы ввода символов и 16-ричного слова.

Постановка и выполнение задания

1. Постановка задачи

Составить подпрограмму вычисления функции $y = \sqrt{x}$ ($0,5 \leq x < 1$), используя итерационную формулу Герона

$$y_{i+1} = \frac{1}{2} \left(y_i + \frac{x}{y_i} \right),$$

где $i = 0, 1, \dots$

В заданной области существования аргумента x наилучшее начальное приближение:

$$y_0 = \frac{1}{\sqrt{18 + 4\sqrt{2}}} \left(x + \frac{\sqrt{2}}{2} \right) \approx 0,5903x + 0,4173 = Ax + B.$$

При этом $0,5903 \cdot 10 = 5,903$; 16 ; $0,4173 \cdot 10 = 3,564$; 16 .

Точность вычисления y_{i+1} оценивается по формуле

$$|y_i - \frac{x}{y_i}| \leq \delta,$$

где ошибка δ выбирается исходя из имеющейся разрядной сетки микро-ЭВМ. Для микро-ЭВМ семейства "Электроника С5" вес числовой единицы $0,0001 \cdot 16 = 0,00003$; $10 = \delta$.

2. Решение задачи

а) Распределение памяти. С учетом сложившейся типовой структуры технического комплекса систем обработки, в которой модуль подупостановного запоминающего устройства присваиваются адреса (1000+1776) 16 , наиболее удобным местом расположения подпрограммы и констант является конец указанной зоны памяти.

В то же время наиболее удобными общими регистрами ОР для хранения в подпрограммах являются расположенные по порядку (начиная с последних номеров) ОРР, ОРГ ... и т.д. Это обеспечит в случае дефицита общих регистров) оптимальную грузоповую выгрузку и загрузку их содержимого в головных программах (см. систему команд микро-ЭВМ "Электроника С5", операции ГРМ, ВЕМ). Для одной типичности ячейкой возврата во всех независимых подпрограммах ведем ОРГ.

б) Алгоритмическое решение задачи. Последовательность выполнения действий определяется алгебраическими выражениями п.1.

Улучшенный алгоритм

Вычислить $y_0 = Ax + B$; y_0 соответствует y_i при $i = 0$ до входа в итерационный цикл.

Операции в цикле:

- операция x / y_i ;
- определяется $y_{i+1} = \frac{1}{2} \left(y_i + \frac{x}{y_i} \right)$;
- проверяется условие недопустимости ошибки $|y_i - \frac{x}{y_i}| > \delta$;
- при выполнении условия цикл повторяется, в новом цикле берется $y_i = y_{i+1}$ предыдущего.

Выход из подпрограммы

Используя операции над числами с фиксированной запятой (в системе команд микро-ЭВМ "Электроника С5" имеются только такие опера-

ции), необходимо проанализировать и установить причины переполнения разрядной сетки микро-ЭВМ на критических участках алгоритма решения задачи. Так, в области существования аргумента $(0,5 \leq X < 1)$ значения $A \cdot X$ и Y_0 не выйдут за разрядную сетку (из диапазона $0 \leq Z < 1$). Действительно, $A \cdot X_{\max} \approx 0,5 \cdot 0,5 \approx 0,25$; действительная X/Y_0 тоже всегда < 1 , поскольку значение подкоренного в данном диапазоне всегда меньше значения функции (несложно проверить на примерах). Однако, если $0,5 < Y_i < 1$, $0,5 < X/Y_i < 1$, то $1 < (Y_i + X/Y_i) < 2$. Выходом из создавшегося положения является вычисление Y_{i+1} как $0,5 \cdot Y_i + 0,5 \cdot X/Y_i$, в котором каждый сомножитель и их сумма лежат в диапазоне $0 \leq Z < 1$.

в) Составление подпрограммы вычисления функции. С учетом изложенного выше составляется программа, в которой операции умножения на $0,5 = 2^{-1}$ эквивалентны арифметическим сдвигам вправо на 1 разряд. Аргумент хранится в ОРЗ; значение функции формируется в ОРБ.

Текст подпрограммы
Таблица 6.4

№ п/п	Адрес 1600	Содержимое 1600	Комментарий
1	17D4	81E0	ОРБ = $4B8F_{16}$; константа A
2	17D6	4B8F	посылается в ОРБ
3	17D8	81D0	ОРД = $356A_{16}$; константа B
4	17DA	356A	посылается в ОРД
5	17DC	0D00	ОРБ = ОРБ * ОРД, умножение
6	17DE	00E0	$A \cdot X$, результат в Р
7	17E0	10ED	В ОРБ = $Y_0 = A \cdot X + B$
8	17E2	80DC	Начало цикла, ОРД = X
9	17E4	0DE1	ОРД = X/Y_i
10	17E6	00D0	Y_i резервируется 3 ОРБ
11	17E8	80BE	X/Y_i резервируется в ОРБ
12	17EA	90AD	ОРА = $0,5 \cdot X/Y_i$
13	17EC	04A1	ОРБ = $0,5 \cdot Y_i$
14	17EE	04E1	ОРБ = $Y_{i+1} = 0,5(Y_i + X/Y_i)$
15	17F0	10EA	ОРВ = $(Y_i - X/Y_i)$
16	17F2	20D1	

Окончание табл. 6.4

№ п/п	Адрес 1600	Содержимое 1600	Комментарий
13	17F4	4A02	Если $XB > 0$, на 17E3
14	17F6	06B6	$RB = -RB$
15	17F8	31B0	Сравнение $ Y_i - X/Y_i - \delta$
16	17FA	0001	Если результат > 0 , на 17E2
17	17FC	F2E4	$O_4 K_i = ORB - \text{выход из под-}$
	17FE	800F	программы

г) Головная программа проверки процедуры вычисления $Y = \sqrt{X}$ ($0,5 \leq X < 1$). Алгоритм проверочной программы:

- ввести с терминала значение X в 1600;
- обратиться к составленной подпрограмме вычисления $Y = \sqrt{X}$;
- вывести значение функции на терминал;
- передать управление процедуре ввода (первая строка алгоритма).

Для ввода и вывода 16-ричной информации используем внутренние подпрограммы отладочного комплекса, имеющие следующие характеристики.

Подпрограмма ввода 16-ричного слова:

- начальный адрес - 6008_{16} ;

- ячейка возврата - ОРБ;

- ячейка результата - ОРБ.

Подпрограмма вывода символа:

- начальный адрес - 6036_{16} ;

- ячейка возврата - ОРД;

- рабочие регистры - 4, 7;

- ячейка кода выводного символа - ОРЗ.

Подпрограмма вывода 16-ричного слова:

- начальный адрес - $611E_{16}$;

- ячейка возврата - ОРБ;

- рабочие регистры - ОР7, 3, 4, 9, D;

- ячейка содержимого на вывод - ОРБ.

Каждое испытание на экране терминала должно отображаться отдельной строкой.

$X = 5555/Y$ = 6666, где 5555_{16} - значение аргумента, "/" - символ "граница слова" - эти символы выводятся оператором; остальные символы выводятся микро-ЭВМ.

Коды символов КОИ - 7 терминала

Обозн.	Код	Обозн.	Код	Обозн.	Код
X	54	=	3Д	У	59
				↓	0А

Головную программу можно разместить в любой незанятой области памяти, например, с адресов (0020 + 00FE) 16.

Результаты проверки

№ п/п	Значение X 10сс	Вычисленное Y 16сс	Теоретическое Y 10сс
1	0,5	4000	0,707092
2	0,6	4000	0,774536
3	0,7	599A	0,836638
4	0,8	6666	0,894409
5	0,9	7333	0,948669

Таблица 6.6

Текст головной программы

№ п/п	Адрес 16сс	Содержимое 16сс	Комментарий
1	0020	8130	Вывод символа X
2	0022	0054	
3	0024	01D0	
4	0026	6036	
5	0028	8130	
6	002A	003D	Вывод символа =
7	002C	01D0	
8	002E	6036	
9	0030	01E0	
10	0032	6008	
11	0034	8006	Ввод значения X в 16сс
12	0036	8130	
13	0038	0059	
14	003A	01D0	
15	003C	6036	

Таблица 6.7

Окончание табл. 6.7

№ п/п	Адрес 16сс	Содержимое 16сс	Комментарий
9	003E	8130	Вывод символа =
10	0040	003D	
11	0042	01D0	
12	0044	6036	
13	0046	01F0	Вычисление $Y = \sqrt{X}$
14	0048	17D4	
15	004A	80BE	
16	004C	01C0	
17	004E	611E	Вывод значения Y в 16сс
18	0050	8130	
19	0052	000A	
20	0054	01D0	
21	0056	6036	Вывод символа (LINE FEED)
22	0058	8100	
23	005A	0020	
24			

Возврат на начало головной программы

ЗАКЛЮЧЕНИЕ

В учебном пособии авторы осветили лишь один из главных аспектов проектирования систем с микро-ЭВМ: совместное создание аппаратной части системы с конкретной микро-ЭВМ и разработку программного обеспечения для нее. Другие важные аспекты остались за пределами книги по причине ограниченного объема представленного пособия. К этим аспектам относятся: формальные (или математические) методы проектирования, основанные на аппаратах целочисленного программирования и теории массового обслуживания; проектирование и общие приемы создания прикладного аппаратного и программного обеспечения; особенности проектирования на других типах микропроцессоров и микро-ЭВМ.

Авторы считают пособие начальной ступенью на сложном пути развития основ проектирования систем автоматизации на базе микропроцессоров и микро-ЭВМ. В частности, для самостоятельного учебно-методического развития работ по семейству микро-ЭВМ "Электроника С5" авторы рекомендуют реализовать описанный комплекс (либо его вариант) и на данной технической базе, руководствуясь материалами пособия, приступить к выполнению лабораторных работ по курсу

"Проектирование АСУТП":

1. Идентификация объекта автоматизации, составление структуры аппаратуры и программной частей АСУТП на СЗ-ЭВМ.
2. Элементы программирования контроллеров в машинных кодах "Электроника С5" с вводом каналов ЦВВ, прерывания, таймера.
3. Назначение и правила пользования модулями монитора операционной системы.
4. Изучение функций и правил работы с резидентными перемещаемым ассемблером операционной системы.
5. Отладчик. Составление и проверка выполнения учебных программ.

Кроме лабораторных работ по общим вопросам проектирования, полезно развернуть ряд прикладных макетов, подключаемых к каналам АЦП, ЦВВ, таймера и прерываний отладочного комплекса. Элементы таких макетов могут быть различные переключатели и кнопки, индикаторы, датчики, исполнительные механизмы. При наличии резидентного отладочного комплекса постановка прикладных лабораторных работ не вызывает затруднений.

ЛИТЕРАТУРА

1. Васильев А.Б., Калинин Н.М., Кошечев В.В., Сумин В.В., Сырцев В.Н. Применение одноплатных микро-ЭВМ семейства "Электроника С5" в автоматизированных системах. - Электронная промышленность, 1981, № 7-8.
2. Справочник по интегральным микросхемам / Под ред. Б.В. Тарабрина. - М.: Энергия, 1981.
3. Транзисторы для аппаратуры широкого применения. Справочник / Под ред. Б.Д. Перельмана. - М.: Радио и связь, 1981.
4. Полупроводниковые приборы. Справочник / Под ред. Н.Н. Горюнова. - М.: Энергоинформ, 1982.
5. Кошечев В.В., Фоминых В.А. Интегральная схемотехника. Применение микросхем средней степени интеграции серии К155 в устройствах автоматики. Учебное пособие. - Горький, изд. ГГУ, 1982.
6. Зеленко Г.В., Иванников А.Д., Сыпчук П.П. Проектирование и отладка микропроцессорных систем. - М.: Машиностроение, 1982.
7. Микро-ЭВМ "Электроника С5" и их применение / Под ред. В.М. Пролейко. - М.: Сов. радио, 1980.

СОДЕРЖАНИЕ

	Стр.
1. ВВЕДЕНИЕ	3
2. МИКРО-ЭВМ "ЭЛЕКТРОНИКА С5-12" И МИКРОПРОЦЕССОРНЫЕ ФУНКЦИОНАЛЬНЫЕ МОДУЛИ (МФМ) - ТЕХНИЧЕСКАЯ БАЗА ПРОЕКТИРОВАНИЯ МАССОВЫХ АВТОМАТИЗИРОВАННЫХ СИСТЕМ	5
2.1. Определение класса массовых автоматизированных систем	5
2.2. Примеры массовых автоматизированных систем	8
2.2.1. Задача, связанная с обогащением руд черных металлов	9
2.2.2. Обработка данных эллипсометрических измерений	10
2.3. О проектировании систем с микро-ЭВМ	10
3. МИКРО-ЭВМ "ЭЛЕКТРОНИКА С5-12" КАК ФУНКЦИОНАЛЬНЫЙ БЛОК	12
3.1. Центральная часть микро-ЭВМ	15
3.2. Устройствa связи с объектом	18
3.3. Система прерываний	20
3.4. Таймер	25
4. РЕЗИДЕНТНЫЙ ОТЛАДОЧНЫЙ КОМПЛЕКС	25
4.1. Назначение и функции комплекса	25
4.2. Техническая реализация отладочного комплекса	28
4.2.1. Структурная схема	28
4.2.2. Особенности использования серийных модулей в отладочном комплексе	34
4.2.3. Принципиальная реализация несерийных узлов и схемы соединений	35
4.3. Операционная система отладочного комплекса	38
4.3.1. Структура ОС	39
4.3.2. Драйвер пультового терминала	42
4.3.3. Супервизор (IO80+IO80; IIA+I2IC)	43

4.3.4. Модули монитора	Стр. 44
4.3.5. Модули отладчика.	47
4.3.6. Общие сведения о мини-ассемблере.	48
4.4. О применении отладочного комплекса	56
5. РЕАЛИЗАЦИЯ ОТЛАДЧОГО КОМПЛЕКСА НА РАСПРОСТРАНЕННЫХ ЭЛЕМЕНТАХ	58
5.1. Схемы преобразования уровней магистральных сигналов микро-ЭВМ.	60
5.2. Модуль ОЗУ на микросхемах К134РУ6.	64
5.3. Схема модуля ЦВВ	66
5.4. Модуль ПЗУ на микросхемах К556РТ4	69
5.5. Соединения модулей с микро-ЭВМ "Электроника С5-11"	69
6. ПРОГРАММИРОВАНИЕ ДЛЯ МИКРО-ЭВМ СЕМЕЙСТВА "ЭЛЕКТРОНИКА-С5"	72
6.1. Описание системы команд.	72
6.2. Реализация программы вычисления элементарных математических функций	80
ЗАКЛЮЧЕНИЕ.	85
ЛИТЕРАТУРА.	86