электронная промышленность

ISSN 0207-6357

1-2/93

БАЗОВЫЙ МАТРИЧНЫЙ КРИСТАЛЛ

Общие правила проектирования, изготовления, сборки, контроля
Выбор технологии
Организация заказа на изготовление БИС на базовых матричных кристаллах

ФИРМА «МИКРОН» ОРИЕНТИРУЕТСЯ НА ПОТРЕБИТЕЛЯ

НОВЫЕ ИЗДЕЛИЯ

БИС КМОП КНС в условиях космоса
Бескорпусные фотоприемные модули, миниатюрные источники питания, усилители мощности, резисторы, катушки индуктивности

ЗАРУБЕЖНАЯ ЭЛЕКТРОННАЯ ТЕХНИКА

Новости, краткие сообщения

DEFENCE INDUSTRIES COMMITTEE
OF RUSSIAN FEDERATION
Electronic Industry Central
Administrative Board

ELECTRONIC INDUSTRY

SCIENTIFIC-INFORMATION JOURNAL
PUBLISHED SINCE 1970
MOSCOW

Editor-in-Chief
Iu.A.KOZLOV

1-2/93

Basic Array Chips:
General Design Rules, Manufacturing, Packaging & Testing
Selecting the Right Technology
How to Order a Basic Array Chip
The «Micron» Company is Catering for the Customer

New Products:
CMOS/SOS LSI in the Cosmos Environment, Unpackaged Photoreciever Modules, Miniature Power Sources, Power Amplifiers, Resistors, Inductors

CONTENTS

MICROELECTRONICS
Basic Array Chips R&D

Basic Array Chips and Semicustom VLSI Development Features. Popov V. I., Doroshenko B. S. 2

ECL Basic Array Chips Trends. Aronov N. V., Dubov I. N., et. al. 4

CMOS Basic Array Chips Engineering Development Methods. Romanetz I. V., Telenkov V. V., Prokhorov A. D., Fomin I. P. 10

Improvement of CMOS Gates Performance in the Range of Ultralow Temperatures. Col'diaev V. I., Serkov C. I. 15

Optimisation of Array Logic Elements Layout. Skobelev V. A. 18

MICROELECTRONICS
Basic Array Chips Technology

How to Choose the Most Cost-Effective Semicustom VLSI Technology. Martinov V. V., Staritzin V. C. 22

Component Isolation in Array LSI. Staritzin V. C., Gordeev D. D., Diagelev V. N. 28

Merged Photo and Electron Beam Lithography for LSI Production. D'emina O. N., Gigynova I. E., et. al. 36

Improvement of the Basic Array Chip Transistor Structure. Lukashevitch M. I., Shevchenko A. P., Staritzin V. C. 39

Engineering-Economic Analysis of Array LSI Production. Bezborodnikov B. A.. Martinov V. V. (abstract) 49

MICROELECTRONICS
Electron Devices and Their Applications

Effects of Modulating Galactic Cosmos Beams Emission on CMOS/SOS LSI Operation. Usov N. N., Uvarov E. W., Khramzov A. P., et. al. 50

Analog Power IC Output Cascads Circuitry. Isakov A. B., Mamontov I. S., Mangula V. G., Sokolov I. M. 58

Unpackaged Photoreceiver Modules. Khatunsev A. I., Vasilevskaia L. M., et. al. 61

VLSI Transmitter for a Remote Control IR System. Lukovitch G. A., Polumbric V. B., Stadnikov C.A. 67

LSI Controller for the Information-Managment Network M9001. Tkachyk A. M., Bogysh S. S., Osipov A. D. 67

FOREIGN ELECTRONIC NEWS

South Korea Electronic is Strengthening its Position 83

LCD Displays are Still Promising 85

The Changing World Market of Electronic Connectors 88

The "Micron" Company

Address: Russian Federation, 117415, Moskow, pr. Vernadskogo. 39
Tel.: 432-92-72, 432-92-27, 432-91-89

КОМИТЕТ РОССИЙСКОЙ ФЕДЕРАЦИИ ПО ОТРАСЛЯМ ОБОРОННОЙ ПРОМЫШЛЕННОСТИ
Главное управление электронной промышленности

электронная промышленность

НАУЧНО-ИНФОРМАЦИОННЫЙ ЖУРНАЛ
ИЗДАЕТСЯ С 1970 г.
г. МОСКВА

Главный редактор
Ю.А.КОЗЛОВ

1-2/93

OldPC.su
. . . .
музей компьютеров

СОДЕРЖАНИЕ

МИКРОЭЛЕКТРОНИКА
БМК: разработки, проектирование

Особенности разработки базовых матричных кристаллов и полузаказных БИС на их основе. *Попов В. И., Дорошенко Б. С.* 2

Перспективы развития базовых матричных кристаллов ЭСЛ-типа. *Аронов М. В., Дубов Ю. Н., Кошманов В. Ф., Михайлов В. М., Парфенов Д. Н., Попов В. И., Севостин Ю. А., Сомов С. В.* 4

Инженерные методы проектирования КМОП БМК. *Романец Ю. В., Теленков В. В., Прохоров А. Д., Фомин Ю. П.* 10

Повышение быстродействия КМОП-вентилей в диапазоне сверхнизких температур. *Кольдяев В. И., Серков К. И.* 15

Оптимизация размещения логических элементов в матричных БИС. *Скобелев В. А.* 18

МИКРОЭЛЕКТРОНИКА
БМК: технология

Как выбирать технологию изготовления заказных СБИС. *Мартынов В. В., Старицын В. К.* 22

Методы изоляции компонентов матричных БИС. *Старицын В. К., Гордеев Д. Д., Дягилев В. Н.* 28

Комбинированная фото-электронно-лучевая литография в производстве БИС. *Демина О. Н., Жигунова И. Е., Ломоносов Д. Б., Мартынов В. В., Михеева Е. А., Петрухин С. Н.* 36

Методы совершенствования транзисторной структуры БМК. *Лукасевич М. И., Шевченко А. П., Старицын В. К.* 39

Технико-экономический анализ производства матричных БИС (реферат). *Безбородников Б. А., Мартынов В. В.* 49

МИКРОЭЛЕКТРОНИКА
Изделия электронной техники и их применение

Функционирование БИС, КМОП КНС при воздействии излучений, моделирующих галактические космические лучи. *Усов Н. Н., Уваров Е. Ф., Храмцов А. П., Кремер-Агеев Е. А., Големинов Н. Г.* 50

Микроминиатюризация импульсных источников питания. *Исаков А. Б., Карелин В. А., Манжула В. Г., Соколов Ю. М.* 55

Микросхемотехника выходных каскадов мощных аналоговых интегральных устройств. *Исаков А. Б., Мамонтов И. С., Манжула В. Г., Соколов Ю. М.* 58

Бескорпусные фотоприемные модули. *Хатунцев А. И., Василевская Л. М., Скрылев А. С., Крутилин В. Н., Мостовлянский Н. С., Марков А. Н., Оборотов А. Ф.* 61

БИС передатчика системы дистанционного управления в инфракрасном диапазоне. *Лукович Г. А., Полумбрик В. Б., Стадников К. А.* 67

БИС контроллера информационно-управляющей сети MZ9001. *Ткачук А. М., Богуш С. С., Осипов А. Л.* 67

Терморезисторы с положительным температурным коэффициентом сопротивления. *Гаврилов В. П.* 69

Полупроводниковые резисторы — варисторы. *Гаврилов В. П.* 71

D-ключ — D-SWITCH — D-SCHALTER — импульсный ключ с запоминанием сигнала управления. *Климов В. В.* 72

Универсальное программируемое ARC-звено второго порядка. *Крутчинский С. Г., Иванов Ю. И., Гришин С. В., Будяков И. В., Малинская Т. А.* 73

Миниатюрные катушки постоянной индуктивности. *Фурса О. Н., Прокудович В. Е.* 74

ЭКОНОМИКА
Экономика производства

Построение системы анализа работы предприятия. *Магомедов С. М., Владыкин Е. Н., Кариенко Л. В., Масленников С. Л.* 75

ЗАРУБЕЖНАЯ ЭЛЕКТРОННАЯ ТЕХНИКА

Оборудование и технология — неразрывное единство для эффективного получения тонких слоев. *Аутенрит Ханс, Фабиан Лути* 81

Укрепление позиций южнокорейской электронной промышленности 83

ЖК-индикаторы по-прежнему перспективны 85

Изменение структуры мирового рынка электрических соединителей 88

Перечень материалов, опубликованных в вып. 1—6 научно-информационного журнала "Электронная промышленность" за 1992 год

РЕКЛАМА

Фирма "МИКРОН"

Научно-технический центр "Оптоника"

Ионный имплантер

Система лазерной гравировки и резки. Микросверочное оборудование

Объявления

Специальное конструкторское бюро

Геофизика. Специальное конструкторское бюро
Государственное предприятие "Октава"

Адрес редакции: 117415, Москва,
просп. Вернадского, 39
Тел.: 432-92-72, 432-92-27, 432-91-89

Подписано в печать 19.02.93 г.
Уч.-изд.л. 16,25 Индекс 3833 Зак. 65 Тир.1000
© ЦНИИ "Электроника" 1993

Особенности разработки базовых матричных кристаллов и полузаказных БИС на их основе

ПОПОВ В.И., ДОРОШЕНКО Б.С.

Общий маршрут проектирования, изготовления и контроля полузаказных БИС всех типов, создаваемых на БМК одного типа, а также производственное сотрудничество заказчика и исполнителя на стадии проектирования полузаказных БИС позволяют получить высокие технико-экономические показатели этих схем: низкую стоимость, малые сроки исполнения заказов, возможность реализации широкой номенклатуры функционально различных БИС при минимальном числе БМК каждого типа.

Интенсивное развитие базовых матричных кристаллов обусловлено технико-экономическими преимуществами БИС, создаваемых на их основе, для разнообразных средств вычислительной техники, высокопроизводительных ЭВМ, средств связи, измерительной техники. К числу этих преимуществ относятся: низкая стоимость и короткие сроки разработки и изготовления (относительно заказных БИС), а также широкая номенклатура БИС, отвечающая специфике каждого заказа (относительно стандартных ИС).

На основе базовых матричных кристаллов (БМК) создаются серии функционально различных, отвечающих специфическим требованиям заказчиков полузаказных БИС. БМК в них представляет собой незаказываемую, заранее разработанную и заготовленную основу.

Особенностью конструкции всех БМК является регулярность расположения большинства элементов и промежутков между ними, которая подчинена задаче высокопроизводительного проектирования как самого БМК, так и соединений его элементов на автоматизированных вычислительных средствах. Основу БМК составляет матрица, представляющая собой повторяющиеся однотипные наборы элементов (транзисторов и резисторов), расположенные в виде столбцов и строк. Обычно матрица занимает центральную часть БМК. Часть кристалла, занимаемая одним набором, представляет собой матричную ячейку (МЯ). На периферии БМК располагаются периферийные ячейки (ПЯ), содержащие отличающиеся от матричных наборы элементов. Кроме того, на периферии находятся контактные площадки (КП) и некоторые элементы вспомогательного назначения (например, для образования источников напряжений и токов или тестовые).

Промежутки между элементами внутри ячейки служат для формирования внутриячеечных металлизированных соединений. Как правило, варианты рисунков таких внутриячеечных соединений стандартизированы, т.е. их наборы являются библиотечными. Каждый из вариантов внутриячеечных соединений соответствует определенному варианту функциональной и элементной схемы. Поэтому библиотеки функциональных и электрических схем в таких функциональных ячейках (ФЯ) соответствуют библиотекам внутриячеечных соединений. Библиотека этих схем в ячейках содержит не только функциональные, но также электрические, временные, температурные, точностные характеристики создаваемых в ячейках схем. Поэтому библиотека ФЯ характеризует возможности полузаказных БИС на данном БМК и поэтому представляет большой интерес для заказчика. БМК характеризуется также числом ячеек, поскольку отражает возможности по степени интеграции создаваемых полузаказных БИС.

В отличие от внутриячеечных, межъячеечные соединения для передачи сигналов между ФЯ не стандартны. Рисунок этих соединений соответствует функциям вновь создаваемой полузаказной БИС. Таким образом, число этих рисунков соответствует числу функционально различных заказных БИС, созданных на данном БМК. Существенной характеристикой БМК является его разводимость, т.е. возможность соединения между собой в разных вариантах большого числа элементов, внутри ячеек и функциональных ячеек между собой. Разводимость – сложная функция, зависящая не только от размеров промежутков, но и от минимальных размеров элементов, в том числе: от ширины металлизированных соединений и промежутков между ними и от числа слоев этих металлизированных соединений. Обычно разводимость БМК считается хорошей, если позволяет охватить соединениями 80–85% его элементов.

Различают постоянные и переменные соединения. До сих пор говорилось о переменных соединениях, рисунок которых не повторялся в различных типах полузаказных БИС, хотя его отдельные фрагменты в виде библиотечных внутриячеечных соединений могли случайно совпадать по месту в различных БИС. В отличие от них постоянные соединения повторяются по своей конфигурации и месту расположения, т.е. совпадают во всех без исключения БИС, спроектированных на данном БМК. Обычно это шины питания, "земли", соединения для разводки служебных напряжений и др.

В процессе разработки полузаказной БИС ее заказчик может оперировать переменными, но не постоянными соединениями.

Конструкция БМК и библиотека его ФЯ подробно описаны в "Инструкции" или в "Исходных данных по проектированию" полузаказных БИС. Каждый тип БМК сопровождают свои "Исходные данные", кото-

рые содержат подробные инструкции для проектирования полузаказных БИС на данном типе БМК, и являются основным документом заказчика.

В отличие от других типов ИС при проектировании, изготовлении и сборке полузаказной БИС БМК в технологическом процессе превращается из заготовки в необходимый заказчику кристалл БИС.

В процессе проектирования кристалла БИС участвует заказчик. В одних случаях он самостоятельно проектирует разводку соединений заказываемой БИС, используя "Исходные данные по проектированию". При этом исполнитель получает заказ на изготовление БИС, записанный на магнитном носителе, содержащем записи команд для нанесения на БМК библиотечных рисунков соединений его элементов внутри выбранных ячеек, и содержащий записи команд для нанесения межъячеечных соединений. Кроме того, исполнитель получает от заказчика документ, называемый "картой заказа", в которой отражены основные требования к заказываемой БИС.

Если заказчик не имеет возможности самостоятельного проектирования разводки соединений, эти функции берет на себя исполнитель.

Заказчик может выступать также в качестве самостоятельного исполнителя, осуществляя не только проектирование, но и нанесение соединений на БМК. В этом случае "первоначальный" исполнитель служит лишь поставщиком БМК и "Исходных данных" к этому БМК.

Изготовление кристалла полузаказной БИС характеризуется тем, что у исполнителя уже имеется штатный комплект шаблонов для послойного изготовления собственно БМК, являющегося наиболее трудоемкой частью БИС. Более того, БМК могут храниться в законсервированном виде в качестве заготовок. Следовательно, для превращения БМК в кристалл БИС с заданными функциями необходимо дополнительно разработать и изготовить относительно небольшой набор шаблонов для нанесения заказной части в виде рисунка соединений. Эта особенность позволяет сэкономить значительную часть времени и средств при изготовлении полузаказной БИС.

Сборка полузаказной БИС и заказной принципиально не различается. Для исключения ошибок операторов разварку выводов на КП кристаллов БИС производят по стандартной схеме. Корпуса полузаказных БИС могут иметь повышенное число выводов, уменьшенный шаг их расположения и иногда – два уровня расположения траверс.

Контроль полузаказных БИС можно разложить на два этапа.

Первый – *исследование и аттестация*, как правило, проводится совместно исполнителем и заказчиком. На этом этапе исследуется работоспособность БИС на измерительных стендах исполнителя и в устройствах заказчика. Контроль комплекта полузаказных БИС широкой номенклатуры требует больших временных и денежных затрат. В этом случае необходима автоматизированная генерация программ контроля.

Второй этап производственного контроля предусматривает использование унифицированной оснастки для измерений и испытаний любых типов полузаказных БИС, если они изготовлены на БМК одного типа и в одном корпусном исполнении. Это позволяет существенно сократить затраты на подготовку производства, что в конечном итоге уменьшает стоимость БИС.

Выбор типа БМК осуществляется заказчиком исходя из требований по быстродействию, потребляемой мощности, совместимости по логическим уровням и условиям применения заказываемых БИС. С учетом этих данных заказчик выбирает схемно-технологический базис требуемого БМК (ЭСЛ, КМОП, ТТЛ, GaAs). Затем он определяет логическую емкость (степень интеграции) требуемого БМК и обращается к разработанному набору из БМК подходящих типов.

Порядок заказа и распределение работ между заказчиком и исполнителем (изготовителем полузаказных БИС) регламентируется в ГОСТ 27394-87 [1]. Такое распределение работ выгодно для заказчика, который становится разработчиком собственной элементной базы к создаваемой им аппаратуре, существенно улучшая ее технические характеристики.

Порядок проектирования топологии разводки соединений со всеми необходимыми техническими данными заказчик получает в "Исходных данных" или "Инструкции" по проектированию полузаказных БИС на БМК данного типа (например, [2]). В эти документы входят:

– правила размещения ФЯ;
– рекомендации по геометрии межсоединений;
– топологические допуски;
– указания о топологической информации на магнитном носителе, в том числе об условном обозначении ФЯ, контактов, элементов БМК;
– алгоритмы размещения межслойных переходов;
– исходные координаты (величины шагов по осям ординат и др.), а также программное обеспечение, позволяющее производить автоматизированное размещение библиотечных ФЯ и их разводку, т.е. автоматизировать проектирование полузаказных БИС.

При наличии у заказчика условий для изготовления металлизированных соединений элементов на БМК он вправе заключить договор на поставку законсервированных БМК в качестве полуфабриката для последующего изготовления БИС своими силами. При этом производится аттестация участка нанесения металлизированных соединений у заказчика на предмет совместимости технологических процессов на предприятиях заказчика и изготовителя БМК.

Наконец, при отсутствии у заказчика условий для проектирования топологии соединений он вправе заключить с изготовителем договор на проектирование нужных ему соединений на предприятии изготовителя. Сюда же можно отнести и задачу размещения библиотеки ФЯ.

Минимальным требованием в любых случаях является разработка заказчиком функциональной схемы заказываемой БИС на основе библиотеки ФЯ, помещенной в "Исходных данных" или "Инструкции" по проектированию полузаказных БИС.

Кроме того, заказчик имеет право по согласованию с разработчиком БМК расширить библиотеку ФЯ за счет включения в нее нужных ему дополнительных функциональных элементов.

ЛИТЕРАТУРА

1. ГОСТ 27394-87. Микросхемы интегральные заказные и полузаказные. Порядок разработки и распределения работ между заказчиком и исполнителем.

2. Микросхемы интегральные. Кристалл К1521ХМ1. Исходные данные по проектированию матричных БИС на базовом матричном кристалле И-200М.

Перспективы развития базовых матричных кристаллов ЭСЛ-типа

АРОНОВ М.В., ДУБОВ Ю.Н., КОШМАНОВ В.Ф., МИХАЙЛОВ В.М., ПАРФЕНОВ Д.Н., ПОПОВ В.И., САВОСТИН Ю.А., СОМОВ С.В.

Одним из перспективных направлений создания элементной базы для высокопроизводительных ЭВМ является разработка ЭСЛ БИС на базовых матричных кристаллах (БИСМ). Использование базовых матричных кристаллов обеспечивает выполнение таких требований к элементной базе суперЭВМ, как высокое быстродействие и большая степень интеграции в сочетании с уникальными технико-экономическими показателями при разработке и производстве широкой номенклатуры БИС.

С целью оптимального размещения функциональных ячеек на кристалле и для трассировки связей между ними используются САПР.

Тестирование БИСМ проводится на автоматизированной измерительной системе. Поскольку при изготовлении БИСМ часть функции разработчика-изготовителя выполняет заказчик-потребитель, значительно возрастает роль аттестации БИСМ.

Эффективным способом увеличения процента выхода годных является внутрикристальное резервирование.

Реализация матричных БИС требуемого функционального назначения осуществляется соединением нескоммутированных элементов БМК с помощью многослойной системы металлизации.

В настоящее время разработаны и серийно выпускаются матричные БИС ЭСЛ-типа на следующих БМК: И-200 (КН1520ХМ1, К1520ХМ1), И-200М (К1521ХМ1), И-200Б (КН1520ХМ4), И-300 (К1520ХМ2), И-300Б (К1520ХМ3), И-ДН (К1520ХМ5), И-400 (К1520ХМ6). Ведутся также работы по проектированию новых БМК с повышенной степенью интеграции и быстродействия.

Конструктивно-технологические и электрические параметры БМК. Конструкция БМК как правило предусматривает наличие трех специфических областей кристалла:

– внутреннего поля матричных топологических ячеек (МТЯ);

– периферийного поля, включающего периферийные входные (ВТЯ) и выходные (ПТЯ) топологические ячейки;

– поля трассировки для осуществления связей между функциональными ячейками (ФЯ) в различных уровнях разводки.

Источники опорных напряжений (ИОН) могут располагаться как в первой, так и во второй областях. Некоторые конструктивные параметры выпускаемых БМК представлены в табл. 1.

В табл. 2 приводятся технологии изготовления рассматриваемых БМК и параметры транзисторов с минимальными размерами. Технологический процесс I (рис. а) представляет собой широко распро-

Таблица 1

Основные параметры конструкции БМК

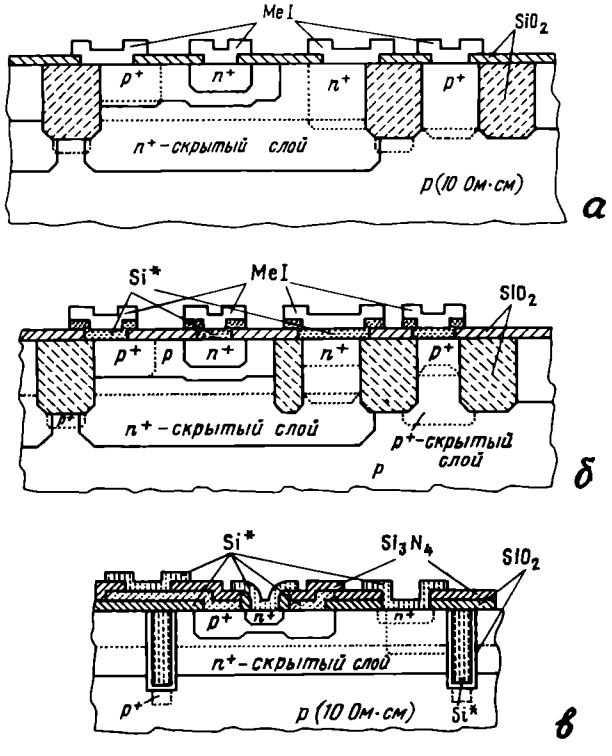
Параметр	И-200	И-200М	И-200Б	И-300	И-300Б	И-400	И-ДН
Размер кристалла, мм	4,4x3,3	4,4x3,3	4,65x3,6	5,1x5,3	6,1x6,1	9,3x9,3	4,8x4,8
Степень интеграции:							
число транзисторов и резисторов, тыс. штук	2,8	2,8	3,8	9,2	13,1	62,6	8,9
Число:							
МТЯ	36	36	36	72	72	400	24
ВТЯ	–	–	–	–	32	–	–
ПТЯ	24	24	24	50	44	100	10
Число трасс:							
Ме I	56	56	86	124	144	389	70
Ме II	79	79	121	123	208	596	161
Ме III	–	–	–	–	–	411	–
Шаг трасс:							
Ме I, мкм	16	16	11	13	11	8	11
Ме II, мкм	22	22	11	15	11	8	11
Ме III, мкм	–	–	–	–	–	8	–
Число транзисторов/резисторов:							
МТЯ	20/34	20/34	38/30	68/44	64/80	56/76	64/80
ВТЯ	–	–	–	–	8/21	–	–
ПТЯ	10/7	10/7	10/8	10/5	11/17	12/16	25/31
Число ИОН	40	40	20	14	26	516	14
Тип корпуса	Н22.50-1	4135.54-1	Н22.50-1	4226.108-1	422.108-2	6246.208-1	4154.28-1
Суммарное число выводов	52	54	52	108	108	208	28
Число выводов:							
общих	2	8	2	10	12	20	4
питания	2	2	2	8	8	8	2
сигнальных	48	44	48	90	88	180	22

Таблица 2

Технология изготовления и параметры транзистора с минимальными размерами

Параметр	И-200 И-200М И-300	И-200Б И-300Б И-ДН	Перспективные БМК
	Технология		
	I	II	III(IV)
Структура	Рис. а	Рис. б	Рис. в
Минимальный топологический размер, мкм	2,5	1,5	1,5 (1,2)
Время пролета, пс	65	30	20 (10)
Сопротивление базы, Ом	100	500	250 (~200)
Емкость перехода база–коллектор, фФ	50	20	12 (~8)
Емкость перехода коллектор–подложка, фФ	150	75	15 (~10)
Время задержки вентиля (минимальные связи, 1 нагрузка), нс	0,6	0,25	0,15 (< 0,1)
Глубина залегания базы *p-n* перехода, мкм	0,7	0,45	0,4 (0,2)

страненный способ изготовления микросхем с изопланарной изоляцией. Большая глубина залегания коллекторного *p–n* перехода и не слишком жесткие топологические ограничения обеспечивают достаточную технологичность процесса. В БМК используются как правило конструкции с эмиттером, ограниченным с двух сторон изолирующим окислом ("пристеночный" эмиттер), с одним или двумя контактами к базе. Конструкция транзистора с двумя базовыми контактами



Разрез структуры элементов, изготовленных по технологическим процессам I (*а*), II (*б*), III (*в*)

позволяет в некоторых случаях улучшить быстродействие вентиля, несмотря на увеличение емкостей транзистора.

Значительное повышение быстродействия при использовании технологического процесса II (рис. б) достигается за счет масштабирования описанной выше конструкции. Слой поликремния введен для предотвращения проплавления эмиттера и обеспечения необходимых коэффициентов усиления транзистора. Использование поликремниевых резисторов также улучшает динамические параметры БИС из-за снижения паразитной емкости резисторов.

Дальнейшее улучшение параметров транзистора в технологическом процессе III (рис. в) – следствие двух принципиальных решений. Во-первых, изопланарная изоляция заменяется на "щелевую": каждый элемент окружен глубокой "канавкой", заполненной поликремнием и имеющей тонкий слой диэлектрика на вертикальных стенках. Это позволяет увеличить плотность упаковки элементов и существенно уменьшить емкость коллектор–подложка. Во-вторых, используется самосовмещение эмиттерной и базовой областей, что приводит к резкому уменьшению площади базовой области (уменьшению емкости) и снижению сопротивления базы транзистора. При этом улучшение параметров транзисторов и увеличение быстродействия достигается значительным усложнением технологии изготовления.

Технологический процесс IV – результат масштабирования процесса III.

Схемотехническим базисом для построения рассматриваемых БМК является эмиттерно-связанная логика (ЭСЛ). Достоинства элементной базы ЭСЛ-типа как основы для реализации матричных БИС высокопроизводительных ЭВМ следующие:

– наибольшее быстродействие среди схем, выпускаемых по кремниевой технологии;

– высокая нагрузочная способность;

– возможность работы на согласованные линии связи;

– стабильность электрических параметров при изменениях напряжения питания, температуры окружающей среды, рабочей частоты;

– отработанность схемотехнических вопросов;

– малое число элементов (транзисторов, резисторов), требуемое для реализации широкого набора логических функций.

Некоторые электрические параметры БМК и выпускаемых на их основе БИСМ приведены в табл. 3.

Существенное снижение величины T_c достигается при увеличении функциональной сложности БИС, так как при этом сокращается число БИС (и/или число машинных тактов), требуемых для выполнения заданной логической функции. Обобщенным показателем функциональной сложности БМК является число эквивалентных вентилей (см. табл. 3), которое определяется как степенью интеграции (см. табл. 1), так и составом библиотеки функциональных ячеек (табл. 4). Определенные ограничения на использование БИС вносит и число сигнальных выводов (см. табл. 1).

Таблицы 1–4 иллюстрируют следующие пути увеличения функциональной сложности, реализованные в рассматриваемых БМК:

– переход от одноярусного к многоярусному ЭСЛ-базису;

– уменьшение топологических норм проектирования и связанный с этим рост степени интеграции;

Таблица 3

Электрические параметры матричных БИС

Параметр	И-200	И-200М	И-200Б	И-300	И-300Б	И-400	И-ДН*
Схематический базис внутренних элементов	ЭСЛ	ЭСЛ	ЭСЛ	ЭСЛ	ЭСЛ	ЭСЛ	ЭСЛ
Число эквивалентных вентилей	300	300	300	1500	1500	10000	550
Время задержки внутреннего вентиля (кольцевой генератор, 2 нагрузки, длина линии связи 0,5 мм), нс	0,7	0,7	0,3	0,7	0,35	0,35	0,3
Переключаемый ток, мА	2	2	1,2	0,9	0,9	0,75; 0,37	0,9
Ток эмиттерного повторителя, мА	2; 4	2; 4	1; 2	0,9; 1,8	1; 2	0,3; 0,6; 0,9; 1,2	1; 2
Время задержки выходной периферийной буферной схемы, нс	1,1	1,1	0,8	1	0,8	0,8	0,8
Максимальная рассеиваемая мощность, Вт	4,5	4,5	4,5	5,2	7,7	20	5
Напряжение питания, В	−4,5	−5,2	−4,5	−4,5	−4,5	−4,5	−4,5
Диапазон рабочих температур, °С	0...75	−10...75	0...55	0...85	0...70	0...70	0...85
Сопрягаемость со стандартными сериями	К1500 К1520	К100 К500	К1500 К1520	К1500 К1520	К1500 К1520	К1500 К1520	К1500 К1520

* БМК имеет встроенное ОЗУ емкостью 512 бит с перестраиваемой организацией и временем выборки адреса 6 нс.

– увеличение числа слоев металлизированной разводки, что приводит к улучшению разводимости матричных БИС и росту степени интеграции;

– включение блока ЗУ в состав БМК – возможность создания номенклатуры совмещенных с ОЗУ логических БИС.

Кроме того, величина $T_{сист}$ может быть снижена за счет уменьшения задержки распространения сигнала. Величина этой задержки определяется быстродействием логического элемента и скоростью передачи сигнала по линиям связи (ЛС). Эта задача решается следующими

Таблица 4

Характеристики библиотеки ФЯ

БМК	Часть МТЯ, занимаемая ФЯ	Число ФЯ*	Пример ФЯ (реализуемая функция) **
И-200, И-200Б	1/4	3	2И/И-НЕ[3*]
	1/2	7	Д-триггер; 2И-2ИЛИ/2И-2ИЛИ-НЕ[3*]
	3/4	4	2И-3ИЛИ/2И-3ИЛИ-НЕ[3*]
	1	3	2И-4ИЛИ/2И-4ИЛИ-НЕ[3*]; трехвходовый сумматор по модулю 2
И-200М	1/4	3	2И/2И-НЕ
	1/2	3	Д-триггер; 2И-2ИЛИ/2И-2ИЛИ-НЕ
	3/4	2	2И-3ИЛИ/2И-3ИЛИ-НЕ
	1	1	2И-4ИЛИ/2И-4ИЛИ-НЕ
И-300	1/4	5	Сумматор по модулю 2 с прямым и инверсным выходами
	1/2	4	Сумматор по модулю 2 на 4 входа, MS-триггер с установочным входом и стробированием
	1	7	Четыре Д-триггера с общей синхронизацией; мультиплексор(4 в 1)со стробированием
И-300Б	1/4	11	Сумматор по модулю 2 с прямым и инверсным входом; Д-триггер с парафазными выходами
	1/2	14	Четырехвходовый сумматор по модулю 2; MS-триггер с парафазными выходами; полный сумматор
	1	24	Мультиплексор(8 в 1); MS-триггер с диагностической установкой
И-ДН	1/4	8	Сумматор по модулю 2 с прямым и инверсным выходами
	1/2	12	Четырехвходовый сумматор по модулю 2; полный сумматор
	1	23	Мультиплексор 8 в 1; MS-триггер с диагностической установкой
И-400	1/4	5 (21)[4*]	Сумматор по модулю 2 с расширением по одному входу с прямым и инверсным выходами
	1/2	8 (20)[4*]	Два Т-триггера с общей синхронизацией и общим входом разрешения; входовый сумматор по модулю 2
	1	5 (7)[4*]	Четырехвходовый мультиплексор с входом разрешения; полный сумматор

* Число элементов библиотеки ФЯ, занимающих при реализации указанную часть МТЯ.

** Реализуемая функция приведена в негативной логике.

3* Для БМК И-200Б возможна реализация с расширением до трех входов, объединяемых по И.

4* В скобках приведены данные с учетом числа ФЯ, разрабатываемых в настоящее время.

способами:

– улучшение электрических характеристик транзисторов, резисторов и ЛС за счет масштабирования конструкции или разработки новых технологических маршрутов;

– уменьшение перепада напряжений логических уровней, приводящее к уменьшению времени задержки как собственно вентиля, так и ЛС;

– снижение средней длины связи между ЛЭ в БМК за счет увеличения числа уровней разводки, роста плотности компоновки и совершенствования систем автоматизированной разводки и размещения (САПР);

– повышение быстродействия входных и выходных цепей БИСМ;

– использование эффективных схемотехнических решений обработки сигнала.

В табл. 3 приводится время задержки элемента в составе кольцевого генератора, характеризующее быстродействие элементной базы БМК. В связи с тем, что ЭСЛ-схемотехника характеризуется высоким уровнем рассеиваемой мощности, важной проблемой является эффективный отвод тепла от кристалла и снижение мощности матричных БИС. Можно отметить основные пути ее решения:

– применение корпусов с малой величиной теплового сопротивления (2...5°С/Вт) и конструкцией, обеспечивающей возможность эффективного отвода мощности при размещении матричных БИС в устройствах;

– введение в функциональные ячейки БМК "градации по току": величина переключаемого тока и/или тока эмиттерного повторителя может быть выбрана отдельно для каждого ЛЭ в процессе проектирования матричных БИС, что позволяет проводить оптимизацию матричных БИС по параметрам, характеризующим мощность и быстродействие;

– уменьшение рассеиваемой мощности при сохранении динамических параметров за счет совершенствования технологии и схемотехники.

Автоматизация проектирования матричных БИС. Одним из важнейших условий эффективного использования БМК для изготовления БИС является наличие системы автоматизированного проектирования (САПР) матричных БИС. Задача САПР – оптимальное размещение функциональных ячеек на кристалле и трассировка связей между ними, включая связи с контактными площадками (КП).

Опыт работы по проектированию БМК показывает, что для реализации указанной задачи САПР должны быть выполнены следующие требования:

– проектирование БМК и матричных БИС ведется в единой сетке проектирования (СП);

– СП ортогональна и трассировка ведется вдоль ее линий в шагах СП;

– трассировка проводится с соблюдением установленных для данного БМК приоритетных направлений уровней разводки; перемещение в неприоритетных направлениях разрешается на 1–2 шага СП;

– предусматривается избыточность (не менее 20%) числа трасс по сравнению с необходимым (например, обусловленным "правилом Рента") числом трасс;

– возможность автотрассировки от МТЯ до КП;

– доступ к контактам ФЯ предусматривается только в приоритетных направлениях;

– минимальная нерегулярность в периферийном поле БМК;

– поле трассировки БМК должно быть прямоугольным.

В табл. 5 показана степень соответствия рассматриваемых БМК перечисленным выше требованиям. Для обеспечения автотрассировки связей МТЯ с КП реализованы два альтернативных решения:

– создание системы, состоящей из стандартного металла и эталонов дополнительной коммутации, соединяющих КП с каналами трассировки области матрицы;

– создание системы каналов трассировки в периферийном поле кристалла.

Состав программного обеспечения (ПО) САПР для проектирования БИС на БМК:

– ПО для ввода электрической схемы;

– ПО логического моделирования;

– ПО автоматического размещения ФЯ;

– ПО автотрассировки;

– ПО графического редактирования топологической информации;

– ПО верификации проекта на соответствие электрической схеме;

– ПО моделирования и учета паразитных эффектов (емкости, ЛС и т.п.) в реальной конструкции БИСМ;

– ПО подготовки информации для изготовления фотооригиналов и конструкторской документации;

Таблица 5

Соответствие БМК требованиям САПР

Требование САПР	И-200	И-200М	И-200Б	И-300	И-300Б	И-400	И-ДН
Единая СП	–	–	+	+	+	+	+
Ортогональность СП	+	+	+	+	+	+	+
Приоритетные уровни	+	+	+	+	+	+	+
Максимальное заполнение БМК при избыточности трасс 20...25%, %*	60	60	75	60	85	60	100
Автотрассировка к КП	–**	–**	+**	+**	+3*	+4*	+3*
Приоритетный доступ к ФЯ	+	+	+	+	+	+	+
Регулярность периферии	–	–	–	–	+	+	+
Прямоугольность поля трассировки БМК	+	+	+	+	+	+	+

* Оценка из "правила Рента" и из состава библиотеки ФЯ на момент написания статьи.

** Доразводка периферии в интерактивном режиме.

3* Стандартный металл и эталоны дополнительной коммутации.

4* Каналы трассировки в периферийной области.

– ПО генерации программ контроля матричных БИС.

Контроль и аттестация матричных БИС. Традиционные проблемы контроля БИС ЭСЛ-типа (сложность тестирования схем высокой степени интеграции, жесткость требований к контрольно-измерительному оборудованию, необходимость учета значительной мощности потребления) осложняются при разработке матричных БИС тем, что часть функций разработчика-изготовителя переходит заказчику-потребителю. Вследствие этого существенно возрастает роль этапа аттестации матричных БИС, выявляющего ошибки в результатах работы САПР.

Анализ большого числа матричных БИС, разработанных на рассматриваемых БМК, позволяет выделить следующие характерные ошибки (недоработки) проектирования:

– грубые ошибки в топологии матричных БИС, связанные с ошибками оператора и/или сбоями ЭВМ;

– несоответствие матричных БИС заданной электрической схеме из-за несвоевременного отслеживания изменений в электрической схеме;

– неправильное использование эталонов подключения элементов БМК;

– короткое замыкание, вызванное нарушением топологических допусков;

– аномально большие времена задержки по отдельным цепям, обусловленные чрезмерно длинными линиями связи;

– ошибку в ЛЭ, разработанных заказчиком, без их аттестации на тестовых матричных БИС;

– проектирование матричных БИС без учета требований к их тестопригодности.

Первые четыре группы ошибок характерны для проектирования матричных БИС на новых БМК и для отлаженной САПР маловероятны. Требования к тестопригодности большинством разработчиков БИСМ игнорируются. Однако, если матричная БИС разработана с учетом проблемы тестируемости, то проект, как правило, не содержит ошибок в функциональной схеме. Вероятно, это связано с более тщательным анализом схемы в процессе проработки вопросов тестопригодности.

Тестирование матричных БИС проводится по программам контроля (ПК) на автоматизированной измерительной системе. Требования к ПК противоречивы: с одной стороны, для обеспечения высокой производительности необходимо уменьшать время контроля, а с другой, для обеспечения его полноты требуется увеличение количества тестов. Наличие в матричных БИС средств самотестирования позволяет обеспечить приемлемую полноту контроля при высокой производительности. Широкая номенклатура и сжатые сроки разработки матричных БИС выдвигают дополнительное требование: автоматическую генерацию ПК средствами САПР.

ПК имеет следующую общую структуру:

функциональный контроль (ФК) – проверка выполнения заданных тестов на невысокой частоте (~ 1 МГц) в диапазоне напряжений питания и рабочих температур;

функционально-динамический контроль (ФДК) – проверка выполнения заданных тестов на максимальной рабочей частоте БИСМ или на невысокой частоте, но при наихудших временных соотношениях между сигналами;

контроль статических параметров;

контроль динамических параметров.

В состав ФК (ФДК) обычно входят:

тесты, сгенерированные САПР, для обнаружения "константных неисправностей";

тесты разработчика, которые проверяют наиболее важные (с его точки зрения) режимы и наиболее критичные цепи и узлы;

тесты, при которых на входы матричных БИС подаются псевдослучайные комбинации сигналов.

При контроле статических параметров измеряется ток потребления матричных БИС, входные токи высокого и низкого напряжения логических уровней, выходные напряжения обоих уровней, выходные напряжения обоих уровней при задании "пороговых" значений входных сигналов (проверка помехозащищенности по входам).

При наличии у применяемой автоматизированной измерительной системы высоких точностных характеристик возможен контроль помехоустойчивости на ФК (так называемый параметрический ФК). В этом случае объем статических тестов сильно уменьшается и резко возрастает скорость тестирования.

Программа контроля используется на двух этапах работы: при аттестации матричных БИСМ и для контроля в процессе их производства. Состав ПК на обоих этапах одинаков, но несколько отличается порядок применения включенных в ПК видов контроля. При аттестации контроль матричных БИС начинается с контроля статических параметров. Это позволяет идентифицировать грубые ошибки проекта и технологии изготовления. Контроль матричных БИС в процессе производства целесообразно начинать с ФК. На этом этапе брак имеет, как правило, случайный характер, и выявление негодных матричных БИС в процессе "быстрого" ФК повышает производительность процесса контроля, так как исключается "медленный" контроль статических параметров.

Резервирование в матричных БИС. Увеличение степени интеграции и площади БМК приводит к уменьшению процента выхода годных кристаллов, что ухудшает экономические показатели матричных БИС. Одним из эффективных способов увеличения процента выхода годных кристаллов является внутрикристальное резервирование.

Для БИС ЗУ резервирование широко используется. Причем из-за высокой степени регулярности система резервирования в БИС ЗУ, занимая лишь 5...7% площади кристалла, обеспечивает резервирование значительной части ЗУ. Для матричной БИС, которая характеризуется нерегулярной структурой, затраты существенно больше, так как резервная часть матричной БИС должна содержать функциональные эквиваленты всех резервируемых блоков.

Вариант системы резервирования для нерегулярной части БМК состоит в следующем. Базовый матричный кристалл разбивается на N блоков, каждый из которых содержит два топологически идентичных подблока и схему управления резервированием (СУР). Включенным оказывается тот подблок, у которого на базы транзисторов генераторов тока поданы соответствующие напряжения от СУР. Второй подблок при этом отключен и мощности не потребляет.

Для определения подблоков, подлежащих включению или отключению, предусмотрена система диагностики (СД), позволяющая независимо протестировать каждый из подблоков подачей соответствующих сигналов на входы и контролем сигналов на выходах подблоков. Системы СУР и СД занимают 7% общей площади

БМК, не потребляют мощности при работе матричной БИС и могут быть протестированы независимо от остальной части матричной БИС.

Важным моментом в описанной системе резервирования является выбор числа блоков N, на которые разбивается БМК. С ростом N увеличивается работоспособность матричной БИС (уменьшаются площади подблоков и соответственно возрастает вероятность того, что хотя бы один из двух подблоков данного блока исправен), но при этом увеличивается площадь, занятая под СУР и СД, и снижается вероятность их работоспособности.

Оценка эффективности рассматриваемой системы резервирования, принятой для БМК на 30 тысяч эквивалентных вентилей, показывает, что при реализации матричной БИС на таком БМК с интеграцией 15 тысяч эквивалентных вентилей процент выхода годных увеличивается в 4–8 раз (в зависимости от уровня дефектности) по сравнению с эквивалентными по интеграции матричными БИС без резервирования.

Рассмотренная система резервирования предусматривает возможность осуществления резервирования как при контроле матричных БИС в процессе производства (увеличение процента выхода годных), так и при эксплуатации матричных БИС в ЭВМ (увеличение надежности матричных БИС). В последнем случае в годных матричных БИС должны функционировать оба подблока каждого блока.

Дальнейшее развитие ЭСЛ БМК как элементной базы высокопроизводительных ЭВМ требует решения следующих задач.

1. В области схемотехники и конструкции БМК:

снижение собственной задержки элементов до 100...150 нс;

использование парафазного управления в ЛЭ и уменьшение перепада напряжений логических уровней до 150...200 мВ с целью снижения вклада в T_c времени задержки в линиях связи на кристалле;

совершенствование схемотехники функциональных ячеек и источников опорных напряжений для обеспечения возможности использования трехъярусных переключателей тока;

снижение мощности, в том числе развитие принципов "градации по току", применение раздельных источников питания для переключателей тока и эмиттерных повторителей, выборочное подключение необходимого числа локальных источников опорных напряжений;

разработка в составе библиотеки ФЯ цифро-аналоговых и аналоговых элементов для реализации более широкой номенклатуры матричных БИС;

реализация систем самотестирования и резервирования;

использование двухрядного расположения контактных площадок с целью увеличения числа выводов матричных БИС;

оптимизация конструкции стандартного металла для уменьшения влияния межэлементных паразитных связей на помехоустойчивость схем;

создание конструкций кристаллов, включающих стандартные блоки (например, БМК с ЗУ), а также конструкций типа "море вентилей".

2. В области технологии:

разработка технологии изготовления элементов с проектными нормами 0,8...1 мкм и обеспечение процессов формирования литографических рисунков на большой площади кристалла (20x20 мм) при субмикронных размерах элементов;

создание "тонкой" вертикальной структуры транзистора с толщиной базы около 0,1 мкм;

внедрение многоуровневой металлизации, в том числе многокомпонентной;

разработка технологических процессов, обеспечивающих снижение емкости линий связи до 0,2 пФ/мм при сопротивлении 10 Ом/мм.

3. В области САПР:

реализация автоматического оптимального размещения и трассировки БМК с учетом влияния паразитных эффектов на электрические характеристики матричных БИС, обеспечение надежности верификации проекта (в том числе по топологическим допускам).

4. В области контроля матричных БИС:

разработка автоматизированных измерительных систем с параметрами:

Точность задания-измерения входных-выходных сигналов	не более 5 мВ
Длительность фронта сигнала драйвера	не более 1 нс
Расфазировка сигналов драйверов	не более 0,5 нс
Частота тестирования	100...200 МГц
Число выводов	512

использование автоматической генерации программ контроля;

развитие самотестируемости матричных БИС.

5. В области конструкции матричных БИС:

разработка многовыводных корпусов с числом выводов 200–400, уменьшения шага выводов, снижение теплового сопротивления корпусов до 0,5...1°С/Вт, улучшение электрических характеристик корпусов, в том числе снижение индуктивности и емкости выводов;

широкое внедрение полиимидных носителей, позволяющих повышать производительность сборки и сокращать применение дорогостоящих металлокерамических корпусов;

переход к низкотемпературным процессам сборки матричных БИС.

Кирюшин Д.В. **Математическое моделирование работы гиперболоидного масс-спектрометра типа трехмерной ионной ловушки в режиме масс-селективной неустойчивости.** – Рукопись деп. в ЦНИИ "Электроника", 1992, № Р-5477.

Приводятся результаты численного моделирования работы трехмерной ионной ловушки (ТИЛ) в режиме масс-селективной неустойчивости с частотной разверткой спектра масс. Показано, что при разрешении 2000 можно достичь чувствительности 0,12–0,15 от общего числа частиц, образовавшихся в ТИЛ при ионизации. Приведены формы массовых пиков на выходе из ТИЛ. Исследовано влияние нелинейных искажений поля в датчике и разброса начальных скоростей ионов на форму массового пика.

УДК 621.384.8

ДЕПОНИРОВАНИЕ

Инженерные методы проектирования КМОП БМК

РОМАНЕЦ Ю.В., ТЕЛЕНКОВ В.В., ПРОХОРОВ А.Д., ФОМИН Ю.П.

На основе проведенной классификации конструкций БМК и их библиотечных элементов выбрана перспективная конструкция БМК. Эффективная ячейка БМК – это четырехтранзисторный вариант с разделенными затворами n-канальной и p-канальной частей. Такая конструкция ячейки позволяет развивать библиотеку элементов от нулевого уровня до высокоинтегрированных макроэлементов (ОЗУ, ПЗУ, ПЛМ и др. Наиболее целесообразна разработка серии БМК из 3 – 5 кристаллов – разработчик получает эффективный набор кристаллов, упрощается аттестация БМК и библиотеки элементов.

В настоящее время для разработки полузаказных матричных БИС большое распространение получила технология проектирования и изготовления на основе КМОП БМК, которые по способу построения топологической основы имеют следующую классификацию:

1. БМК с однотипной ячеистой структурой, включая выходной усилительный элемент (рис.1).

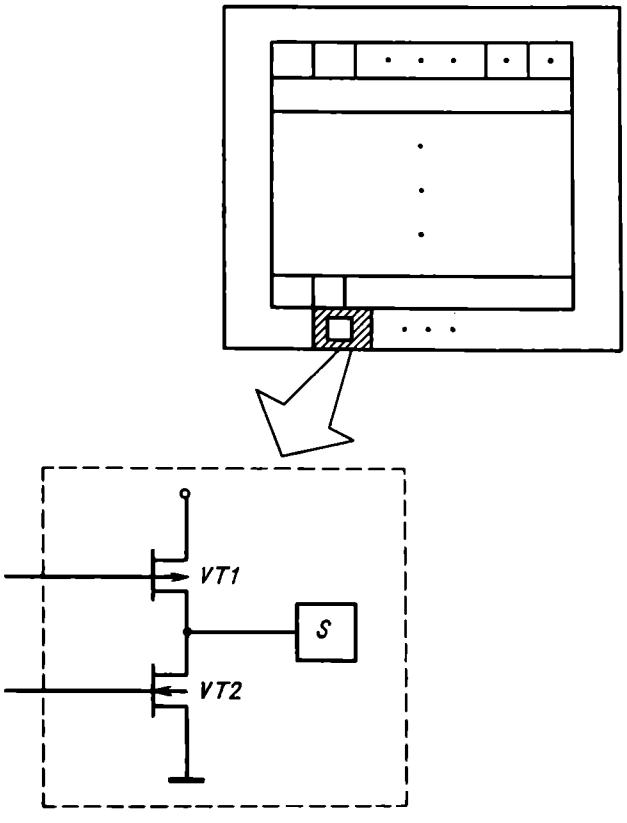


Рис. 1. БМК с однотипной ячеистой структурой (S — контактная площадка — вывод БМК)

2. БМК, структура которого разделена на несколько типов ячеек (например, ячейки типа А, Б, В и т.д.): ячейки А – для топологической реализации триггерных структур, Б – для формирования несложных логических элементов, В – для построения усилительных узлов [1].

3. Структурированные БМК, в которых фрагменты топологической основы предназначены для формирования законченных вычислительных структур (типа ОЗУ, ПЗУ, ПЛМ и др.), основная же площадь кристалла БМК представляет собой первый (один тип ячейки) или второй (несколько типов ячеек) вариант структуры для построения произвольной логики.

4. БМК со встроенными средствами самоконтроля и разведенными внутри БМК шинами синхронизации. Средства, повышающие контролепригодность матричной БИС (что особенно важно при все возрастающей степени интеграции и увеличении числа выводов), занимают 10...20% площади кристалла.

Ячейки (при ячеистой структуре БМК) или транзисторы БМК могут располагаться на топологической основе непрерывно или с разделением построчно каналами трассировки (рис.2). В бесканальном варианте БМК шины трассировки проходят при необходимости над транзисторными структурами неиспользуемой строки, хотя при увеличении числа программируемых слоев (прежде всего числа слоев трассировки) каналы трассировки могут располагаться и непосредственно в активной части БМК. В частности, для структуры БМК с двухслойной металлизацией число шин трассировки N_n (ресурс трассировки) на основе статистических данных описывается следующей формулой:

$$N_n = \sqrt{n}\ \log 2n\ , \qquad (1)$$

где n – число вентилей в схеме. Например, для 7000 вентилей N_n = 1,2 тыс.шин. Исходя из этого показателя и производится выбор структуры БМК.

По сложности (по числу транзисторов) ячейка БМК может разделяться как на транзисторные образования,

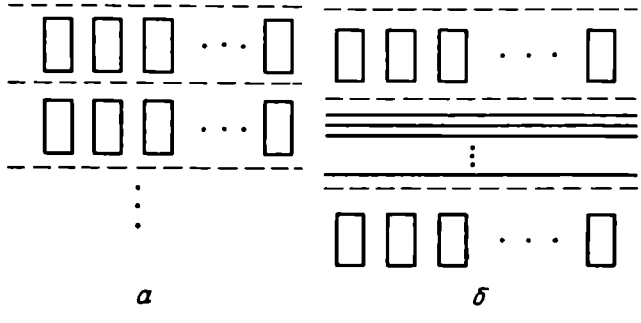


Рис. 2. Типы БМК: «море вентилей» (*а*), с канальной структурой (*б*)

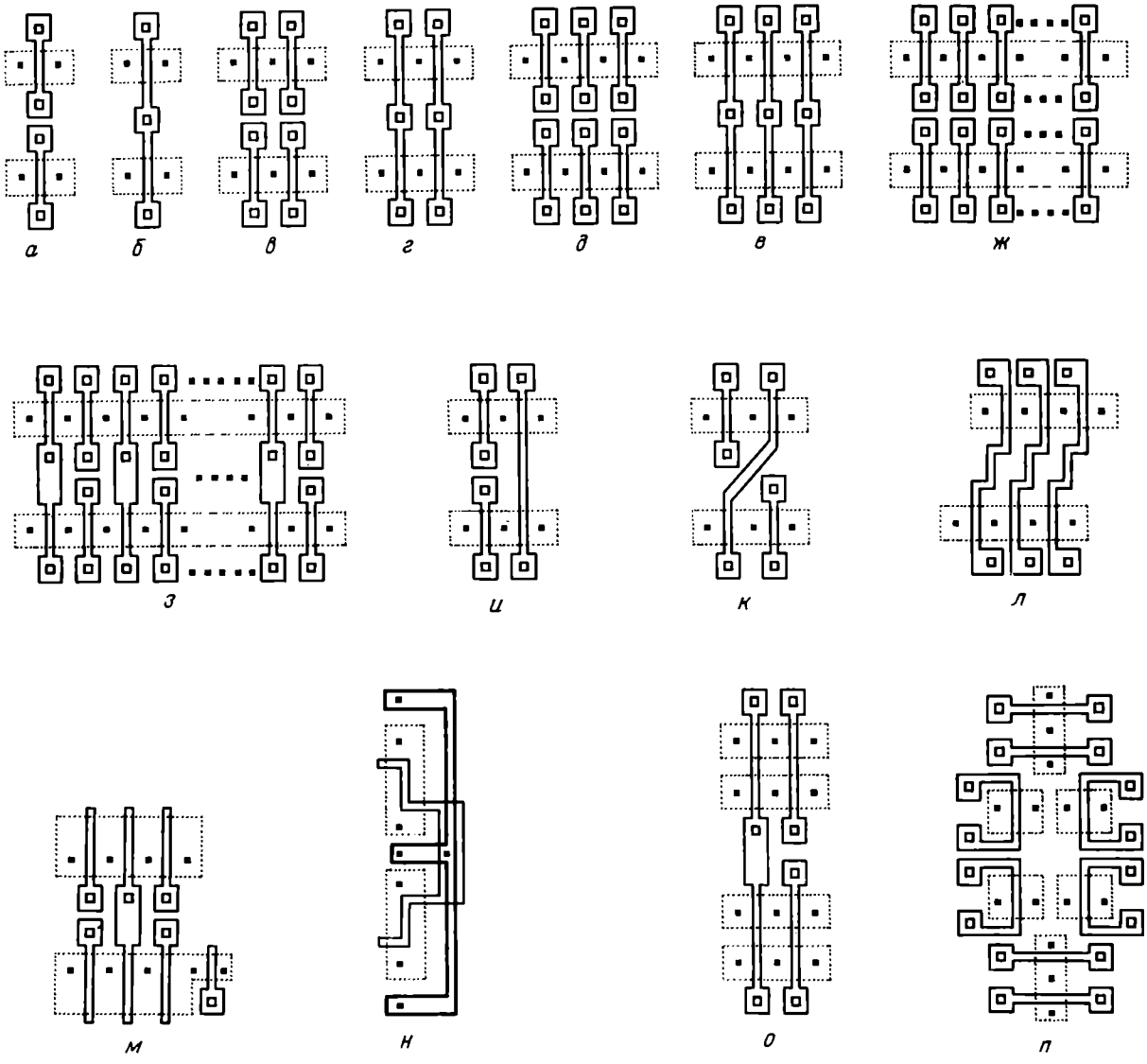


Рис. 3. Конфигурация матричных топологических ячеек различных БМК

предназначенные для реализации триггерных структур, так и на простейшие ячейки из одного или двух (для КМОП) транзисторов.

Известно более 15 основных конфигураций матричных топологических ячеек (МТЯ) (рис.3, *б-з*). Причем конфигурация зависит от того, какую цель преследует разработчик при проектировании БМК [2–9]. Эти 15 основных типов МТЯ можно разделить условно на три основных класса: специальные; комбинированные; универсальные.

К МТЯ специального назначения можно отнести ячейки, приведенные на рис.3, *б, г, е, к, л, н*, так как они предназначены для построения библиотеки стандартных элементов применительно для логики, организованной в основном на ключевых схемах (варианты *к, л*) или на логике И, И-НЕ, ИЛИ, ИЛИ-НЕ (варианты *б, г, е, н*).

К комбинированной конфигурации топологии МТЯ относятся ячейки, представленные на рис.3, *а, и, м, о*. На основе таких МТЯ возможно построение логических элементов как на логике И, ИЛИ, так и на логике ключей.

Однако ряд современных разработок базовых кристаллов ориентирован на такие ячейки, которые включают несколько вентилей и являются основой законченных блоков. Библиотека элементов на укрупненных ячейках называется макробиблиотекой. Она предполагает избыточное содержание элементов в ячейке, что не позволяет достичь такого высокого коэффициента использования площади, как в случае элементарных ячеек. Поэтому предлагаются конструкции базовых ячеек (см. рис.3, *а, в, д, ж, п*), на которых возможна реализация не только элементарных логических элементов, но и таких как АЛУ, ПЗУ, ОЗУ и др.

При использовании технологии с двухуровневой металлизацией появляется возможность располагать базовые ячейки на поле БМК вплотную друг к другу, не оставляя места для каналов трассировки (БМК типа "море вентилей"). В этом случае межсоединения проводят поверх неиспользуемых ячеек, но такой метод плотного заполнения матрицы эффективен лишь в базовых кристаллах с простыми ячейками.

При рассмотрении МТЯ универсального типа (см.

рис. 3, *а, в, д, ж, п*) можно выделить закономерность в типах *а, в, д, ж* и уникальность МТЯ, в типе *п*. В этой конструкции транзисторы обычных размеров имеют раздельные области истоков и стоков, меньшие имеют общие области истока и стока для *p*- и *n*-канальных транзисторных пар.

Для получения ячейки ЗУ используются все восемь транзисторов такого элемента, тогда как логические вентили компонуются из транзисторов обычных размеров, а меньшие при этом служат для прокладки соединительных каналов. Однако уменьшение геометрических размеров элементов, в том числе и расстояния между элементами, накладывает ограничения на изоляцию приборов толстым окислом, поэтому при сравнительно малых расстояниях (2...3 мкм) между диффузионными шинами при такой конструкции надежность БИС явно ниже, чем в других предлагаемых конструкциях универсальных МТЯ. На основе таких ячеек элементы ЗУ строятся на транзисторах одинаковых размеров, правда, электрическая схема таких элементов немного сложнее.

Характерной особенностью универсальных ячеек является то, что они расположены в ряд и отличаются количеством транзисторов, изолируемых толстым окислом, от одной пары до сплошного ряда.

На рис. 3, *ж, з* представлен вариант простейшей непрерывной транзисторной КМОП-матрицы, в которой изоляция между различными логическими элементами выполнена подключением нулевого потенциала к затвору *n*-канального МОП-транзистора и напряжения источника питания к затвору *p*-канального транзистора.

При разводке БМК наиболее критичным является вертикальное направление прохождения трасс через МТЯ. Вертикальная трассировка (перпендикулярно строкам) не ограничена только в тех местах, где не расположены логические элементы.

Количество трасс, проходящих через МТЯ в вертикальном направлении, описывается следующим выражением:

$$T_{\text{в}} = N_i (N_t + 2) + 1, \qquad (2)$$

где $T_{\text{в}}$ – количество вертикальных трасс в строке БМК; N_i – количество МТЯ в строке БМК; N_t – количество транзисторов в МТЯ. (Это выражение справедливо для ячеек, в которых контактные окна к затворам, истокам, стокам расположены дискретно слева направо).

При этом для МТЯ, содержащих 2, 4, 6, 8 транзисторов, число вертикальных трасс составляет 48, 36, 32, 30 а для МТЯ, содержащих непрерывный ряд транзисторов, – 24. При этом для организации библиотечных элементов типа И-НЕ, ИЛИ-НЕ необходимо иметь в виду, что каждая третья пара транзисторов используется для изоляции 2-входовых вентилей друг относительно друга, поэтому выигрыша в площади у такой конструкции по сравнению с другими практически нет (расчет приведен для 24 транзисторов в строке для каждого типа ячеек, так как это наименьшее общее кратное для всех рассмотренных МТЯ).

Эффективность БМК с непрерывной транзисторной структурой падает из-за значительного числа изолирующих транзисторов и пропуска транзисторов для организации сквозных проходов трассировки через ячейку. К недостаткам таких структурных образований относится также неэффективность и ненадежность изоляции (закрытые МОП-транзисторы) при внешних воздействующих факторах, в частности спецфакторов. БМК

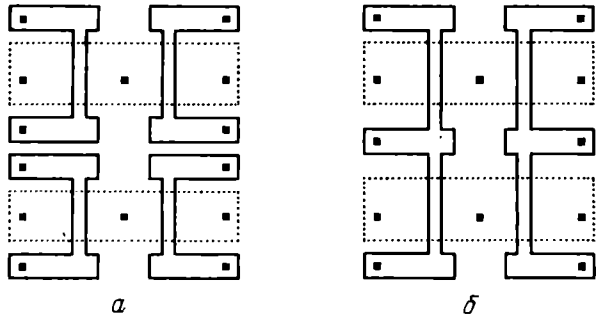


Рис. 4. Два варианта реализации матричных топологических ячеек

такой конструкции называют матрицами с ослабленной изоляцией [10]. Из расчета очевидно, что наиболее эффективна универсальная ячейка, представленная на рис.3, *а*, но она требует наибольшей, а чаще всего избыточной, площади (в вертикальном направлении) из всех рассмотренных примеров МТЯ. Применение ячеек, содержащих шесть и более транзисторов, приводит к необоснованному расширению номенклатуры библиотеки элементов элементарной логики за счет различного числа сочетаний логических элементов на основе одной базовой ячейки. К тому же такие ячейки довольно сложно эффективно использовать для построения ОЗУ, ПЗУ. ПЛМ, АЛУ,

Существует еще один подход к проектированию МТЯ БМК. На рис. 4 представлены два варианта 4-транзисторной ячейки такого типа. Эти ячейки занимают в вертикальном направлении 3 дискрета, в то время как ячейки, приведенные на рис. 3, *в, г* – 5 дискрет. Однако при таком построении БМК процент эффективного использования ячеек значительно снижается. Кроме того, одна из основных проблем для КМОП-приборов – защелкивание *p–n–p–n*-четырехслойных структур. Наиболее эффективным способом устранения этого явления служит введение охранных областей в непосредственной близости от истоков транзисторов. Из этого очевидно, что, применяя тип ячеек, представленный на рис. 3, необходимо предусмотреть каналы трассировки и расширение площади ячейки в горизонтальном направлении. Это также необходимо для решения еще одной технологической задачи, которая не рекомендует осуществлять размещение контактных окон между слоями металлизации непосредственно над контактными окнами между нижним слоем металлизации и слоем поликремния.

В общем случае четкой границы между матрицей с ячеистой структурой и матрицей с ослабленной изоляцией не существует, поскольку совмещенный вариант ячеистой структуры и ослабленной изоляции не противоречит общим принципам построения БМК [11].

Существует конструкция ячеек с ортогональным расположением затворов МОП-транзисторов [12]. Но, как правило, такая конструкция применяется для одноканальной технологии, чаще всего *n*-МОП.

Из анализа следует, что наиболее удобной, экономичной и универсальной МТЯ с точки зрения КМОП-технологии, САПР и схемотехнического проектирования библиотеки и макробиблиотеки является МТЯ, представленная на рис.3,*в*.. В такой конструкции немаловажным является вопрос о расположении шин "земля" и "питание" и о том, в каком слое металлиза-

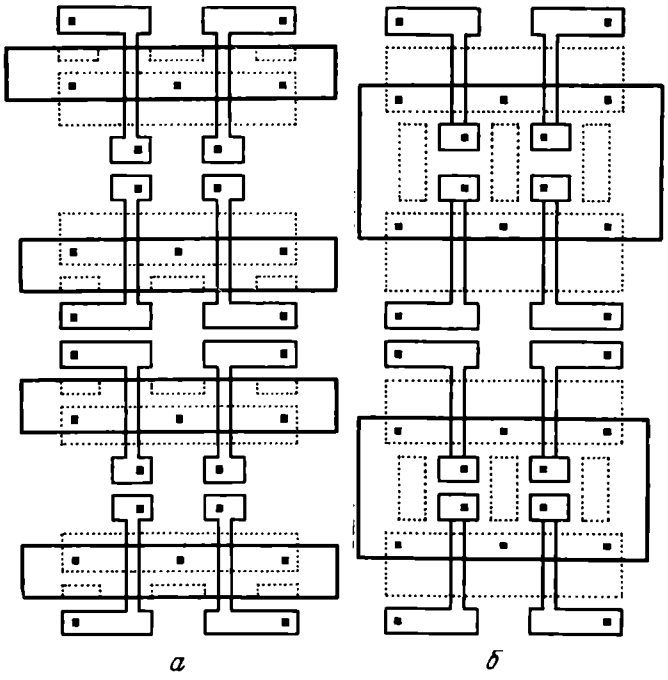


Рис. 5. Два варианта реализации матричных топологических ячеек БМК с двухслойной металлизацией

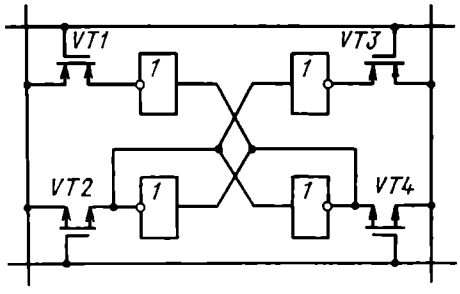


Рис. 6. Принципиальная схема ячейки ОЗУ, реализованной на матричных топологических ячейках БМК

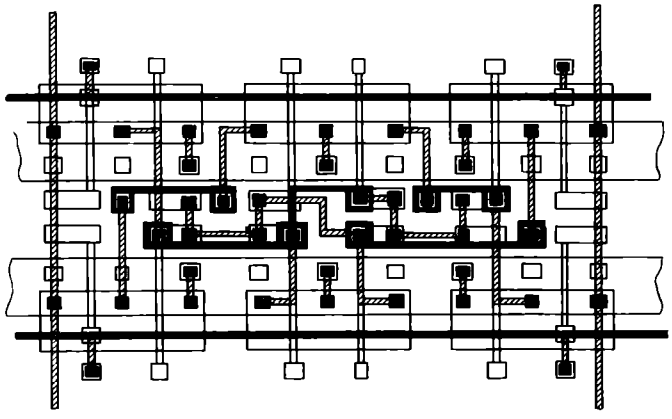


Рис. 7. Топология ячейки ОЗУ на основе матричных топологических ячеек БМК

ции они будут выполнены. Основным преимуществом конструкции с подведением "земля" и "питание" к МТЯ нижним слоем металлизации, является то, что поле трассировки свободно от всякого рода ограничений и запрещенных зон (кроме расположения контактных окон межсоединений). В то же время для реализации связей нижним слоем металлизации необходимы свободные зоны на кристалле между шинами "земля" и "питание" – каналы трассировки, причем чем больше степень интеграции БИС, тем больше должна быть пропускная способность канала (в соответствии с выражением (1)).

Известны структуры БМК, содержащие базовые универсальные 4-транзисторные ячейки, стоящие встык друг к другу (рис. 5). Преимуществом МТЯ, представленной на рис. 5, *а*, является то, что сочетание канального принципа построения БМК с принципом "море вентилей" дает возможность, как правило, при 6–7 шинах между ячейками осуществлять трассировку без пропуска ряда ячеек БМК и в то же время организовать макробиблиотеку стандартных логических элементов. При пропуске ряда канал трассировки расширяется до 18–20 дискрет, в то время как в варианте, представленном на рис.5, *б*, обычно ширина канала трассировки за счет пропуска ряда ячеек составляет 12–15 дискрет.

На предлагаемой ячейке эффективно реализуется элемент ЗУ на стандартных транзисторах МТЯ БМК, которые не содержат дополнительных транзисторов, предназначенных специально для организации ЗУ. На рис.6 приведена принципиальная схема ячейки ОЗУ, а на рис.7 – реализация топологии ячейки ОЗУ на основе МТЯ БМК.

На конструкцию МТЯ и в целом всего кристалла влияет то, каким количеством переменных фотошаблонов будет программироваться зашивка БМК. Известны конструкции МТЯ, в которых зашивка БМК осуществляется от одного переменного слоя до четырех (два слоя металлизации и два слоя контактных окон), но не более. На рис.3, *м* представлена конструкция МТЯ, реализующая зашивку одним переменным слоем (верхним слоем металлизации). При такой конструкции МТЯ для разводки БМК требуются каналы трассировки, причем по данным фирмы Lasartay при применении такой конструкции МТЯ для реализации БМК на 2500 вентилей требуется площадь не менее 7x7мм. Поэтому при проектировании БМК большой емкости (более 10 тыс.вентилей) разработчики идут на увеличение количества переменных шаблонов, хотя иметь БМК с одним переменным слоем очень заманчиво.

Как правило, кроме МТЯ неотъемлемой частью БМК является периферийная топологическая ячейка, содержащая транзисторы, необходимые для осуществления функции "вход-выход" на внешние выводы БИС. Размеры выходных транзисторов зависят от требуемой от БМК внешней нагрузки, а входных – от требований стыковки по входу с КМОП или ТТЛ БИС. Кроме того, периферийные топологические ячейки должны обеспечивать электростатическую защиту БМК.

Важную роль при проектировании БМК играет правильное (с точки зрения надежности и нагрузочной способности) расположение шин "земля" и "питание". Значительные выбросы токов и соответственно возникновение помех при переключении мощных выходных транзисторов, у которых W/L (W – ширина, L – длина канала) в 10–20 раз больше этого же параметра основного транзистора внутреннего поля БМК, обусловили необходимость соблюдения следующих (в отдельности или совместно) требований:

разделения шин "земля" и "питание", для ядра БМК и периферийных транзисторов;

периодического расположения указанных выводов по периметру кристалла (с увеличением числа выводов микросхемы должно увеличиваться число выводов источника питания и шин земли);

ограничения по периметру расчетного коэффициента, который характеризует суммарную динамическую мощность на выводах микросхемы.

С учетом указанных требований к расположению шин "земля" и "питание" в [13] предлагается решить эту проблему конструктивно в виде "гребенки". Рассматривая конструкцию БМК – топологическую и схемотехническую основу ядра кристалла, не следует забывать и о конструкции периферии кристалла. Помимо вышеприведенных электрофизических особенностей построения периферии кристалла, немаловажную роль играет показатель эффективности сборки.

Все увеличивающееся число вентилей на кристалле и соответственно число функциональных выводов затрудняет расположение контактных площадок по периметру кристалла, поскольку нормативные ограничения по минимальному расстоянию между контактами фактически определяют конструкцию БМК. Для увеличения числа выводов используют шахматное расположение контактных площадок по периметру кристалла.

С учетом всех перечисленных особенностей проектирования БМК начата разработка серии кристаллов с числом вентилей от 6 до 20 тыс. ориентировочно.

В целом конструкция всех БМК принята иерархически совместимой (в части преемственности библиотеки элементов и соответственно ячеистой структуры). Эффективная ячейка БМК – это 4-транзисторный вариант с разделенными затворами *n*- и *p*-канальной частей. Предложенная конструкция не противоречит и требованиям к развитию библиотеки элементов от нулевого уровня до высокоинтегрированных макроэлементов (ОЗУ, ПЗУ, ПЛМ и др.). Причем, эти макроэлементы при оригинальной схемотехнической конфигурации легко реализуются в конструкции из четырех транзисторов.

В настоящее время целесообразно проводить разработку не одного типа БМК, а серии из 3–5 кристаллов, причем в начале разработки проводить оценки при выборе конструкции ячейки и топологической основы кристалла для всей серии БМК. Единственными различиями между типами БМК этой серии были бы число вентилей, выводов и тип корпуса при сохранении преемственности по конструкции, разработанному программному обеспечению (прежде всего остается единым топологическое описание кристалла – как параметр выступает лишь размер), библиотеки элементов. Разработчикам дается эффективный набор кристаллов. При этом не требуется переучивать разработчиков.

Упрощается и этап аттестации как БМК, так и библиотеки элементов. Наиболее целесообразна при разработке серии БМК тополого-схематическая реализация МТЯ на базе 4-транзисторного варианта с разделенными затворами. Это наиболее гибкая структура как для схемотехнической реализации любых элементов – от простейших логических, триггерных до высокоинтегрированных типа ОЗУ, ПЗУ, ПЛМ, так и для разработчиков САПРа.

Эквивалентность топологии серии БМК, преемственность библиотеки и САПРа существенно повышают технико-экономические показатели серии микросхем, которые могут быть реализованы на единой технологической базе с едиными конструктивно-технологическими ограничениями.

Чтобы сделать вывод о комплексных показателях эффективности БМК, т.е. судить в целом о БМК как о продукции, необходимо знать совокупность следующих основных факторов и при возможности их цифровых оценок:

число разводимых вентилей И-НЕ или ИЛИ-НЕ с учетом САПР и календарного времени (заказчик-исполнитель) разводки;

число элементов в библиотеке, уровень аттестации элементов, наличие документации;

электрофизические параметры БМК, параметры, приведенные в технических условиях (быстродействие, нагрузочная способность, ток потребления и др.);

степень разработанности САПР и доступность вычислительных средств, на которых проводятся соответствующие разработки САПР;

экономические показатели эффективности использования БМК;

конструктивные характеристики и условия применения БМК.

Таким образом, выбор именно конструктивно-схематического решения ячейки в целом кристалла БМК на начальном этапе проектирования с учетом перечисленных факторов определяет в результате технико-экономические показатели БМК.

ЛИТЕРАТУРА

1. Пат. 62-188340, Япония, МКИ H 01 L21/82.
2. Пат. 4,644,382 США, МКИ H 01 L27/04.
3. Пат. 0 280 257 EPB (EP), МКИ H 01 L27/02.
4. Пат. 280 176 EPB (EP), МКИ H 01 L27/02, 23/52.
5. Пат. 61-199648 Япония, МКИ H 01 L21/82, 27/08.
6. Пат. 4,644,187, США, МКИ H 01 L27/02.
7. Пат. 4,682,201 США, МКИ H 01 L27/02.
8. Пат. 103633(5) Япония, МКИ H 01 L27/02.
9. Пат. 4745084 США, МКИ H 01 L21/70.
10. Пат. 0203025 EPB, МКИ H 01 L27/02.
11. Пат. 0093003 EPB, МКИ H 01 L27/02.
12. Пат. 4737837 США, МКИ H 01 L27/02.
13. Пат. 62-179743 Япония, МКИ H 01 L21/82.

Олеськив Б. С., Мирович И. С. **Кинетика взаимодействия электромагнитных лучей с адсорбированной влагой.** – Рукопись деп. в ЦНИИ "Электроника", 1992, № Р-5480.

Обсуждаются вопросы взаимодействия электромагнитного излучения с адсорбированными агрессивными функциональными группами на поверхности кристалла.

УДК 661.365.431

ДЕПОНИРОВАНИЕ

Повышение быстродействия КМОП-вентилей в диапазоне сверхнизких температур

КОЛЬДЯЕВ В.И., СЕРКОВ К.И.

Использование сверхнизких температур значительно повышает быстродействие КМОП-элементной базы СБИС; при этом наряду с ростом быстродействия улучшаются показатели надежности СБИС.

Перспективной является КМОП-технология с n-карманом, p^+- и n^+- поликремниевыми затворами МОП-транзисторов, силицированными истоками (стоками) и поликремниевыми шинами, с локос-изоляцией элементов.

В настоящее время сложилось несколько научных направлений конструкторского и технологического решения основных проблем, связанных с повышением уровня интеграции и быстродействия цифровых ИС:

СБИС на биполярных кремниевых транзисторах, уменьшенных в размерах по законам масштабирования;

СБИС на подложках из арсенида галлия;

СБИС на комплементарных МОП-транзисторах (КМОП-технология);

СБИС на основе КМОП-технологии, функционирующие в сверхнизком диапазоне температур (СНДТ);

микросхемы на основе эффекта Джозефсона.

Во всех случаях наибольший выигрыш в быстродействии достигается при использовании активных приборов с минимальными размерами активных областей и короткими межсоединениями, что обеспечивает снижение времени распространения сигналов и рассеиваемой мощности.

Обзор современного состояния. Рассмотрим современные возможности реализации указанных направлений.

Использование микросхем на биполярных транзисторах приводит к значительному тепловыделению в кристалле, что ограничивает эффективность использования таких БИС со степенью интеграции более 100 тыс.логических элементов (ЛЭ) на кристалл. При этом ограничения, накладываемые на степень интеграции трассировочной способностью кристалла, могут существенно снизить и его значение.

Основная цель разработки цифровых схем на арсениде галлия с полуизолирующей подложкой состоит в значительном повышении быстродействия [1–3]. При этом делается попытка использовать главное преимущество такой технологии по сравнению с кремниевой – более высокую подвижность носителей при одинаковых концентрациях примесей. В экспериментальных образцах кольцевых генераторов в структурах на арсениде галлия с барьером Шотки получено время задержки распространения 19,6 пс при мощности рассеивания 8,6 мВт [2]. Еще меньшее время задержки может быть достигнуто в транзисторах на гетеропереходах.

Наряду с этим для создания микросхем на полуизолирующих подложках присущи и серьезные ограничения, обусловленные высокой стоимостью исходного материала, более сложной (и в настоящее время менее отработанной) технологией, ограниченным выбором типов активных элементов и большим технологическим разбросом их параметров, зависимостью параметров элементов от потенциала на соседних элементах и расстояний между ними, которая вызвана паразитной связью через подложку. Все это приводит к значительным трудностям, создания подобных схем со степенью интеграции, превышающей уровень обычных биполярных схем.

Таким образом, тенденции в развитии современных технологий БИС и СБИС означают, что МОП-технология наиболее предпочтительна и выгодна для масштабирования элементной базы. Тем не менее проблема теплоотвода становится существенной и для *n*-канальных схем при уровне интеграции более 100 тыс. ЛЭ на кристалл. Именно поэтому на передовые позиции выходит КМОП-технология. Как наиболее перспективная, она позволяет уже сейчас получать до 10 млн. ЛЭ на кристалл [4].

Повысить быстродействие в КМОП-схемах можно благодаря дальнейшей миниатюризации элементной базы при высокой степени интеграции и потребляемой мощности. Однако современный уровень технологии переноса изображения на пластины с помощью лучшего серийного оборудования на основе проекционной оптической литографии позволит широко использовать в ближайшие 5 лет проектные нормы не менее 1...2 мкм [5].

Получение проектных норм менее 1 мкм возможно только благодаря применению электронно-лучевой, рентгеновской или ионно-лучевой литографий, которые в настоящий момент находятся в стадии интенсивных исследований.

Выбор типа КМОП-технологии для работы в СНДТ. Возникает вопрос: можно ли каким-то образом, кроме схемотехнического, повысить быстродействие КМОП СБИС для данной проектной нормы на элементную базу? Исследования показывают, что охлаждение СБИС до температуры 77 К позволяет в несколько раз увеличить быстродействие [4, 6–8]. Физической причиной увеличения быстродействия КМОП-схем является известный эффект роста подвижности в поверхностном слое полупроводника с понижением температуры, который приводит к увеличению крутизны вольт-амперной характеристики МОП-транзисторов.

С уменьшением температуры функционирования появляется ряд дополнительных положительных эффектов:

на уровне транзистора –

уменьшение токов утечки *p–n*-переходов стока и истока;

более резкий переход во включенное состояние (уменьшение подпорогового тока утечки);

более резкое включение емкости затвор-канал благодаря уменьшению слоя инверсии;

на уровне схемы –

более низкое сопротивление шин и линий связи;

повышенная надежность по отношению к отказам, связанным с механизмами электромиграции и термостарения;

практическое отсутствие тиристорного эффекта.

Поскольку все изложенные выше эффекты тесно связаны с методами изготовления БИС, можно проанализировать технологические процессы с точки зрения возможности работы КМОП-схем в диапазоне сверхнизких температур.

1. *Тип проводимости кармана и подложки.* С целью получения стабильных пороговых напряжений *p*-канальных транзисторов в настоящее время вместо используемого ранее *p*-кармана применяется КМОП-технология с *n*-карманом, создаваемым диффузией фосфора. Для возможности управления пороговым напряжением как *p*-, так и *n*-канальных транзисторов и сохранения хороших характеристик изоляции *p*- и *n*-областей используется КМОП-технология с *p*-*n*-карманами (двумя карманами) на высокоомном кремнии. При современном уровне точности выполнения технологических операций трудно определить преимущества той или иной технологии создания области кармана с точки зрения СБИС в СНДТ.

Оценка влияния самой конструкции кармана ("обычный" или "ретроградный" карман) на параметры ЛЭ в СНДТ требует уточнения с помощью имитационного моделирования динамики переключения вентиля.

2. *Вид изоляции.* По виду изоляции КМОП-технологии бывают различными: с планарной изоляцией; с изоляцией локос-областями; с изоляцией прямоугольными канавками ("траншеями"), заполненными окислом [9–11], и др. Наиболее распространена и технологична локос-изоляция, которая, по-видимому, останется основной в ближайшие пять лет [9]. Применение канавок имеет ряд достоинств по сравнению с локос-изоляцией (например, существенное ослабление тиристорного эффекта), но сложности технологии сдерживают широкое их использование в современных СБИС. В частности, остается сложным и плохо воспроизводимым процесс анизотропного травления канавки и заполнения ее окислом (или осаждение поликремния и его окисление); создание окисла в канавке приводит к появлению механических повреждений и дефектов в приповерхностной области подложки, которые вызывают дополнительные токи утечки *p*-*n* переходов и снижают надежность; наконец, оказалось, что боковые стенки канавки могут легко инвертироваться. Если же успехи последней технологии позволят создать качественные промышленные процессы, то возможно, что она станет перспективной.

3. *Материал затвора.* Выбранный материал затвора должен обеспечивать заданные величины пороговых напряжений МОП-транзисторов с учетом их зависимости от температуры и удовлетворять требованиям минимальности локального сопротивления тела затвора для использования его в качестве элементов разводки межсоединений СБИС, создаваемых САПР. Требуемые симметричные пороговые напряжения $U_{пор\ n} = 0{,}8...$ $...0{,}95$ В и $U_{пор\ p} = -0{,}8...-0{,}95$ В для МОП-транзисторов которые при напряжении питания 5 В дают практически оптимальную передаточную характеристику [12, 13], естественным образом не получаются (в *p*-канальных транзисторах с широко применяемыми в настоящее время поликремниевыми n^+-шинами затворов пороговое напряжение получается достаточно высоким: до –1,5 В).

С целью симметрирования абсолютных величин пороговых напряжений (относительно нуля) или производится имплантация бора в канал *p*-МОП-транзистора или используются алюминиевые шины для изготовления затворов *p*-МОП-транзисторов [7]. Однако оба эти способа недостаточно эффективны. В первом случае возникает фактически встроенный канал, который дает достаточно большие токи утечки в подпороговом режиме и отвечает за потребляемую мощность выключенного ЛЭ. Кроме того, в СНДТ носители в слое подлегирования "вымораживаются" и необходимо достаточно сильное легирование для сдвига порогового напряжения до нужной величины [7]. Во втором случае конструктор кристалла фактически лишается возможности использовать двухслойную трассировку (по поликремнию и алюминию). Имеется и третий, наиболее перспективный, способ симметрирования порогов: изготавливаются p^+-шины для затворов *p*-МОП-транзисторов и n^+-шины для затворов *n*-МОП-транзисторов. Учитывая, что применение силицидов тугоплавких металлов позволяет масштабировать *p*-*n*-переходы до очень малых величин (до 0,1 мкм и менее) и что масштабируемость самих МОП-транзисторов в субмикронную область в СНДТ не ограничивается утечками в подпороговой области, следует признать перспективность такой конструкции.

Анализ приведенных литературных данных и физических принципов функционирования элементной базы КМОП-технологии в СНДТ показывает, что наиболее практичной и перспективной в ближайшем будущем будет технология с n-карманом и "ретроградным" профилем распределения примесей, локос-изоляцией элементов, n^+ и p^+-поликремниевыми шинами для затворов транзисторов, а также со слоями силицидов тугоплавкого металла, уменьшающими сопротивление p^+- и n-переходов в поликремнии и контактов к p^+- и n^+-шинам в кремниевой подложке.

Таким образом, целесообразно в дальнейшем рассматривать КМОП-технологию с паразитными емкостями, определяемыми локос-слоями изоляции, так как с понижением температуры пороговые напряжения возрастают у паразитных МОП-транзисторов, что повышает стабильность работы схемы. Основное же достоинство изоляции глубокими канавками – устранение тиристорного эффекта – в случае СНДТ не реализуется, поскольку этот эффект практически исключается малыми временами жизни неосновных носителей в полупроводнике в СНДТ.

Физические проблемы создания элементной базы КМОП-технологии для СНДТ. Как отмечалось выше, практически все известные механизмы деградации характеристик МОП-транзисторов термически активируемы, и поэтому с понижением температуры они не влияют на надежность СБИС. Исключение составляет механизм деградации, связанный с горячими электронами, когда в обычном МОП-транзисторе достигаются достаточно сильные продольные поля в области стока в режимах функционирования элементов СБИС. В сильном поле стока происходит разогрев носителей заряда в канале, при этом горячие носители: а) гене-

рируют поверхностные состояния на границе $Si-SiO_2$; б) инжектируются в SiO_2, где захватываются на локализованные состояния; в) инжектированные в SiO_2 разогреваются в поле диэлектрика и генерируют положительный заряд в диэлектрике.

Поскольку с понижением температуры решетки в одном и том же поле достигается бо́льшая электронная температура, то при СНДТ темп деградации за счет горячих электронов увеличивается [6, 14–16]. С целью исключения деградации необходимо уменьшать электрическое поле в области стока. Этого можно достичь понижением либо напряжения питания на стоке, либо градиента концентраций примесей в $p-n$ переходе сток–подложка. Последнее выполняется с помощью специальных конструкций МОП-транзисторов со слаболегированным стоком (LDD-МОП-транзистор) или с двойной диффузией примесей в сток (DDD-МОП-транзистор) и ряда других приемов. Следует заметить, что для p-МОП-транзисторов проблемы сильных полей и деградации решаются существенно проще, так как коэффициенты ударной ионизации для дырок в кремнии на 1,5–2 порядка меньше, чем для электронов. Поэтому классическая конструкция p-МОП-транзисторов до сих пор не подвергалась изменениям.

В настоящее время ситуация с n-МОП-транзисторами такова, что оптимальная конструкция n-МОП-транзистора и питающее напряжение для СНДТ еще не выбраны. Поэтому необходимы исследования в этом направлении, при этом теоретические исследования должны учитывать увеличение вероятности ударной ионизации с понижением температуры в полупроводнике, что уменьшает напряжение пробоя p-n-переходов как в отсутствие тока в канале, так и при его протекании [17, 18].

В СНДТ имеется бо́льшая, чем в типовом диапазоне температур, возможность кратковременных импульсных перегрузок МОП-транзисторов в переходных процессах из-за уменьшений коэффициента передачи по току бокового биполярного транзистора и перепадов токов S-образной характеристики. Однако это предположение требует дополнительных исследований.

Другой важной проблемой является рост сопротивлений контактов слаболегированных и диффузионных областей истока–стока с понижением температуры [17]. Этот рост может привести к уменьшению крутизны МОП-транзистора с понижением температуры (причем чем меньше длина канала, тем сильнее этот эффект). Поэтому необходимо предусматривать снижение паразитных сопротивлений, например за счет использования силицидов тугоплавких металлов.

В работах [19, 20] широко используется оценка качества технологии и элементной базы с помощью моделирования переходных процессов в ЛЭ и определения времени задержки переключения ЛЭ. Поэтому принятую концепцию оценки качества элементной базы и технологии на основе моделирования переключения ЛЭ следует признать верной.

Анализ [21] показывает, что технология изготовления МОП-транзисторов оказывает более существенное влияние на их характеристики в СНДТ по сравнению с влиянием в типовом диапазоне температур. Несмотря на то, что в [21] проведено достаточно подробное исследование подвижности в каналах МОП-транзисторов, результаты не могут быть прямо использованы в электрической модели МОП-транзисторов для программы моделирования схем по следующим обстоятельствам:

1. Необходимо разработать модель для вычисления эффективного поперечного поля в канале, определяющего зависимость подвижности носителей в канале МОП-транзистора от потенциала на затворе, так как в электрической модели известны напряжения на затворе, подложке, истоке и стоке, а не эффективное поле. Эта модель должна учитывать неоднородность поперечного поля в канале при ненулевом потенциале стока и соответствующим образом усреднять эффективное поле вдоль длины канала.

2. Модель, приведенная в литературе [21], не учитывает влияния сильного продольного поля на подвижность в канале в СНДТ. Поэтому необходимо провести исследование влияния продольного поля в инверсионном канале на подвижность носителей с учетом того обстоятельства, что с понижением температуры скорость дрейфа в насыщении уменьшается. Для выяснения особенностей влияния поверхности на подвижность необходимы дополнительные исследования.

Таким образом, для разработки электрических моделей МОП-транзисторов для СНДТ необходимо решить ряд задач:

получить аппроксимации зависимостей основных физических величин кремния от температуры для инверсных слоев (скорость дрейфа насыщения, критическое поле насыщения скорости дрейфа);

получить выражение для вольт-амперных характеристик в СНДТ;

провести экспериментальные исследования МОП-транзисторов и определить параметры моделей;

встроить электрические модели в программу расчета схем и провести моделирование характеристик ЛЭ.

В заключение можно сказать, что использование СНДТ для повышения быстродействия элементной базы КМОП-технологии СБИС является перспективным; при этом наряду с ростом быстродействия ожидается улучшение показателей надежности СБИС.

На ближайшее время, 5–8 лет, будет перспективной для СНДТ КМОП-технология с n-карманом, p^+- и n^+-поликремниевыми затворами МОП-транзисторов, силицидированными истоками (стоками) и поликремниевыми шинами, с локос-изоляцией элементов.

Использование n-МОП-транзисторов со специальной конструкцией, снижающей поля в стоковой области, требует подтверждения с помощью теоретических исследований с применением моделирования, так как известные экспериментальные работы оказались дорогостоящими и потребовали много времени.

Необходимо разработать электрические модели МОП-транзисторов для СНДТ и на их основе с помощью программы моделирования схем, оценить быстродействие КМОП-вентиля.

ЛИТЕРАТУРА

1. Дорфман Б.Ф., Иванов Л.В. ЭВМ и ее элементы. Развитие и оптимизация.— М.: Радио и связь, 1988.— 240 с.
2. Аваев Н.А., Наумов Ю.Е. Элементы сверхбольших интегральных схем.— М.: Радио и связь, 1986.— 186 с.
3. Суганo Т., Икома Т., Такэиси Е. Введение в микроэлектронику: Пер. с япон.— М.: Мир, 1988.— 320 с.
4. Hanamura S., Aoki M. Low-Temperatures CMOS 8×8 bit Multipliers with Sub-10 ns Speeds// IEEE Trans. Electron. Dev.— 1987.— Vol. ED-34, N 1.— P. 94—99.
5. Bartelt J.L. Problems of the Photo Mask// Solid State Technol.— 1986.— N 5.— P. 215—220.
6. Aoki M., Hanamura S. Performance and Hot-Carrier Effects of Small CRYO-CMOS-devices// IEEE Trans. Electron. Dev.— 1987.— Vol. ED-34, N 1.— P. 8—18.

OldPC.su
музей компьютеров

7. S u n J.Y.-C., T a u r Y. Submicrometer-Channel CMOS for Low-Temperature Operation// IEEE Trans. Electron. Dev.— 1987.— Vol. ED-34, N 1.— P. 19—27.
8. E l b a u m L.K., S u n J.K.-C. On the Resistivity of TiSi: the Implication for Low-Temperature Applications// IEEE Trans. Electron. Dev.— 1987.— Vol. ED-34, N 1.— P. 58—63.
9. C h e n J.Y. CMOS the Emerging VLSI Technology// IEEE Circ. and Dev. Mag.— 1986.— Vol. 3.— P. 16—31.
10. L e w i s A.G., C h e n J.V. Devise isolation in high-density locos-isolated CMOS// IEEE Trans. Electron. Dev.— 1987.— Vol. ED-34, N 6.— P. 1337—1345.
11. V y a n H.P., L u t z e R.S.L. A Trench. Isolated Submicrometer CMOS Technology// IEEE Trans. Electron. Dev.— 1985.— Vol. ED-32, N 5.— P. 926—931.
12. L a i F.-S.9J., W a n g L.K. A Highle Latchup Immune i Micrometer CMOS Technology Fabricated with I MeV Ion Implicatation and Selfaligned TiSi// IEEE Trans. Electron. Dev.— 1986.— Vol. ED-33, N 9.— P. 1308—1319.
13. Y a m a g u c h i T., N o r i m o t o S. Process and Device Performance of 1 micrometer-Channel *n*-well CMOS Technology// IEEE J. Sol. State Circ.— 1984.— Vol. SC-19, N 1.— P. 71—80.
14. B y b u c S.B., W a n g H., B o r t o n P. Analyzing Hot-Carrier Effects on Cold CMOS Devices// IEEE Trans. Electron. Dev.— 1987.— Vol. ED-34, N 1.— P. 83—88.
15. B a u a r a n i G., W o r d e m a n M.R. Transconductance Degradation in Thin-Oxide MOSFET's// IEEE Trans. Electron. Dev.— 1983.— Vol. ED-30, N 10.— P. 1296—1304.
16. O n g T.-C., K o P.K., H u C. 50-A Gate-Oxide MOSFET's at 77K// IEEE Trans. Electron. Dev.— 1987.— Vol. ED-34, N 10.— P. 2129—2135.
17. T z o u J.J., Y a o C.C., C h e u n g R. Some CMOS Device Constraints at Low Temperatures// IEEE El. Dev. Lett.— 1985.— Vol. EDL-6, N 1.— P. 33—35.
18. G a e n n s s l e n F.H., R i d e o u t V.L., W a l k e r E.J. Very Small MOSFET's for Low Temperature Operation// IEEE Trans. Electron. Dev.— 1977.— Vol. ED-24, N 3.— P. 218—229.
19. Y o s h m i M., T s u c h i y a K. Study of the Operation Speed of Half-Micron Design Rule CMOS Ring Oscillators// Electron. Lett.— 1988.— Vol. EL-24, N 3.— P. 146—147.
20. R a d a c k D.L., Y a o C.T. Comparison of Microelectronic Test Structures for Propagation Delay Measurements// Microelectronics J.— 1985.— Vol. 18, N 6.— P. 39—46.
21. A r o r a N.D., G i l d e n b l a t G.S. A Semi-Empirical Model of the MOSFET Inversion Layer Mobility for LT Operation// IEEE Trans. Electron. Dev.— 1987.— Vol. ED-34, N 1.— P. 89—94.

Оптимизация размещения логических элементов в матричных БИС

СКОБЕЛЕВ В.А.

В статье рассматриваются вопросы минимизации системной задержки в матричных БИС. Анализируется влияние на время системной задержки различных факторов и в особенности влияние методов размещения и трассировки. Подробно рассматривается размещение по методу учета потоков сигналов в сравнении со случайным размещенцем. На основании опыта проектирования матричных БИС даются практические рекомендации по применению метода учета потоков сигналов для серийно выпускаемых быстродействующих БМК. Анализируется эффективность применения макроэлементов.

При проектировании высокопроизводительных ЭВМ перед разработчиком возникает задача повышения быстродействия системы. Выбор элементной базы, проработка конструктивных решений проводятся в условиях минимизации времени системной задержки [1,2], которая содержит две составляющие: время задержки в линиях связи и время задержки в логических элементах (ЛЭ), приведенные к одному каскаду. Наглядность данного определения при переходе к БИС и СБИС теряется, поскольку вклад времени задержки распространения сигнала во внешних (относительно интегральных микросхем) связях с ростом степени интеграции снижается и практически, начиная с некоторого значения, влиянием их можно пренебречь, предусмотрев, естественно, соответствующие способы организации внешних связей . В этом случае время системной задержки будет определяться суммой среднего времени задержки ЛЭ матричной БИС и среднего времени задержки во внутрикристальных межсоединениях матричной БИС с учетом влияния входных емкостей элементов нагрузки (приемников сигнала).

Среднее время задержки во внутрикристальных межсоединениях матричной БИС весьма сильно зависит от числа приемников сигнала в нагрузке, в особенности для малого числа приемников [3]. Влияние числа приемников на время задержки сигнала определяется не только входной емкостью приемников, но и длиной межсоединений.

Анализ применяемых в САПР программ размещения ЛЭ и трассировки их межсоединений показывает, что длины межсоединений в кристалле незначительно отличаются от длин при случайном размещении ЛЭ и трассировке методом минимального дерева. Причиной этого могут являться не только неэффективные методы размещения, но и ограниченные трассировочные возможности кристалла. Следует отметить, что ограниченное число трассировочных каналов начинает сказываться с определенного числа размещаемых элементов. На рис.1 представлены теоретическая зависимость средней длины связи при случайном размещении от числа приемников и средние значения длин связей для 100 матричных БИС высокопроизводительной ЭВМ. Следует отметить, что речь идет о средних результатах использования применяемых алгоритмов размещения и трассировок, когда главным критерием выбора алгоритма

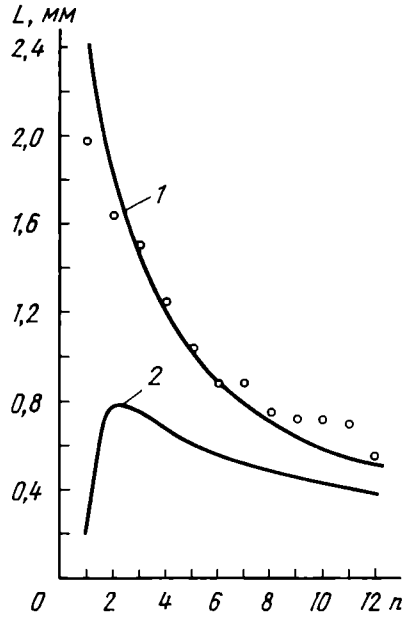


Рис. 1. График зависимости средней длины связей внутренних цепей L от числа приемников в нагрузке n: кривая 1 - теоретическая зависимость для случайного размещения; кривая 2 — ожидаемая зависимость для размещения с учетом ранга; o — реальные значения

является обеспечение 100% трассируемости. Анализ системных задержек для каждого из алгоритмов в отдельности не проводился.

Учет частоты встречаемости цепей в зависимости от числа приемников позволяет оценить среднее число приемников в нагрузке. Для рассматриваемых 100 типов матричных БИС высокопроизводительной ЭВМ среднее число приемников составляет $n = 2$, что позволяет оценить как среднюю длину межсоединений в нагрузке, так и время системной задержки.

В общем случае на время задержки распространения сигнала в межсоединениях оказывает влияние режим работы выходного каскада ЛЭ (для ЭСЛ матричных БИС выходным каскадом является эмиттерный повторитель). Однако повышение мощности эмиттерного повторителя, как, впрочем, и всего ЛЭ, не является существенным средством сокращения системной задержки ввиду того, что мощность ЛЭ ограничена, и к тому же в большинстве случаев ЛЭ в быстродействующих ЭВМ изначально используется в максимальном токовом режиме [4].

Учитывая, что вклад в величину времени системной задержки времени задержки ЛЭ имеет тенденцию к снижению [5] и составляет уже сейчас около 1/3, на первый план выдвигаются методы сокращения системной задержки за счет сокращения длин межсоединений.

Размещение ЛЭ является весьма важным звеном в САПР, и выработка критериев размещения ЛЭ становится актуальной задачей и, возможно, единственным способом снижения времени системной задержки как для матричных БИС на серийных БМК (1520ХМ2), так и для вновь разрабатываемых БМК большей степени интеграции. В особенности это существенно для кристаллов с низким соотношением числа каналов и степени интеграции. Анализ влияния размещения ЛЭ на получаемые в результате трассировки длины межсоединений является неоднозначной задачей. Однако для конкретных алгоритмов размещений возможно проведение подобных исследований.

Как правило, на этапе логического проектирования проводится анализ временных характеристик реализуемых на БМК схем с целью определения критических, т.е. определяющих быстродействие ЭВМ, цепей. Наиболее объективной мерой критичности цепи в этом случае следует считать время задержки в цепи, рассчитанное для элементов со среднестатистическими параметрами нагрузок [3].

Для целей минимизации машинного такта (минимизации времени системной задержки) наиболее целесообразным является такое размещение ЛЭ, при котором элементы критической цепи расположены в непосредственной близости друг от друга. При этом необходимо предусмотреть появление новых критических цепей, как следствие приоритетности первоначальных критических цепей с большей каскадностью. Метод размещения, позволяющий это реализовать, должен приводить к снижению длин металлизации как в критических цепях, так и в цепях, близких к критическим (определенным на этапе логического проектирования).

Из известных алгоритмов [6, 7] наиболее отвечающим этим требованиям является метод размещения с учетом потоков сигналов. Применяя метод ранжирования элементов логической схемы и размещая их в соответствии с рангом, можно снижать длины металлизации примерно в 2 раза исключительно за счет сведения двумерной задачи размещения к одномерной. Кроме того, при этом методе устраняется (или по крайней мере значительно снижается) итерационность, что значительно сокращает время проектирования.

Оценим эффективность применения метода ранжирования в сокращении длин межсоединений. Из общей длины цепи серьезному сокращению подвергается лишь горизонтальная составляющая. Для оценки общей длины цепи необходимо проанализировать перспективы снижения длины ее вертикальной составляющей. Оптимальное размещение элементов одного ранга (в пределах одного столбца) связано с методами канальной трассировки. Существуют некоторые способы переразмещения и перетрассировки первоначального варианта с целью минимизации длин цепей и числа занятых вертикальных каналов [6,7]. Наиболее известны из них такие методы, как метод стволов и ветвей, "Дюплег" и т.п.

Поскольку основная нагрузка при трассировке ранжированных элементов ложится на вертикальные

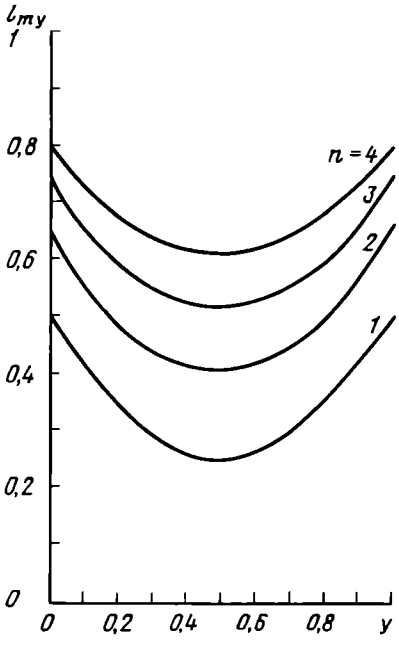


Рис. 2. График зависимости средней длины металлизации вертикальных трасс в относительных единицах l_{my} от относительного расположения элемента-источника y также в относительных единицах при количестве приемников в нагрузке n от 1 до 4

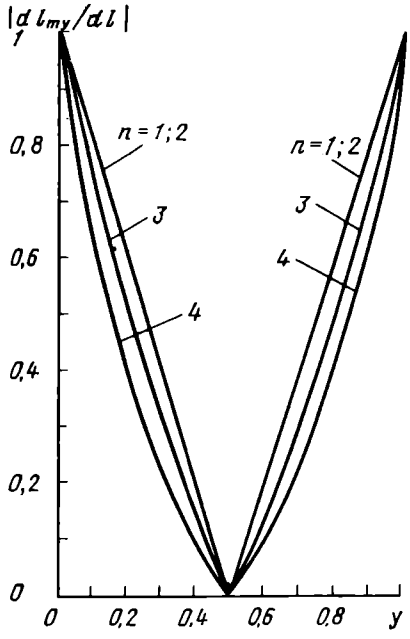


Рис. 3. График зависимости модуля первой производной средней длины металлизации вертикальных трасс в относительных единицах $|dl_{my}/dy|$ от относительного расположения элемента-источника y также в относительных единицах при количестве приемников в нагрузке n от 1 до 4

трассировочные каналы, попытаемся оценить ожидаемую среднюю длину вертикальных трасс в зависимости от размещения элементов цепи в столбце. Для случайного размещение ЛЭ в столбцах такие зависимости представлены на рис. 2, а на рис.3 представлены зависимости их первых производных от относительного размещения источника. Из рисунков видно, что источники цепей с меньшим количеством приемников следует располагать ближе к середине. Это позволит без переразмещения ЛЭ получить лучшие результаты, чем при случайном размещении. При наличии исходных данных по встречаемости цепей в зависимости от количества приемников можно провести экспертную оценку перспектив снижения длин межсоединений при канальной трассировке от оптимизации размещения источников сигнала.

Одним из практических вариантов переразмещения источника сигнала является размещение его напротив одного из приемников (либо между приемниками). В этом случае, при случайном размещении в столбце остальных элементов цепи произойдет снижение длины эквивалентное уменьшению количества приемников на один.

Таким образом, итоговое выражение для ожидаемого значения общей длины L_m

$$L_m = L_x \frac{1+k_x(n-1)}{N_{max}^{0,5}} + L_y \frac{n-1}{n+1}, \qquad (1)$$

где L_x, L_y – размеры трассировочного поля; N_{max} – максимальное количество ЛЭ; k_x – коэффициент, учитывающий расположение вертикальной трассы в канале (учитывает расстояние от трассы до входа приемника).

Подставляя в (1) средние значения $n = 2$, $k_x = 0,5$, $N_{max} = 272$, $L_x = L_y = 3,5$ мм получим $L_m = 1,5$ мм. Зависимость (1) отображена на рис. 1 кривой *2*. Из рисунка видно, что для предложенных методов наиболее серьезному сокращению подвергаются цепи со связями большей длины. Применение этих методов позволяет снизить общую длину металлизации более чем в 3 раза по сравнению с длиной при случайном размещении, а системную задержку для матричных БИС на серийно выпускаемых БМК на 25% (для разрабатываемых БМК большей степени интеграции на 50%).

Необходимо отметить некоторые соображения относительно области применения метода ранжирования. Абсолютным критерием реализуемости схемы устройства на матричной БИС является соблюдение ограничений по объему матрицы топологических ячеек и по числу выводов (отдельно для входов и выходов).

В дальнейшем при реализации схемы будут накладываться ограничения, связанные с конструкцией кристалла и его трассировочными возможностями. Трассировочные возможности кристалла в сильной степени зависят от используемых методов размещения и трассировки. Так, при случайном размещении в связи с ограниченными трассировочными возможностями кристалла автоматическая трассировка гарантируется лишь при 70%-ном задействовании активной площади кристалла или максимального количества логических элементов БМК.

Для каждого метода размещения и трассировки существует такой диапазон значений конструктивных параметров БМК, в котором данный метод размещения обеспечивается близкой к 100% трассируемостью. Но и для БМК с иными параметрами существует возможность использования данного метода при реализации части схемы в отдельном фрагменте или блоке этого БМК. Заметим, что правила определения диапазона применимости метода, выработанные для БМК в целом, могут успешно использоваться и для отдельных его фрагментов или блоков. Однако, кроме конструктивных ограничений могут существовать ограничения, накладываемые структурой принципиальной электрической схемы реализуемого на матричных БИС устройства.

Проведение исследований по определению корреляции структуры электрической схемы реализуемого устройства и методов размещения и трассировки позволило бы значительно сократить время разработки. Для проведения подобных исследований необходимо выработать меру оценки структуры реализуемых схем. Подобной мерой может служить форма распределения ЛЭ по рангам. В частности, для матричных БИС наиболее эффективно реализуемыми являются схемы с равномерным распределением ЛЭ по рангам, причем с размерностью распределения, не превышающим размерности БМК. На практике встречаются распределения довольно причудливой формы, но результаты трассировок подобных схем, как правило, труднее поддаются оценке. В данной работе не ставится целью определение методов оптимальной разрезки (хотя и излагаются основные принципы) обобщенной схемы устройства на матричные БИС, а проводится анализ возможностей минимизации времени системной задержки реализуемых схем с различными структурами.

Рассмотрим более подробно требования к реализуемым схемам при размещении по методу ранжирования. Реализуемая на матричных БИС схема с количеством элементов в каждом ранге и максимальным рангом не превышающими размерности матрицы ЛЭ не требует дополнительных мер по компоновке.

Что касается реального использования данного алгоритма в существующих конструкциях БМК высокопроизводительных ЭВМ, то для этого необходимо провести некоторые предварительные операции, имеющие целью обеспечить привязку конструкции БМК

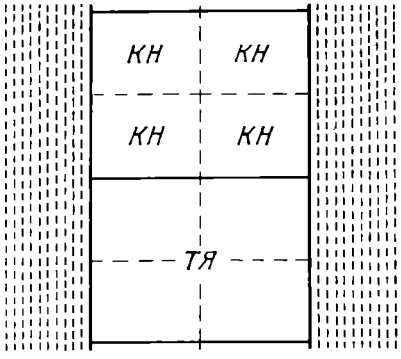


Рис. 4. Фрагмент матрицы ТЯ БМК

к вышеприведенному математическому аппарату для получения максимального эффекта. Следует отметить, что минимальным объектом в БМК, на котором можно реализовать ЛЭ, является компонентный набор (КН). Логические элементы представляют собой соединенные определенным образом элементы КН (для построения ЛЭ возможно использование до четырех КН).

Критерием оптимизации межсоединений КН внутри ЛЭ является обеспечение минимальных емкостей узлов. Учитывая, что математический аппарат ранжирования эффективно работает для конструкции БМК с непосредственным расположением трассировочных каналов вдоль столбца ЛЭ, и что в рассматриваемых БМК между трассировочными каналами в одной топологической ячейке расположены четыре КН в два ряда (рис.4) необходимо либо неполностью использовать топологические ячейки с потерей эффективной степени интеграции и увеличением шага расположения ЛЭ (для ЛЭ, занимающих один КН), либо сгруппировать подобные ЛЭ в пары. Создание библиотеки ЛЭ, построенных исключительно лишь на двух КН, неэффективно по сравнению с применением макроэлементов, состоящих из двух минимальных по объему ЛЭ, ввиду большей гибкости макроэлементов при размещении. Для обеспечения максимально эффективного использования макроэлементов необходимо создавать библиотеку ЛЭ с расположением входов и выходов ЛЭ на соседних горизонтальных трассах.

Определим эффективность снижения длин металлизации межсоединений ЛЭ при применении макроэлементов. Длина связи между выходом первого ЛЭ макроэлемента и входом второго в среднем будет составлять около половины ширины топологической ячейки, что примерно на порядок меньше средней длины связи в БМК. Практически, применение макроэлементов означает сокращение длины металлизации цепи на одну связь (аналогично вышеизложенному для вертикальных трасс). Результаты сокращения длины цепей с числом приемников $n = 1...4$ для БМК с трассировочным полем 3,5x3,5 мм наглядно представлены в таблице.

Количество приемников, n	Длина исходной цепи, мм	Длина сокращенной цепи, мм	Величина сокращения мм	%
1	2,3	0,1	2,2	97
2	3,5	2,4	1,1	31
3	4,2	3,6	0,6	14
4	4,7	4,3	0,4	8

Аналитическое выражение для сокращенной длины цепи L_c имеет вид:

$$L_c = \frac{(n-1)\ (L_x + L_y)}{n+1}.$$

Учитывая распределение цепей по количеству нагрузок и то, что сокращению подвергаются около половины цепей, можно определить приоритетные для сокращения цепи и оценить величину сокращения. Для ЛЭ со средней нагрузкой сокращение длины металлизации при применении макроэлементов может составлять до 30%, что означает снижение системной задержки в матричных БИС на серийно выпускаемых БМК на 10–15%.

Повышение степени интеграции СБИС вызывает увеличение вклада в время системной задержки времени задержки во внутрикристальных межсоединениях. Вопросы минимизации длин межсоединений в СБИС становится все более актуальными. Рассмотренные методы размещения с учетом потоков сигналов позволяют практически безытерационным путем достичь снижение длин межсоединений более чем в 3 раза.

Снижение времени системной задержки для матричных БИС на серийно выпускаемых БМК может достигать более 30%, а для разрабатываемых БМК высокой степени интеграции до 50% и более.

Применение макроэлементов может дать дополнительное снижение длин металлизации и, соответственно, системной задержки. В связи с этим, разрабатываемые библиотеки ЛЭ БМК должны предусматривать объединение ЛЭ в макроэлементы.

Принципы определения эффективности применения размещения ЛЭ с учетом потоков сигналов для минимизации системной задержки могут служить основой для обеспечения оптимальной разрезки обобщенной схемы устройства.

ЛИТЕРАТУРА

1. Ломов Ю.С., Файзулаев Б.Н., Микитин В.М. Влияние конструкции на быстродействие ЭВМ.— Вопросы радиоэлектроники. Сер. ЭВТ, 1984, вып. 7, с. 16—29.

2. Быстродействующие матричные БИС и СБИС. Теория и проектирование/Б.Н.Файзулаев, И.И.Шагурин, А.Н.Кармазинский и др. Под общей редакцией Б.Н.Файзулаева и И.И.Шагурина.— М.: Радио и связь, 1989.— 304 с.

3. Бочкарева Т.Ю., Скобелев В.А. Оценка временных параметров элементов на этапе логического проектирования МаБИС.— Сборник тезисов докладов Всесоюзной школы-семинара «Разработка и внедрение в народное хозяйство ЕС ЭВМ».— Киев, 1989, с. 97—98.

4. Быстродействие межсоединений БИС и СБИС/Б.Н.Файзулаев, В.А.Драбкин, Д.П.Богданов.— ЭВТ, 1989, вып. 3, с. 96—103.

5. Файзулаев Б.Н. Проблемы и прогноз развития сверхскоростных сверх-БИС ЭВМ.— Микроэлектроника, 1986, т. 15, вып. 5, с. 114—125.

6. Проектирование СБИС/М.Ватанабэ, К.Асада, К.Кани, Т.Оцуки: Пер. с япон.— М.: Мир, 1988.— 304 с.

7. Казеннов Г.Г., Сердобинцев Е.В. Автоматизация проектирования БИС: Практ. пособие.— М.: Высшая школа, 1990.— Т. 1. Проектирование топологии матричных БИС.— 112 с.

Как выбирать технологию изготовления заказных СБИС

МАРТЫНОВ В.В., СТАРИЦЫН В.К.

В настоящее время при выборе технологии изготовления СБИС, которая включает в себя конкретную физическую структуру СБИС (толщины технологических слоев, их физико-химические характеристики; уровни легирования и формы распределения примеси в активных областях структуры; число уровней металлизации; минимальные топологические размеры структурных элементов и прецизионность их выполнения) и маршрут ее изготовления, следует учитывать не только физические ограничения технологических методов формирования таких структур, но и технико-экономические факторы производства. К таким факторам в первую очередь следует отнести процент выхода годных БИС, который в обязательном порядке должен быть оценен на начальных этапах проектирования и выбора технологии изготовления СБИС.

Прогнозирование выхода годных СБИС в зависимости от их технологической реализации является весьма сложной задачей и может носить лишь оценочный характер. Очевидно, что увеличение степени интеграции СБИС при прочих равных условиях приводит к снижению выхода годных СБИС при контроле функционирования и тем самым к повышению себестоимости СБИС и нерентабельности их выпуска. Повышение быстродействия СБИС также достигается ценой усложнения технологии и, следовательно, снижения выхода годных. Поэтому приходится искать компромисс между степенью интеграции и быстродействием, с одной стороны, и необходимостью рентабельного производства СБИС — с другой.

Степень интеграции в значительной мере зависит от выбора метода изоляции элементов микросхем. За последние годы прогресс в повышении степени интеграции обусловлен в основном заменой изоляции *p—n*-переходом на комбинированную изоляцию. При этом площадь транзистора при одинаковых проектных нормах при переходе от планарно-эпитаксиальной технологии к изопланарной уменьшилась в 2—4 раза. Дальнейшее развитие направления комбинированной изоляции привело к необходимости совершенствования широко распространенной изопланарной технологии из-за того, что при уменьшении проектных норм соотношение между площадями, занимаемыми изоляцией и активной структурой, резко возрастает в сторону первых. Так, при проектной норме примерно 1 мкм это соотношение достигает 10...15.

Поэтому возникла необходимость поиска нового технического решения, направленного на сокращение площади, занимаемой изоляцией. Таким решением является переход к «щелевой» технологии формирования изоляции элементов. Щелевая технология при максимально плотной компоновке обеспечивает расстояние между элементами, сравнимое с минимальным топологическим элементом. Переход к технологии щелевой изоляции элементов микросхем при одинаковых с изопланарной технологией проектных нормах позволяет уменьшить площадь транзистора в 2—3 раза.

Анализ научно-технической и патентной литературы подтверждает, что общее направление в развитии комбинированных методов изоляции связано с формированием щелей между изолируемыми элементами с последующим заполнением этих щелей различными изолирующими или проводящими материалами по специфическим маршрутам в зависимости от типа формируемого элемента или микросхемы. Мировая практика широко использует эту технологию для изготовления микросхем высокой степени интеграции.

Если степень интеграции в значительной мере определяется выбором изоляции элементов микросхем, то такой ее важнейший параметр, как быстродействие, определяется конструкцией (структурой) транзистора. Однако не стоит преуменьшать влияние на быстродействие и метода изоляции. Щелевая технология резко сокращает паразитную емкость транзисторной структуры в части коллектор—подложка за счет устранения боковых составляющих скрытого n^+-слоя.

В последние годы при формировании транзисторных структур с целью обеспечения быстродействия использовали принципы совмещения разводки на основе поликристаллического кремния с формированием контактов к областям транзистора или самосовмещения транзисторных областей (технология ССТ) по отношению друг к другу с одновременным формированием контактов к части областей. Последний метод формирования структуры с использованием щелевой изоляции может обеспечить достаточно высокую степень интеграции и максимально высокое быстродействие. Однако следует отметить, что переход к транзисторной структуре типа ССТ увеличивает число процессов фотолитографии по сравнению с традиционной структурой на 3—4 и требует значительного расширения операций специ-

фического плазмохимического травления с высокими значениями по селективности и прецизионности.

Магистральным путем увеличения степени интеграции и повышения быстродействия микросхем является уменьшение минимального топологического размера элементов, которое обеспечивается все более дорогостоящим оборудованием переноса изображения и усложнением самого процесса фотолитографии.

Другим важным направлением повышения степени интеграции и быстродействия является увеличение числа уровней межсоединений. В настоящее время наиболее широко применяется двухуровневая система металлизации, ведутся разработки трех- и четырехуровневой системы. Следует отметить, что увеличение числа уровней требует дополнительных усилий для обеспечения планарности поверхности после формирования каждого уровня и существенно усложняет технологию.

Методика расчета «съема» кристаллов с пластины. Выход годных БИС зависит от многих факторов, которые можно разделить на основные группы: технологические факторы, схемотехнические факторы, факторы локальной дефектности.

К технологическим факторам относятся отклонения параметров слоев физической структуры микросхем от номинальных значений сверх допустимых пределов. Схемотехническими факторами являются запасы работоспособности БИС при отклонениях параметров от номинала.

Важнейшее значение имеют факторы локальной дефектности. Обычно выход годных микросхем оценивают по соотношению [1]

$$P=e^{-\sqrt{DNSK}},$$

где P — вероятность годности БИС; D — плотность дефектов на технологический микроцикл; S — площадь кристалла БИС; K — коэффициент поражаемости БИС; N — число микроциклов в технологическом маршруте изготовления БИС.

Коэффициент поражаемости определяется отношением поражаемой площади к общей площади кристалла. Плотность дефектов связана с минимальным размером элементов l соотношением

$$D=D_0(l_0/l)^n,$$

где D_0 — плотность дефектов, поражающих БИС с минимальным размером элементов l_0.

Зависимость плотности частиц от их размеров пропорциональна величине $1/d^3$, где d — размер частицы [2]. Содержание частиц в объеме, в свою очередь, определяет плотность дефектов, осаждаемых на плоскость. В качестве основных факторов следует учитывать коэффициент прилипания частицы, скорость потока обеспыленного воздуха, специфику генерации загрязняющих частиц оборудованием. Практически плотность дефектов должна рассчитываться также с учетом опасности («поражаемости») кристалла, которая отражает чувствительность технологической структуры к действию дефекта. Распределение Пуассона было использовано для прогнозирования выхода годных кристаллов на раннем этапе производства микросхем. Однако реальный выход годных БИС значительно выше, чем предсказанный с учетом накопленной плотности дефектов D.

Принимая во внимание то, что прямое использование распределения Пуассона дает заниженный результат процента выхода годных, целесообразно для оценки плотности опасных дефектов воспользоваться обратноквадратической зависимостью от размера дефекта, что дает более корректную оценку.

Для оценки процента выхода годных в данном случае можно использовать гамма-распределение, так как оно является наиболее близким к встречающимся на практике распределениям [3].

Функция плотности вероятности распределения определяется выражением

$$f(D)=\frac{1}{\Gamma(\alpha)\beta^2}D^{\alpha-1}e^{-\frac{D}{\beta}}, \qquad (1)$$

где α и β — параметры распределения; $\Gamma(\alpha)$ — гамма-функция.

Величины D, α и β больше нуля, поэтому средняя плотность дефектов определяется как $D_0=\alpha\beta$, дисперсия величины D как $\alpha\beta^2$, а ожидаемый процент выхода годных P находится из уравнения

$$P=e^{-D_0A}, \qquad (2)$$

где D_0 — накопленная средняя плотность дефектов; A — площадь кристалла.

В общем виде

$$D_0=\sum_{i=1}^{N} d_{0i}\,b_i,$$

где d_{0i} — средняя плотность дефектов i-го технологического слоя; b_i — фактор поражаемости i-го слоя, определяемый его топологическими и технологическими особенностями.

При достаточно больших значениях D_0, A формула Пуассона (2) должна быть уточнена применением формулы Сидса—Прайса, которая позволяет обеспечить большее совпадение с практикой [4].

Таким образом, сравнительный процент выхода годных СБИС должен определяться с помощью формулы Сидса—Прайса

$$P=e^{-\sqrt{D_0A}},$$

а также обратноквадратической зависимостью плотности дефектов от их размеров.

Для прогнозирования выхода годных БИС необходимо оценить площадь кристалла и его коэффициент поражаемости.

Объем кристаллов с пластины определяется по формуле

$$Q=P\frac{\pi(R-\sqrt{s})^2}{s},$$

где R — радиус кремниевой пластины, s — площадь кристалла БИС.

Оценка вариантов технологии изготовления матричной БИС, содержащей 20 тыс. эквивалентных вентилей. Проведем выбор варианта технологии изготовления матричной СБИС, содержащей 20 тыс. эквивалентных вентилей (100 тыс. транзисторов). Предположим, что изготовление опытных образцов планируется на 1994 г., а массовое производство на 1995 г. Оценку будем вести применительно к конкретной производственной базе.

За исходную технологическую базу была выбрана технология массового производства матричной БИС 1520ХМ2, кроме того, было предположено, что топологическая архитектура будущей матричной СБИС будет подобна рассматриваемой.

С целью оценки площади кристалла для матричной БИС 1520ХМ2, содержащей 5 тыс. транзисторов, было определено соотношение между площадью, занимаемой транзисторами, резисторами и межсоединениями. Оцениваемые БИС изготовлялись по изопланарной технологии с минимальным размером элементов 2 мкм, имели транзисторы площадью 480 мкм^2 и двухуровневые межсоединения. Площадь межсоединений составляла 80%, площади кристалла: 13,5% площади занимали транзисторы и 6,5% — резисторы. С учетом специфики топологии было оценено снижение площади межсоединений при использовании трех- и четырехуровневой разводки. Площадь 3-уровневой разводки составила бы 1/2, а площадь 4-уровневой — 1/4 от площади двухуровневой разводки.

При изготовлении матричной БИС, содержащей 100 тыс. транзисторов, по технологии микросхемы 1520ХМ2 площадь транзисторов составит 48 мм^2, площадь резисторов — 14,5 мм^2, площадь межсоединений — 2,52 см^2, общая площадь кристалла — 3,15 см^2. При использовании других технологий площадь транзисторов изменится в зависимости от особенностей технологии и применяемого минимального размера элементов. Принято считать, что площадь резисторов и межсоединений изменяется пропорционально квадрату применяемого минимального размера и не зависит от технологии транзисторов. При этом предполагается, что допуски на точность совмещения и точность воспроизведения уменьшаются пропорционально минимальному топологическому размеру элементов.

Таблица 1

l_{min}, мкм	КИД	ИЗО	ЩИ	ССТ
1,0	312	278	62	110
1,2	406	315	85	160
1,5	510	350	139	250
2,0	640	390	247	440

В табл. 1 приведены площади транзисторов (в мкм^2), изготовленных по технологиям с щелевой изоляцией (ЩИ), коллекторной изолирующей диффузии (КИД), изопланар (ИЗО) и по суперсамосовмещенной технологии (ССТ) при минимальных размерах l_{min}, равных 1; 1,2; 1,5; 2,0 мкм.

Необходимо отметить, что при разработке топологии в транзисторной структуре ИЗО и ЩИ использовались транзисторы с глубиной эмиттера 0,25 мкм, а в структуре КИД — 0,5 мкм. При этом ставилась задача максимально упростить технологию КИД.

В табл. 2 приведена прогнозируемая площадь кристаллов логической БИС, содержащей 100 тыс. транзисторов и изготавливаемой по четырем технологиям с различным минимальным размером и разным числом уровней металлизации. В табл. 2 приведено также число микроциклов в технологическом маршруте при изготовлении транзисторной структуры и металлизации и дана оценка числа дополнительных микроциклов, не связанных с фотолитографиями, но необходимых для реализации структуры.

Для прогнозирования уровня дефектности, допустимого на период 1992—1995 гг., была проведена экстраполяция реальных зависимостей серийно изготавливаемых изделий по годам (1978—1989 гг.). В оценке были использованы данные по проценту выхода годных 14 БИС и СБИС СОЗУ и ППЗУ емкостью 1...64 К.

Расчет плотности дефектов, достигнутой для каждой БИС, проводился с учетом технологической сложности, площади кристалла и минимального размера элемента.

Плотность дефектов нормировалась с учетом минимального размера элемента и коэффициента поражаемости. Минимальный топологический размер составлял 2 мкм.

Расчетные значения плотности дефектов на один литографический слой по годам представлены на рис. 1.

На основе регрессионного анализа плотность дефектов на 1995 г. оценена в 0,6 деф./см^2, что с учетом обратноквадратической зависимости плотности от размера дефекта составит: для l_{min} = =1,2 мкм, 2,2 деф./см^2, для l_{min} =1,5 мкм 1,7 деф./см^2, для l_{min} =1,0 мкм 3,2 деф./см^2.

Таблица 2

Расчет выхода годных БИС

Технология		Число фотолитографий		Число дополнительных микроциклов		l_{min}, мкм	Площадь, см^3				Вероятность годных БИС	Фактор поражаемости	Съем годных кристаллов с пластины диаметром 150 мм
транзистор	разводка	транзистор	разводка	транзистор	разводка		транзистор	резистор	разводка	кристалл			
1	2	3	4	5	6	7	8	9	10	11	12	13	14
ССТ	2	11	3	3	0	1,0	0,111	0,036	0,63	0,777	0,02	0,33	3,5
СССТ	2	11	2	2	0	1,2	0,160	0,051	0,9	1,111	0,024	0,332	2,8
ССТ	2	11	2	2	0	1,5	0,250	0,0815	1,42	1,7515	0,024	0,332	1,64
ССТ	2	11	2	2	0	2,0	0,444	0,145	2,52	3,109	0,02	0,33	0,66
ССТ	3	11	5	2	1	1,0	0,111	0,036	0,315	0,462	0,02	0,52	6,3
ССТ	3	11	5	3	11	1,2	0,160	0,051	0,45	0,661	0,02	0,523	4,25
ССТ	3	11	5	3	1	1,5	0,250	0,0815	0,71	1,04	0,02	0,523	2,54
ССТ	3	11	5	3	1	2,0	0,444	0,145	1,26	1,849	0,02	0,475	1,28
ССТ	4	11	7	3	2	1,0	0,111	0,036	0,1575	0,305	0,02	0,68	9,9
ССТ	4	11	7	3	2	1,2	0,160	0,051	0,225	0,436	0,02	0,685	6,74
ССТ	4	11	7	3	2	1,5	0,250	0,0815	0,355	0,6865	0,02	0,684	4,07
ССТ	4	11	7	3	2	2,0	0,444	0,145	0,63	1,219	0,04	0,46	4,2
ШИ	2	8	3	2	0	1,0	0,062	0,036	0,63	0,728	0,043	0,335	7,6
ШИ	2	8	3	2	0	1,2	0,085	0,051	0,9	1,036	0,04	0,332	5,48
ШИ	2	8	3	2	0	1,5	0,139	0,0815	1,42	1,64	0,04	0,334	2,96
ШИ	2	8	3	2	0	2,0	0,247	0,145	2,52	2,912	0,04	0,335	1,45
ШИ	3	8	5	2	1	1,0	0,062	0,036	0,315	0,413	0,037	0,523	12,9
ШИ	3	8	5	2	1	1,2	0,085	0,051	0,45	0,586	0,036	0,52	9
ШИ	3	8	5	2	1	1,5	0,139	0,0815	0,71	0,9305	0,036	0,523	5,2
ШИ	3	8	5	2	1	2,0	0,247	0,145	1,26	1,652	0,036	0,523	2,64
ШИ	4	8	7	2	2	1,0	0,062	0,036	0,1575	0,256	0,04	0,676	24
ШИ	4	8	7	2	2	1,2	0,085	0,051	0,225	0,361	0,04	0,672	16,56
ШИ	4	8	7	2	2	1,5	0,139	0,0815	0,355	0,576	0,04	0,676	9,9
ШИ	4	8	7	2	2	2,0	0,247	0,145	0,63	1,022	0,04	0,676	5,17
КИД	2	5	3	0	0	1,0	0,312	0,03625	0,63	0,97825	0,020	0,6	2,72
КИД	2	5	3	0	0	1,2	0,406	0,51	0,9	1,357	0,023	0,585	2,14
КИД	2	5	3	0	0	1,5	0,510	0,0815	1,42	2,0115	0,028	0,56	1,62
КИД	2	5	3	0	0	2,0	0,640	0,145	2,52	3,305	0,036	0,523	1,1
КИД	3	5	5	0	1	1,0	0,312	0,03625	0,315	0,66325	0,013	0,8	2,8
КИД	3	5	5	0	1	1,2	0,406	0,051	0,45	0,907	0,015	0,8	2,226
КИД	3	5	5	0	1	1,5	0,510	0,0815	0,71	1,3	0,018	0,8	1,8
КИД	3	5	5	0	1	2,0	0,640	0,145	1,26	2,045	0,027	0,72	1,53
КИД	4	5	7	0	2	1,0	0,312	0,036	0,1575	0,50575	0,013	0,8	3,7

1	2	3	4	5	6	7	8	9	10	11	12	13	14
КИД	4	5	7	0	2	1,2	0,406	0,051	0,225	0,682	0,015	0,8	3,08
КИД	4	5	7	0	2	1,5	0,510	0,0815	0,355	0,9465	0,02	0,76	2,8
КИД	4	5	7	0	2	2,0	0,640	0,145	0,63	1,415	0,03	0,72	2,65
ИЗО	2	8	3	1	0	1,0	0,278	0,036	0,63	0,94425	0,014	0,53	2,0
ИЗО	2	8	3	1	0	1,2	0,315	0,051	0,9	1,266	0,018	0,467	1,8
ИЗО	2	8	3	1	0	1,5	0,350	0,0815	1,42	1,85	0,026	0,425	1,66
ИЗО	2	8	3	1	0	2,0	0,390	0,145	2,52	3,055	0,035	0,383	1,2
ИЗО	3	8	5	1	1	1,0	0,278	0,036	0,315	0,629	0,02	0,52	4,5
ИЗО	3	8	5	1	1	1,2	0,315	0,051	0,45	0,816	0,014	0,669	2,34
ИЗО	3	8	5	1	1	1,5	0,350	0,0815	0,71	1,142	0,02	0,6275	2,27
ИЗО	3	8	5	1	1	2,0	0,390	0,145	1,26	1,795	0,03	0,575	2
ИЗО	4	8	7	1	7	1,0	0,278	0,036	0,1575	0,472	0,0078	0,682	2,4
ИЗО	4	8	7	1	7	1,2	0,315	0,051	0,225	0,591	0,01	0,8	2,4
ИЗО	4	8	7	1	7	1,5	0,350	0,0815	0,355	0,787	0,02	0,763	3,5
ИЗО	4	8	7	1	7	2,0	0,390	0,145	0,63	1,165	0,03	0,726	3,33

Эти значения плотности дефектов и были использованы для оценки процента выхода годных проектируемых СБИС (см. табл. 2).

Фактор поражаемости $П$ рассчитан с учетом специфики топологии, которая определяется соотношением площадей, занимаемых активными компонентами и металлизацией:

$$П = \frac{(S_{VT} + S_P)\, N_{VT} + S_M N_M}{N},$$

где S_{VT} — площадь, занимаемая транзисторами; S_P — площадь, занимаемая резисторами; S_M — площадь, занимаемая металлизацией; N_{VT} — количество микроциклов на цикле изготовления транзисторов; N_M — количество микроциклов на цикле изготовления металлизации.

Расчетные данные собраны в табл. 2, а также приведены на рис. 2.

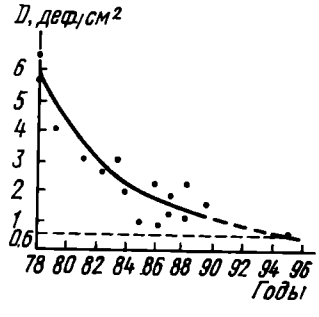


Рис. 1. Расчетная зависимость плотности дефектов D в серийном производстве БИС с 1978 по 1996 г.

Результаты оценки вариантов технологии. Из рис. 2 видно, что съем кристаллов с пластины возрастает с уменьшением минимального топологического размера. Это объясняется тем, что при уменьшении топологического размера рост плотности поражающих дефектов частично компенсируется уменьшением площади кристаллов и коэффициент выхода годных меняется мало. В то же время площадь кристаллов уменьшается и съем кристаллов с пластины возрастает. Площадь транзисторов в СБИС, изготовленной по технологии ЩИ и ССТ, меняется практически пропорционально квадрату линейного размера, поэтому с уменьшением линейного размера съем кристаллов быстро возрастает. Площадь транзисторов, изготовленных по технологии КИД и ССТ, меняется в зависимости от l_{min} значительно медленнее, чем $f = l^2_{min}$, поэтому съем кристаллов растет слабо при уменьшении l_{min}.

Сравнение различных вариантов технологии реализации транзисторной структуры показывает, что максимальный съем кристаллов прогнозируется для технологии ЩИ. Эта технология обеспечивает по сравнению с другими резкое уменьшение площади транзисторной структуры и реа-

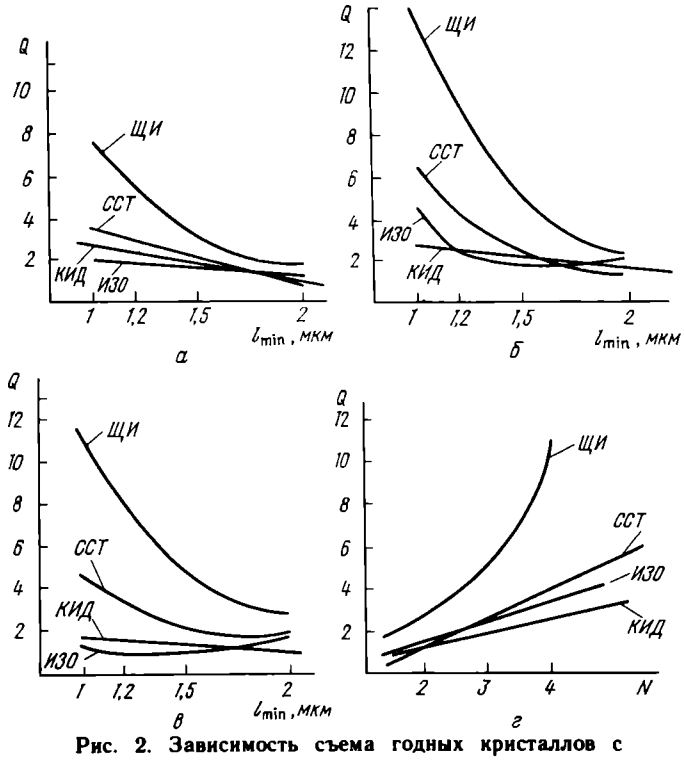


Рис. 2. Зависимость съема годных кристаллов с пластины от минимального топологического размера элементов l_{min} для двухуровневой (*а*), четырехуровневой (*б*), трехуровневой (*в*) систем металлизации, а также от числа уровней разводки *N* при минимальном топологическом размере 1,5 мкм (*г*)

лизацию сравнительно небольшой длительности технологического цикла. Технология ССТ имеет бо́льшую площадь транзистора и бо́льшее число микроциклов. Технологии КИД и ИЗО имеют меньшее число микроциклов, но приводят к резкому увеличению площади транзисторов.

Увеличение числа уровней межсоединений приводит к значительному сокращению площади кристалла, более сильному, чем соответствующее увеличение количества микроциклов. Поэтому прогнозируемый съем кристаллов возрастает при увеличении количества уровней межсоединений (см. рис. 2,*г*).

Однако необходимо учитывать, что в настоящее время в промышленной технологии освоена лишь двухуровневая система металлизации. Трехуровневая система разводки находится в стадии разработки промышленной технологии, а по четырехуровневой ведутся предварительные работы. Учитывая плановые сроки изготовления опытных образцов в 1994 г., целесообразно ориентироваться на трехуровневую систему межсоединений.

Таким образом, из проведенного анализа следует, что наиболее высокий съем кристаллов СБИС ожидается по технологии щелевой изоляции с трехуровневой системой металлизации при минимальном топологическом размере 1,2 мкм. Расчетное значение съема кристаллов для этих условий составляет 9 кристаллов с пластины (2%). Для кристалла, содержащего 150 тыс. транзисторов, в этих условиях прогнозируемая площадь составит 0,9 см^2, а расчетное значение съема — 4,2 кристалла с пластины. Следует помнить, что это значение является оценкой сверху, так как не учитываются факторы, связанные со схемотехнической и топологической отработанностью конструкции СБИС, а также факторы, связанные со степенью отработанности технологии.

Такой уровень выхода годных достаточен для получения опытных образцов, но совершенно неприемлем для промышленного выпуска микросхем. Для того чтобы получить выход годных порядка 20%, необходимо снизить плотность дефектов в 4 раза, а для доведения выхода годных до 40% — в 13 раз.

Необходимо учитывать, что стандартный технологический микроцикл операций на один литографический слой содержит десять операций: осаждение технологического слоя, контроль, нанесение слоя резиста, формирование маски, экспонирование, проявление, травление, контроль, снятие маски фоторезиста, химическую обработку, модификацию физической структуры слоя.

Такое деление несмотря на свою условность правомерно, так как каждой отдельной операции соответствует специфическая единица оборудования или отдельный агрегат.

Если принять равновесовой вклад в формирование накопленной плотности дефектов на один литографический слой, то можно сформулировать требования к отдельным операциям таким образом: на каждой операции может быть привнесено не более 0,015 дефектов на квадратный сантиметр при размере дефектов более 0,2 мкм. Таким образом, необходимо совершить качественный скачок в технологии производства СБИС.

С целью совершения такого скачка следует провести комплекс работ в четырех направлениях:

снизить содержание частиц в атмосфере производственного помещения путем строительства чистого модуля более высокого класса;

повысить класс чистоты используемых материалов;

снизить уровень загрязнений, привносимых оборудованием;

снизить уровень загрязнений, привносимых персоналом, уменьшением контакта человека с пластиной.

Проведенные оценки позволяют сделать следующие выводы:

1. Для разработки матричных БИС, содержащих 100 тыс. транзисторов, целесообразно выбрать технологию щелевой изоляции с трехуровневой системой межсоединений, с минимальным топологическим размером 1,2 мкм.

2. Существующий темп снижения плотности дефектов в производстве СБИС позволяет прогнозировать съем на уровне единиц кристаллов с пластины. Для достижения промышленного уровня съема кристаллов необходимо обеспечить снижение уровня плотности дефектов в производстве в 5—15 раз.

3. По описанному алгоритму можно проводить выбор технологии изготовления матричных БИС или любых других типов БИС для конкретных производственных условий.

ЛИТЕРАТУРА

1. Степпер Ч.Х. Статистические модели выхода годных интегральных схем// ТИИЭР.— 1983.— Т. 74, № 4.— С. 6—26.

2. Sielaff G., Herder N. A Classification Model for Luquidborne Particles in Semiconductor Process Chemicals// Microcoutamination.— 1986.— N 1.— P. 43—48.

3. Bury K.V. Statistical Models in Applied Science.— N.Y.: Wiley, 1975.— 326 p.

4. Apri A.C. Impact of Design Rule Reduction on Size, Yield and Cost of Integrated Circuits// Solid State Techn.— 1979.— N 2.— P. 85—89.

Методы изоляции компонентов матричных БИС

СТАРИЦЫН В.К., ГОРДЕЕВ Д.Д., ДЯГИЛЕВ В.Н.

Сравнение методов изоляции компонентов матричных БИС и БМК и модификаций изопланарной технологии показывает преимущество метода изоляции глубокими канавками. Рассмотрено дальнейшее совершенствование этого метода, в частности "квазиполная" диэлектрическая изоляция.

Технология микроэлектроники развивается в направлении увеличения степени интеграции и быстродействия всех типов микросхем, включая матричные. Магистральным путем этого развития является уменьшение площади транзисторов и других компонентов, которое достигается за счет следующих факторов:

уменьшения минимального топологического размера элементов;

уменьшения толщины слоев транзисторной структуры;

совершенствования методов изоляции компонентов;

самосовмещения отдельных областей транзисторной структуры;

применения функционально-интегрированных компонентов.

Настоящая работа посвящена рассмотрению методов изоляции компонентов как эффективного пути снижения их площади, повышения степени интеграции и быстродействия матричной БИС.

Первоначально, в 60—70-е годы, основным методом изоляции был метод изоляции *p—n*-переходом. Толщина транзисторной структуры в то время составляла 3...10 мкм, а площадь транзистора — 10^3 мкм^2 и более.

В период 1975—1985 гг. для изготовления быстродействующих биполярных микросхем широко использовалась изопланарная технология. При минимальном топологическом размере 2 мкм изопланарная технология позволяла получать микромощный транзистор с площадью 30 мкм^2 (по средней линии изоляции). Однако в первой половине 80-х годов возможности изопланарной технологии по дальнейшему повышению плотности размещения компонентов были исчерпаны, так как площадь транзистора определялась уже в основном элементами структуры, не зависящими от минимального размера фотолитографии. Такими элементами являются боковой уход скрытого слоя под изоляцию, зазор между соседними скрытыми слоями, допуск на точность совмещения изоляции со скрытым слоем и так называемый птичий клюв. Значительная торцевая емкость коллектор—подложка и боковая емкость *p—n*-перехода между n^+-скрытым слоем и p^+-противоканальным слоем ограничивали быстродействие приборов.

Рассмотрим структуру, изготовленную по изопланарной технологии (рис. 1). Торцевая составляющая емкости коллектор—подложка представ-

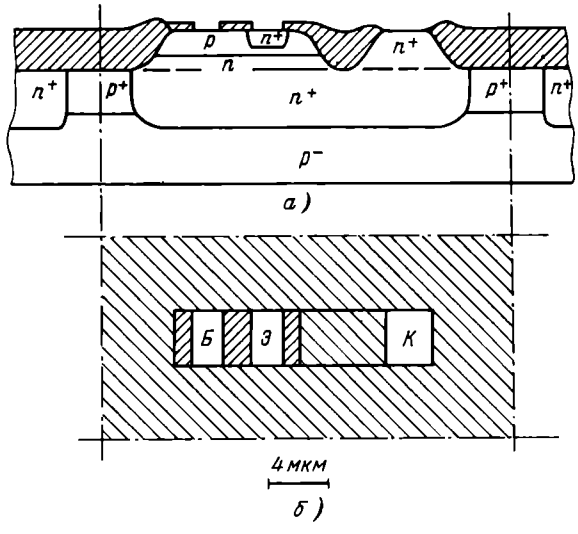


Рис. 1. Поперечное сечение (*а*) и топология транзистора (*б*) с изопланарной изоляцией

ляет собой емкость плоского p—n-перехода скрытый слой—подложка (КДБ-10) и составляет по результатам многих измерений примерно 0,12 фФ/мкм^2. Боковая составляющая емкости образована боковой стороной того же p—n-перехода на существенно более высоколегированную (10^{18} см$^{-3}$) область антиканального подлегирования.

Так, для транзистора минимального размера при топологическом размере 2 мкм емкость коллектор—подложка транзистора составляет примерно 75 фФ, при этом боковая составляющая равна примерно 65 фФ (1,4 фФ/мкм), т.е. около 90%.

Предпринимались попытки совершенствовать изопланарную технологию, главным образом устранением «птичьего клюва» [1]. Однако эти попытки не решали вопрос кардинально.

Изоляция глубокими канавками. С начала 80-х годов начались интенсивные исследования технологических процессов создания «щелевой» изоляции, устраняющей вышеупомянутые недостатки изопланарной технологии. Сущность щелевой изоляции заключается в формировании глубоких вертикальных канавок, заполненных изолирующим материалом и прорезающих до подложки n^+-скрытый слой. При этом ширина изолированной мезаобласти и изолирующей канавки определяется только минимальным размером элемента, и для размера 2 мкм площадь транзистора уменьшается до 120 мкм. Боковая емкость p—n-перехода коллектор—подложка—скрытый слой также резко сокращается, так как область противоканального p^+-слоя не соприкасается с n^+-скрытым слоем. Известны два основных варианта технологии изоляции глубокими канавками:

с заполнением канавок постоянной ширины путем конформного осаждения изолирующего материала [2] (рис. 2);

с заполнением канавок путем локального выращивания монокристаллического кремния на дне канавки [3] (рис. 3).

Вариант технологии, основанный на локальной эпитаксии, позволяет использовать эпитаксиальную структуру со сплошными скрытым слоем. Контакт к подложке формируется через область локальной эпитаксии p-типа проводимости. Недостатком этой технологии является значительная боковая емкость коллектор—подложка области n^+-скрытого слоя на область локальной эпитаксии через тонкую диэлектрическую стенку (1 фФ/мкм). Серьезным фактором, сдерживающим распространение указанной технологии, являются чрезвычайно высокие требования, предъявляемые к воспроизводимости глубин вытравленных канавок и толщины выращенного локального слоя кремния. Так, при глубине канавок 3 мкм и максимально допустимом перепаде между уровнями мезаобласти и области изоляции ±0,3 мкм точность воспроизведения вышеперечисленных процессов должна быть не более

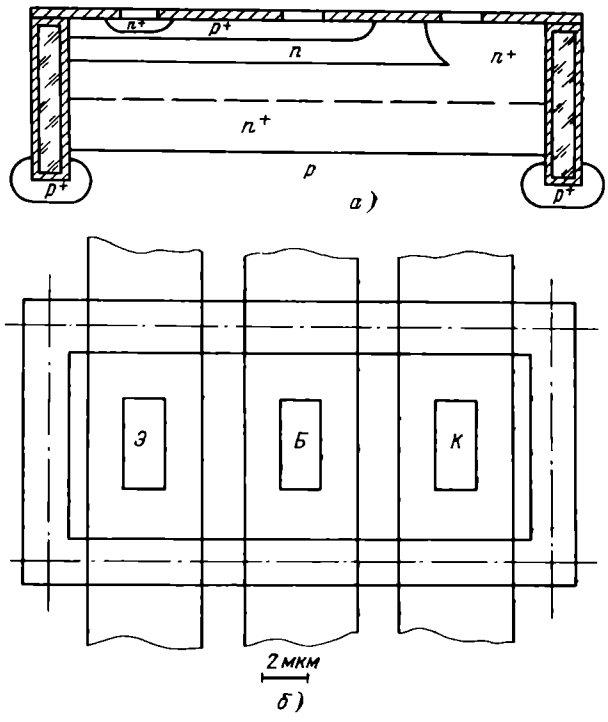


Рис. 2. Поперечное сечение (*а*) и топология транзистора (*б*) со щелевой изоляцией

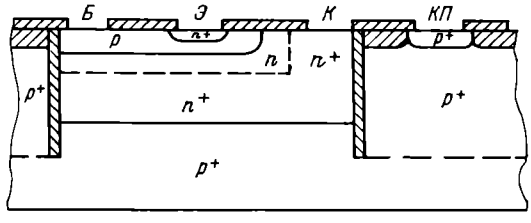


Рис. 3. Поперечное сечение транзистора с изоляцией локальной эпитаксией (КП — контакт к подложке)

±5%. Положение осложняется зависимостью скорости травления и скорости локального роста кремния от ширины изолирующих канавок. В связи с этим технология изоляции с помощью локальной эпитаксии используется в основном в КМОП-технологии при глубине канавок 2,5 мкм [4, 5].

В биполярной технологии наиболее широко применяется изоляция с использованием канавок постоянной ширины (щелевая изоляция). Использование канавок постоянной ширины создает некоторые трудности при разработке топологии, кроме того, для формирования контакта к подложке необходимо вводить в технологический маршрут фотолитографию n^+-скрытого слоя, так как в месте контакта к подложке необходимо делать разрыв в области скрытого слоя. Тем не менее благодаря менее жестким требованиям, которые технология щелевой изоляции предъявляет к процессам травления и заполнения канавок, а также благодаря малой боковой состав-

ляющей емкости коллектор—подложка (0,5 фФ/мкм) щелевая изоляция получила широкое распространение.

Настоящая работа посвящена рассмотрению особенностей щелевой изоляции. Многие ведущие зарубежные фирмы-изготовители микросхем используют свои варианты этой технологии: Impact-X (Texas Instruments), IMOX III-Slot (AMD), Fast-Z (Fairchild Semiconductor), V-ISO (Hitachi), IOP-II (Fujitsu). Известны также различные виды технологии изоляции канавками в микросхемах на приборах полевого типа, например технология BOX (Toshiba) [6].

Существующие способы создания микросхем с полной диэлектрической изоляцией, такие как КНС-технология [7] и формирование скрытого слоя SiO_2 с помощью имплантации кислорода, сложны, дорогостоящи и не позволяют добиться необходимого качества монокристаллического кремния для изготовления микросхем с приемлемым выходом годных. Поэтому применение указанных технологий весьма ограничено.

Проблемы технологии щелевой изоляции. Разработка технологии щелевой изоляции включает в себя решение следующих основных проблем:

формирование вертикальных канавок в кремнии глубиной не менее 5 мкм, шириной 2 мкм;

формирование на дне канавок противоканального p^+-слоя;

заполнение канавки изолирующим материалом (поликремнием);

планаризацию структуры, т.е. удаление заполняющего канавку материала с поверхности изолированных областей с минимальным перепадом рельефа между мезаобластью и канавкой.

В случае заполнения канавок поликремнием для обеспечения возможности формирования «пристеночных» окон к транзисторной структуре, выходящих за пределы изолированных областей, поверхностный слой поликремния после планаризации окисляется, т.е. выращивается окисная «пробка» (рис. 4).

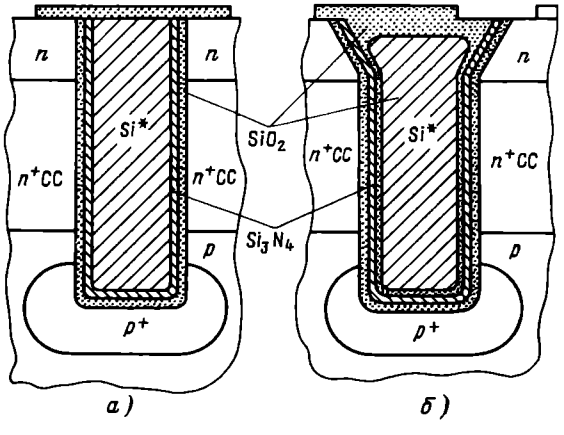


Рис. 4. Поперечное сечение области щелевой изоляции (СС — скрытый слой): *а* — простейший вариант изоляции; *б* — вариант с окисной «пробкой»

В простейшем варианте щелевой изоляции окисная «пробка» на поверхности поликремния не формируется, окна к транзисторной структуре выполняются непристеночными, т.е. не касающимися областей изоляции. В указанном конструктивном варианте щелевой изоляции оптимально сочетаются топологические ограничения на размеры полупроводниковых компонентов, так как ширина области изоляции равна зазору между токоведущими дорожками, а зазор от контактного окна до области изоляции равен перекрытию окна шиной металлизации.

Формирование разделительных канавок в кремнии. Процесс формирования изолирующих канавок в технологии щелевой изоляции должен удовлетворять целому ряду специфических требований, вытекающих из условий простоты технологического процесса, минимальной привносимой дефектности и отсутствия структурных дефектов в кремниевой подложке.

Во-первых, процесс травления должен иметь достаточную селективность травления двуокиси кремния и самого кремния по отношению к фоторезисту, чтобы при обычной толщине фоторезистивной маски 1,5...2 мкм глубина канавок в кремнии составила не менее 5 мкм. Учитывая, что при остаточной толщине фоторезистивной маски менее 30% от начальной резко возрастает плотность проколов в маске, получаем, что в процессе плазмохимического травления канавок может быть удалено не более 1,3 мкм фоторезиста, т.е. скорость травления кремния должна быть не менее чем в 4 раза выше скорости травления фоторезиста. Зависимость плотности проколов в фоторезистивной маске от ее остаточной толщины приведена на рис. 5.

Требуемая глубина канавок определяется такими параметрами используемой эпитаксиальной структуры, как толщина эпитаксиальной пленки и толщина скрытого слоя, которые, в свою очередь, определяются требованиями к параметрам транзисторной структуры. В первую очередь это пробивные напряжения коллектор—база, коллектор—эмиттер, коллектор—подложка, глубина активной базы, сопротивление тела коллектора (скрытого слоя). Глубина канавок должна превышать суммарную толщину эпитаксиальной пленки и скрытого слоя не менее чем на 20%, в противном случае из-за разброса толщины слоев и глубины травления канавок возможно появ-

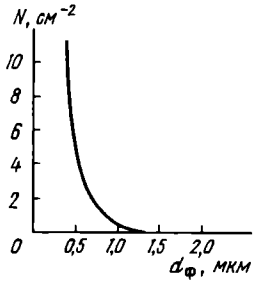


Рис. 5. Зависимость плотности пор *N* в фоторезисте от его остаточной толщины *dф* после процесса плазмохимического травления (исходная толщина фоторезиста 2 мкм)

ление брака по изоляции из-за недоразделения скрытых слоев.

Если к вышеперечисленным параметрам транзисторной структуры, а также к емкости коллектор—подложка предъявляются повышенные требования, глубина изолирующих канавок должна быть увеличена до 6...7 мкм и соответственно увеличена селективность травления кремния по отношению к фоторезисту.

В принципе, при недостаточной селективности травления возможно использование других масок помимо фоторезиста, например металлических. Однако введение дополнительных маскирующих слоев в технологию усложняет технологический маршрут и увеличивает привносимую дефектность, поэтому использование фоторезистивной маски предпочтительнее.

Во-вторых, стенки канавок должны иметь положительный наклон либо быть строго вертикальными. Наличие отрицательного наклона стенок в верхней части канавок приводит к нежелательным последствиям. В частности, при дальнейших операциях образуются каверны (пустоты) в поликремнии по центральной плоскости канавок, которые затем вскрываются на операциях планаризации. В дальнейших химических обработках в кавернах могут оставаться реагенты, которые загрязняют поверхность и вызывают коррозию осажденных слоев. Для предотвращения появления каверн приходится использовать дополнительные операции нанесения тонкого слоя (0,3... 0,6 мкм) поликремния и его стравливания, эти операции проводятся либо перед нанесением толстого поликремния, либо после планаризации.

В-третьих, форма дна канавок должна быть округлой. Наличие острых углов в нижней части канавок будет приводить к появлению механических напряжений в острых углах. При окислении стенок напряжения могут превзойти предел упругой деформации кремния и вызвать появление дислокаций, которые, в свою очередь, приведут к утечкам p—n-переходов транзисторной структуры. Механические напряжения релаксируются за счет вязкоупругого течения окисла и по величине обратно пропорциональны радиусу кривизны углов дна канавок. На рис. 6 приведена зависимость плотности дислокаций, возникающих при окислении, от радиуса кривизны дна канавок.

В-четвертых, стенки канавки должны быть свободны от радиационных повреждений и загрязнений, в противном случае неизбежно возникновение утечек p—n-переходов транзисторной структуры. Очистка может достигаться либо специальной химической обработкой , включающей стравливание 50...100 нм кремния со стенок канавок, либо соответствующей плазменной обработкой. Идеальным вариантом было бы совмещение плазмохимического травления канавок и плазменной очистки в одном технологическом процессе. На рис. 7 приведены ВАХ диодов коллектор—подложка большой площади, изготовленных с использованием различных методов очистки поверхности канавок.

Формирование противоканальной области на дне канавок. Перед заполнением канавок в кремнии на дне канавок должна быть сформирована область p^+-типа, легированная бором с концентрацией не ниже $5 \cdot 10^{-17}$ см$^{-3}$. При отсутствии такой области неизбежна инверсия проводимости в слаболегированной подложке p-типа и образование наведенного канала проводимости n-типа между соседними изолированными карманами. Для обеспечения повышенной стойкости к специальным воздействиям необходимо обеспечить концентрацию бора в противоканальной области $1 \cdot 10^{18}$ см$^{-2}$ и более. Боковые стенки канавки легироваться не должны, так как это приводит к изменению сопротивления высокоомных резисторов и коротким замыканиям пристеночных p—n—p-транзисторов. Поэтому угол падения ионов при имплантации должен быть по возможности близок к нормали. В этом случае ионы отражаются от стенок канавки или имеют малую глубину проникновения. Если легирование ведется после окисления канавок, то ионы задерживаются в окисле на стенках и не проникают в кремний мезаобласти. В случае легирования до окисления из-за малой глубины проникновения атомы бора, попавшие в стенки, поглощаются окислом. При большом угле падения ионов помимо легирования стенок может произойти затенение и недолегирование дна канавок. Однако обычные установки имплантации имеют почти вертикальный угол падения ионов и при ширине канавки 2 мкм не дают указанных выше нежелательных эффектов.

Предпочтительно легировать дно канавки после окисления ее стенок, так как в противном случае при окислении возникают дефекты упаковки.

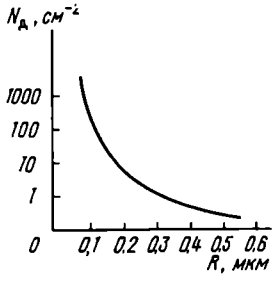


Рис. 6. Зависимость плотности дислокаций $N_Д$ от радиуса кривизны R дна изолирующей канавки при окислении канавки (режим окисления: T=1000°С, H_2O, P=10^5 Па, толщина окисла 0,3 мкм)

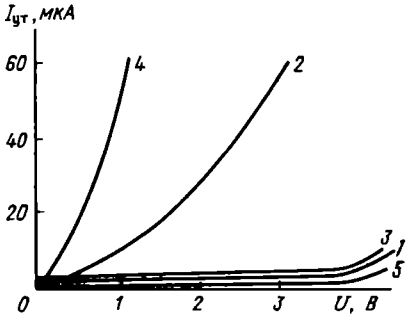


Рис. 7. ВАХ диодов коллектор—подложка, изготовленных с использованием различных методов очистки поверхности изолирующих канавок: *1* — травление в растворах $HF:H_2O$=1:10, 30 с; *2* — травление в растворах $HF:HNO_3$=1:250, 60 с; *3* — плазмохимическое травление в среде $He—O_2—SF_6$; *4* — без очистки; *5* — без травления канавок

В принципе возможно диффузионное формирование противоканальных областей с использованием процесса плазмохимического травления диэлектрика на дне канавок, однако ионная имплантация обеспечивает существенное упрощение маршрута.

Формирование диэлектрического покрытия на стенках канавки. Поликристаллический кремний, используемый для заполнения канавок, не является хорошим изолятором, так как при попадании в него легирующих примесей он приобретает проводимость. Кроме того, по сравнению с диэлектриком поликремний имеет значительно более высокую диэлектрическую проницаемость и, следовательно, более высокую паразитную емкость между соседними изолированными карманами. Поэтому на стенки канавок должно быть нанесено диэлектрическое покрытие.

По указанным причинам выгодно делать диэлектрическое покрытие максимальной толщины. Диэлектрическое покрытие максимальной толщины. Диэлектрическое покрытие должно иметь минимальную плотность эффективного и подвижного заряда. Перечисленным условиям удовлетворяет комбинированное покрытие двуокись кремния — нитрид кремния. С точки зрения минимального эффективного заряда термический окисел предпочтительнее осажденного. При выращивании термического окисла необходимо учитывать условие минимизации механических напряжений, возникающих при росте окисла на рельефной поверхности кремния, с помощью вязкоупругого течения окисла. Это условие накладывает ограничение на толщину окисла и на температуру окисления.

Температура не должна быть ниже 1050°С, а толщина SiO_2 не должна превышать 0,5 мкм. Увеличение толщины окисла приводит к возрастанию плотности дислокаций (рис. 8). Применение ионной имплантации противоканальной области через окисел накладывает еще более жесткое ограничение на толщину окисла: она не может быть более 100 нм. Осажденный диэлектрик и нитрид кремния также не могут иметь большую толщину, так как даже при осаждении в условиях низкого давления происходит уменьшение толщины слоя на стенке щели ко дну щели и тем самым увеличение отрицательного наклона стенки канавки. Кроме того, при толщине нитрида кремния более 0,2 мкм возникают механические напряжения из-за несоответствия температурного коэффициента расширения (ТКР) нитрида и кремния. Использование двухслойного диэлектрика нитрид кремния—двуокись кремния способствует взаимной компенсации ТКР.

Заполнение канавок поликремнием. В настоящее время освоен процесс осаждения поликремния пиролизом моносилана при температуре 600...650°С. В реакторе пониженного давления обеспечивается конформное заполнение канавок любой глубины, так как реакция протекает в условиях быстрой поверхностной миграции и больших значений средней длины свободного пробега молекул. Поэтому, если стенки канавок имеют положительный наклон или вертикальны, канавки полностью заполняются поликремнием без образования каверн. Если топологический рисунок изолирующих областей состоит только из линейных полосок без пересечений, то для заполнения канавок достаточно нанести поликремний толщиной 0,7 ширины канавок. Если в топологии имеются пересечения полосок, то для заполнения перекрестка толщина поликремния должна составлять 1,2 ширины канавки, так как из-за скругления внешних углов фоторезистовой маски диагональ перекрестка равна примерно удвоенной ширине полоски (рис. 9).

Топологический рисунок слоя изоляции не должен содержать светлых областей размером более удвоенной ширины щели, так как эти области не заполняются поликремнием и в них остаются глубокие ямки, на которых в дальнейшем образуются разрывы пленки фоторезиста.

В случае отрицательного наклона стенок канавок по центру канавок образуются каверны, которые вскрываются при планаризации. В этом случае дальнейший технологический маршрут не должен включать операций термического окисления, так как встречный рост и схлопывание окисла на стенках каверн генерируют очень высокие механические напряжения, приводящие к возникновению дислокаций. Может быть использовано только окисление в сухом кислороде при температуре более 1000°С до толщины не более 60 нм, так как при этом напряжения релаксируют через вязкоупругое течение окисла. Более толстые диэлектрики должны быть получены только путем осаждения, причем осаждение пиролитического окисла толщиной 0,3 мкм и более позволяет полностью заполнить каверны и выровнять поверхность над ними.

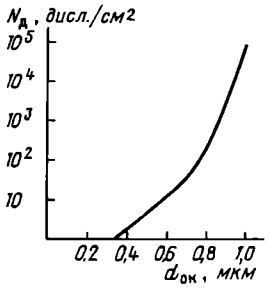


Рис. 8. Зависимость плотности дислокаций $N_д$ от толщины окисла $d_{ок}$, выращенного на стенках канавок (радиус кривизны канавки 0,5 мкм; режим окисления T=1050°С, P=10^5 Па, H_2O)

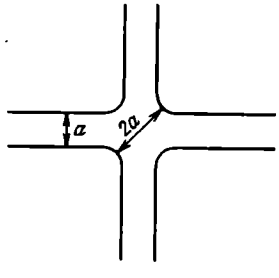


Рис. 9. Реальная топология перекрестка изолирующих канавок

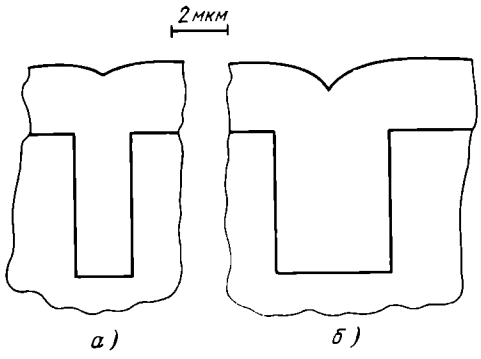


Рис. 10. Рельеф поверхности поликремния после заполнения канавок: *а* — сечение поперек линейной канавки; *б* — сечение по диагонали перекрестка

Планаризация поверхности микросхем. После заполнения канавок поликремния поверхность поликремния имеет рельеф высотой порядка 0,1 мкм из-за зернистой структуры поликремния. Над линейными изолирующими канавками остаются линейные углубления глубиной 0,3 мкм, а над перекрестками канавок — квадратные углубления глубиной до 1 мкм (рис. 10). Рельеф над линейными полосками имеет малую крутизну (менее 30°), поэтому в случае отсутствия в топологии перекрестков щелей специальных приемов для планаризации рельефа не требуется Если же в топологии имеются перекрестки, то необходимо принять меры к уменьшению рельефа в перекрестках топологического рисунка изоляции. Обычно для планаризации используется нанесение слоя фоторезиста поверх поликремния, чем достигается полное сглаживание поверхности. В последующем процессе плазмохимического травления фоторезиста и поликремния должно обеспечиваться равенство скоростей травления обоих материалов. Процесс должен проводиться в установке индивидуального типа с фиксацией окончания процесса по специальному датчику, регистрирующему момент вскрытия мезаобластей. Таким образом удается получить перепад уровня поликремния относительно поверхности диэлектрика на мезаобластях не более 0,3 мкм. Далее диэлектрик толщиной 0,4 мкм удаляется с мезаобластей с коэффициентом селективности по отношению к кремнию не хуже 4:1, что обеспечивает окончательный рельеф в области изоляции не более 0,2 мкм, причем уровень поликремния в изолирующей канавке выше уровня кремния в мезаобласти.

Величина рельефа определяется разбросом толщины нанесенного поликремния и фоторезиста по пластине (не более ±5%) и разбросом скорости травления при плазмохимическом травлении по пластине (не более ±5%), т.е. в сумме ±10% (0,35 мкм) от суммарной толщины поликремния и фоторезиста. Уровень поликремния в щели может быть как выше, так и ниже уровня мезаобласти.

Привносимая дефектность в процессе создания щелевой изоляции. Процессу щелевой изоляции свойственны некоторые специфические дефекты, возникающие в процессах нанесения поликремния и планаризации рельефа. В процессе осаждения поликремния частицы загрязнений, имеющиеся на поверхности пластины, могут вызывать ускоренный рост поликремния на них. В результате возникают характерные дефекты, получившие название «шипов» поликремния. Шипы могут иметь размеры по высоте и ширине до нескольких микрон, форма шипов может быть куполообразной или конусообразной. Частицами, вызывающими рост шипов, являются ионы тяжелых металлов либо частицы размером более 0,5 мкм. Шипы, высота которых менее толщины планаризующего фоторезиста (1 мкм), в процессе планаризации удаляются бесследно. Шипы, имеющие высоту более 1 мкм, образуют утолщение фоторезиста и остаются на поверхности мезаобластей в виде островков поликремния, приводящих к браку приборов. Форма островков округлая, край — пологий, в центре расположены остатки шипов, их размеры 5...10 мкм.

Плотность указанных видов дефектов обычно составляет 1...2 деф./см^2; для их устранения необходимо улучшать качество химической обработки пластин и повышать уровень вакуумной гигиены. Специфическим видом дефектов являются также каверны, описанные выше.

Механические напряжения в структурах щелевой изоляции. Одним из основных условий формирования изоляции является недопустимость введения дислокаций в кремний. Для этого механические напряжения не должны превышать предела пластической деформации кремния.

Механические напряжения могут возникать на следующих этапах:

нанесение диэлектрического покрытия на стенах канавок;

заполнение канавок;

окислительные обработки при формировании транзисторной структуры.

Особенности возникновения механических напряжений при нанесении диэлектрического покрытия на стенки канавок рассмотрены выше.

При заполнении канавок диэлектриком также могут возникнуть напряжения в случае несоответствия ТКР кремния и материала, заполняющего канавки. Однако ТКР поликремния равен ТКР кремния, поэтому в случае заполнения канавок поликремнием проблем не возникает. Как указывалось ранее, при наличии вскрытых каверн окисление поверхности мезаобластей на цикле формирования транзистора приводит к генерации дислокаций. При отсутствии дислокаций окисление приводит к нарастанию механических напряжений. Причина этого заключается в явлении «птичьего клюва». Сущность явления состоит в проникновении окислителя по окисной прослойке между нитридом кремния и кремнием и росте окисла под пленкой нитрида кремния.

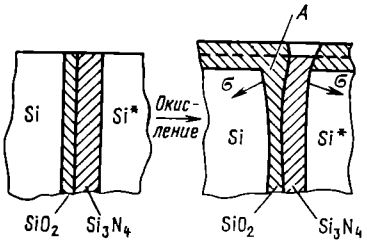


Рис. 11. Схема возникновения механических напряжений в структуре со щелевой изоляцией при окислении поверхности подложки за счет возникновения вертикального «птичьего клюва» (точка *A*)

В щелевой изоляции также возможно возникновение «птичьего клюва». В процессе окисления поверхности подложки окислитель проникает по слою окисла между боковой стенкой мезаобласти и слоем нитрида кремния.

Кремний на боковой стенке мезаобласти окисляется, объем окисла возрастает, и возникают большие механические напряжения от окисного «птичьего клюва» (рис. 11). Поэтому при изготовлении транзисторной структуры количество процессов окисления должно быть сведено к минимуму, скорость окисления должна быть минимальной, а температура окисления — максимальной. Предпочтительно окисление не применять совсем, а использовать только диэлектрики, полученные осаждением.

Проблемы формирования транзисторной структуры со щелевой изоляцией с пристеночными контактными окнами. Использование пристеночных контактных окон в транзисторной структуре позволяет значительно уменьшить размер мезаобласти транзистора за счет исключения топологического перекрытия металлической разводкой контактных окон. В указанных технологиях шины разводки самосовмещены с контактными окнами, поэтому общая площадь транзистора может быть уменьшена еще в 2—2,5 раза. Однако для реализации такой структуры щелевая изоляция должна удовлетворять ряду дополнительных условий.

Так как самосовмещенные шины разводки выходят непосредственно с мезаобласти на область изоляции, то в простейшем варианте щелевой изоляции возникает короткое замыкание шины на поликремний в области изоляции. Поэтому над поликремнием необходимо создать диэлектрический слой. Наиболее технологично создавать этот слой, получивший название пробки, с помощью термического окисления поликремния после планаризации (см. рис. 4). Так как в этот момент поверхность мезаобласти закрыта нитридом кремния, то окисел будет формироваться только на поликремнии в щели. По причинам, разобранным ранее, для обеспечения такой возможности обязательно требуется положительный наклон стенок канавки, особенно в верхней части. В противном случае возникают каверны и генерируются дислокации. Формирование расширения в верхней части канавки (см. рис. 4) приводит к увеличению ширины канавки в 1,5 раза. Кроме того, из-за механических напряжений, которые возникают при росте окисла в замкнутом объеме, ограниченном нитридными стенками, также возникают дислокации. Эти напряжения усугубляются отсутствием скольжения растущего окисла по нитридной стенке. Для снижения этих напряжений необходимо ввести в структуру дополнительный слой пиролитического окисла между нитридом кремния и поликремнием (см. рис. 4). В присутствии такого слоя механические напряжения релаксируют через вязкоупругое течение окисла.

Если температура окисления превышает 1050°C, то дислокации не возникают, даже несмотря на формирование вертикального «птичьего клюва» по дополнительному слою окисла. Толщина окисной пробки должна быть на 0,5 мкм больше, чем толщина диэлектрика на мезаобласти, с тем чтобы после удаления этого диэлектрика на поликремнии остался окисел толщиной не менее 0,4 мкм.

Удаление диэлектрика с мезаобластей должно проводиться методом ПХТ, чтобы не происходило растравливания вертикальных слоев диэлектрика в области канавки.

Перспективные варианты щелевой изоляции. Расширение канавки в верхней части, необходимое для выращивания окисной «пробки», увеличивает ширину канавки в 1,5 раза по сравнению с минимальным размером. Отсюда вытекает первое направление, обеспечивающее изготовление изолирующих канавок, которые покрыты диэлектриком и имеют ширину, равную минимальному размеру литографии (рис. 12,*а*). Возможны по крайней мере два варианта решения этой проблемы: выращивание диэлектрика в верхней части канавки путем окисления поликремния и осаждение вместо поликремния диэлектрика из газовой фазы с последующим его удалением с поверхности мезаобластей. Необходимо решить проблему генерации дислокаций в мезаобластях

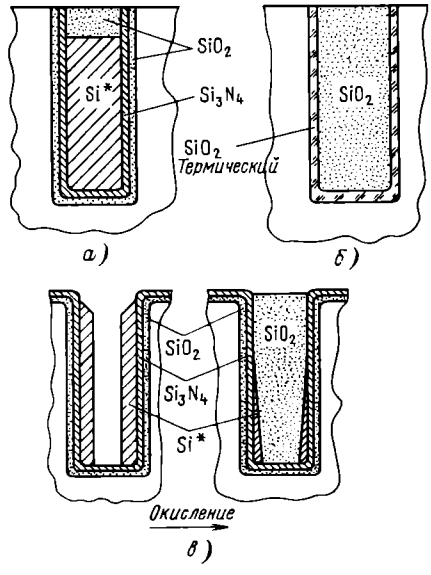


Рис. 12. Сечение области изоляции минимальной ширины: *а* — с окисной «пробкой»; *б* — с заполнением пиролитическим диэлектриком; *в* — с заполнением за счет окисления поликремния на стенках канавки

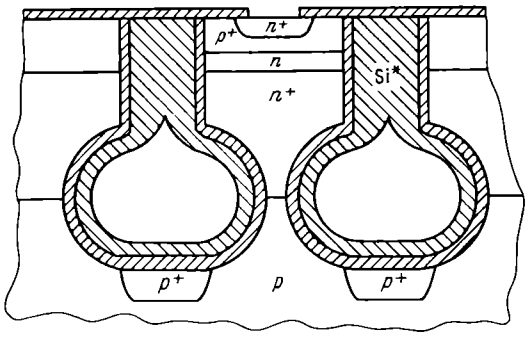


Рис. 13. Поперечное сечение транзистора с «квазиполной» изоляцией

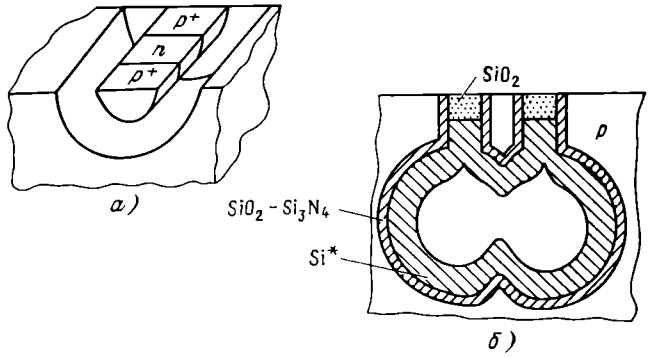


Рис. 14. Схема (*а*) и поперечное сечение (*б*) *p—n—p*-транзистора в мостиковом объеме кремния

из-за высоких механических напряжений, сопровождающих процесс окисления поликремния в верхней части канавок, и обеспечить гарантированное отсутствие каверн.

Тем не менее и такая структура не свободна от недостатков. Так, известно, что диэлектрическая проницаемость кремния в 3 раза превосходит диэлектрическую проницаемость двуокиси кремния, поэтому щелевая изоляция с окислением поликремния имеет довольно высокую паразитную емкость между соседними изолированными карманами, причем эта емкость возрастает с уменьшением ширины изолирующих канавок. Решением указанной проблемы было бы заполнение канавок диэлектриком, например осажденной двуокисью кремния (рис. 12,*б*). Однако полностью решить задачу не удается, так как из-за разности значений коэффициента термического расширения окисла и кремния в мезаобластях генерируются дислокации. Другой возможностью является заполнение канавок термически окислом, образующимся за счет окисления поликремния, осажденного на стенки канавки [9] (рис. 12,*в*). Однако и в этом случае в мезаобластях возникают большие механические напряжения, приводящие к возникновению дислокаций.

Следующим шагом в совершенствовании диэлектрической изоляции может быть «квазиполная» диэлектрическая изоляция (рис. 13). Сущность ее заключается в формировании вокруг данной части канавки полости в кремнии, которая позволяет значительно снизить площадь *p—n*-перехода коллектор—подложка, отдалить область p^+-охраны от n^+-скрытого слоя и тем самым значительно снизить емкость *p—n*-перехода коллектор—подложка. В этом случае мезаобласть приобретает вид «шляпки гриба», а «ножка гриба» соединяет мезаобласть с подложкой. Разработка технологии квазиполной изоляции требует введения трех новых процессов: удаления диэлектрика со дна канавки, вытравливания полостей и формирования диэлектрика на стенках полости.

Для этой технологии принципиальное значение также имеют вопросы снижения механических напряжений, возникающих при формировании диэлектриков в замкнутых объемах внутри кремниевой подложки. Если изолирующие канавки имеют вид расположенных рядом параллельных полосок, то соседние полости смыкаются под мезаобластью и мезаобласть приобретает вид «мостика», прикрепленного к подложке с торцов (рис. 14). В таком «мостиковом» объеме кремния целесообразно располагать нагрузочный *p—n—p*-транзистор биполярных ОЗУ, так как в этом случае он не имеет паразитной передачи и паразитной емкости на подложку, что позволяет существенно поднять быстродействие ОЗУ. Аналогичным образом размещенный нагрузочный *p—n—p*-транзистор в КМОП-микросхемах позволяет радикально избавиться от эффекта «защелки». Предварительная проработка показывает, что на такой технологической основе могут быть реализованы чрезвычайно компактные КМОП-вентили.

Следует отметить важную особенность щелевой изоляции, которая заключается в ее способности к масштабированию, т.е. с уменьшением минимального размера, реализуемого литографией, уменьшается и ширина щелевой изоляции. Вплоть до размеров порядка 0,5 мкм не ожидается каких-либо физических или технологических ограничений, сдерживающих уменьшение ширины области щелевой изоляции.

Рассмотрены варианты технологии изоляции. Показано, что наиболее перспективной для биполярных СБИС является щелевая изоляция компонентов. Рассмотрены основные проблемы технологии щелевой изоляции и перспективные варианты ее развития.

ЛИТЕРАТУРА

1. Пат. 4002511 США.
2. Пат. 4454646 США.
3. Пат. 4494303 США.
4. Kasai N., Do N., Inshitany A. 1/4-mkm K-MOS Isolation Technicue with Sidewall Insolator and Selective Epitaxy// IEDM.— 1985.— P. 419—422.
5. Пат. 4556585 США.
6. Гордеев Д.Д. и др. Технология вертикально-интегрированных полупроводниковых структур для создания СБИС/Д.Д.Гордеев, В.Н.Дягилев, Ю.А.Парменов, В.К.Старицын// ЖЭТ.— 1987.— № 10.— С. 3—55.
7. Zin A.L., Maddox R.M., Mee I.E. Electrical Characterisation of Ion Implanted Silicon on Surface// Microelectron\Journ.— 1983.— N 14.— P. 22—32.
8. Пат. GB 2-128400A Великобритания.
9. Пат. 4471525 США.

Комбинированная фото-электронно-лучевая литография в производстве БИС

ДЕМИНА О.Н., ЖИГУНОВА И.Е., ЛОМОНОСОВ Д.Б., МАРТЫНОВ В.В., МИХЕЕВА Е.А., ПЕТРУХИН С.Н.

Для изготовления БИСМ целесообразно применять комбинированную литографию, при которой транзисторные структуры формируются методом фотолитографии, а двухслойная металлизация – методом электронно-лучевой литографии. Такой метод значительно сокращает цикл изготовления заказных интегральных схем, а также обеспечивает одновременное формирование нескольких различных БИСМ на одной пластине, что существенно снижает затраты на производство единичных образцов.

Рекомендованы и использованы "материальные" маркерные знаки для установки ZBA-20, обеспечивающие точность комбинированной литографии в полном соответствии с требованиями БМК "Ирбис-300".

Серийное производство базовых матричных кристаллов (БМК) обеспечило разработку широкой номенклатуры заказных интегральных схем (БИСМ). Однако при изготовлении таких схем возникает достаточно много проблем технико-экономического характера, которые в первую очередь связаны с обеспечением короткого цикла «разработка—выпуск», а также с необходимостью учета реальной стоимости получаемых матричных БИС в зависимости от требуемого объема выпуска.

При создании матричных БИС с использованием традиционных методов фотолитографии необходимо изготовить число комплектов промежуточных и рабочих шаблонов, соответствующее числу типономиналов заказываемых микросхем, что требует значительных материальных затрат. Во многих случаях стоимость изготовления шаблонов в десятки раз превышает стоимость пластины БМК, содержащей примерно 100 кристаллов. Поэтому при малых сериях матричных БИС (менее 200...500) доля стоимости шаблонов в общей стоимости кристаллов составляет значительную величину.

Непосредственный перенос изображения с магнитной ленты на полупроводниковую пластину методом электронно-лучевой литографии (ЭЛЛ) позволяет исключить необходимость изготовления шаблонов.

Метод комбинированной литографии, при котором фотолитография используется для формирования транзисторной структуры и маркерных знаков для электронно-лучевой установки, а метод ЭЛЛ — для двухуровневой металлизации, обеспечивает оперативное изготовление новых матричных БИС на базе серийно выпускаемых БМК.

Метод комбинированной литографии существенно сокращает цикл изготовления новых матричных БИС и во многих случаях обеспечивает экономическую эффективность получения их широкой номенклатуры. Кроме того применение ЭЛЛ позволяет одновременно на одной пластине формировать несколько различных матричных БИС, что значительно сокращает цикл аттестации проектов и снижает затраты на производство единичных образцов.

Основным преимуществом процесса комбинированной литографии, сочетающей применение контактной фотолитографии (КФЛ) и электронно-лучевой литографии, является возможность компенсации в процессах ЭЛЛ практически всех видов искажений изображения, возникающих на этапе формирования структуры БМК методом КФЛ. К таким искажениям относятся:

нелинейные (дисторсионные) и линейные (масштаб, разворот) искажения проекционных систем на этапах изготовления фотошаблонов;

нелинейные искажения рабочего поля пластины из-за коробления пластин;

линейные искажения рабочего поля пластины из-за температурных факторов в процессах экспонирования.

Рассмотрим особенности комбинированной литографии для матричных БИС на примере структуры БМК с двухуровневой металлизацией.

В качестве промышленной электронно-лучевой установки использовалась установка ZBA-20.

Формирование программируемых слоев первого уровня металлизации, окон в изолирующем диэлектрике и второго уровня металлизации осуществлялось непосредственной генерацией на пластине с БМК топологии электронным лучом по управляющей программе, вводимой в ZBA-20. После формирования рисунка в электронорезисте проводились процессы плазмохимического травления (ПХТ) или жидкостного химического травления (ЖХТ) металлизации и реактивного ионно-лучевого травления (РИЛТ) переходных окон в изолирующем диэлектрике.

Одна из основных проблем в технологическом маршруте ЭЛЛ — формирование маркерных знаков совмещения для электронно-лучевой установки и сохранение их на протяжении всего цикла изготовления двухуровневой металлизации.

В разработанном маршруте использовались «материальные» (металлические) маркерные знаки из слоя TiW толщиной 0,2 мкм, которые стабильно считывались на установке ZBA-20 и характеризовались коэффициентом контрастности K более 2. Следует учитывать, что используемые в маршруте технологические слои толщиной 0,7...1,2 мкм в сочетании с пленкой электронорезиста (э/р) значительно снижают контрастность маркерных знаков (МЗ) (см. таблицу).

Материал	Толщина МЗ и технологических слоев над МЗ, мкм	K
TiW	0,2	2,6
Э/р	1,0	2,3
Al	0,1	2,6
Э/р	0,1 (Al) + 1,0 (э/р)	2
Al+э/р	0,1 (Al) + 1,2 (Al)	0,37
Al+SiO_2+э/р	0,1 (Al) +0,4 (SiO_2) + +1,0 (э/р)	2,4
Al+SiO_2	0,1 (Al) +1,0 (SiO_2)	0,43

Для стабильного считывания маркерных знаков требуется контрастность более 2. Поэтому необходимо проводить операцию вскрытия МЗ методом контактной фотолитографии с помощью соответствующих шаблонов и удаления покрывающего МЗ слоя SiO_2 или Al—Si.

С другой стороны, необходима сохранность маркерных знаков при проведении процессов ПХТ или ЖХТ. Для защиты слоя TiW от стравливания при РИЛТ слоя изолирующего окисла толщиной 1 мкм используется слой алюминия толщиной 0,1 мкм, так как селективность данного процесса относительно TiW не очень высока: $K_{TiW} = V_{SiO_2}/V_{TiW} \approx 4$, где V — скорости травления соответствующих слоев. Коэффициент селективности по отношению к Al достаточно большой ($K_{Al} \approx 20$), что позволяет надежно сохранить знаки.

С аналогичной целью защиты маркерных знаков от повреждения слоя TiW при травлении обоих слоев металлизации (Al—Si) проводится операция «зашивки» электронорезиста негативного типа над маркерным знаком при проведении операции совмещения и экспонирования ЭЛЛ.

Точность совмещения, обеспечиваемая маркерными знаками из слоя TiW, составляет ±0,15 мкм между слоями, изображение которых формируется методом ЭЛЛ. Суммарная точность совмещения при комбинированной литографии определяется точностью совмещения фотошаблона маркерных знаков со слоем контактных окон БМК при контактной фотолитографии и составляет ±0,6 мкм. Для гравировки первого и второго уровней металлизации использовались защитные маски негативных электронорезистов. Так как рельеф изопланарных транзисторных структур БМК достигает 0,6...1 мкм, возникают значительные трудности при обеспечении надежной локальной защиты их маской электронорезиста в процессах травления слоев металлизации. Толщина исходной пленки негативных электронорезистов ЭЛН-214, ЭЛН-216 при нанесении составляет 1...1,1 мкм (после проявления — 0,75 мкм). В результате влияния вышеуказанного рельефа на верхних площадках элементов рисунка толщина маски крайне мала (0,37 мкм при кроющей способности $K_{кр}=0,5$). Кроме того, плазмостойкость лабораторных образцов упомянутых резисторов оказалась недостаточной. Так, при ПХТ Al на установке ПХО-100Т-006 коэффициент селективности по отношению к ЭЛН-216 составляет 2...3. В результате при ПХТ с обязательным перетравливанием на величину рельефа не обеспечивается защита рисунка.

Пока не удалось получить негативные электронорезисты с высокими плазмостойкостью ($K_{пл} \geqslant 5$) и кроющей способностью ($K_{кр} \geqslant 0,75$) для полного обеспечения процессов ПХТ. Поэтому пришлось использовать комбинированные (ПХТ+ЖХТ) или ЖХТ-процессы при тщательном подборе оптимальных условий нанесения, сушки и дубления слоев электронорезистов, позволяющих обеспечить максимально возможную адгезию и плазмостойкость.

Тщательный анализ полученных структур с помощью растровой электронной микроскопии показал, что толщина слоя резиста в маске на верхней площадке составляет половину толщины на нижней площадке при отсутствии разрывов пленки резиста.

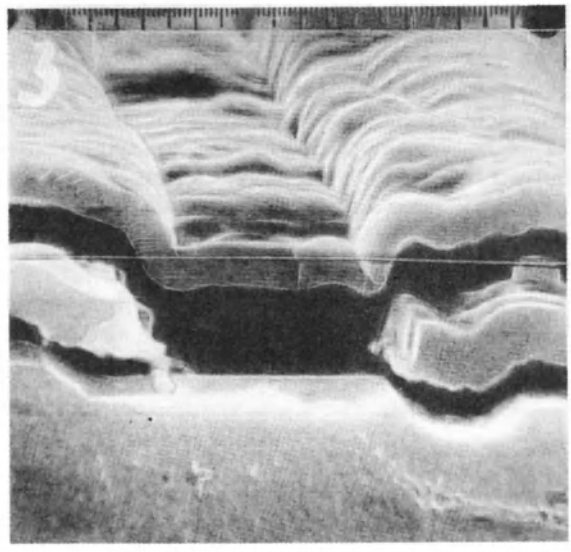
Развитый рельеф подложки при использовании негативных электронорезистов с высокой чувствительностью ($\geqslant 0,6 \cdot 10^{-5}$ Кл/см^2) приводит к «сшивке» соседних дорожек, расположенных на расстоянии 2 мкм друг от друга и непроявлению рисунка из-за того, что для более тонких пленок электронорезиста на верхних площадках рельефа дозы облучения значительно превышают оптимальные значения. С целью уменьшения влияния этого эффекта был разработан электронорезист ЭЛН-214 с нормализованной чувствительностью ($\sim 3 \cdot 10^{-5}$ Кл/см^2), который позволил увеличить технологический запас процесса экспонирования.

Выбранные режимы формирования маски электронорезиста и комбинированного метода травления позволили получить рисунок металлизации обоих уровней с пологими краями (клин травления — 50...60°) и изменением размеров дорожек не более 1 мкм. Рисунок переходных окон в изолирующем диэлектрике формировался в позитивном электронорезисте ЭРП-40 с последующим РИЛТ в перфтордекалине ($C_{10}F_{18}$) на экспериментальной установке. Селективность процесса РИЛТ по отношению к ЭРП-40 достаточно высокая ($K_{пл} \geqslant 4$), процесс же позволяет

путем подбора режимов травления управлять наклоном боковых стенок переходных окон в слое диэлектрика. Для достижения указанных значений $K_{пл}$ потребовалось значительно ужесточить режимы дубления маски позитивного электронорезиста ЭРП-40: при толщине пленки 1,2 мкм на установке инфракрасной сушки (УИС-1) оптимальным является ступенчатый температурный режим 100—130—150°С.

С использованием ЭЛЛ были получены функционирующие образцы матричных БИС. Поэтапный технологический контроль металлизации осуществлялся по тестовым ячейкам, обеспечивающим полную аттестацию формируемой металлизации по электрическим параметрам и дефектности.

В процессе отработки технологии проводился топографический контроль формируемых структур с использованием растрового электронного микроскопа. Этот метод позволил учесть все особенности осаждения и травления слоев на рельефных технологических структурах. На рисунке представлен снимок поперечного сечения двухслойной металлизации, сформированной с применением ЭЛЛ.



Поперечное сечение двухуровневой металлизации, полученное на растровом электронном микроскопе (X10000).

Длительность полного цикла изготовления не превышала 12 дней. Вероятно, цикл изготовления новых матричных БИС методом комбинированной литографии можно значительно сократить за счет повышения производительности применяемой электронно-лучевой установки. Доля ЭЛЛ в общем цикле изготовления матричных БИС составляла около 60%, что объясняется недостаточной производительностью используемых установок типа ZBA-20. Формирование одного слоя металлизации на пластине диаметром 100 мм с впечатыванием 5 тестовых ячеек длится около одного часа. Но даже при такой низкой производительности и длительном цикле изготовления двухслойной металлизации методом ЭЛЛ в целом получается выигрыш во времени из-за того, что исключается этап изготовления эталонных и рабочих шаблонов, что особенно важно для аттестации проектов. Длительность полного технологического цикла (не более двух недель) позволяет использовать метод комбинированной литографии (КФЛ-ЭЛЛ) в качестве эффективного способа аттестации проектов матричных БИС на основе БМК.

ДЕПОНИРОВАНИЕ

Расулов Р.Я., Сидикова Х. **Теория линейного фотогальванического эффекта в Те.** – Рукопись деп. в ЦНИИ "Электроника", 1992, №Р-5481.

Теоретически рассматриваются механизмы баллистического и сдвигового линейных фотогальванических эффектов, обусловленные асимметрией вероятности оптических переходов между подзонами M_1 и M_2 в Те с участием длинноволновых оптических фононов и сдвигом носителей тока в реальном пространстве при квантовых переходах соответственно.

Анализируются температурные и частотные зависимости тока как баллистического, так и сдвигового линейных фотогальванических эффектов для фотонного и фононного механизмов.

Скубилин М.Д., Нагучев Д.Ш., Яшанов В.В. **Погрешности импульсной акустической дальнометрии и некоторые способы их компенсации.** – Рукопись деп. в ЦНИИ "Электроника", 1992, №Р-5483.

Анализируются причины снижения точности и достоверности акустической импульсной дальнометрии и ограниченной надежности ее средств. Отмечается влияние внешних факторов на погрешности, предлагаются некоторые способы компенсации погрешности путем автоматического ввода поправок на условия распространения акустических сигналов. Приводятся схемы устройств акустической дальнометрии, повышающих точность и достоверность получения отсчетов в условиях разноудаленности поверхности лоцируемых объектов от поверхности излучения акустических сигналов и изменяющихся физических характеристик среды.

УДК 534.222

Методы совершенствования транзисторной структуры БМК

ЛУКАСЕВИЧ М.И., ШЕВЧЕНКО А.П., СТАРИЦЫН В.К.

Биполярным микросхемам принадлежит важное место в развитии цифровой техники, средств обработки данных, они рассматриваются как основная элементная база для построения сверхскоростных СБИС. Общепринятой является оценка уровня разработки СБИС по энергетическому показателю (произведению рассеиваемой мощности на время задержки распространения сигнала $Pt_{зд}$). Этот показатель постоянно уменьшается. Имеются сведения о создании биполярных транзисторов с $t_{зд} \leqslant 20$ пс, работающих в маломощном диапазоне [12, 23]. Этим объясняется тот факт, что основное внимание большинства разработчиков быстродействующих БИС сконцентрировано на технологии биполярных приборов.

Технология современных БИС развивается в направлении совершенствования трех групп параметров транзисторной структуры:

а) оптимизации размеров транзистора в плане, включающей:

уменьшение ширины эмиттера $l_э$ для снижения емкости эмиттерного перехода и сопротивления базы $r_б$ (наилучший эффект дает очень узкая эмиттерная полоска благодаря эффекту вытеснения тока),

размещение контакта базы как можно ближе к эмиттеру (параметр $l_{эб}$) для снижения сопротивления базы $r_б$ и общей емкости базы $C_б$,

минимизацию размера контакта к базе $l_{кон.б}$;

б) создания сверхтонких структур, обеспечивающих повышение граничной частоты транзистора, в результате уменьшения:

глубины залегания базового и эмиттерного переходов $x_{jб}$ и $x_{jэ}$,

ширины высокоомной области коллектора под базой $x_к$;

в) улучшения боковой диэлектрической изоляции элементов СБИС вследствие:

получения субмикронных размеров изоляции $l_{из.э}$ между эмиттерами,

приближения (в идеале — совмещения) базовой области (контакта к базе) к изоляции для снижения емкости транзистора на подложку и повышения степени интеграции.

Прогресс в развитии технологии к началу 80-х годов позволил предельно усовершенствовать перечисленные параметры в классической изопланарной структуре биполярных транзисторов с поликремниевыми контактами [1]:

$l_{из.э}$, $l_{кон.б}$ приведены к минимальному размеру на литографии (1,2...1,5 мкм);

$l_{эб}$ определяется шагом металла и необходимостью независимого легирования примесью n- и p-типа эмиттерного и базового контакта (4...5 мкм);

$x_{jэ}$, $x_{jб}$ определяются минимальной энергией имплантации, эффектами каналирования примеси в кремнии и режимами отжига (составляют соответственно 0,15...0,2; 0,3...0,4 мкм), величина $x_к$ при использовании низкотемпературной гидридной эпитаксии и учете проведения основных процессов формирования транзистора с погрешностью $\pm 10\%$ не менее 0,5 мкм;

$l_{из.э}$, $l_{из.б}$ определяются соответственно минимальным размером и точностью совмещения на литографии.

Разработка методов самосовмещения и самоформирования транзисторных структур биполярных БИС. Из числа наиболее важных конструкторско-технологических решений, появившихся к началу 80-х годов, необходимо отметить применение пленок поликристаллического кремния, способствующих совершенствованию БИС практически по всем основным параметрам. Эти пленки широко применяются при формировании эмиттерных областей быстродействующих БИС [3].

Усиление по току в транзисторах с поликремниевым эмиттером на порядок выше, чем у транзисторов, изготовленных по стандартной технологии, что является следствием повышения эффективности эмиттера. Формирование эмиттерных областей из поликремния из-за отсутствия эффекта вытеснения базы позволяет точно контролировать толщину базы, улучшать воспроизводимость параметров формируемых транзисторов, обеспечивать защиту p-n переходов от короткого замыкания при финишных термообработках контактов алюминий—кремний.

Еще одним преимуществом применения поликремния является возможность формирования тонкопленочных поликремниевых резисторов [3, 4]. По сравнению с диффузионными поликремниевые резисторы не требуют увеличения площади кристалла и не увеличивают паразитные емкости, что крайне существенно при создании высокоомных резисторов и маломощных логических элементов (ЛЭ): это позволяет снизить рассеиваемую мощность без увеличения времени задержки распространения сигнала.

Новые возможности открываются при формировании транзисторных структур приемами

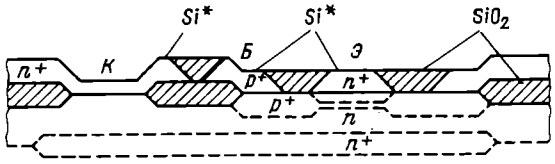


Рис. 1. PSA-структура

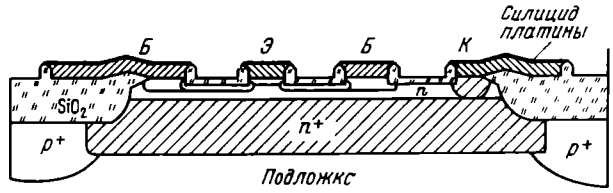


Рис. 3. SPOT-структура

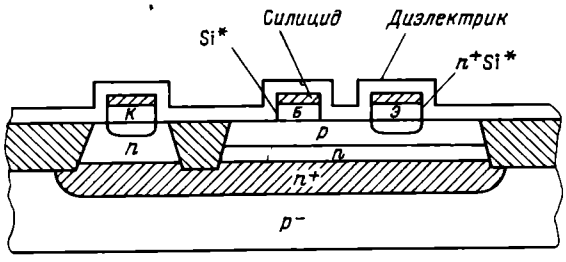


Рис. 2. «Аспект»-структура

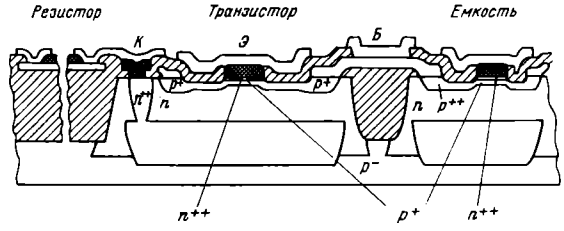


Рис. 4. SST-2-структура

самосовмещения с использованием поликремния.

Первый серьезный «прорыв» в 80-х годах в самосовмещенную технологию создания СБИС с использованием поликремния осуществила фирма NEC [3] с помощью метода PSA (Polysilicon Self-Aligned). Были реализованы структуры транзисторов с одним уровнем поликремния и поликремниевых резисторов с самосовмещенной разводкой из силицида платины (рис. 1), позволившие кардинально снизить расстояние между контактами эмиттера и базы $l_{эб}$ до минимального размера на литографии (1,2...1,5 мкм). Важнейшим достижением PSA-технологии явилось самосовмещение контактов и разводимости первого уровня, обеспечивающее шаг по металлу в транзисторе, равный двум минимальным литографическим размерам, т.е. 2,5...3 мкм. Совершенствование данного вида структур упиралось в невозможность дальнейшего снижения размера $l_{эб}$ из-за необходимости независимого подлегирования контактов базы и эмиттера с использованием требующих совмещения двух масок литографии. Кроме того, серьезным ограничением явилось значительное сопротивление разводимости 1-го уровня из силицида платины (5... 10 Ом/□). Но главным «подводным камнем» и, как показало время, непреодолимым явилась граница кремний—поликремний в области контактов эмиттера, являющаяся при выполнении ключевой операции PSA-структуры прокисления поликремния генератором дефектов типа окислительного дефекта упаковки и краевых дислокаций [5, 6].

Однако PSA-структура «возродилась», обрела «второе дыхание» в виде модифицированных структур «Аспект» фирмы Fairchild и SPOT фирмы Motorola [7, 8]. Принципиальной новацией явилась замена процесса прокисления поликремния (являющегося генератором дефектов) на процесс реактивного ионного травления поликремния (рис. 2, 3).

Фирма Fairchild [7] провела сравнение параметров вентилей, изготовленных по новой технологии «Аспект» и стандартной «Изопланар»:

	«Аспект»	«Изопланар»
Эффективная площадь вентиля, мм²	$2{,}5\cdot 10^{-3}$	10^{-2}
Мощность, потребляемая вентилем, мВт	1	5
Задержка на вентиль, пс	200	250
$Pt_{зд}$	0,2	1,25

Специалисты фирмы Motorola реализовали статическое ЗУ 1К×1ЭСЛ со структурой SPOT с параметрами:

Время обращения, нс	1,5
Организация БИС	1К×1ЭСЛ
Мощность, мВт	500
Площадь ячейки, мкм²	630
Размер эмиттера, мкм	1,25×3,0

Модификацией структуры с одним слоем поликремния явилась структура фирмы NTT SST-2 [9], не получившая широкого развития и используемая в ограниченном ряде микросхем [19] (рис. 4).

Вторым принципиальным «прорывом» в технологии биполярных СБИС явилось создание фирмой IBM в 90-х годах самосовмещенных структур [10—12] (рис. 5).

Главными отличительными особенностям структуры являются:

использование одной общей литографии для формирования самосовмещенных контактов эмиттера и базы в кремнии (1-й принцип самосовмещения);

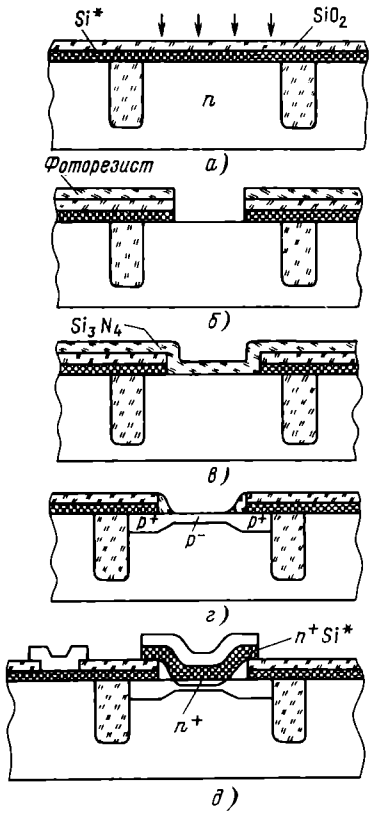


Рис. 5. Основные этапы изготовления структуры самосовмещенного транзистора фирмы IBM

возможность управляемой минимизации расстояния между контактами эмиттера и базы $l_{эб}$ до субмикронных размеров, равных толщине осаждаемого диэлектрика 0,2...0,4 мкм (2-й принцип самоформирования бокового диэлектрика — спейсера — между базой и эмиттером);

использование выносного (консольного) поликремниевого контакта к базе в сторону с размещением на «толстом» диэлектрике, при этом размер контакта базы в монокремнии минимален (определяется точностью совмещения на литографии);

возможность управляемого уменьшения размеров эмиттера ($l_э$) до субмикронных размеров «введением» спейсера внутрь окна эмиттера;

отсутствие каких-либо ограничений для дальнейшего совершенствования структур, их прекрасная адаптация к технологии БИС.

Фирмой IBM заявлены несколько вариантов самосовмещенных структур транзистора (SST) и способов их реализации:

введение стопорного слоя диэлектрика при травлении слоя поликремния до кремния [13], однако с потерей самосовмещения, так как островок окисла и окно эмиттера выполняются двумя литографиями (нарушен 1-й принцип самосовмещения);

использование жидкостного селективного травления поликремния, легированного бором, до кремния в травителе ($HF:HNO_3:CH_3COOH$=1:3:8) [14];

формирование слоев силицидов молибдена, прозрачных для диффузии бора, на поверхности кремния перед осаждением поликремния для снижения $r_б$ [15] и использования их в качестве стопора при травлении поликремния до кремния;

формирование транзистора с «пьедесталом» — локальной высоколегированной областью n^+-типа непосредственно под базой для получения тонких базовых областей и снижения $R_к$ [16];

расширение элементной базы СБИС *p-n-p* транзистором, диодами Шотки [17] и др.

Представляет интерес развитие методов самосовмещенной технологии биполярных СБИС фирмами Японии после 1979 г.

В 1980 г. фирма NEC усовершенствовала PSA-процесс [18], который, однако, не может считаться самосовмещенным (из-за двух литографий совмещения базы и эмиттера) и в дальнейшем не получил развития. Затем, используя технологию, основанную на различии в скоростях травления легированного и нелегированного поликремния, фирма NTT предложила уже упомянутую SST-2-структуру, на которой была создана МБИС на 6...7 тыс. вентилей [19], и, наконец, нашла свое стратегическое направление, предложив суперсовмещенную технологию SST-1A [20] (рис. 6), выполненную по следующему маршруту:

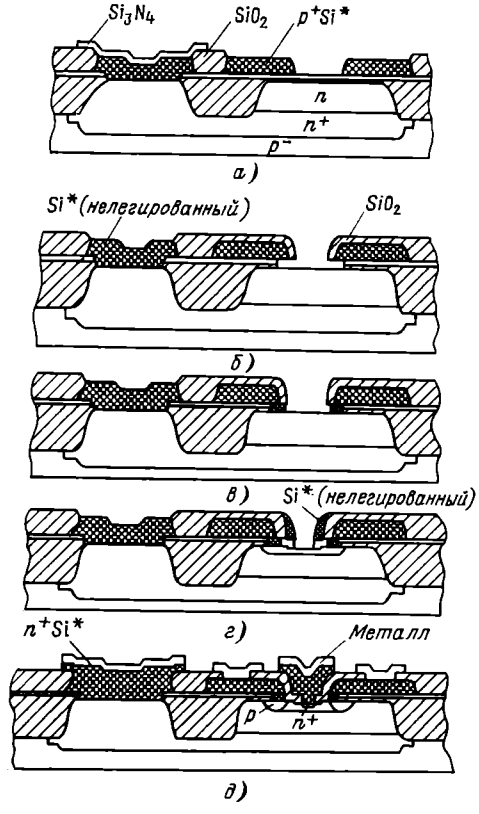


Рис. 6. Основные этапы изготовления SST-1A-структуры

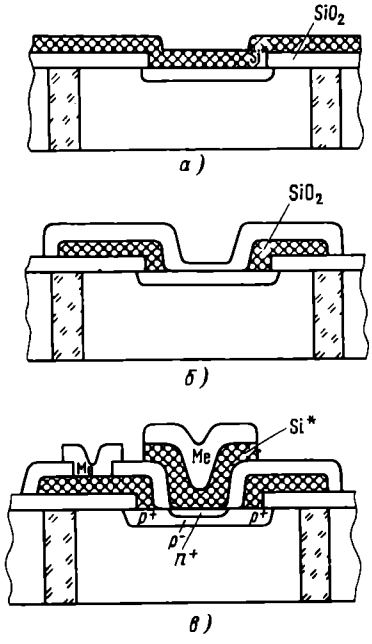


Рис. 7. Основные этапы изготовления усовершенствованной SST-1A-структуры с двумя литографиями

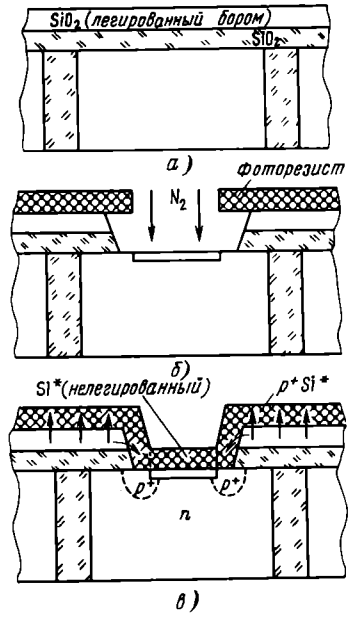


Рис. 8. Основные этапы изготовления усовершенствованной SST-1A-структуры с одной литографией

осаждение 1-го слоя диэлектрика (под слой поликремния) на кремний (1-й отличительный признак от структуры IBM),

осаждение 1-го слоя поликремния (подобно IBM),

формирование окна под эмиттер и реактивное ионное травление диэлектрика и поликремния до 1-го диэлектрика (2-й отличительный признак от структуры IBM),

новая ключевая операция процесса SST-1A (3-й признак) — жидкостное химическое травление диэлектрика под поликремний;

осаждение вспомогательного слоя поликремния для заполнения зазора между поликремнием и кремнием и формирование базового контакта;

термическое прокисление вспомогательного поликремния, осаждение диэлектрика, формирование бокового диэлектрика — спейсера — и последующие процессы, аналогичные IBM-структуре.

При этом на соответствующих этапах очевидным образом формируется p^+-база из первого поликремния (активная база) и эмиттер из поликремния n^+-типа.

Главные особенности суперсовмещенной структуры SST-1A:

наличие двойного самосовмещения — одна литография формирует эмиттер и базу (подобно IBM) и одновременно обеспечивает самосовмещение бокового диэлектрика — спейсера.

формирование контролируемого субмикронного размера контактов p^+-базы ($l_{кон.б}$ — 3-й принцип самоформирования (отсутствующий в структуре IBM).

Вместе с тем фирма NTT продолжает настойчиво искать пути упрощения суперсамосовмещенного метода SST-1A с 3(4) слоями поликремния с несколько «тонким» нетехнологичным процессом жидкостного травления диэлектрика под поликремнием.

В частности, таким решением является метод [21] с использованием двух литографий (рис. 7), выполняемый по следующему маршруту:

одна литография формирует окно в диэлектрике под базовую область, а далее производится осаждение аморфного кремния;

две литографии формируют окно под эмиттер в слое поликремния, и выполняется селективное окисление аморфного кремния при низких температурах;

осаждается 2-й слой поликремния для формирования эмиттера, далее метод не отличается от метода IBM.

Несколько позже в 1985 г. фирма NTT заявляет структуру транзистора SST-1A [22] с использованием одной литографии (рис. 8). Здесь через окно в диэлектрике формируются контакт p^+-базы, боковой диэлектрик — спейсер и эмиттер с общим размером базы, соответствующим минимальному размеру на литографии. В методе используются апробированные ранее фирмой NTT способы анизотропии травления нелегированного поликремния (структура SST-2), легирование диэлектрика и др.

Наконец, в 1989 г. фирма NTT ставит последнюю точку в «гонке» преследования, подробно описывая в [23] 20-пс биполярную микросхему на базе суперсамосовмещенного процесса техно-

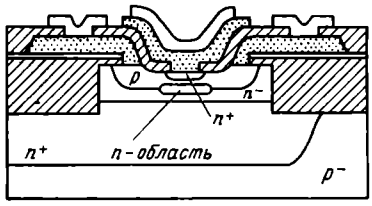


Рис. 9. SST/1B-структура

логии SST-1B с селективным ионно-имплантированным коллектором, формирующим сверхбыстродействующий транзистор с «пьедесталом» (рис. 9).

Характеристики структуры SST-1A:

Ширина эмиттера, мкм	0,35
Ширина базовой области, мкм	1,57
Коллекторный профиль	SIC
Тип боковой изоляции	Углубления, заполненные SiO_2
Слой эпитаксии:	
толщина, мкм	0,9
удельное сопротивление, Ом · см	0,5

Характеристики структуры SST-1B:

Размер эмиттера, мкм	0,35×7
Сопротивление базы, Ом	146
Емкость эмиттера, фФ	18,0
Емкость коллектора, фФ	14,6
Минимальная задержка при P=2,32 мВт, пс	20,5

Начиная с 1986 г. среди законодателей мод. технологии биполярных СБИС появляются фирмы Hitachi, Mitsubichi Denki, которые предлагают новый процесс создания самосовмещенного транзистора, получивший название SICOS (Side Wall Base Contact Structure).

Особенностью нового процесса является многократное самосовмещение структуры биполярного транзистора, включающее:

самосовмещение скрытого слоя с боковой изоляцией;

самосовмещение боковой изоляции и базовой области;

самосовмещение базовой области и эмиттера.

Первое сообщение о создании SICOS-процесса появилось на конференции в 1987 г. [24], затем последовала публикация [25].

Последовательность операций изготовления SICOS-транзистора удобно разделить на три группы:

формирование боковой изоляции (рис. 10);

последовательность формирования «встроенной» базы (рис. 11);

последовательность формирования диэлектрика с окном под базу транзистора, активной базы и эмиттера из второго слоя поликремния (рис. 12).

На пластине кремния последовательно осаждаются слои SiO_2, Si_3N_4, SiO_2, затем под защитой маски фоторезиста последовательно травятся три слоя диэлектрика и кремниевая пластина, кремний окисляется, на боковой стенке рельефа формируется слой нитрида кремния (см. рис. 10,*а*), далее травится кремний в N_2H_4 (см. рис. 10,*б*), окисляется, на боковой стенке снова формируется второй слой нитрида кремния и образуется (под защитой нитрида кремния) толстый диэлектрик (см. рис. 10,*в*) [25].

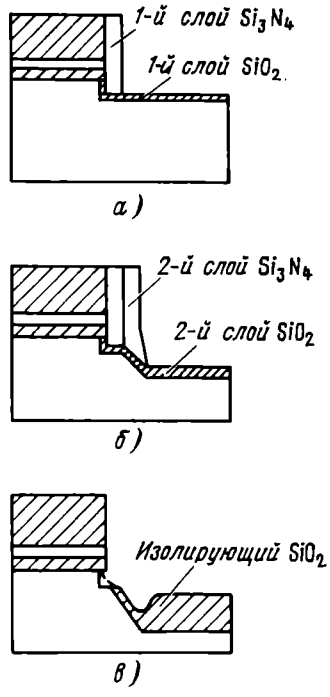


Рис. 10. Маршрут формирования боковой изоляции типа FiFT в SICOS-структуре

Формирование «встроенной» базы показано на рис. 11 и описано в [24]. На поверхность структуры осаждается слой поликремния, на боковой стороне рельефа формируется боковой диэлектрик (спейсер) и открытая поверхность поликремния имплантируется ионами бора. Затем одним из известных методов, например травлением в плазме (с большой торцевой составляющей скорости травления), производится травление поликремния.

Третью группу операций можно смоделировать, как показано на рис. 12 и описано в [24]. С поверхности пластины удаляется островок SiO_2, поверхность поликремния под защитой островка нитрида кремния прокисляется. Далее следуют традиционные операции формирования поликремниевого эмиттера.

Создание процесса SICOS и его модификации TOSS вывело технологию SST-транзистора биполярных СБИС на новый виток развития по степени интеграции и уровню быстродействия.

Согласно [25] фирма Hitachi рассчитывает получить при размере эмиттера 0,7×2,2 мкм (базы 1,7×3,2 мкм) и глубине базового перехода менее 0,2 мкм граничную частоту до 20 ГГц с быстродействием на вентиль примерно 58 нс. Сравнительные параметры транзисторов, изго-

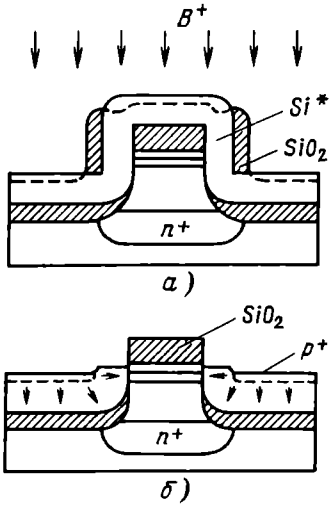


Рис. 11. Маршрут формирования «встроенной» базы в SiCOS-структуре

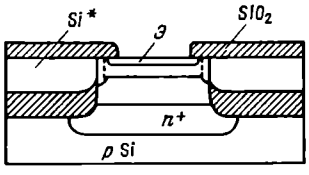


Рис. 12. Формирование активной базы и эмиттера в SICOS-структуре

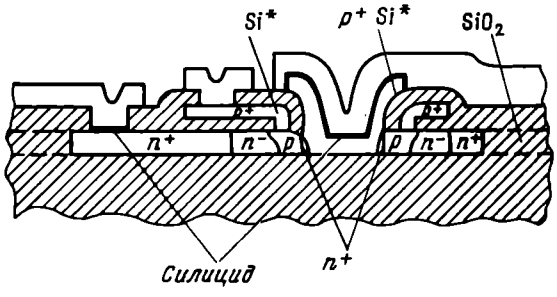


Рис. 13. Super-SICOS-структура

товленных с разной глубиной *p-n* переходов, приведены ниже.

	Глубокий SICOS	*«Супертонкий»* SICOS
Напряжение перехода коллектор—база, В...	4,9	5,7
Напряжение эмиттер-базового перехода, В...	2,4	6,0
Емкость эмиттера, фФ	12	6
Емкость базы, фФ ...	15	9
Граничная частота, ГГц	13	19

Развитием процесса SICOS является Super-SICOS, предложенный фирмой Mitsubichi Denki (рис. 13) [26]. Этот процесс включает полную диэлектрическую изоляцию, осаждение на диэлектрике слоя кремния *n*-типа с формированием в нем высокоомной области коллектора и скрытых слоев, создание базовых областей (аналогично SST-1A), формирование торцевых переходов базы и эмиттера в слое кремния *n*-типа с субмикронным размером торцевой базовой области.

И, наконец, в [27] было сообщено о создании фирмой NNT процесса SDX для высокоскоростных биполярных СБИС (рис. 14).

Процесс включает осаждение на пластине кремния двуокиси кремния, нитрида кремния, поликремния, реактивное ионное травление под защитой фоторезиста поликремния, нитрида кремния и двуокиси кремния, селективное химическое травление нитрида кремния (формирование базовых контактов), осаждение двуокиси кремния, ее планаризацию методом плазмохимического травления с высокой торцевой скоростью травления диэлектрика.

Далее следует собственно SDX-процесс. Поверхность имплантируется бором, островок поликремния удаляется, подтравливается двуокись кремния (при этом образуется впадина около нитрида кремния), осаждается и локально легируется в результате аутодиффузии пленка поликремния, селективно удаляется нелегированный поликремний (рис. 14, *а—в*).

Формирование транзистора завершается травлением пятака поликремния, формированием

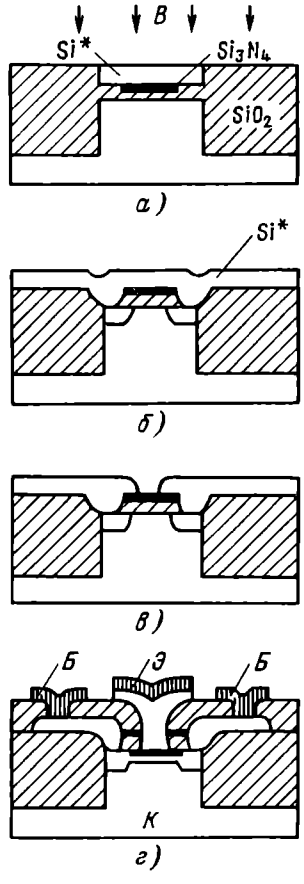


Рис. 14. Маршрут формирования SDX-структуры

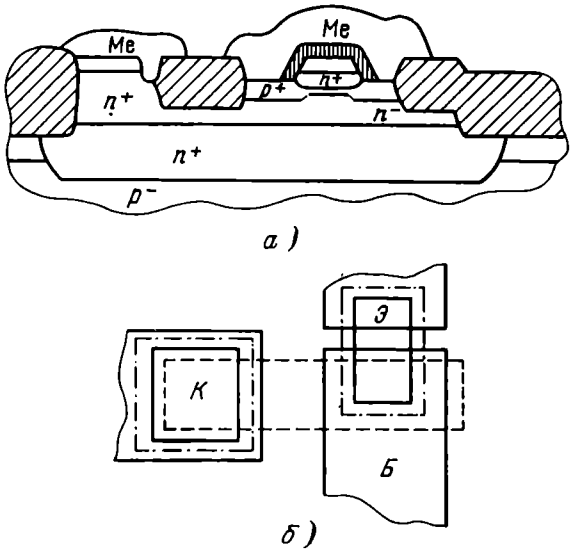


Рис. 15. Структура SST-транзистора фирмы Mitsubichi Denki (*а*) и его вид сверху (*б*)

спейсера, базовых областей, поликремниевого эмиттера и контакта к базе (рис. 14,*г*).

Транзистор SDX характеризуется 0,85-мкм базой, шириной эмиттера 0,36 мкм, размером спейсера $l_{эб}$=0,15 мкм, глубиной залегания базового и эмиттерного переходов соответственно 0,25 и 0,15 мкм.

Электрические параметры транзистора SDX:

Размер эмиттера, мкм	0,35×4,5
Емкость эмиттера, фФ	64
Емкость коллектора, фФ	45
Емкость на подложку, фФ	50
Сопротивление эмиттера, Ом	40
Сопротивление базы, Ом	670
Сопротивление коллектора, Ом	350
Граничная частота, ГГц	12

Максимальное быстродействие на вентиль составляет 59 пс при мощности 1,2 мВт. Выполненная по SDX-процессу ЕСЛ емкостью 1 Кбит имеет время выборки 0,95 пс при мощности 600 мВт. Необходимо отметить, что фирмой остались нереализованными резервы по повышению быстродействия за счет использования супертонких переходов базы и эмиттера ($x_{jб}$=0,15 мкм и $x_{jэ}$=0,05 мкм).

Еще один чрезвычайно интересный вариант SST-транзистора был предложен фирмой Mitsubichi Denki (Япония) в 1985 г. [28] (рис. 15). В этой структуре формируется эмиттер в виде островков поликремния, закрываемых диэлектриком (рис. 15,*а*).

Процесс усовершенствован фирмой IBM и опубликован в [29]. Последовательность процесса в варианте фирмы IBM приведена на рис. 16. Одним из главных достоинств этого процесса является возможность одновременного формирования МОП- и биполярных транзисторов в совмещенных BIMOS СБИС.

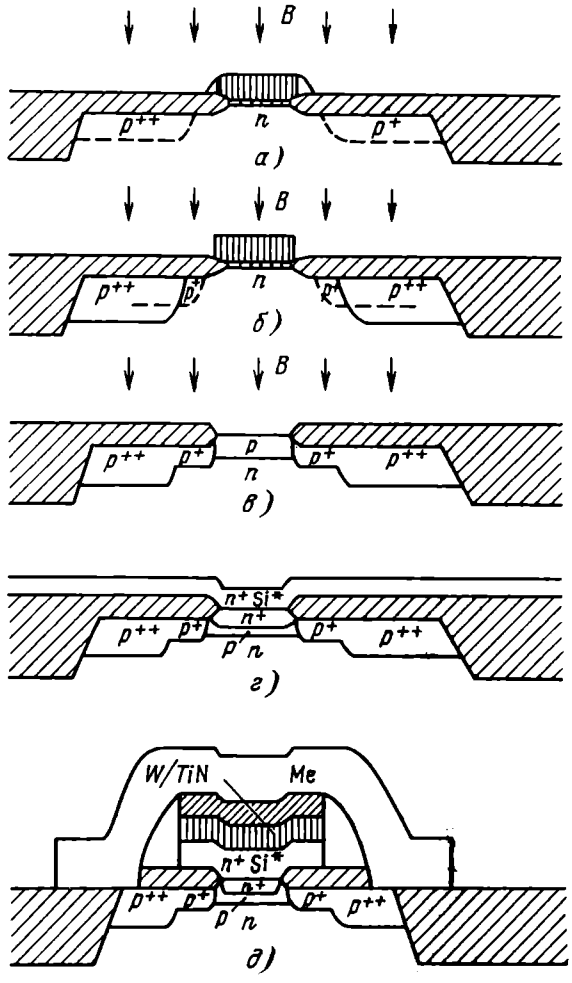


Рис. 16. Маршрут формирования модифицированной структуры SST-транзистора фирмы IBM

Быстродействие приведенной структуры исследовалось специалистами фирмы Signetics [30].

Основные параметры транзистора:

Коэффициент усиления транзистора	55
Напряжение перехода база—коллектор, В	18
Напряжение перехода коллектор—эмиттер, В	10
Граничная частота, ГГц	15

Фирмой Bell Laboratory в 1987 г. сделано сообщение о разработке высокоскоростной супер-самосовмещенной BIMOS-технологии под названием NOVA (рис. 17), позволяющей получать NMOS-, PMOS- и биполярные транзисторы с временем задержки КМОП 82 и 125 нс соответственно при длине канала 0,6 и 0,85 мкм [31].

С аналогичным процессом выступила фирма Hitachi [32], предложив структуру SPEL-транзистора (рис. 18) для BIMOS-технологии с длиной канала 0,44 мкм.

Формирование супертонких базовых и эмиттерных слоев. В основе любой современной технологии лежит принцип комплексной микроминиатюризации как в плане (по горизонтали) за счет ССТ-технологии, так и в вертикальном направлении за счет снижения глубин залегания

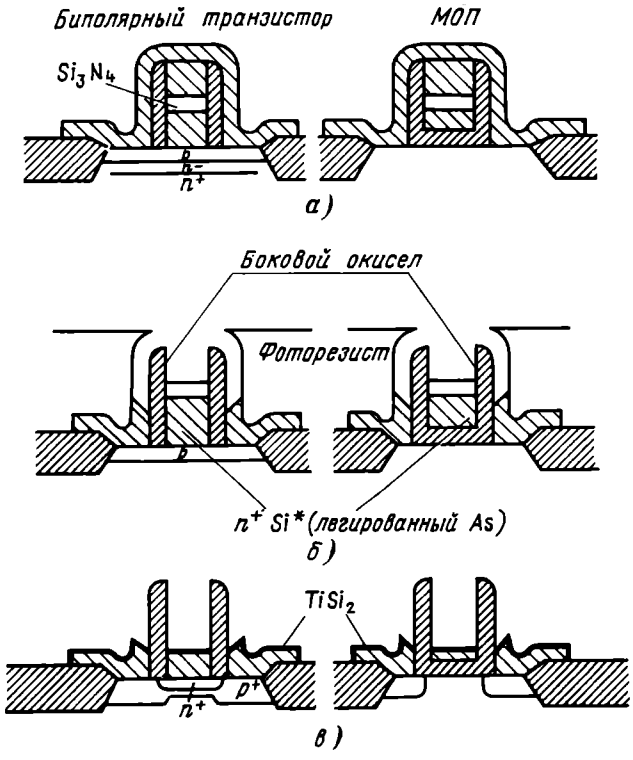


Рис. 17. Основные этапы изготовления NOVA-структуры

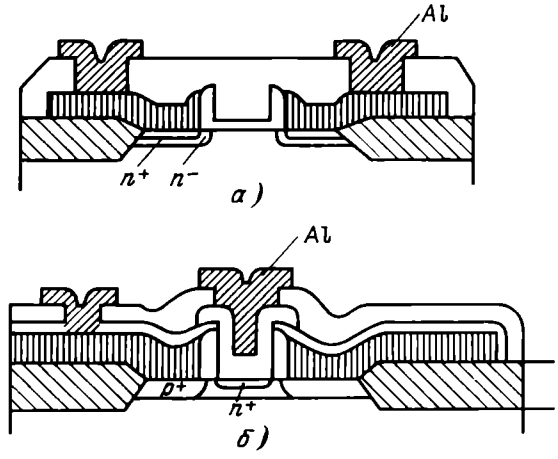


Рис. 18. SPEL-структура МОП-транзистора (*а*) и биполярного транзистора (*б*)

p-n переходов. В настоящее время это ключевая задача любой современной технологии биполярных БИС с высоким быстродействием, решение которой не достигается традиционными методами.

На рис. 19 демонстрируется достижение сверхбыстродействия биполярных транзисторов при использовании супертонких слоев базы и коллектора [33]. В настоящее время можно выделить следующие главные способы формирования супертонких слоев.

Метод ионной имплантации. Снижение глубины залегания базовых областей, легированных бором, менее 0,2 мкм методами ионного легирования ограничивается явлением каналирования ионов бора в решетке кремния для сколь угодно малых энергий имплантации.

Известны методы подавления каналирования бора в кремнии по схеме [34]:

предварительная аморфизация решетки кремния бомбардировкой ионами кремния или германия;

имплантация бора в аморфизированный кремний без каналирования;

рекристаллизация аморфизированной области кремния при сравнительно низких температурах, не приводящих к разгонке примеси.

Однако сложность процесса и остаточные структурные нарушения кремния, приводящие к утечкам транзистора, делают практическое использование метода в технологии БИС проблематичным.

Метод диффузии. В данном методе формирование сверхтонких базовых и эмиттерных областей выполняется в два этапа. На первом этапе на поверхность кремния осаждается диэлектрик, легированный бором, и термическим (обычно ламповым) отжигом формируется базовая область с глубиной залегания 0,1...0,15 мкм На втором этапе при более низких температурах формируется эмиттерная область, как правило, с использованием поликремниевого эмиттера, легированного мышьяком.

В работе [35] предложена технология формирования биполярного транзистора с шириной базы 100 нм, полученной диффузией из двуокиси кремния, легированного бором. При размере эмиттера 1×8 мкм переход от традиционного профиля базы и эмиттера к супертонким слоям эмиттера 0,04 мкм и базы 0,13 мкм (ширина базы 0,09 мкм) увеличивает граничную частоту транзистора с 13 до 22 ГГц.

Метод двойной диффузии из поликремния. Схема формирования предусматривает последовательную диффузию примеси *p*-типа, обычно бора, вводимую в поликремний методом ионной имплантации с последующей диффузией из поликремния в монокремний, и примеси *n*-типа, обычно мышьяка, также имплантируемого в поликремний и диффунди-

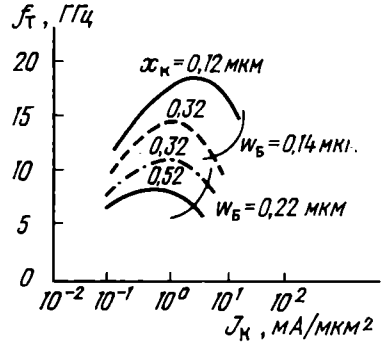


Рис. 19. Зависимость граничной частоты f_T от ширины базы $w_Б$ и ширины коллектора $x_К$

руемого из поликремния в кремний. Процессы отжига базы и эмиттера должны быть согласованы по температуре, температура отжига второй примеси должна быть ниже, чтобы не приводить к разгонке первой примеси.

В [30] сравнивается процесс двойной диффузии из поликремния, формирующий транзистор с супертонкими слоями, и традиционный процесс создания «классической» структуры транзистора ионной имплантацией, и показано, что для рассмотренных условий уменьшение глубины залегания переходов базы и эмиттера обеспечивает увеличение граничной частоты с 10 до 15 ГГц.

Классический метод. Используется традиционный метод имплантации бора через диэлектрик с минимальной энергией и отжигом, с помощью которого создается «мелкий» источник в кремнии, уточняется кремний контролируемым ионным травлением до требуемой глубины базовой области 0,1...0,15 мкм и далее стандартно формируется эмиттер из поликремния.

Вариант классического метода рассмотрен в [36] (рис. 20). При размере эмиттера 0,6×2,4 мкм в классической структуре за счет использования супертонкого профиля базы и эмиттера (соответственно 0,15 и 0,05 мкм) получена граничная частота более 17 ГГц.

Транзистор с «пьедесталом» (с селективным ионно-имплантируемым коллектором). Создание сверхбыстродействующего транзистора с «пьедесталом» со структурой SST-1B, имеющей супертонкие слои базы и эмиттера, рассмотрено выше. После создания базы транзистора имплантацией фосфора с высокой энергией в область коллектора формируется локальная область n-типа, которая «поджимает» базу до супертонких значений (0,05 мкм) и позволяет получить задержку на вентиль 20,5 пс [23].

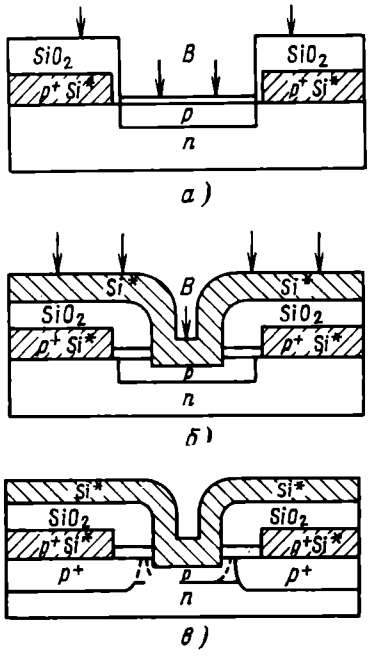


Рис. 20. Классический метод формирования супертонкой структуры (последовательность этапов)

Сравнительная оценка новых технологий изготовления сверхскоростных СБИС. Для ориентации в изложенном выше материале целесообразно дать экспертную оценку сравнительной сложности (или трудности) разработки и промышленного освоения выпуска БИС с различной структурой.

Оценку сложности изготовления БИС со структурой транзистора с одним, двумя и тремя слоями поликремния и различными вариантами изоляции и глубиной профиля мы попытались выполнить с помощью следующих значений коэффициентов сложности (табл. 1—3): при использовании одного слоя поликремния — 2, двух слоев поликремния — 3, трех-четырех слоев поликремния — 6, метода изоляции «Изопланар» — 1, метода щелевой изоляции — 2, метода изоляции типа FiFT — 4, глубокого профиля базы и эмиттера — 1, тонкого профиля базы и эмиттера — 5.

Анализ современных методов создания биполярных транзисторов показывает, что в настоящее время нет пределов для совершенствования

Таблица 1

Год	Фирма	Метод	Весовой коэффициент			Суммарный коэффициент
			наличия поликремния	профиля	изоляции	
1979	NEC	PSA	2	1 (глубокий)	1 (Изопланар)	4
1984	NTT	SST2	2	1 (глубокий)	1 (Изопланар)	4
1986	Fairchild	Aspect	2	1 (глубокий)	1 (Изопланар)	4
1989	Motorola	SPOT	2	1 (глубокий)	1 (Изопланар)	4

Таблица 2

Год	Фирма	Метод	Весовой коэффициент			Суммарный коэффициент
			наличия поликремния	профиля	изоляции	
1980	NEC	APSA	4	1 (глубокий)	1 (Изопланар)	6
1986	IBM	SST	4	1 (глубокий)	2 (щелевая изоляция)	7
1987	Hitachi	SICOS	4	5 (тонкий)	4 (FiFT)	13
1989	IBM	SST	4	5 (тонкий)	4 (FiFT)	13

Таблица 3

Год	Фирма	Метод	Весовой коэффициент			Суммарный коэффициент
			наличия поликремния	профиля	изоляции	
1983	NTT	SST-1A	6	5 (тонкий)	1 (Изопланар)	12
1987	Bell Laboratory	NOVA	6	5 (тонкий)	1 (Изопланар)	12
1987	Hitachi	SPEL	6	5 (тонкий)	1 (Изопланар)	12
1988	NTT	SXX	6	1 (глубокий)	4 (FiFT)	11
1989	NTT	SST-1B	6	5 (тонкий)	4 (FiFT)	15

технологии. Вместе с тем любой малый шаг требует огромных усилий при разработке практической реализации новых процессов создания транзисторов и БИС на их основе, а также при организации выпуска БИС по новой технологии.

ЛИТЕРАТУРА

1. A Submierometer High Performance Bipolar Technology/ C.Chen, K.Y.Toh, J.D.Cressler et al.// IEEE Electron Device Letters.— 1989.— Vol. 10, N 8.— P. 364—366.

2. Polycrystalline Silicon Emitter Contacts Formed by Rapid Thermal Annealing/M.Delfino, J.G.de Groot, R.N.Ritz, P.Maillot// J. Electrochem. Soc.— 1989.— Vol. 136, N 1.— P. 215—224.

3. A new Polysilicon Process for a Bipolar Device/R.Okada, K.Aomura, T.Nakamura, H.Shiba// IEEE Trans.— 1979.— Vol. ED-26, N 4.— P. 385—389.

4. Josquin M.J., Boudewin P.R., Tamming Y. Electiveness of Polycristalline Silicon Diffusion Sourees// Appl. Phys. Lett.— 1983.— Vol. 43, N 10.— P. 960—962.

5. Josguin M.J., Ulenaers J.E. Oxidation-Induced Defects at the Poly/Mono Silicon Interface// J. Electrochem Soc.: Solid-State Seience and Technology.— 1984.— N 10.— P. 2380—2386.

6. Kamins T.J. Effect of Polysilicon-Emitter Shape on Dopant Diffusion in Polisilicon-Emitter Transistors// IEEE Electron Device Letters.— 1989.— Vol. 10, N 9.— P. 401—404.

7. Bora M. Fairchild's Radical Process for Building Bipolar VLSI// Electronics.— 1989.— N 30.— P. 55—59.

8. A Bipolar ECL Statie RAM Using Polysilicon-Diode Loaded Memorry Cell/B.-Y.Hwang, T.P.Bushey, J.Kirehgessner et al// IEEE J.— 1989.— Vol. SC-24, N 2.— P. 504—510.

9. A 3-ns 1-kbit RAM Using Super Self-Aligned Process Technology/T.Sakai, Y.Yamamoto, Y.Kobayaski et al.// IEEE J.— 1981.— Vol. SC-16, N 5.— P. 424—429.

10. Пат. 4157269 США, МКИ Н 01L 21/225. Диффузия из источника примеси в поликремнии через маску диэлектрика.

11. Chuang Ch.-T., Tang D.D., Boedeker R.R. A 1-ns 5-kbit ECL RAM// IEEE J.— 1986.— Vol. SC-21, N 5.— P. 670—674.

12. Hwang B.-Y. Performance Degrafation Due to Extrinsic Base Encroachment in Advanced Narrow-Emitter Bipolar Circuits. Pt. I. Basic Inverter// IEEE Trans.— 1989.— Vol. ED-36, N 9.— P. 1751—1756.

13. Пат. 4160991 США, МКИ Н 01L 27/12. Высококачественная биполярная БИС и способ ее создания.

14. Ananth a N.G., Bhatia H.S. Preferential Chemical Etch for Doped Silicon// IEEE Trans.— 1981.— Vol. ED-28, N 9.— P. 128—130.

15. Пат. 4495512 США, МКИ Н 01L 23/40. Самосовмещенный биполярный транзистор с поликремниевым контактом к базе.

16. Пат. 419932 США, МКИ В 01L 17/00. Способ создания высококачественного биполярного транзистора с поликремниевым контактом к базе.

17. An Advanced High-Performance Trench-Isolated Self-Aligned Bipolar Technology/G.P.Tak, H.Ning, C.T.Chuang et al// IEEE Trans.— 1987.— Vol. ED-34, N 11.— P. 2246—2253.

18. An Advanced PSA Technology for High-Speed Bipolar LSI/H.Nasashiba, I.Jshida, K.Aomura, T.NaKamura// IEEE Trans.— 1980.— Vol. ED-27, N 8.— P. 1390—1394.

19. Masao S., Shoji H. A 333 ps/800 MHz-Gate Bipolar Macrocell Array Employing 4 Level Metallization// IEEE J.— 1984.— Vol. SC-19, N 4.— P. 474—479.

20. Gigabit Logic Bipolar Technology: Advanced Super self-Aligned Process Technology/Sakai T., Konaka S., Kobayaski Y. et al// Electron Lett.— 1983.— Vol. 19, N 8.— P. 287—288.

21. Пат. 6358870. Япония, МКИ Н 01L 29/72. Способ изготовления полупроводниковых приборов.

22. Пат. 4531282 Япония, МКИ Н 01L 21/225. Биполярный транзистор с поликремниевым электродом к базе вокруг эмиттера и способ его изготовления.

23. A 20-ps Si Bipolar IC Using Advanced Super Self-Aligned Process Technology with Collector Ion Implantation/ S.Ronaka, E.Yamamoto, R.Sakuma et al// IEEE Trans.— 1989.— Vol. ED-36, N 7.— P. 1370—1375.

24. New Self-Aligned Bipolar Device Process Technology for Sub-50 ps ECL Circuits/Y.Tamaki, T.Shiba, K.Jkeda et al// Proc. of the 1987 Bipolar Circuits and Technology Meeting.— Manneapolic, USA.— P. 22—26.

25. Washio K., Nakamura T., Hayashida T. Fabrication Process and Device Characteristics of Sidewall Base Contact Structure Transistor Using Two-Step Oxidation of Sidewall Surface// IEEE Trans.— 1988.— Vol. ED-35, N 10.— P. 1596—1599.

26. Пат. 63140571 Япония, МКИ Н 01L 29/72. Биполярный транзистор и способ его изготовления.

27. Yamamoto Y., Sarum a R. SDX: A Novel Self-Aligned Technigue and Its Application to High-Speed Bipolar LSI's// IEEE Trans.— 1988.— Vol. ED-35, N 10.— P. 1601—1608.

28. Пат. 61234564 Япония, МКИ Н 01L 29/72. Способ изготовления полупроводникового прибора.

29. An Advanced Bipolar Transistors with Self-Aligned Ion-implanted Base and w/poly Emitter/T.Chem, C.Chuang, G.Li et al// Proc. of the 1987 Bipolar Circuits and Technology Meeting.— Manneapolic, USA.— P. 31—39.

30. Thin Base Formation by Double Diffused Polysilicon Technology/B. van Schravendijk, J.L.de Tong, J.G.de Gaot, P.Maillot// Proc. of the 1988 Bipolar Circuits and Technology Meeting.— Manneapolic, USA.— P. 132—135.

31. A High Speed Super Self-Aligned Bipolar-CMOS Technology/T.-J.Chiu, G.M.Chin, M.J.Lau et al// Intern. Electr. Devices Meeting.— Washington, 1987.— P. 24—27.

32. A Self-Aligned Polysilicon Electrode Technology (SPEL) for Future ISIS/Y.Misawa, H.Homma, K.Sato, N.Momma// Intern. Electr. Devices Meeting.— Washington, 1987.— P. 32—35.

33. An Analytical and Experimental Investigation of the Cutoff Frequency ft of High-Speed Bipolar Transistors/ M.Nanba, T.Shiba, T.Nakamura, T.Tovabe// IEEE Trans.— 1988.— Vol. 35, N 7.— P. 1021—1027.

34. Tsaur B.Y., Wood Nouse J.D. Triple Ion Implantation Technique for Formation of Schallow n-p-n Bipolar Transistor Structures in Silicon// Appl. Phys. Lett.— 1984.— N 44.— P. 1005—1007.

35. BSA Technology for Sub-100 nm Deep Base Bipolar Transistors/B.H.Takemure, M.Suciyama, T.Tashiro, M.Nakamae// NEC Res. Develop.— 1988.— N 90.— P. 10—14.

36. Orocess and Device Performance of a High-Speed Double Poly-Si Bipolar Technology Using Borosenic-poly Process with Coupling Base Implant/T.Yamaguchi, Y.-C.S.Yu, E.E.Lane et al// IEEE Trans.— 1988.— Vol. 33, N 8.— P. 1247—1255.

МИКРОН

«Микрон» — одно из наиболее развитых предприятий отечественной электронной промышленности. Фирма образована в 1964 г. на базе научно-исследовательского института молекулярной электроники и завода «Микрон» в г. Зеленограде. Здесь были созданы первые массовые ТТЛ ИС серии 155, ЭСЛ ИС серии 100, внедрена технология изготовления БИС с боковой диэлектрической изоляцией, разработаны самые быстрые

отечественные ЗУ большой емкости, сверхбыстродействующие ИС для супер-ЭВМ и многие другие приоритетные в отечественной микроэлектронике технологические разработки.

И сегодня «Микрон» сохраняет стабильные темпы развития как в разработке новых изделий, так и в серийном производстве. Провозглашена новая идеология фирмы — ОРИЕНТАЦИЯ НА ПОТРЕБИТЕЛЯ.

НИИМЭ — ТВОРЧЕСКИЙ ЦЕНТР «МИКРОНА». Здесь разрабатывается широкая номенклатура изделий:

быстродействующие статические ОЗУ емкостью до 16К (биполярная технология), 64К (БиКМОП), 256К (КМОП);

биполярные базовые матричные кристаллы (БМК) ЭСЛ-типа сложностью до 10К эквивалентных вентилей с системными тактовыми частотами до 800 МГц;

базовые матричные кристаллы (КМОП и БиКМОП);

ТТЛШ- и КМОП-микропроцессоры разрядностью до 32;

ТТЛШ БИС произвольной логики;

биполярные ПЛМ, ПЗУ, ППЗУ и РППЗУ сложностью до 256К;

КМОП-ППЗУ сложностью до 1М;

аналоговые КМОП-БМК;

арсенид-галлиевые 1,5 ГГц микро-

MICRON

The Research Institute for Molecular Electronics and «Micron» Pilot Plant (Micron is the whole company registered name) was found in 1964 in the new-born Moscow suburb — Zelenograd. Micron has become one of the few major companies of the Russian electronic industry. Micron is traditionally leading in such fields as very high speed ICs, static memories and ASICs.

Today Micron is a steadily developing semiconductor company with the full VLSI turn-around cycle and powerful manufacturing lines.

Micron's range of activity is unprecedently wide because of the role it was performing in the whole system of ex-Soviet microelectronics. The main areas of device R&D and manufacturing are:

— fast bipolar static memories with the level up to 15 ns 16K and 10 ns 4K RAMs in mass production;

— ECL-logic chips including the family of gate arrays with a toggle frequency up to 800 MHz and complexity up to 10K gates;

схемы — логические ИС, ОЗУ емкостью до 16К, трансляторы уровней, компараторы, БМК сложностью до 700 эквивалентных вентилей;

принципиально новые для микроэлектроники приборы на нетрадиционных материалах — малошумящие СВЧ транзисторы на гетеропереходах GaAs/GaAlAs для системы спутникового телевидения, изготовленные с помощью молекулярно-лучевой эпитаксии; LiNb-фильтры на поверхностных акустических волнах, диодные GaAs-структуры, реализованные на эффекте «квантово-резонансных ям»;

цветные жидкокристаллические экраны (ЖКЭ) размером 100 мм и более по диагонали;

периферийные микросхемы для ЖКЭ;

микросхемы для бытовой электроники — часов, делителей, счетчиков и синтезаторов частот для радиотехники, декодеров телетекста и PAL/SECAM для телевизоров; однокристальные микропроцессоры — синтезаторы музыки и речи;

электронные карманные игры и часы-будильники на интегральных схемах собственной разработки.

В соответствии с глобальными задачами конверсии и требованиями рынка на «Микроне» развернуты новые перспективные разработки, прежде всего это высокотехнологичная элементная база для бытовой аудио- и видеоаппаратуры:

индикаторные модули на основе ЖКЭ, изготовленные с использованием активной матрицы тонкопленочных транзисторов из

— static CMOS RAMs with up to 256K capacity;

— BiCMOS static memories and gate arrays being developed;

— TTLS and CMOS microprocessor chips based on standard cell library design;

— TTLS logic chips;

— bipolar PLAs, ROMs and PROMs with up to 256K capacity, CMOS 1Mb EPROM is being developed;

— CMOS digital masterslices;

— CMOS analog masterslices for communications;

— 1,5 GHz GaAs chips including logic, up to 4 K memories, level translators, comparators, gate arrays with up to 700 equivalent gates complexity;

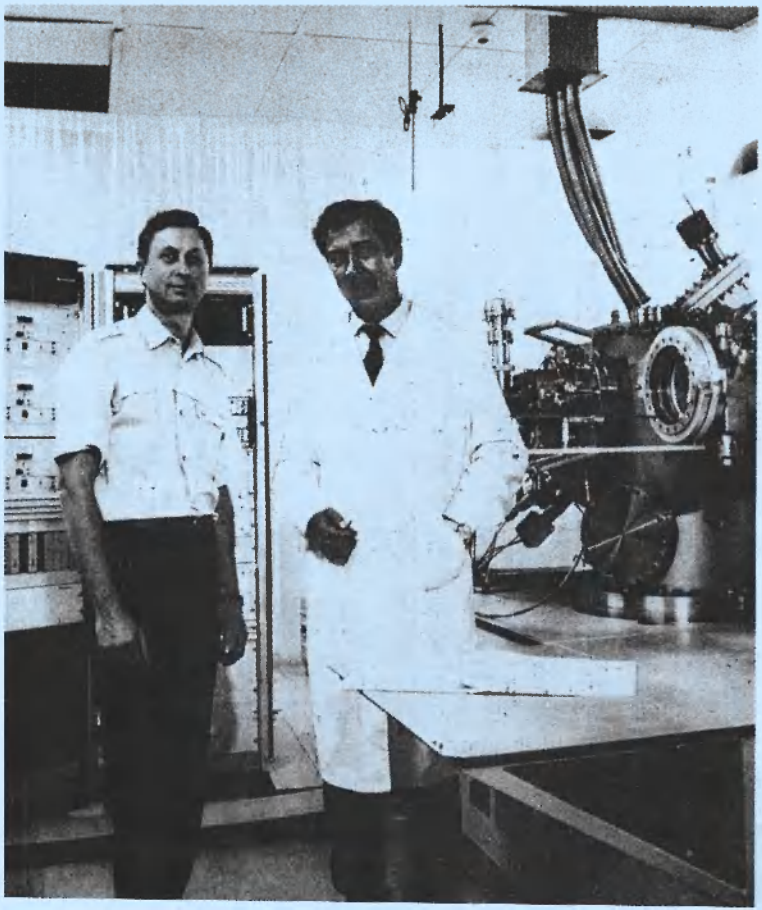
— new devices based on non-traditional materials such as molecular-beam epitaxy grown GaAs/GaAlAs hetero-junction UHF transistors for satellite TV converters/tuners, LiNb surface acoustic wave filters, quantum well based GaAs structures;

— amorphous-Si based color liquid-crystal displays (LCDs) with 100 mm diagonal screen having already been developed and 200 mm one being developed;

— medium breakdown voltage driver ICs for LCDs;

— ICs for consumer electronics: alarm-watch chips, frequency counters, dividers and synthesizers for radios, teletext and PAL/SECAM decoders for TV, speech and music synthesizers;

— in-house produced chip based pocket electronic alarm-watches and games;



аморфного кремния, и микросхемы обрамления. В опытном производстве осваиваются ЖКЭ размером 100 мм по диагонали, разрабатываются ЖКЭ с диагональю 200 мм;

комплект трактовых микросхем для новых поколений телевизоров, в том числе БИС радиоканала, SECAM-процессор на гираторных элементах, SECAM/PAL-декодер, схема коррекции цветности, делитель-смеситель для селектора МВ/ДМВ-диапазонов, синтезаторы частот для систем ФАПЧ, маломощный hi-fi УНЧ;

сервисные микросхемы для телевизоров — процессоры телетекста, источники вторичного питания, микропроцессоры управления.

Развертываются работы и в других направлениях, к которым растет интерес разработчиков аппаратуры:

программируемые пользователем вентильные матрицы;

аналого-цифровые базовые кристаллы;

новые типы аналого-цифровых и цифро-аналоговых преобразователей;

транспьютеры;

энергонезависимые сегнетоэлектрические ЗУ;

микросхемы типа «разумный ключ» для управления мощными полупроводниковыми приборами;

высоковольтные мощные транзисторы для компактных блоков питания радиоаппаратуры;

полупроводниковые датчики.

— market component based assembly of telephones and Sinclairclass home computers.

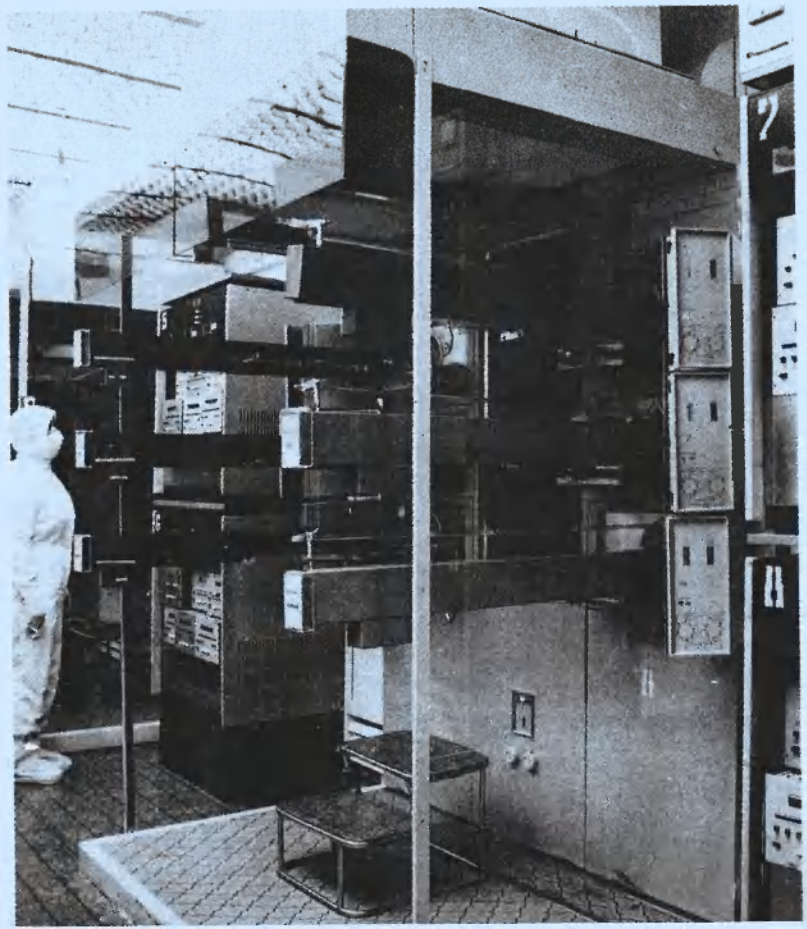
Due to changes of the ICs market structure caused by conversion of the military production Micron is seeking for new sectors of the semiconductor business.

These involments include firstly high-tech components for audio/video systems. The new design divisions were thus organized aimed at LCDs and TV-ICs development. A part of the institute clean room has been reconstructured to arrange LCD module. We have created patentfree process of thin film amorphous-Si transistors matrix formation and got the operating samples of 100 mm LCD in 15 months from the very beginning of the work. We are working intensively at the new generation 200 mm diagonal LCD. Our unique ability is development of 30 V breakdown-voltage-class LCD peripheral CMOS ICs.

The other task we decided to be engaged in is a mass production of the world-standard-class TV ICs.

Some new areas of R&D dictated by the market are being worked out:

— ferroelectric RAMs (FRAMs);
— transputer chips;
— field-programmable gate arrays (FPGA);
— linear/digital masterslices;
— analog—digital and digital-analog converters (ADC and DAC);
— smart power units;
— power high-voltage transistors;
— semiconductor sensors.



Осуществляются СОВМЕСТНЫЕ ПРОЕКТЫ С ЗАРУБЕЖНЫМИ ФИРМАМИ. Крупнейший из них — долговременное соглашение о поставках крупных партий кристаллов микросхем южнокорейской фирме «Самсунг электроникс».

Традиционно на «Микроне» большое внимание уделяется АВТОМАТИЗАЦИИ ПРОЕКТНЫХ РАБОТ И ПРОИЗВОДСТВЕННЫХ ПРОЦЕССОВ. Продолжают развиваться следующие направления автоматизации проектно-конструкторских работ изделий микроэлектроники:

двумерный численный расчет характеристик полупроводниковых структур на основе параметров технологического процесса;

иерархическое логическое и схемотехническое моделирование;

автоматическое и интерактивное проектирование топологии с контролем выполнения норм и обратной верификацией электрической схемы;

автоматическая генерация программы контроля с анализом полноты покрытия неисправностей.

Наряду с собственным матобеспечением программисты используют стандартные пакеты ведущих зарубежных фирм: Mentor Graphics, Silvar-Zisco, Apollo.

Созданный задел программного обеспечения позволил совместно с австралийской фирмой Labtam начать разработку сквозной САПР APC/PC для систем с «открытой» архитектурой. Эта САПР ориентирована на ОС UNIX, работает в популярной гра-

Micron has stopped being a closed enterprize and has become open for outer world. We have organized the wide-scale joint project with Samsung Electronics Co concerning high volume chip production for the company.

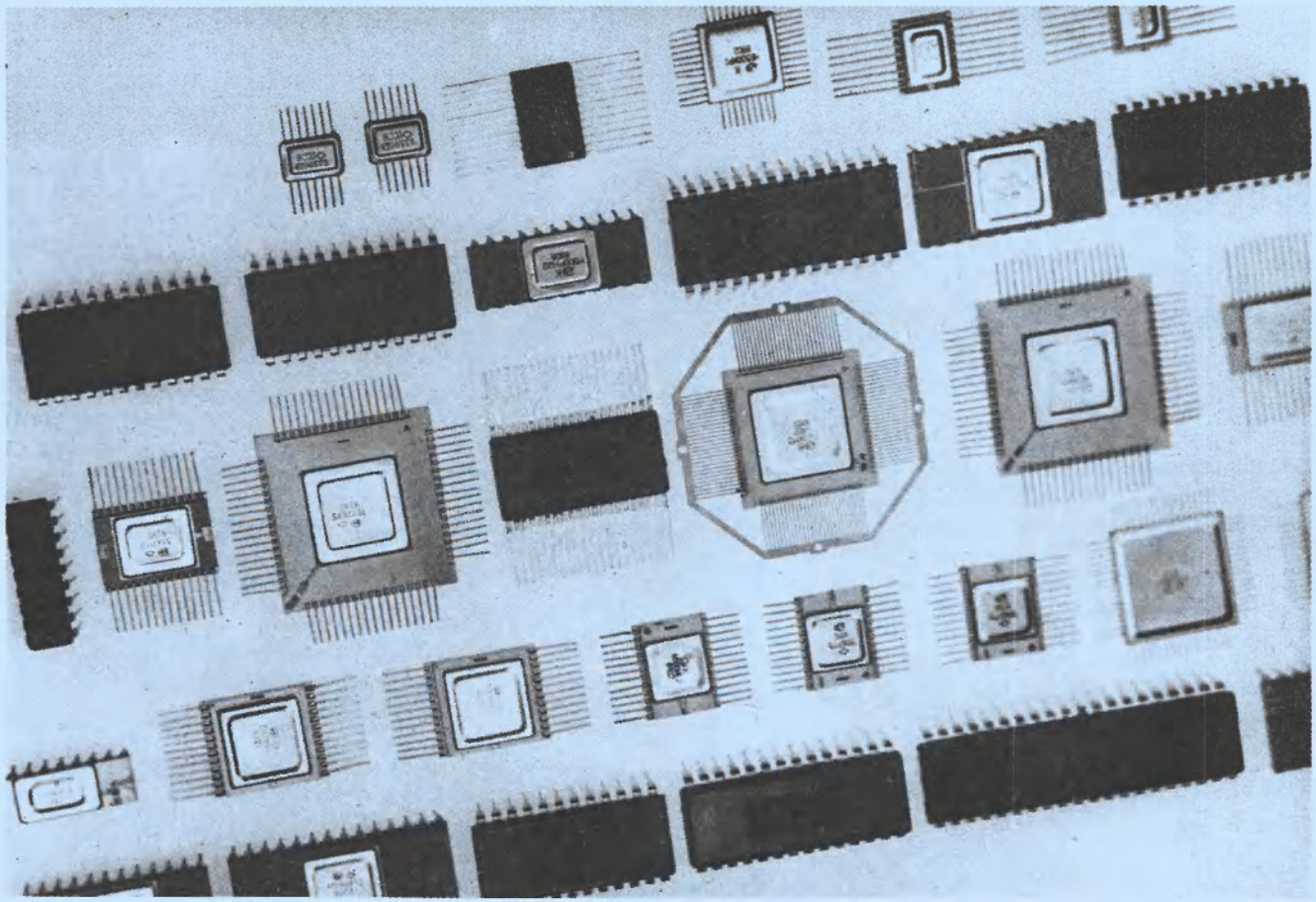
Traditionally Micron is developing its software abilities in different CAD sectors: numerical semiconductor structure analysis, logic and schematic simulation, topology layout and verification, automated test generation.

A lot of two-dimensional models based on process parameters and device planar/vertical layout have been created and verified by test components measurements. New approaches to the three-dimensional modeling taking into account the small-geometry effects will be realized in the next generation software tools which will provide numerical simulation of sub-micron size semiconductor structures including transient analysis.

The new UNIX-based hierarchical CAD-system — ARS/WS — for open architecture systems has been created. It provides 300K components chip design using CMOS parametrized standard cell macro-library. ARS/WS is being modernized in collaboration with Australian Labtam company. The system satisfies the needs of a wide class of LSI designers who cannot afford themselves applying the well-known software houses products.

Due to Soviet standards Micron plant is a rather perfect facility with widely developed production infrastructure. The plant consists of:

— the wafer producing division including



фической среде X-Windows и позволяет в сжатые сроки современными методами проектировать нерегулярные КМОП-СБИС сложностью до 300К компонентов. APC/PC выгодно отличается от аналогичных пакетов известных фирм простотой и доступностью. Готовится к выпуску первая коммерческая версия системы APC/PC.

Основная производственная база фирмы — ЗАВОД «МИКРОН», известный в СНГ как изготовитель надежной элементной базы для широкого класса радиоэлектронных устройств. 15% персонала завода — высококвалифицированные инженерно-технические работники. «Сердце» завода — кристальное производство. Три его цеха класса частоты 100 выпускают более 300 типов микросхем. Общий объем ежемесячного запуска составляет около 60 тыс. 100-мм пластин с минимальным размером элементов 1,5...2,0 мкм. Контроль параметров технологического процесса и управление качеством осуществляет физико-аналитический центр, оснащенный самым современным исследовательским оборудованием.

Строится четвертый цех кристального производства — модуль «Озон». Оборудованный системами поддержания электровакуумной гигиены и микроклимата, обеспечивающими класс чистоты 10 и выполненными на соответствующем мировым стандартам научно-техническом уровне, «Озон» будет работать в непрерывном режиме с ежесуточным запуском 350 пластин диаметром 150 мм и с минимальным размером элементов 1,2 мкм.

Мощности модуля «Озон» позволяет принимать ЗАКАЗЫ НА ИЗГОТОВЛЕНИЕ КРИСТАЛЛОВ ПО СПЕЦИАЛЬНЫМ ПРОЕКТАМ.

Ведется строительство модуля следующего поколения с площадью чистых производственных помещений 4 тыс. кв. м, в том числе с технологическими зонами класса чистоты 1. Производительность сборочно-измерительного производства более 4 млн. микросхем в месяц. Цех сборки оборудован отечественными роботизированными линиями, цеха измерений — автоматизированными тестерами. Имеется цех по изготовлению шаблонов. Как показал сравнительный анализ, проведенный в рамках совместного проекта с фирмой «Самсунг электроникс», их качество не уступает японским.

Организован специализированный научно-промышленный комплекс по выпуску ТОВАРОВ НАРОДНОГО ПОТРЕБЛЕНИЯ на современной элементной базе. Наряду с электронными играми, часами, телефонными аппаратами, многофункциональными синтезаторами музыки выпускаются бытовые компьютеры типа ZX Spectrum, а

3 operating lines with total 60K 4″ wafers/month capacity and class 10 cleanroom with 10K 6″ wafers/month capacity being constructed now;

— assembly line with more than 4 million both DIL and metal-ceramic packages/month capacity;

— electrical parameters control and testing shop;

— photomasks producing shop;

— consumer electronics assembly line;

— mechanical workshops.

The wafer producing lines use front-end 2.0 μm minimal linewidth CMOS process with poly-Si and two Al levels interconnections and 1.5 μm self-aligned bipolar process with 0,3 ns gate delay. Naturally the more conservative types of wafer fabrication process are being used for more than 300 chips manufactured by Micron.

The physical-analythic investigation laboratory equipped with Western tools has been organized for Micron wafer producing division. It provides process parameter stability and process quality control. The in-house developed measuring computer-based systems are used for monitoring the test component parameters.

Micron is ready to discuss any proposals from foreign companies on the new Class 10 cleanroom based joint venture in the nearest future. The foreign company fabrication process equipment can be considered as its share in the foundation fund of the venture.

Another joint venture can be organized around the new Micron 50,000 sq.ft. cleanroom facility with Class 1 critical zones and its building having been erected already. A lack of 1 billion rouble level investment is blocking the building site now.

We have vast opportunities in chip assembly as well both in planar and DIL packages. Our testing lines are equipped with universal control tools including Sentry-family testers and can be used for your device measurement.

HIGH-TECH PRODUCTS AVAILABLE

— low noise UHF HEMT-transistors based on GaAs/GaAlAs heterostructures for sattellite TV;

— 1,5 GHz GaAs series K6500 chipset family including multiplexers, level translators, comparators, RAMs, counters, gate arrays and 4 GHz frequency divider;

— flat-screen monitors based on color 100 mm diagonal LCD and surface-mounted driver ICs.

— fully isolated areas formation for high density memories;

— U-trench formation for VLSI component isolation;

в дальнейшем будет налажен выпуск «интеллектуальных» телефонов, мониторов и телевизоров с ЖКЭ, новых моделей электронных игр, устройств речевого управления для бытовой радиоаппаратуры.

Завод имеет вспомогательное производство, позволяющее оперативно изготовлять оснастку, измерительную технику, некоторые виды комплектующих изделий.

МИКРОН ПРЕДЛАГАЕТ

ВЫСОКОТЕХНОЛОГИЧНУЮ ПРОДУКЦИЮ:
малошумящие (1 дБ) 12-ГГц транзисторы для систем спутникового телевидения и сотовой связи;
арсенид-галлиевые микросхемы серии К6500 на рабочую частоту 1,5 ГГц, включающую логику, компараторы, трансляторы уровней, ОЗУ, ЭСЛ-совместимый БМК сложностью 700 эквивалентных вентилей и делитель с входной частотой 4 ГГц;
телевизионные мониторы на основе цветного ЖКЭ размером 100 мм по диагонали и организацией 288×468 точек.

ПАТЕНТОВАННЫЕ ОРИГИНАЛЬНЫЕ ТЕХНОЛОГИИ ФОРМИРОВАНИЯ:
полной диэлектрической изоляции для СБИС запоминающих устройств;
U-образной щелевой диэлектрической изоляции для компонентов СБИС;
скрытых диэлектрических слоев в эпитаксиальных пленках;
защитных мембран для фотошаблонов СБИС-пелликлов.

ПРОЕКТИРОВАНИЕ И ИЗГОТОВЛЕНИЕ:
800-МГц полузаказных ЭСЛ БИС сложностью до 2000 эквивалентных вентилей с потребляемой мощностью 4...7 Вт;
сверхскоростных полузаказных кремниевых БИС на тактовые частоты до 2 ГГц, включающих аналоговые библиотечные элементы для систем волоконно-оптической связи.

ИЗГОТОВЛЕНИЕ:
ПЗУ и ППЗУ (включая программирование) емкостью до 250 Кбит;
КМОП статических ОЗУ емкостью 16—64 Кбит;
биполярных программируемых логических матриц типа PAL16P8;
синтезаторов частот для радиоустройств типа NJ88C30.

— burried dielectric layer formation;
— photomask protective films (pellicles) fabrication for VLSI manufacturing.

— semi-custom 800 MHz ECL LSIs with up to 10K gates complexity including low-power 4W 1500 gates array for air-cooled systems;
— ultra-fast Si 2GHz semi-custom LSIs with 1K gates complexity.
Mutually-compatible ROMs, (E) EPROMs with up to 256K complexity.

JOINT DESIGN AND VENTURING PROPOSALS

— joint design and further manufacturing of flat-screen monitors with patent-free 250 mm LCD;
— high volume production of 256K-SRAM-class VLSI in the new-built Class 10 cleanroom
— high-volume foreign companies chip assembly and testing both in DIL and planar packages;
— foreign companies component based production of consumer electronics: pocket TV-sets and games, multifunctional phones, home computers, etc.;
— joint construction and further 1M-SRAM-class chip manufacturing in the Class 1 cleanroom.

Research Institute for Molecular Electronics
& «Micron» Pilot Plant

103460, Moscow, Russia
Tel. (095) 535-2359
(095) 535-2343.
Fax. (095) 535-62-64.

СОВМЕСТНЫЕ ПРОЕКТЫ:
разработка с последующим совместным выпуском ЖКЭ размером 250 мм;
выпуск СБИС со сложностью СОЗУ 256К в модуле «Озон» класса чистоты 10; сборка и измерение параметров микросхем на пластинах, поставляемых предприятиями-партнерами;
сборка многофункциональных телефонов, бытовых компьютеров, электронных игр и других бытовых электронных устройств;
инвестирование строительства и оснащения модуля класса чистоты 1 для крупносерийного выпуска СБИС со сложностью ОЗУ 1М.

Научно-исследовательский институт молекулярной электроники и завод «Микрон».

Адрес фирмы «Микрон»: 103460 Москва К-460.

Телефон: (095) 536-83-74.
Факс: (095) 535-62-64.

mkron

Музыкальные часы

Электронные малогабаритные часы с музыкальным сигналом «Электроника 2-12»

настольно-карманные кварцевые цифровые

- **С точностью до секунды показывают текущее время.**
- **Подают сигнал в начале каждого часа.**
- **Звучит мелодия или сигнал будильника в заданное время с трехкратным повторением через 5 мин.**

Выполненные на одной БИС и электронных элементах часы отличаются высокой надежностью и точностью хода, имеют подсветку индикаторного табло.

Напряжение питания часов 1,5 В,
потребляемый ток при выключенном звуковом сигнале не более 10 мкА,
продолжительность работы 12 мес.

Жидкокристаллический индикатор часов отображает:
- **часы, минуты, секунды текущего времени;**
- **часы, минуты заранее запрограммированной звуковой сигнализации и ее символ;**
- **символ звукового сигнала окончания каждого часа.**

Корпус часов — пластмассовый, различной цветовой гаммы.
Питание — от трех элементов А316.

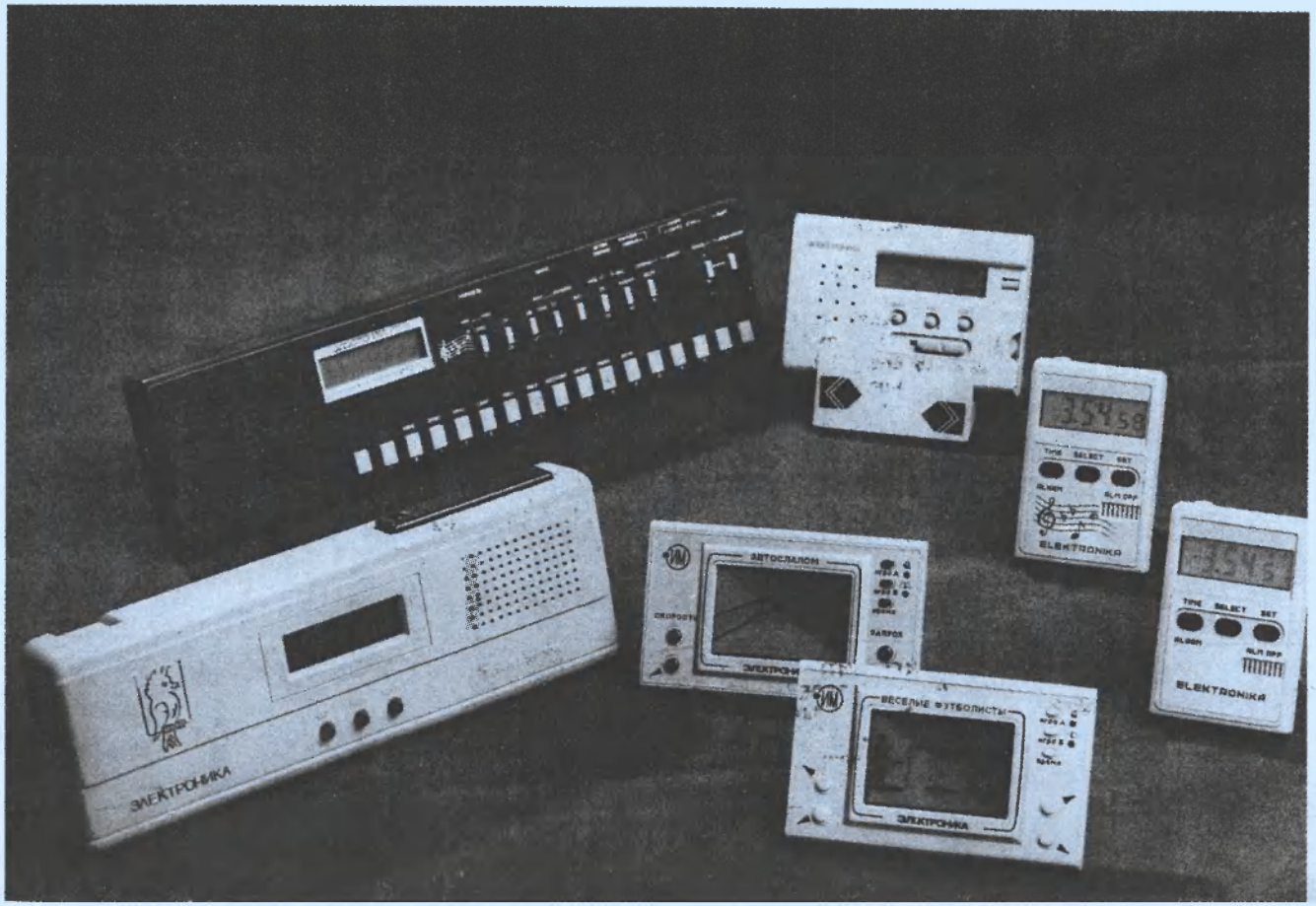
Говорящие часы

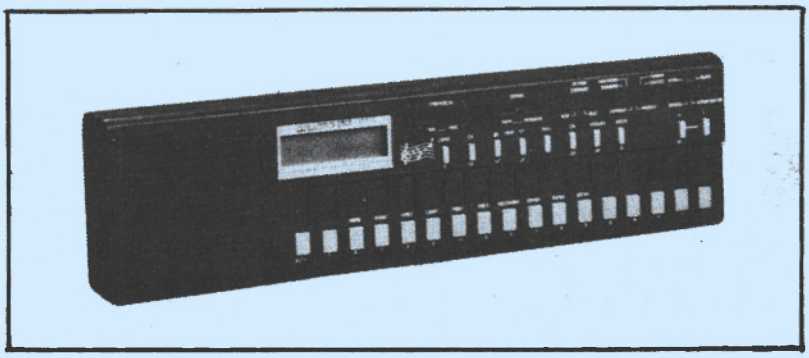
Настольные электронные часы с синтезатором речи «Электроника 2-30»

- **С точностью до секунды часы показывают текущее время.**
- **С точностью до минуты подают сигнал будильника.**
- **В течение часа отсчитывают обратный ход времени (таймер).**
- **Синтезированный голос часов в речевой форме сообщит текущее время и временные интервалы таймера в любой момент или по заранее заданной программе.**

- **Индикация времени — часы, минуты, секунды.**

Питание — от трех элементов типа А316.





Синтезатор музыки

Электронная микропроцессорная игра «Электроника ИМ-46»

имитирует звучание пяти музыкальных инструментов: пианино, скрипки, флейты, гитары, электронного органа

Сложное электронное изделие — синтезатор музыки «Электроника ИМ-46» поможет всем — и даже детям — овладеть музыкальной грамотой и приобрести навыки игры на музыкальных инструментах.

Диапазон синтезатора 2,5 октавы плюс сдвиг на октаву влево или вправо. Это позволяет использовать его как самостоятельный музыкальный инструмент в детских ансамблях.

Синтезатор

- **записывает мелодию и воспроизводит ее в любом из десяти ритмов;**
- **создает различные вариации звучания из 80 миллионов комбинаций музыкальных звуков;**
- **может работать в качестве калькулятора в течение 4000 час.**

Питание — от четырех элементов типа А316.
Продолжительность непрерывной работы 12 час.
Предусмотрено автоматическое отключение питания.

ЗАКЛЮЧИТЬ ДОГОВОР НА ОПТОВУЮ ПОСТАВКУ ИЛИ ПРИОБРЕСТИ ПРОДУКЦИЮ МОЖНО ПО АДРЕСУ: 103460 Москва К-460.
Научно-исследовательский институт молекулярной электроники и завод «Микрон».
Телефоны» (095) 536-80-88, 535-14-29.

Технико-экономический анализ производства матричных БИС

БЕЗБОРОДНИКОВ Б.А., МАРТЫНОВ В.В.

Реферат

Матричные БИС (МБИС) являются одним из основных видов специализированных БИС. Рынок специализированных БИС развивается чрезвычайно быстрыми темпами. Согласно прогнозам в 1992 г. примерно каждый из четырех долларов, вложенных в приобретение БИС (23,9%), будет израсходован на специализированную БИС какого-либо типа. При этом главный залог успеха на рынке специализированных изделий состоит не столько в стоимости БИС или в преимуществе их рабочих характеристик, сколько в кратковременности цикла разработки и изготовления требуемой схемы.

Наиболее высокие доходы на рынке специализированных изделий получает, как правило, не та компания, которая выпускает наиболее дешевые изделия, а та, которая предлагает требуемое изделие первой. Данные анализа зарубежных фирм показывают, что в случае опоздания на 6 месяцев с выходом на рынок с изделиями, имеющими «жизненный цикл», например, 5 лет и 2 года, потери доходов будут составлять 15 и 32% соответственно [1].

Для МБИС конкурентоспособность определяется прежде всего длительностью полного цикла «проектирование—поставка» и себестоимостью выпускаемых МБИС. При этом себестоимость МБИС определяется себестоимостью БМК, изготавливаемого как стандартное изделие в крупномасштабном производстве, стоимостью проектирования конкретного типономинала МБИС, стоимостью подготовки производства, затратами при изготовлении и выходом годных МБИС, объемом выпуска конкретного типономинала матричной БИС.

Годовой объем производства основной массы типономиналов МБИС составляет менее одной тысячи штук. Годовой объем выпуска более 100 тыс. штук имеют менее 10% типономиналов [2].

При выборе стратегии развития производства МБИС необходимо иметь методологию оценки технико-экономических показателей структуры разработки и производства:

— системы взаимоотношений и распределения этапов работ между заказчиком и изготовителем МБИС;

— минимизацию длительности полного цикла «проектирование—поставка» МБИС;

— минимизацию себестоимости МБИС и условия предпочтительности перевода МБИС в стандартную БИС в зависимости от объема поставки.

В статье рассмотрены эти проблемы и описана возможность создания оптимальной организации сквозного процесса «проектирование—поставка» в конкретных условиях взаимодействующих сторон заказчик-изготовитель.

Статья содержит 25 машинописных страниц, где проведен подробный технико-экономический анализ производства МБИС по обеспечению конкурентоспособности разрабатываемых типономиналов, который показывает, что для выбора оптимальной стратегии развития этого направления необходимо:

— оптимизировать систему взаимоотношений и распределения этапов работ между заказчиком и изготовителем МБИС в цикле «проектирование—поставка» с учетом различного уровня «зрелости» и производственных возможностей предприятий заказчика и изготовителя на основе рассмотренных трех вариантов взаимодействия;

— обеспечить минимально возможную длительность полного цикла «проектирование—поставка» МБИС путем развития систем проектирования в направлении повышения производительности и безошибочности, совершенствования систем поэтапного контроля ошибок и анализа в направлении повышения вероятности обнаружения, развития методов и технических средств структурной модификации кристаллов МБИС с целью оперативного исправления ошибок и исключения дополнительных итераций изготовления на отдельных этапах, сокращения длительности обработки на каждой технологической операции;

— в зависимости от объема поставки МБИС осуществить выбор варианта процесса переноса изображения, обеспечивающего минимальную длительность полного цикла переноса изображения для поставки МБИС в заданном объеме;

— обеспечить высокий уровень согласованности и соответствия технических характеристик используемых технических средств процессов переноса изображения у изготовителя и заказчика при комбинированной литографии:

— создать организацию производства МБИС и систему его статрегулирования, обеспечивающих коэффициент реализации любого типономинала МБИС немного меньше единицы.

При производстве МБИС с уровнем сложности, соответствующим БМК И-300, и с современным соотношением стоимостей процессов литографии экономически целесообразно применять методы комбинированной литографии в варианте КФЛ-ЭЛЛ для объемов партий до 3000 штук. Применение данного метода сокращает цикл получения МБИС до двух недель.

По всем вопросам заинтересованные стороны могут обращаться к авторам Б.А.Безбородникову и В.В.Мартынову по телефонам (095) 536-80-52, 536-82-35.

Функционирование БИС КМОП КНС при воздействии излучений, моделирующих галактические космические лучи

УСОВ Н.Н., УВАРОВ Е.Ф., ХРАМЦОВ А.П., КРАМЕР—АГЕЕВ Е.А., ГОЛЕМИНОВ Н.Г.

Проведены теоретические оценки энерговыделения в активных областях транзисторов БИС КМОП КНС при попадании в них тяжелых заряженных частиц галактических космических лучей. Путем моделирования воздействия тяжелых заряженных частиц с помощью α-частиц и осколков деления получены оценочные экспериментальные данные о стойкости отечественных БИС КМОП КНС, которая оказалась выше стойкости БИС на объемном кремнии.

Требования повышения функциональных возможностей, повышения надежности, снижения энергопотребления бортовой радиоэлектронной аппаратуры (РЭА) космических аппаратов с длительным сроком активного существования делают необходимой разработку и использование новой элементной базы. Наиболее полно этим требованиям удовлетворяют БИС КМОП КНС [1].

Срок активного космического аппарата на орбите не в последнюю очередь определяется сроком надежного функционирования его бортовой РЭА, зависящим от стойкости к действию полной дозы электронного и протонного излучений космического пространства.

Однако сбои функционирования РЭА, так называемые «перемещающиеся» отказы, могут наблюдаться и на протяжении всего срока активного существования РЭА и космического аппарата [2]. Эти сбои вызваны попаданием тяжелых заряженных частиц космического пространства в активную область полупроводниковых приборов. Для предотвращения этого нежелательного эффекта обычно используют «горячее» резервирование, что существенно ухудшает массогабаритные, энергетические и стоимостные характеристики бортовой РЭА.

Стойкость используемой в бортовой РЭА элементной базы к действию единичных тяжелых заряженных частиц галактических космических лучей (ГКЛ) определяет области применения изделий электронной техники в аппаратуре космических аппаратов.

По предварительным данным [2], БИС КМОП НКС обладают наибольшей устойчивостью к действию тяжелых заряженных частиц ГКЛ среди микросхем, изготовленных по современным технологиям.

Целью настоящей работы является исследование функционирования некоторых типов БИС КМОП КНС при воздействии тяжелых заряженных частиц в условиях, приближенных к реальным космическим условиям.

РАДИАЦИОННАЯ ОБСТАНОВКА В ОКОЛОЗЕМНОМ ПРОСТРАНСТВЕ

Реально радиационная обстановка в околоземном космическом пространстве определяется наличием в нем потоков электронов, протонов и тяжелых ионов, как захваченных магнитным полем Земли, так и проходящих через области пролета искусственных спутников Земли и других космических аппаратов [3].

Обычно рассматриваются два наиболее существенных источника радиации:

1) радиационные пояса Земли, образованные в основном электронами с энергией от единиц килоэлектрон-вольт до 5 МэВ и протонов с энергией от единиц килоэлектрон-вольт до 700 МэВ;

2) галактические космические лучи, содержащие протоны (85...90%), α-частицы (9...14%), тяжелые ионы (~1%) группы углерода ($z = 3—9$), группы алюминия ($z = 10—21$), группы железа ($z > 22$).

Энергия частиц ГКЛ в среднем составляет 10^{10} эВ/нуклон, но может достигать 10^{22} эВ.

Плотность потока частиц с энергией более 1 МэВ в радиационных поясах Земли может составлять до $10^2—10^4$ см$^{-2}\cdot$ с$^{-1}$ и более.

Приведенные сведения дают усредненную картину реальной радиационной околоземной обстановки, которая подвержена сильным изменениям как во времени, так и в пространстве. Однако они дают представление о характеристиках потоков заряженных частиц, вызывающих отказы РЭА космических аппаратов.

До настоящего времени основное внимание уделялось параметрическим и катастрофическим отказам изделий электронной техники (ИЭТ) под действием заряженных частиц, захваченных магнитным полем Земли. Однако сбои в работе РЭА могут вызывать также тяжелые заряженные

частицы ГКЛ за счет потери информации в ячейках запоминающих устройств и ошибок в выполнении логических операций БИС микропроцессоров. Эти процессоры, протекающие в ИЭТ при воздействии тяжелых заряженных частиц с большой энергией, изучены слабо.

В данной работе рассмотрены вопросы функционирования БИС КМОП КНС при воздействии тяжелых заряженных частиц, имитирующих потоки ГКЛ.

ОЦЕНКИ ЭНЕРГОВЫДЕЛЕНИЯ В АКТИВНЫХ ОБЛАСТЯХ ТРАНЗИСТОРОВ БИС КМОП КНС

Одиночные сбои микросхем характеризуются критическим зарядом, который необходимо создавать в чувствительном объеме транзистора, чтобы вызвать изменение логического состояния или катастрофический отказ. Ионизация, вызываемая тяжелыми заряженными частицами, характеризуется линейной передачей энергии, зависящей от массы и энергии заряженной частицы, а также от материала мишени. Тормозные способности кремния и двуокиси кремния (подзатворного диэлектрика в современных МОП-транзисторах) достаточно близки. В результате проведения нами экспериментов было установлено, что чувствительным объемом транзисторов БИП КМОП КНС является подзатворный диэлектрик, поэтому расчеты энерговыделения были проведены для двуокиси кремния.

Несмотря на преобладание в составе ГКЛ протонов высоких энергий, они вносят сравнительно малый вклад в ионизационные процессы и приводят к одиночным сбоям БИС. Ионизационные потери резко возрастают с ростом атомного номера бомбардирующих частиц, и наибольший вклад вносят именно тяжелые заряженные частицы ГКЛ.

При оценке энерговыделения в активных областях транзисторов БИС КМОП КНС от тяжелых заряженных частиц высоких энергий учитывались только ионизационные потери. Ядерные реакции, вызываемые последними, не учитывались из-за весьма малой вероятности их возникновения, несмотря на мощное энерговыделение в отдельном акте ионизации.

Для расчета вклада в энерговыделение различных тяжелых заряженных частиц в зависимости от энергии и массы последних воспользуемся формулой Бете-Блоха для ионизационных потерь, когда скорость частицы существенно превышает скорость электронов на K-оболочке.

Представляя для простоты оценок чувствительный объем транзистора БИС КМОП КНС в виде диска радиусом r и толщиной t (причем $r \gg t$), вычислим спектр по потерянной энергии в слое подзатворного окисла:

$$\varphi(\Delta E) = \int\limits_{(dE/dx)\min}^{(dE/dx)\max} \varphi\left(\frac{dE}{dx}\right) \frac{\left(t\frac{dE}{dx}\right)^2}{\Delta E^3}\, d\left(\frac{dE}{dx}\right), \qquad (1)$$

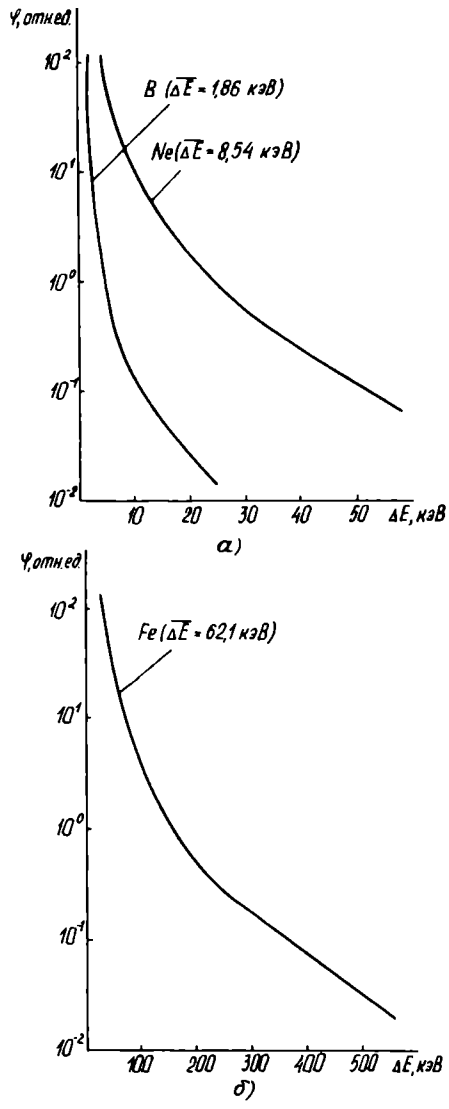


Рис. 1. Спектр энерговыделения в слое двуокиси кремния

где $\varphi(dE/dx)$ — функция распределения частиц по удельным ионизационным потерям; ΔE — средняя энергия, переданная слою окиси кремния космической частицей.

Результаты расчетов средней энергии потерь различными частицами ГКЛ для слоя двуокиси кремния толщиной t=100 нм (или $2{,}1 \cdot 10^{-5}$ см^2/г) и эффективного радиуса $r = 2$ мкм (или $4{,}2 \cdot 10^{-14}$ см^2/г) приведены на рис.1. Средние потери энергии $\overline{\Delta E}$ резко увеличиваются с ростом атомного номера бомбардирующих частиц.

Поскольку получить тяжелые ионы с энергией, типичной для ГКЛ, невозможно в современных ускорителях, необходимо найти простой метод имитации воздействия тяжелых космических частиц на активные элементы БИС КМОП КНС.

В настоящей работе в качестве источника тяжелых ионов использованы осколки деления

ядер U^{235} и Pu^{239}. При оценке удельной ионизации от осколков деления необходимо учитывать, что скорость осколка сравнима или меньше скорости электронов на K-оболочке, поэтому формула Бета-Блоха становится непригодной. Для малых скоростей ионов бо́льшую точность дает универсальная формула Линдхарта-Шарфа.

В этом случае оценки удельных потерь энергии частиц на ионизацию показали, что для ядер железа величина $\frac{1}{\varrho}\frac{dE}{dx} = 0{,}6...1$ МэВ· см^2/мг и сравнима с аналогичной величиной для α-частиц с энергией 1...2 МэВ. По мере замедления в толще вещества значение dE/dx для железа возрастает.

Удельные потери энергии тяжелого и легкого осколков деления U^{235} отличаются не более чем в 1,6 раза при изменении энергии от 1 до 70 МэВ и превышают удельную ионизацию от α-частиц в 50 раз в начале их пробега и в 10 раз в конце пробега.

Таким образом, отсутствие сбоев БИС КМОП КНС при воздействии осколков деления гарантирует отсутствие сбоев при облучении ионами железа и α-частицами. Пробег осколков деления в кремнии практически совпадает с пробегом α-частиц U^{235} или Pu^{239} (примерно 6 мг/см^2 или 26 мкм).

Поскольку в настоящее время отсутствует теория прохождения в веществе тяжелых ионов с уменьшающимися зарядом и энергией, а также возрастающими вследствие этого потерями на упругие соударения, дальнейшее уточнение энерговыделения в SiO_2 от осколков деления проводилось с учетом имеющихся экспериментальных данных в газах с атомным номером z, близким $z_{эф}$ двуокиси кремния. Поэтому можно ограничиться эмпирической зависимостью, связывающей пробег R и кинетическую энергию T осколков деления [4]:

$$R = kT^{\alpha}, \qquad (2)$$

где коэффициент $\alpha \simeq 0{,}62—0{,}72$ слабо зависит от вещества поглотителя; коэффициент k характеризует вещество.

Сравнивая пробеги осколков в воздухе, алюминии, никеле и аргоне и предполагая, что по форме кривые удельных потерь для осколков в аргоне и окиси кремния совпадают, можно определить удельные потери на ионизацию в двуокиси кремния (табл.1).

Полагая, что осколки падают нормально плоскости кристалла БИС КМОП КНС, толщина подзатворного диэлектрика составляет примерно 0,1 мкм, толщина слоя металлизации около 1 мкм, толщина защитных слоев не более 2 мкм, получим энерговыделение в двуокиси кремния для легкого осколка равно 760 кэВ, а для тяжелого — 890 КэВ. Сравнивая эти потери со значениями, приведенными на рис. 1 для тяжелых ионов ГКЛ,

Таблица 1

Удельные потери энергии на ионизацию в двуокиси кремния, МэВ · см^2 ·мг$^{-1}$

Пробег, мг/см^2	0	0,5	1	2	2,5	3	3,5	4	4,5
Тяжелые осколки	55	42	30	8	5	13	0	0	0
Легкие осколки	46	44	41	30	23	10	5	8	0

можно видеть, что они на порядок величины превышают потери энергии для железа (62,1 кэВ) и на два порядка — потери энергии для ионов неона (8,5 кэВ). Это подтверждает сделанный ранее предварительный вывод, что БИС КМОП КНС, устойчивые к действию осколков деления, будут устойчивыми и к действию ГКЛ.

В заключение приведем выражение, принятое в настоящее время для расчетной оценки интенсивности сбоев R [5] КМОП БИС под действием тяжелых заряженных частиц ГКЛ ($z>2$). В качестве эталонного спектра космических лучей принята аппроксимация «10% случая», когда худшая радиационная космическая обстановка может быть в течение 10% времени.

$$\Phi = 5{,}8 \cdot 10^6 L^{-3}, \qquad (3)$$

где Ф - число частиц, см^4· МэВ/сут.г.; L — линейные потери энергии, МэВ· см^2/г. Тогда выраженная через число сбоев (бит.$^{-1}$· сут$^{-1}$) интенсивность отказов

$$R = 5 \cdot 10^{-10}\, lwh^2/Q_{кр}^2, \qquad (4)$$

где l, w, h — длина, ширина и толщина чувствительного слоя транзистора БИС; $Q_{кр}$ — критический заряд, достаточный для сбоя элементарной ячейки БИС. Это выражение было использовано нами при анализе стойкости различных БИС к одиночным сбоям от тяжелых заряженных частиц ГКЛ. Следует, однако, помнить, что эти оценки достаточно условны, поскольку сделаны для одного спектрального распределения потоков ГКЛ.

В табл. 2 приведены характеристики отечественных и зарубежных БИС КМОП КНС с интенсивностями сбоев от тяжелых заряженных частиц, рассчитанных по формуле (4) или приведенных в справочнике [6]. В табл. 2 даны также значения интенсивности отказов БИС КМОП на объемном кремнии (вентильные матрицы фирмы Harris). Несмотря на очень высокие топологические нормы ($\leqslant 1$ мкм) и высокий уровень стойкости к действию дозы ионизирующих излучений ($\geqslant 1$ Мрад), эти микросхемы существенно уступают БИС КМОП КНС по устойчивости к сбоям от тяжелых заряженных частиц ГКЛ. Это обусловлено принципиальным отсутствием у последних эффекта образования воро-

Таблица 2

Характеристики БИС КМОП КНС

Условное обозначение ИМС	Функциональное назначение	Фирма-производитель	Топологические нормы, мкм	Напряжение питания, U_{cc}, В	Ток потребления статистический I_{cc}, мА	Быстродействие t, нс	Интенсивность сбоев от тяжелых частиц, бит$^{-1}$ · сут$^{-1}$	Источник
MA31750	Быстродействующий микропроцессор	GEC Plessey	2,5	5,0±10%	дин.100	40	$\leqslant 10^{-10}$	[6]
MAS281	16-разрядный микропроцессор	GEC Plessey	2,5	5,0±10%			$\leqslant 10^{-10}$	[6]
Б1825ВС2-2	16-разрядный микропроцессор	НПО «Сапфир»	5,6	4,5—7,5	≤3,0	≤200	$\leqslant 10^{-9}$	Расчет по (4)
Б1825ВР3-2	16-разрядный арифметический умножитель	НПО «Сапфир»	5,6	4,5—7,5	≤3,0	560	$\leqslant 10^{-9}$	Расчет по (4)
MA2901	4-разрядная микропроцессорная секция	GEC Plessey	2,5	5,0±10%	≤10	40	$4{,}3 \cdot 10^{-11}$	[6]
Б1620РУ1	Статистическое ОЗУ емкостью 1 Кбит	НПО «Сапфир»	7,0	5,0±10%	≤1,5	≤200	$\leqslant 510^{-9}$	Расчет по (4)
Б1620РУ2-2	Статистическое ОЗУ емкостью 4 Кбит	НПО «Сапфир»	4,2	5,0±10%	≤1,5	≤170	$\leqslant 10^{+9}$	Расчет по (4)
MA5104	Статич. ОЗУ емк. 4 Кбит×1	GEC Plessey	3,0	5,0±10%	≤1,0	≤135	$3 \cdot 10^{-10}$	[6]
MA9067	Статич. ОЗУ емк. 16 Кбит×1	GEC Plessey	1,5	5,0±10%	≤4	≤125	$4{,}3 \cdot 10^{-11}$	[6]
MA9167	Статич. ОЗУ емк. 16 Кбит×1	GEC Plessey	1,5	5,0±10%	≤2	≤70	$4{,}3 \cdot 10^{11}$	[6]
AGC50K, TGC50K	Серия вентильных матриц КМОП на объемном кремнии	Harris	1,0	5,0±10%	≤2	—	$<2{,}5 \cdot 10^{7}$	[7]

нок заряда вдоль трека тяжелой заряженной частицы, вносящих основной вклад в повышение вероятности сбоя БИС КМОП на объемном кремнии.

ЭКСПЕРИМЕНТАЛЬНЫЕ ИССЛЕДОВАНИЯ СБОЕВ БИС КМОП КНС ПРИ ВОЗДЕЙСТВИИ ТЯЖЕЛЫХ ЗАРЯЖЕННЫХ ЧАСТИЦ, ИМИТИРУЮЩИХ ГКЛ

Эксперименты проводились на микросхемах ОЗУ емкостью 1 Кбит, изготовленных по КМОП-технологии с использованием КНС-структур с толщиной слоя кремния 0,6 мкм. Контроль состояния ячеек памяти ОЗУ осуществлялся с помощью специального тестера, позволяющего визуализировать состояние поля запоминающих ячеек на экране осциллографа. Для этого использовался осциллограф, имеющий входы X, Y, Z. На входы X и Y подключены цифроаналоговые преобразователи соответственно младших и старших разрядов адресного счетчика. Состояние ячеек памяти (лог. «0» и «1») индицируются подачей соответствующего импульса на вход Z осциллографа.

Для наблюдения сбоев БИС ОЗУ Б1620РУ-1 при воздействии осколков деления было использовано облучающее устройство, созданное на базе горизонтального канала ГЭК-2 реактора ИРТ-МИФИ. Коллимированный пучок нейтронов падал на плутониевый радиатор осколков деления, находящийся в вакуумированной трубе. На противоположном конце трубы вне зоны действия прямого пучка нейтронов размещались исследуемая микросхема и полупроводниковый детектор. Для уменьшения влияния рассеянного излучения на микросхему и детектор часть вакуумной камеры помещалась в защитный экран из свинца и полиэтилена, что позволило снизить поток быстрых нейтронов и фотонов примерно в 300 раз.

Плотность потока осколков деления в месте расположения БИС ОЗУ составляла около 30 см$^{-2}$ · с$^{-1}$. Энергетический спектр осколков деления состоял из двух пиков со средними энергиями 35 и 40 МэВ.

Было проведено шесть серий облучения по 24 ч каждая. За это время каждый чувствительный элемент БИС ОЗУ пересекался не менее чем одним осколком деления. Сбоев функционирова-

ния микросхем не зафиксировано, что свидетельствует о высокой устойчивости БИС ОЗУ на основе КМОП КНС-технологии к действию тяжелых заряженных частиц. Интенсивность сбоев заведомо меньше $2{,}5 \cdot 10^{-9}$ бит$^{-1}$ сут$^{-1}$.

Энерговыделение по слоям типичного элемента БИС КМОП КНС, рассчитанное по приведенным выше зависимостям, представлено на рис.2. Если принять, что критическим слоем является подзатворный диэлектрик, то энерговыделение от осколка деления на 6—7 порядков ниже, чем при допустимой дозе фотонного излучения, т.е. осколки деления не могут вывести элемент из строя при однократном пролете через критический слой.

Контрольные эксперименты были проведены на БИС КМОП КНС Б1620РУ-1 и динамических ОЗУ типа 565РУ1А, изготовленных по *n*-МОП-технологии на объемном кремнии. Использовался нептуниевый источник α-частиц с интенсивностью $3 \cdot 10^{4}$ с$^{-1}$. За 30 мин облучения динамических ОЗУ зафиксировано 674 сбоя. Интенсивность сбоев порядка $5 \cdot 10^{-5}$ бит$^{-1}$ сут$^{-1}$.

Сбои БИС ОЗУ КМОП КНС не наблюдались не только на этом, но и на более мощном источнике с интенсивностью $2{,}5 \cdot 10^{5}$ с$^{-1}$ при экспозиции 1 ч.

Сбои функционирования БИС ОЗУ КМОП КНС удалось зарегистрировать лишь при использовании α-источника с интенсивностью $8 \cdot 10^{8}$ с$^{-1}$ и времени экспозиции 15...25 мин. В этом случае единичные сбои начинались тогда, когда поглощенная доза становилась близкой к предельной дозе, вызывающей необратимые отказы БИС. Интенсивность сбоев составила величину порядка $5 \cdot 10^{-11}$ бит$^{-1}$ сут$^{-1}$.

Поскольку к необратимым отказам приводит только накопление заряда в подзатворном диэлектрике, что для геометрических размеров, указанных на рис.2, потери энергии α-частиц на ионизацию составили около 0,016 МэВ. При интенсивности $8 \cdot 10^{8}$ с$^{-1}$ и времени экспозиции около 20 мин в подзатворном диэлектрике накапливается энергия примерно $2{,}0 \cdot 10^{-3}$ эрг, идущая на ионизацию.

Для подзатворного диэлектрика толщиной 50—100 нм типичная предельная доза ионизирующих излучений, вызывающая отказы БИС КМОП, составляет примерно $(2...10) \cdot 10^{5}$ рад, т.е. поглощенная энергия равна $(1...5) \cdot 10^{-3}$ эрг, что совпадает с результатами приведенных оценок.

Таким образом, причиной сбоя функционирования БИС КМОП КНС при воздействии тяжелых заряженных частиц ГКЛ является не единичный акт ионизации в активном объеме элемента БИС, как это имеет место в микросхемах, полученных по другим технологиям [2], а накопление заряда в подзатворном диэлектрике в результате нескольких актов ионизации. БИС КМОП КНС можно рекомендовать для использования в бортовой РЭА космических объектов с длительным сроком активного существования.

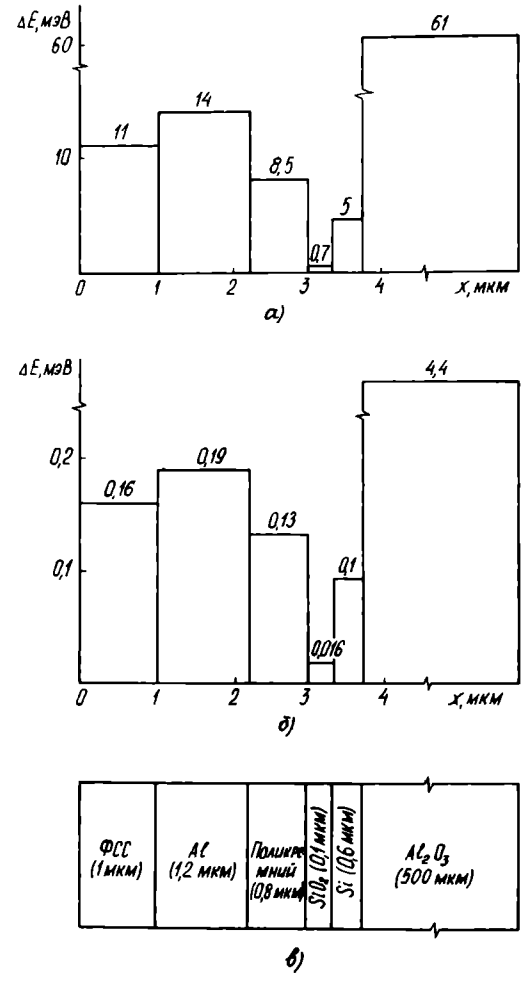


Рис. 2. Энерговыделение для осколков деления (*а*) и α-частиц (*б*) в структуре НОП КНС транзистора (*в*)

ЛИТЕРАТУРА

1. Керне Ш.Э., Шейфер Б.Д. Разработка радиационно-стойких ИС космического назначения: обзор подходов. — ТИИЭР, 1988, т. 76, № 11, с. 75—145.

2. Перемещающиеся и устойчивые отказы в цифровых интегральных микросхемах при воздействии ионизирующего излучения/ А.А.Чернышев, А.З.Чепиженко, Ю.А.Борисов и др. — Зарубежная электронная техника, 1986, № 7, с.3—154.

3. Стассинопулос Э.Г., Реймонд Д.П. Радиационные условия работы электроники в космическом пространстве. — ТИИЭР, 1988, т. 76, № 11, с. 23—43.

4. Стародубцев В.С. Полное собрание научных трудов. Взаимодействие излучений с веществом. Т. II, кн. 2, 1970 — ФАН. Ташкент.

5. Пиз Р.Л., Джонстон А.Х., Азаревич Дж.Л. Радиационные испытания полупроводниковых приборов для космической электроники. — ТИИЭР, 1988, т. 76, № 11, с. 126—145.

6. SOS Radiation Hard. Hi-Rel. IC and ASIC Handbook. GEC Plessey Semiconductors, 1991.

7. A Short-Form Reference to Harris Semiconductors Products. Product Selection Guide, 1990.

Микроминиатюризация импульсных источников питания

ИСАКОВ А.Б., КАРЕЛИН В.А., МАНЖУЛА В.Г., СОКОЛОВ Ю.М.

Компенсационно-параметрический принцип стабилизации свободен от ряда недостатков параметрического и компенсационного принципов стабилизации. Интегральная схема управления микроэлектронным импульсным источником вторичного электропитания, построенная по этому принципу, позволяет улучшить точностные и энергетические характеристики такого источника электропитания.

В настоящее время широкое распространение получают импульсные источники вторичного электропитания, построенные по принципу компенсационно-параметрической стабилизации выходного напряжения [1, 2]. Они свободны от таких недостатков параметрических стабилизаторов, как высокое выходное сопротивление и значительная нестабильность выходного напряжения. При использовании принципа компенсационной стабилизации эти недостатки устраняются путем увеличения коэффициента усиления в контуре обратной связи, что в свою очередь усложняет схему и снижает запас устойчивости системы.

Рассмотрим компенсационно-параметрический способ стабилизации напряжения $U_н$ на примере структурной схемы импульсного стабилизатора постоянного напряжения (рис. 1). Компенсационный контур обратной связи такого стабилизатора включает цепь обратной связи, дифференциальный усилитель, широтно-импульсный модулятор и преобразовательный элемент. Канал параметрической компенсации изменения входного напряжения образован цепью параметрической компенсации, широтно-импульсным модулятором и преобразовательным элементом.

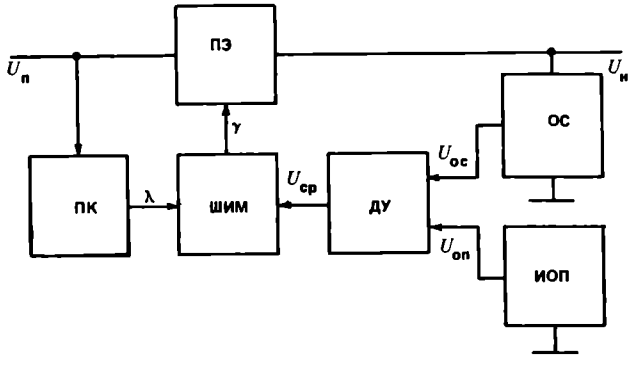


Рис. 1. Функциональная схема компенсационно-параметрического стабилизатора: ПК — цепь параметрической компенсации, ПЭ — преобразовательный элемент, ШИМ — широтно-импульсный модулятор, ДУ — дифференциальный усилитель, ОС — цепь обратной связи, ИОП — источник опорного напряжения

Будем считать, что структура, представленная на рис. 1, квазинепрерывная [3]. Можно показать, что коэффициент нестабильности выходного напряжения определяется из выражений:

$$K_н = \frac{\Delta U_н}{\Delta U_п} = \frac{K_{пр}}{1+T_U},$$

$$T_U = K_{ос} K_{ду} K_{шим\,U_{ср}} K_{пэ\,\gamma}, \qquad (1)$$

$$K_{пр} = K_{пр1} - K_{пр2},$$

где $K_{пр}$ — коэффициент прямой передачи напряжения $U_п$ на выход при разомкнутой петле обратной связи; T_U — петлевое усиление в компенсационном контуре обратной связи; $K_{ос}$ — коэффициент передачи цепи обратной связи; $K_{ду} = U_{ср}/(U_{ос} - U_{оп})$ — коэффициент передачи по напряжению дифференциального усилителя; γ — скважность импульсов на входе преобразовательного элемента; λ — крутизна пилообразного напряжения широтно-импульсного модулятора; $K_{шим\,U_{ср}} = U_{ср}/\gamma$ — коэффициент передачи широтно-импульсного модулятора при λ=const; $K_{пэ\,\gamma} = U_н/\gamma$ — коэффициент передачи преобразовательного элемента при $U_п$ = const; $K_{пр1}$ — коэффициент передачи первого канала, непосредственно через преобразовательный элемент (цепь параметрической компенсации отсутствует); $K_{пр2}$ — коэффициент прямой передачи по цепи параметрической компенсации.

Из выражений (1) видно, что коэффициент $K_н$ можно снизить как увеличивая петлевое усиление системы (что во многих случаях связано с уменьшением запаса ее устойчивости), так и уменьшая коэффициент $K_{пр}$, наиболее точно реализуя условие: $K_{пр1} = K_{пр2}$. В этом случае коэффициент передачи цепи параметрической компенсации

$$K_{цпк} = K_{пэ\,U_п} / (K_{шим\,\lambda} K_{пэ\,\gamma}), \qquad (2)$$

где $K_{пэ\,U_п}$ — коэффициент передачи ПЭ при γ=const; $K_{шим\,\lambda} = \gamma/\lambda$ — коэффициент передачи ШИМ при $U_{ср}$ = const.

Используя в качестве ПЗ однотактный преобразователь с гальванической развязкой между входом и выходом через трансформатор и полагая, что генератор ШИМ формирует напряжение

пилообразной формы с законом функционирования

$$U_{пил}(t)=\begin{cases}\lambda t+U_x, & (n-1)T\leqslant t\leqslant(nT-t_s)\\ U_x, & (nT-t_s)<t<nT,\\ & n=1,2,3,...\end{cases} \quad (3)$$

получаем

$$K'_{цпк}=k_{тр}/U_н\xi,\ \xi=t_s/(U_{ср}-U_x), \quad (4)$$

где U_x — постоянное напряжение, T — период колебаний, t_s — время паузы, $k_{тр}$ — коэффициент передачи трансформатора гальванической развязки.

Таким образом, используя выражение (4), можно синтезировать цепь параметрической компенсации импульсного стабилизатора.

В настоящее время осуществляется переход к импульсным ИВЭП, реализованным на базе специализированных интегральных схем. Структурная схема микроэлектронного импульсного ИВЭП с компенсационно-параметрическим принципом стабилизации приведена на рис. 2,*а*. Она включает: выпрямитель напряжения сети (ВС), фильтр выпрямленного напряжения сети (ФС), делитель выпрямленного и отфильтрованного напряжения сети (ДС), ключ (Кл), выпрямитель сигнала обратной связи (ВСОС), выпрямитель напряжения нагрузки (ВН), фильтр выпрямленного напряжения нагрузки (ФН), нагрузку (Н), интегрирующую цепь (ИЦ), интегральную микросхему управления (ИМС), трансформатор (Тр), силовую обмотку (I), обмотку обратной связи (II), нагрузочную обмотку (III).

Алгоритм функционирования такого ИВЭП построен так, чтобы минимизировать потери мощности на ключевом элементе. Это достигается замыканием ключа в момент, когда энергия, накопленная в силовой обмотке, уже отдана в нагрузку, ток в нагрузочной обмотке равен нулю (рис. 2,*з*). Это состояние характеризуется изменением полярности напряжения на обмотке обратной связи.

Для реализации такого алгоритма функционирования ИМУ должна включать: генератор пилообразного напряжения (ГПН), управляемый источник тока (УИТ), выходной усилитель (ВУ), формирователь сигнала обратной связи (ФСОС), компаратор (К), детектор нуля (ДН), логический блок (ЛБ) (рис. 2,*а*). Элементам структурной схемы рис. 1 соответствуют следующие элементы структурной схемы рис. 2,*а*: преобразовательный элемент — элементы Кл, ВУ, Тр; широтно-импульсный модулятор — элементы УИТ, ГПН, ИЦ, К, ЛБ, ДН, Тр; цепь параметрической компенсации — элементы ДС, УИТ; ДУ — элемент ФСОС; цепь обратной связи — элементы ВСОС, ФСОС, Тр; источник опорного напряжения — элемент ФСОС.

Работу ИМ управления в режиме стабилизации при изменении тока нагрузки и входного напряжения поясняют временные диаграммы,

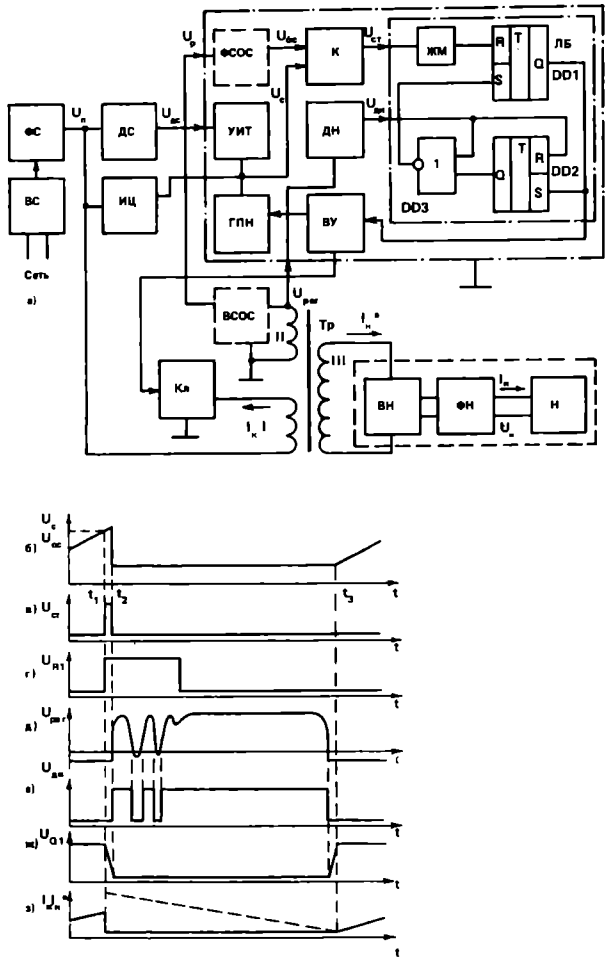


Рис. 2. Функциональная схема микроэлектронного ИВЭП и временные диаграммы его функционирования

представленные на рис. 2,*б*—2,*з*.

Рабочая частота ИВЭП (см. рис. 2,*а*) определяется соотношением:

$$f_р=\omega_1/L_1I_{к.max}(\omega_1/U_п+\omega_3/U_н), \quad (5)$$

где ω_1, ω_3 — количество витков в обмотках I и III соответственно, L_1 — индуктивность обмотки I, $I_{к.max}$ — максимальный ток ключа.

Мощность, передаваемую в нагрузку, можно найти из выражения:

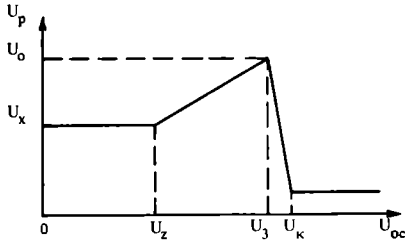
$$P=I_{к.max}\omega_1/2(\omega_1/U_п+\omega_3/U_н). \quad (6)$$

Постоянный ток нагрузки $I_н$ определяется соотношением:

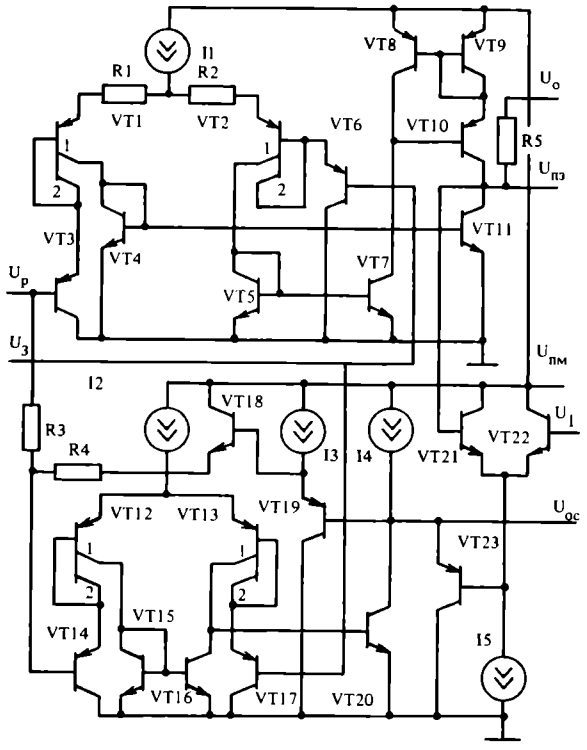
$$I_н=I_{к.max}/2(U_н/U_п+\omega_3/\omega_1). \quad (7)$$

На основании соотношений (5)—(7) осуществляется синтез основных параметров элементов ИВЭП.

Предлагаемая схема ИВЭП имеет минимальные потери мощности на ключевом элементе и обеспечивает высокую стабильность выходного



а



б

Рис. 3. Характеристика передачи ФСОС и его схемотехническая реализация

напряжения при изменении входного напряжения и тока нагрузки.

Для формирования сигнала обратной необходима характеристика передачи, позволяющая ФСОС интегрировать в себе функции усилителя сигнала обратной связи и функции защиты от перегрузки и короткого замыкания выхода. Такую характеристику передачи (рис. 3,*а*) можно реализовать на инвертирующем и неинвертирующем усилителях.

Схемотехническая реализация ФСОС представлена на рис. 3,*б*. Неинвертирующий усилитель состоит из следующих элементов: транзисторов VT1—VT11, резисторов R1, R2, R5, источника тока I1. Инвертирующий решающий усилитель включает в транзисторы VT12—VT20, резисторы R4, R5, источник тока I2. Транзисторы VT21—VT23 и источник тока I5 образуют ограничитель.

Схемные реализации инвертирующего и неинвертирующего усилителей позволяют им работать при уровне синфазного напряжения, близком нулю. Применение транзисторов VT18, VT19 позволяет избежать снижения петлевого усиления в случае подключения резистора R4 непосредственно на выход инвертирующего усилителя.

Коэффициенты усиления неинвертирующего $K_{ун}$ и инвертирующего $K_{уи}$ усилителей определяются соотношениями

$$K_{ун} = KR_5/R_э,\ K = NI_{к1}/(I_{к1} + I_{к2}),$$
$$N = S_{11}/S_4 = S_9S_7/S_8S_5,$$
$$K_{ун} = R_4/R_3, \qquad (8)$$

где $R_э = R_1 = R_2$, K — коэффициент деления токов коллекторов 1 и 2 транзисторов VT1 и VT2, N — коэффициент передачи повторителей тока VT4, VT11 и VT5, VT7—VT10.

Таким образом, предлагаемый микроэлектронный ИВЭП, построенный по принципу компенсационно-параметрической стабилизации, содержит минимальное число дискретных элементов, имеет высокие точностные и энергетические характеристики и обладает повышенной функциональной надежностью.

ЛИТЕРАТУРА

1. Сазонов В.В. Компенсационно-параметрические импульсные стабилизаторы постоянного напряжения.— М.: Энергоатомиздат, 1982.

2. Источники вторичного электропитания с бестрансформаторным входом/А.А.Бас, В.П.Миловзоров, А.К.Мусолин.— М.: Радио и связь, 1987.

3. Булгаков А.А. Исследование квазинепрерывных систем.— М.: Наука, 1973.

Рожков О.В. **К вопросу использования резонансных эффектов в датчике масс-спектрометра типа трехмерной ионной ловушки.** – Рукопись деп. в ЦНИИ "Электроника", 1992, № Р-5478.

Описан метод резонансного вывода ионов из объема удержания масс-спектрометра типа трехмерной ионной ловушки. Рассмотрены условия возникновения продольных резонансов при подаче на торцевые электроды системы небольшой по амплитуде противофазной разности потенциалов определенной частоты. Приведены рассчитанные формы резонансных кривых для амплитуд и скоростей колебаний, а также экспериментально полученный описываемым методом спектр масс остаточного газа. Обсуждаются перспективы использования данного метода при исследовании органических соединений, а также кинетики и продуктов ионно-молекулярных реакций.
УДК 621.384.8

ДЕПОНИРОВАНИЕ

Микросхемотехника выходных каскадов мощных аналоговых интегральных устройств

ИСАКОВ А.Б., МАМОНТОВ И.С., МАНЖУЛА В.Г., СОКОЛОВ Ю.М.

В различных областях радиоэлектроники находят применение мощные выходные каскады. Они являются наиболее энергонапряженными элементами схем, поэтому им необходима защита от различных перегрузок. Введение системы комплексной защиты и управления выходным каскадом позволяет повысить его энергетические характеристики и функциональную надежность.

В системах автоматического управления, измерительной техники, контроля, связи, в бытовой электро- и радиоаппаратуре находят применение мощные выходные каскады. Они в основном определяют энергетические характеристики, надежность, эффективность и долговечность разрабатываемых устройств. Выходной каскад является наиболее энергонапряженным элементом мощных устройств. В настоящее время практика микроэлектронной аналоговой и цифровой аппаратуры выдвигает требование создания универсальных интегральных схем (ИС) выходных каскадов. Такие ИС должны включать мощные элементы, а также комплексные схемы их управления и защиты.

Предельные эксплуатационные характеристики мощного транзистора, входящего в состав выходного каскада, определяются областью безопасной работы [1]. В связи с этим возникает необходимость удержания рабочей точки мощного транзистора в этой области. На основе анализа возможных критических режимов работы мощных элементов и способов их исключения предложена обобщенная структурная схема выходного каскада с системой комплексной защиты (рис. 1).

Схема содержит: N регулирующих элементов (РЭ1, РЭ2, ...,РЭ$_N$); распределитель сигнала управления; устройство тепловой защиты от перегрева по постоянному теплу; формирователь гистерезиса; устройство защиты от перенапряжения; устройство защиты от переполюсовки. Каждый регулирующий элемент включает: мощный транзистор; устройство защиты от перегрузки по импульсному току; устройство защиты от перегрузки по постоянному току; устройство тепловой импульсной защиты; устройство защиты по мощности; устройство защиты от переворота фазы. В области размещения мощного транзистора расположены датчики импульсного тока и температуры. Они вырабатывают сигналы управления A_i и B_i соответственно. Выходной каскад имеет четыре вывода для подключения входного напряжения $U_{вх}$, выходного $U_{вых}$, напряжения управления $U_{упр}$, а также вывод для подключения внешнего устройства коррекции переполюсовки $U_{пп}$.

Обобщенная структурная схема выходного каскада (см. рис.1) работает следующим образом. Сигнал управления $U_{упр}$ поступает в распределитель сигнала управления и далее на регулирующие элементы (сигналы V1, V2,..., V$_N$) так, чтобы предотвратить возникновение тепловых градиентов между мощными транзисторами всех регулирующих элементов. Сигналом обратной связи являются сигналы B_i, поступающие от датчиков температуры. Сформированные таким образом сигналы V_i поступают на мощные транзисторы и изменяют их проводимости в соответствии с законом управления. При перегрузки по импульсному или постоянному току датчик тока вырабатывает сигнал A_i (см. рис.1), по которому срабатывает защита от импульсного или постоянного тока. В результате ограничивается нарастание тока через мощный транзистор. Порог срабатывания токовой защиты устанавливается защитой по мощности в зависимости от разницы входного и выходного напряжений ($U_{вх} - U_{вых} = U_р$) таким образом, чтобы можно было сфор-

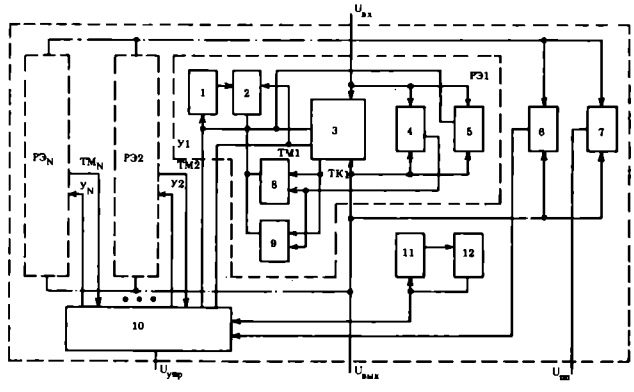


Рис. 1. Обобщенная структурная схема выходного каскада: *1* — формирователь гистерезиса, *2* — тепловая импульсная защита, *3* — мощный транзистор, *4* — защита по мощности, *5* — защита от переворота фазы, *6* — защита от перенапряжения, *7* — защита от переполюсовки, *8* — защита от импульсного тока, *9* — защита от постоянного тока, *10* — распределитель сигнала управления, *11* — формирователь гистерезиса, *12* — тепловая защита от постоянного тепла

мировать ВАХ ограничения по мощности. При перегреве мощного транзистора срабатывает тепловая импульсная защита, ограничивая ток, протекающий через мощный транзистор. Для предотвращения возбуждения из-за теплоэлектрической обратной связи введен формирователь гистерезиса. Если в качестве мощного транзистора использовать *p—n—p*-структуру, то в случае ее насыщения возможен переворот фазы сигнала управления. Чтобы предотвратить это предусмотрена защита, ограничивающая сигнал управления мощного транзистора.

Если значение $U_р$ выше предельного, защита от перенапряжения вырабатывает сигнал, поступающий на распределитель и выключающий все регулирующие элементы. При перегреве входного каскада срабатывает тепловая защита от постоянного тепла; при этом на распределитель поступает сигнал, ограничивающий мощность, рассеиваемую выходным каскадом. Если значение $U_р$ станет отрицательным, то это свидетельствует о переполюсовки входного и выходного сигнала. В этом случае срабатывает защита от переполюсовки, и эта разница снижается до минимального значения, или вырабатывается сигнал $U_{пп}$ для внешнего устройства, предотвращающего переполюсовку.

Таким образом, предлагаемая схема позволяет создать универсальный мощный выходной каскад, повышенной надежности. Когда вероятность какой-либо перегрузки близка нулю, предлагаемая структурная схема упрощается.

На рис. 2 представлена принципиальная схема выходного каскада с двумя регулирующими элементами, построенная в соответствии с обобщенной структурной схемой (см. рис.1). По сравнению с ранее известными схемами [2, 3] описываемый выходной каскад позволяет работать при более высоком значении напряжения $U_р$, при этом сохраняется минимальное падение напряжения между входом и выходом.

Выходной каскад (см. рис.2) включает: первый регулирующий элемент, состоящий из мощного транзистора — VT1—VT4, R1—R5; защиты от импульсного тока — VT5—VT7, I1, I2, R6—R8; защиты по мощности — VT20, VD3, R21; второй регулирующий элемент, состоящий из мощного транзистора — VT18, R16, R17; защиты от импульсного тока — VT10, VT13,—VT17, R12—R15, 15; защиты по мощности — VT19, VD2, R18, R20; распределитель сигнала управления — VT8, VT9, VT11, VT12, R9—R11, VD1, 13, 14. Идея схемы состоит в том, что при большой величине напряжения $U_р$ функционирует первый мощный транзистор с высокоомным резистором в цепи эмиттера, а при малых значениях напряжения $U_р$ работает второй мощный транзистор с низкоомным балластным резистором.

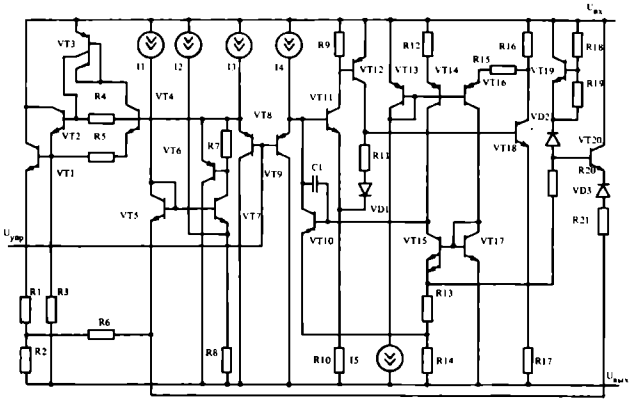


Рис. 2. Принципиальная схема двойного выходного каскада

Идея схемы состоит в том, что при большой величине напряжения $U_р$ функционирует первый мощный транзистор с высокоомным резистором в цепи эмиттера, а при малых значениях напряжения $U_р$ работает второй мощный транзистор с низкоомным балластным резистором.

Можно показать, что максимальный ток второго мощного транзистора определяется выражениями:

$$I_{m2} \approx (I_{к14}R_{12} - I_{к16}R_{15})/R_{16},$$
$$I_{к14} = \varphi_т/R_{12}\ \mathrm{ln}(I_5/I_{к14}),$$

$$I_{к16} = I_5/N\ \exp\ (-R_{12}/(R_{13} + R_{14})),$$

где $\varphi_т$ — тепловой потенциал, $N = S_{15}/S_{17}$ — отношение площадей эмиттеров транзисторов VT15 и VT17, $I_{кi}$ — ток коллектора *i*-го транзистора. При $U_x > U_р > U_{VD2}$ ток стабилитрона VD2 находится из соотношения

$$I_{VD2} = (U_р - U_{VD2})/(R_{18} + R_{19} + R_{20}),$$

при $U_р > U_x - I_{VD2} = (U_р - U_{VD2} - U_x)$, где $U_x = U_{бэ19}(1 \pm R_{18}/R_{19})$, U_{VDi} — напряжение пробоя *i*-го стабилитрона. Максимальный ток первого мощного транзистора определяется выражениями:

$$I_{m1} \approx (I_2R_8 + R_6\ (I_1 + I_{доп}))/R_2,$$

$$I_{доп} = (U_р - U_{VD2} - U_{VD3} - U_{бэ\,19} - U_x)/R_{21}.$$

Величины балластных резисторов мощных транзисторов можно найти из соотношения, выведенного в [4]

$$R_б = |\ dU_{бэ}/dT\ |\ U_рR_т - kT_{mi}/qI_{mi},$$

где $R_т$ — тепловое сопротивление между кристаллом и теплоотводом, k — постоянная Больцмана, q — заряд электрона, T_{mi} — максимальная рабочая температура мощного транзистора.

Таким образом предлагаемый схемотехнический вариант реализации обобщенной структурной схемы позволяет расширить диапазон изменения величины $U_р$.

Рассмотрим особенности построения схем защиты ВК от перенапряжения. В общем случае биполярные транзисторы могут работать при напряжении между коллектором и эмиттером свыше величины $U_β$ ($U_β$ — напряжение пробоя транзистора, работающего в режиме оборванной базы), но для мощных транзисторов это условие, как правило, не выполняется. Кроме этого, напряжение срабатывания защиты должно быть

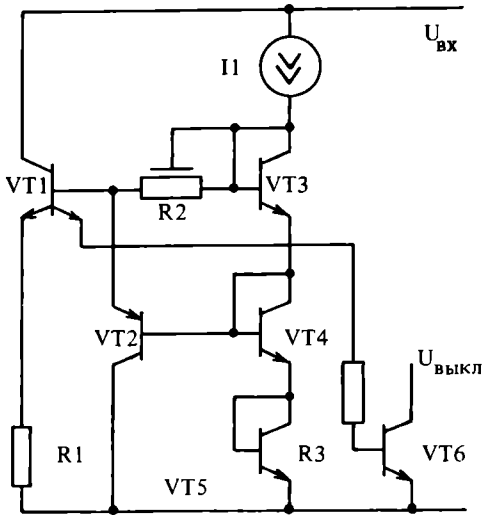


Рис. 3. Принципиальная схема узла защиты от перенапряжения

непосредственно связано с характеристиками мощного транзистора. Разработанные ранее схемотехнические решения защиты от перенапряжения [5, 6] не полностью удовлетворяют данным требованиям.

Схема (рис. 3) включает в себя источник смещения VT3—VT5, I1, R1, R2; датчик напряжения VT1, ограничитель VT2, исполнительный элемент R3, VT6. Датчик напряжения работает на участке обратнопропорциональной зависимости коэффициента усиления тока $h_{21э}$ от тока коллектора. Вследствие этого транзистор не разрушается при превышении напряжением $U_{кэ1}$ величины $U_{р}$. Резистор R2 представляет собой пинч-резистор, выполненный в базовой области транзистора. Его сопротивление определяется выражением:

$$R \approx kh_{21э},$$

где k — постоянный коэффициент, $h_{21э}$ — коэффициент усиления тока транзистора VT1 в схеме с общим эмиттером при $U_{кэ} = 0$. Таким образом, пинч-резистор R2 можно рассматривать как эквивалентный резистор цепи эмиттера транзистора VT1, сопротивление которого не зависит от разброса параметра $h_{21э}$.

Устройство (см. рис.3) работает следующим образом. При достижении напряжением $U_{р}$ величины 0,95 $U_{р}$ падение напряжения на резисторе R1 становится равным напряжению порога для открывания транзистора VT6. Появляется сигнал $U_{выкл}$, отключающий цепи смещения выходного каскада. При дальнейшем увеличении напряжения $U_{р}$ потенциал базы транзистора VT1 ограничится транзистором VT2.

Ток эмиттера транзистора VT1 определяется соотношением:

$$I_{э1} \approx (2U_{бэ} + I_{обр}R_2)/(R_2/h_{21э} + R_1),$$

где $I_{обр}$ — обратный ток коллекторного перехода транзистора VT1. Как видно из этого соотношения, ток $I_{э1}$, а значит и порог срабатывания защиты не зависит от абсолютного значения параметров R_2 и $h_{21э}$.

Таким образом, предлагаемое схемотехническое решение позволяет избежать влияния параметров датчика напряжения на величину порога срабатывания защиты.

ЛИТЕРАТУРА

1. Полупроводниковые приборы: Учебник для вузов/ /Н.М.Тугов, Б.А.Глебов, Н.А.Чарыков: Под ред. В.А.Лабунцова. — М.: Энергоатомиздат, 1990.
2. Taktvolle Stromversorgung. Die Technik geschalteter Nentzteile, ELRAD. 1988, N 9.
3. Добкин Р. ИС с защитой нагрузки — эквивалент мощного транзистора. — Электроника, 1974, № 3.
4. Диковский В.И. Выбор величины стабилизирующих резисторов в мощных транзисторах. — Электронная техника. Сер. 2. Полупроводниковые приборы, 1972, № 5.
5. W u G—Y. A new internal overload protection structure for the bipolar power transistor, IEEE J., 1983, v.SC—18, N 5.
6. M u r a r i B. Power integrated circuits: problems, tradeoffs, solutions, IEEE J., 1978, v. SC—13, N 6.

Рожков О.В. **Режим "сжатия границ" — новый режим работы гиперболоидного масс-спектрометра типа трехмерной ловушки.** — Рукопись деп. в ЦНИИ "Электроника", 1992, № Р-5479.

Описан новый режим работы масс-спектрометра типа трехмерной ионной ловушки, отличающийся от используемого в настоящее время так называемого режима "масс-селективного накопления" тем, что здесь осуществляется одномерная сортировка ионов, захваченных в объеме ионной ловушки. Сущность метода заключается в последовательном во времени раздельном формировании двух склонов массовых пиков спектра масс путем быстрого переброса рабочей точки на диаграмме стабильности от одной границы к другой по одной из координат. При этом рабочая точка иона по другим координатам находится в глубине диаграммы стабильности. Приведены расчетные и экспериментальные данные, показывающие большую устойчивость описываемого режима к влиянию искажений поля анализатора по сравнению с методом "масс-селективного накопления".

УДК 621.384.8

ДЕПОНИРОВАНИЕ

Бескорпусные фотоприемные модули

ХАТУНЦЕВ А.И., ВАСИЛЕВСКАЯ Л.М., СКРЫЛЕВ А.С., КРУТИЛИН В.Н., МОСТОВЛЯНСКИЙ Н.С., МАРКОВ А.Н., ОБОРОТОВ А.Ф.

В системах, использующих линейные и матричные твердотельные фоточувствительные приборы с переносом заряда (ФППЗ), широко применяются бескорпусные фотоприемные модули (ФПМ). Во многих случаях это позволяет не только упростить конструкцию и повысить надежность системы, но и улучшить ее технические характеристики (например, в результате облегчения теплового режима ФППЗ).

Даже поверхностный анализ представленных данных позволяет заключить, что системы параметров бескорпусных ФПМ в отличие от корпусных вариантов более однотипны и меньше отражают специфику применения. Однако существенно различаются требования к самим параметрам (и далеко не всегда в сторону их ужесточения). Не исключено, что это обусловлено более глубокой проработкой и детализацией заказчиком системных параметров и попыткой повысить надежность системы и удешевить ее, приближая конкретные значения параметров комплектующих узлов и блоков к действительно необходимым.

В то же время намечается тенденция «загрубления» реально достижимых параметров пороговых характеристик бескорпусных модулей (шум, динамический диапазон, пороговая чувствительность). Это в значительной степени связано с ухудшением согласования ФППЗ с системами управления и вывода информации, поскольку практически всегда для этих модулей существует исходное требование заказчика о пространственном удалении непосредственно ФППЗ от обслуживающего его электронного блока.

Цифровой универсальный фотоприемный модуль ФПМ-Л8

Предназначен для преобразования одномерного полутонового изображения в электрические сигналы логических уровней, код которых изменяется в соответствии с освещенностью фоточувствительных элементов фоточувствительного прибора с переносом заряда.

Модуль может применяться в качестве датчика изображения в контрольно-измерительных и других системах, содержащих:

источники питания;

ЭВМ с двоичным вводом информации или иное регистрирующее цифровое 10-разрядное устройство;

исследуемое изображение в диапазоне длин волн 400...1080 нм с освещенностью около 1 Вт/м^2.

Модуль предназначен для эксплуатации в нормальных условиях.

Основные технические данные

Тип ФППЗ	К1200ЦЛ2
Число элементов разложения	2000
Режим работы регистров	внутренний, непрерывный
Частота выходного сигнала, кГц	500
Вывод сигнала из регистров	объединенный
Время накопления, мс	4,2
Максимальное число разрядов	10
Тип АЦП	К1108ПВ1
Шаг квантования по освещенности (цена ЕМР), $\frac{\text{Вт/м}^2}{\text{ЕМР}}$	$2{,}2\cdot 10^{-3}$ *
Вывод сигнала	параллельный код
Напряжение/ток питания, В/мА	+ 15/36, + 5/217, —15/160
Амплитуда сигнала и синхронизации	уровни ТТЛ
Потребляемая мощность, Вт	5,5
Возможность оперативной замены ФППЗ	имеется

* Рассчитано по формуле $E_{max}/1024$ при максимальной освещенности $E_{max} = 2{,}3$ Вт/м^2 на длине волны 670 нм.

Бескорпусный фотоприемный модуль ФПМ-Л9 с непосредственным управлением от ЭВМ

Предназначен для преобразования одномерной видеоинформации в электрический сигнал и совместно с управляющей ЭВМ может применяться в качестве датчика изображения в контрольно-измерительных и других системах.

Для облегчения взаимодействия с ЭВМ используется внешний запуск регистров — поэлементный и построчный, вывод сигнала из модуля осуществляется по двум каналам — раздельному и произвольному (предусмотрена возможность задержки вывода информации по второму каналу). В указанном режиме контроля максимальная задержка составляет 100 элементов.

Конструктивно модуль выполнен в виде платы управления, соединенной с расположенным вне модуля ФППЗ типа К1200ЦЛ2.

Питание, управляющие импульсы и выход-

ной сигнал подаются к штырькам, установленным непосредственно на плате управления; допускается соединение с внешним устройством пайкой. Модуль питается от внешних источников напряжения: + 15 В/46 мА, + 5 В/195 мА и —15 В/35 мА.

При одновременном использовании нескольких модулей для обеспечения синхронной работы предусмотрена их предварительная установка в исходное состояние.

Модуль предназначен для эксплуатации в нормальных условиях.

Основные технические данные для режима контроля на длине волны 670 нм

Размер фоточувствительного элемента, мкм^2	12×10
Число элементов разложения	1000×2
Частота работы регистров, кГц	100
Время накопления, мс	11
Максимальный выходной сигнал, В	6
Динамический диапазон (по среднеквадратическому шуму), отн.ед.	6000
Форма выходного сигнала	импульсная
Максимальная освещенность, Вт/м^2	2
Коэффициент преобразования, В· м^2/Вт	3,7
Амплитуда синхроимпульсов	уровни ТТЛ
Габаритные размеры, мм	80×90

Фотоприемный модуль ФПМ-Л14 с цифровым выбором опрашиваемого регистра

Предназначен для использования в многоканальных линейных приемниках изображения (например, спектрозональных), работающих совместно с управляющей ЭВМ.

Конструктивно модуль состоит из двух плат, соединенных экранированными проводами и витыми парами длиной 100 мм (рис.1). Спектральная характеристика чувствительности ФПМ-Л14 приведена на рис.2.

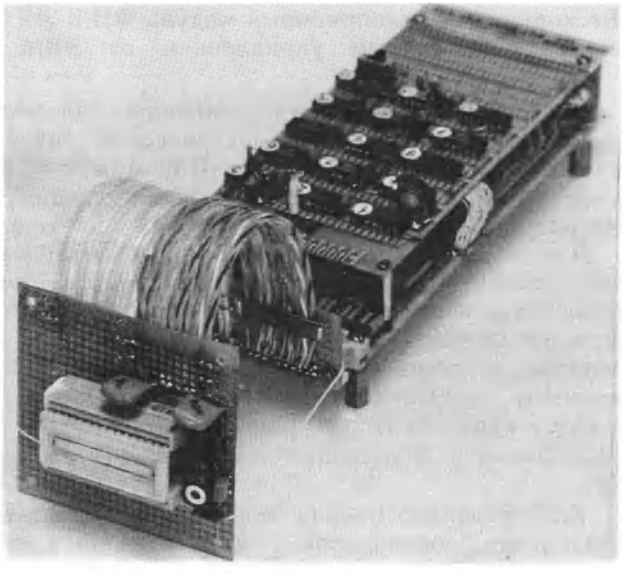


Рис. 1. Модуль ФПМ-Л14

Питание модуля осуществляется от трех внешних источников напряжения: +5 В/250 мА; +15 В/190 мА и —6 В/40 мА.

Основные технические данные

Тип ФППЗ	А1079
Число каналов изображения	4
Длина фоточувствительной линейки, мм	30, 72
Размер фоточувствительных элементов, мкм^2	15×15
Расстояние между фоточувствительными линейками, мм	0,57
Число опрашиваемых выходных регистров	8
Выбор опрашиваемого регистра	цифровой
Запуск системы управления	внутренний
Частота управления регистрами, кГц	200
Время накопления, мс	5,2*
Максимальный выходной сигнал, В	5
Динамический диапазон, отн.ед.	8300
Форма выходного сигнала	огибающая
Коэффициент преобразования (670 нм), В· м^2/Вт	2,4**
Спектральный диапазон, нм	400...1100
Максимальная освещенность (670 нм), Вт/м^2	2,1**
Потребляемая мощность, Вт	4,3

* При частоте регистра 200 кГц

** Без спектральных фильтров.

Примечания: 1. Возможно переключение системы управления на внешний запуск.

2. Возможно переключение частоты управления регистрами на 100 и 50 кГц.

Спектрозональный фотоприемный модуль ФПМ-Л18

Предназначен для преобразования цветных изображений видимого диапазона в электрическое напряжение, пропорциональное освещенности фоточувствительной области.

В качестве фотоприемника применен фоточувствительный прибор с переносом заряда в виде выполненных на одной подложке четырех фоточувствительных линеек, закрытых цветными RGB-фильтрами (синим, зеленым и красным); четвертый оптический канал — прозрачный.

Управление фотоприемником осуществляется от схемы, содержащей логическую часть (Лог.) и преобразователи уровней (ПУ1 и ПУ2) (рис.3). Привязка сигналов к нулевому уровню и построение огибающей осуществляется при помощи двойной коррелированной выборки (ДКВ). Источники питания — внешние: +5 В/240 мА; +15 В/270 мА и —15 В/270 мА. Спектральная характеристика чувствительности ФПМ-Л18 приведена на рис. 4.

Конструктивно модуль может быть выполнен как в корпусе, так и без него.

Срок разработки и изготовления модуля — 3—5 мес. после заключения договора.

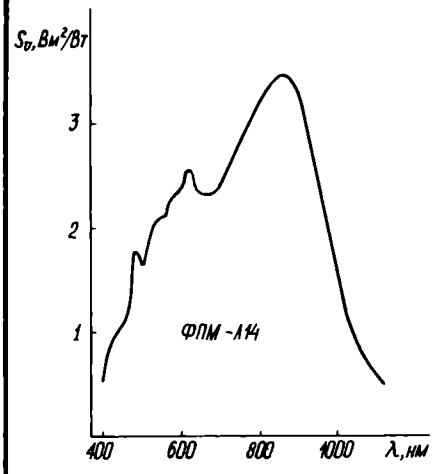


Рис. 2.

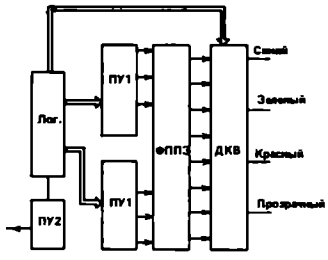


Рис. 3. Структурная схема ФПМ-Л18

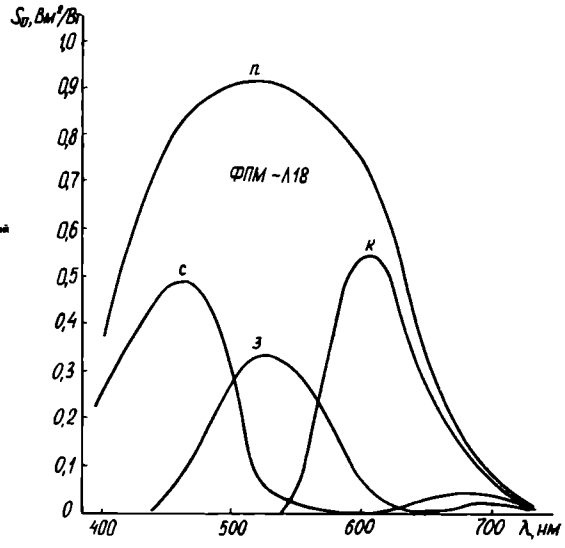


Рис. 4.

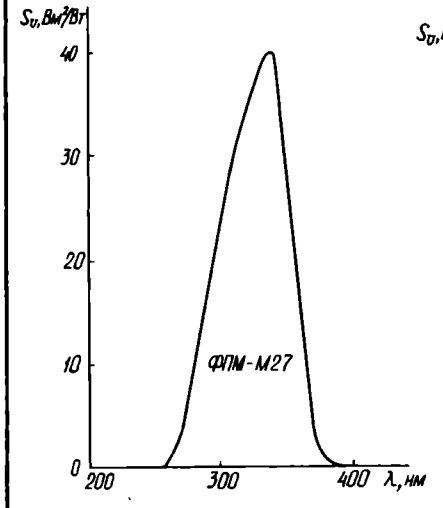


Рис. 6.

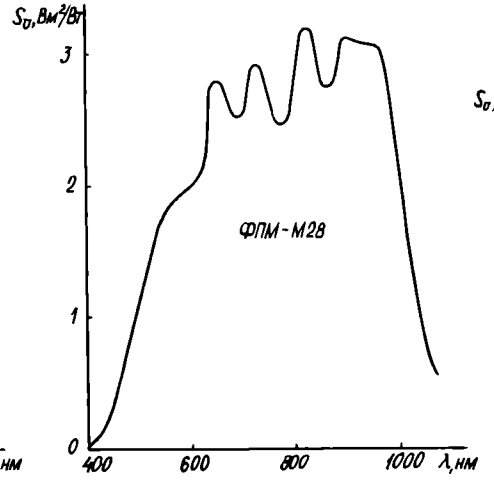


Рис. 7.

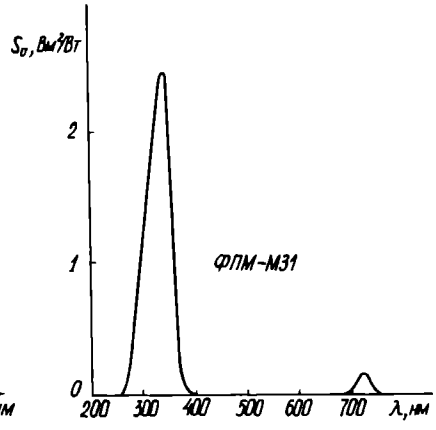


Рис. 8.

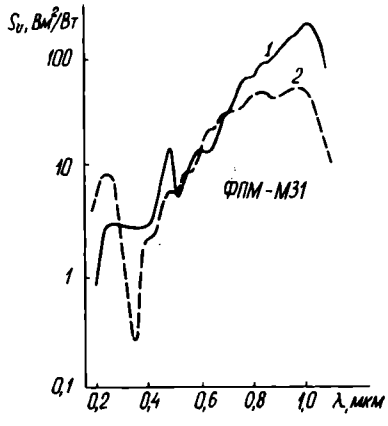


Рис. 9.

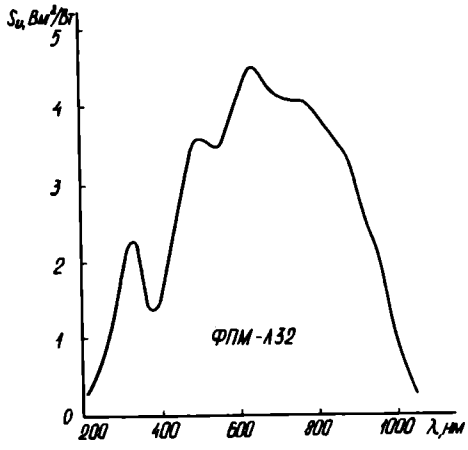


Рис. 10.

Рис. 2, 4, 6, 7, 8, 9, 10. Спектральные характеристики фоточувствительных модулей

Основные технические данные

Тип ФППЗ				А1079Ц
Число фоточувствительных каналов				4
Число фоточувствительных элементов в каждом канале				2048
Размер фоточувствительного элемента, мкм^2				15×15
Расстояние между соседними каналами, мкм^2				570
Способ управления модулем				внутренний
Режим работы регистров				непрерывный
Частота выходного сигнала, кГц				500
Время накопления, мс				4,1
Форма выходного сигнала				огибающая
Цветность канала	синий	зеленый	красный	прозрачный
Длина волны в максимуме, нм	460	530	610	530
Спектральная полоса канала, нм	80	100	100	220
Чувствительность каналов в максимуме, В · м^2/Вт	0,50	0,34	0,54	0,93
Динамический диапазон (по среднеквадратическому шуму), дБ	84	82	85	85
Максимальная освещенность, Вт/м^2	7,0	7,3	7,4	4,3
Максимальный выходной сигнал, В	3,5	2,5	4	4
Уровни синхронизации			ТТЛ	
Потребляемая мощность, Вт			9,3	

Примечание. Все фотоэлектрические параметры измерены с применением цветного фильтра СЗС-23.

Экономичный бескорпусный фотоприемный модуль ФПМ-Л26 на базе микросхем широкого применения

Предназначен для использования в считывающих устройствах штрих-кодов товарной продукции (рис.5).

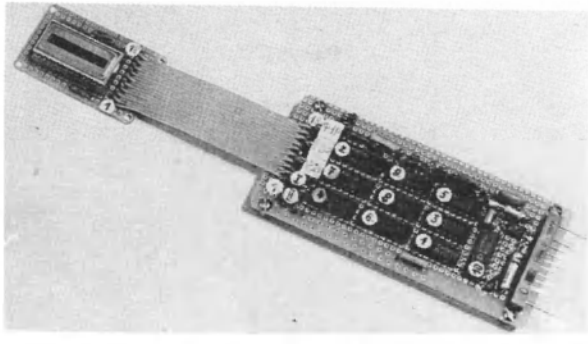


Рис. 5. Модуль ФПМ-Л26

В модуле применен линейный ФППЗ типа К1200ЦЛ2 и микросхемы серии К561. Питание осуществляется от внешнего источника напряжением 12 В.

Основные технические данные

Число фоточувствительных элементов	2000
Длина фоточувствительной области, мм	24
Число элементов разложения выходного сигнала	1000×2
Размер фоточувствительного элемента, мкм^2	10×12
Частота выходного сигнала, кГц	220
Время накопления, мс	4,8
Форма выходного сигнала	импульсная
Максимальный выходной сигнал, В	0,8
Динамический диапазон по среднеквадратическому шуму выходного сигнала	5000
Коэффициент преобразования (670 нм), В · м^2/Вт	0,5
Максимальная освещенность (670 нм), Вт/м^2	1,7
Уровни синхронизации	ТТЛ
Потребляемая мощность, Вт	0,5
Масса, г	65
Габаритные размеры платы управления, мм	113×51
Длина соединительного кабеля ФППЗ, мм	50

Матричный фотоприемный модуль ФПМ-М27, чувствительный в УФ диапазоне

Предназначен для преобразования изображений в ближней ультрафиолетовой части спектра в электрический сигнал. В качестве первичного преобразователя в модуле использована фоточувствительная матрица с переносом заряда, работающая в малокадровом режиме (без секции хранения). Спектральная характеристика чувствительности модуля имеет два максимума — на длинах волн около 340 нм (УФ диапазон) и 720 нм (красная область). Чувствительность в красной области не превышает 0,6% чувствительности в УФ диапазоне (рис. 6).

Выходные кадровый, строчной и поэлементный синхроимпульсы имеют уровни напряжения ТТЛ. Питание модуля осуществляется от двух внешних источников напряжения: + 5 и + 15 В.

Основные технические данные

Число элементов разложения V×H	578×442
Размер фоточувствительной области V×H, мм^2	9,2×6,2
Размер фоточувствительного элемента V×H, мкм^2	16×14
Частота вывода информации, МГц	1,67
Время накопления, мс	900
Спектральный диапазон, мкм	0,27...0,37
Максимальная освещенность, Вт/м^2	0,033*
Коэффициент преобразования, В · м^2/Вт	40*
Относительная максимальная чувствительность в красной области, %	0,6**
Форма выходного сигнала	импульсная
Максимальный выходной сигнал, В	1,3
Динамический диапазон (по среднеквадратическому шуму)	1300

* На длине волны 340 нм.
**На длине волны 720 нм.

Датчик направления движения изображения ФПМ-М28

Предназначен для дистанционного измерения и контроля направления движения равномерно перемещающихся неоднородных объектов (сюжетов, изображений). Может применяться в системах контроля оптически неоднородных (по излу-

чению, пропусканию, отражению и т.д.) лент, потоков, вращающихся цилиндров и других движущихся объектов.

При работе модуля в режиме датчика направления движения изображения в матричной секции осуществляется непрерывное накопление — считывание, причем скорость перемещения потенциальных ям в матричной секции должна совпадать со скоростью движения изображения по светочувствительной поверхности матрицы (режим с временной задержкой накопления — ВЗН).

Датчик эффективен при бесконтактном измерении и контроле углов и угловых перемещений объектов (стрелки, секторные диаграммы, спицы, заслонки и т.д.). Спектральная характеристика чувствительности модуля ФПМ-М28 приведена на рис.7.

Модуль питается от двух внешних источников напряжения:
+ 5 и + 15 В.

Основные технические данные

Формат фоточувствительной области	512×128
Скорость движения изображения, мм/с:	
максимальная	94
номинальная	18*
минимальная	4,7
Режим работы матричной секции	ВЗН
Размер фоточувствительного элемента в направлении движения, мкм²	12
Спектральный диапазон, мкм	0,44...1,1
Максимальный угол захвата, град	51,2**
Угловое разрешение, град	0,1**
Радиус закругления оптической секции (по центру оптической секции), мм	13
Максимальная освещенность (670 нм), Вт/м²	0,1*
Время накопления, мс	87*
Форма выходного сигнала	импульсная
Частота вывода информации, МГц:	
максимальная	2
номинальная	0,8*
минимальная	0,2
Максимальный выходной сигнал, мВ:	
прямое движение	250*
реверсивное движение	560*
Динамический диапазон (по среднеквадратическому шуму)	1250
Коэффициент преобразования (670 нм), В · м²/Вт	2,6

*Для номинального режима.
** Параметры конструкции ФППЗ
Примечание. Применяя оптические системы с различным увеличением, можно значительно изменять диапазон допустимых скоростей исследуемых объектов.

Фотоприемный модуль ФПМ-Л29 с преобразованием темпа вывода информации

Фотоприемный модуль ФПМ-Л29 при совместной работе с ЭВМ предназначен для анализа изображений (контроль распределения интенсивностей в световых пучках, дистанционное измерение размеров, измерение перемещений и т.д.). В модуле применен фоточувствительный прибор с переносом заряда типа К1200ЦЛ2.

Предусмотрено два режима работы модуля: при нормальной и пониженной освещенности.

Поясним нестандартные параметры модуля. Под сведенностью каналов понимается отношение выходного сигнала одного канала (с меньшим сигналом) к сигналу другого канала вблизи максимального сигнала.

Малосигнальная несовмещенность каналов — отличие от единицы величины, равной отношению светового сигнала одного канала (с меньшим сигналом) к световому сигналу другого канала (необходимо вычитать темновые сигналы) при заданной малой освещенности.

Длительность полного цикла работы зависит как от длительности записи информации в ОЗУ (при внутреннем управлении — около 4 мс), так и от длительности перезаписи в ЭВМ. Реально время непосредственного вывода информации зависит от значений параметров модуля, аппаратных параметров ЭВМ, а также вариантов программирования. В частности, при использовании совместно с ЭВМ «Электроника МС 0507. 02» с программированием на языке Паскаль длительность перезаписи из ОЗУ в ЭВМ составляет 100 мс. В этом случае длительность цикла записи составляет 104 мс.

Конструктивно модуль выполнен на двух платах размером 180×100 мм каждая. Плата ФППЗ содержит линейный фоточувствительный прибор, преобразователи уровня, устройство выборки — хранения и аналого-цифровой преобразователь. Цифровая плата содержит генератор сигналов управления, затвор данных, ОЗУ и коммутатор адресов.

Питание модуля осуществляется от внешних источников напряжения: +12 В/340 мА, +5 В/970 мА и —12 В/180 мА.

Основные технические данные

Тип ФППЗ	К1200ЦЛ2
Число фоточувствительных элементов	2000
Длина фоточувствительного поля, мм	24
Ширина фоточувствительного поля, мкм	10
Дискретность фоточувствительного поля, мкм	12
Время накопления, мс	7
Время вывода строки из ФППЗ, мс	3,5
Освещенность насыщения, Вт/м²	0,86*
Коэффициент преобразования, В · м²/Вт	3*
Максимальный выходной сигнал, ЕМР/В	1023/2,5
Напряжение одной ЕМР, мВ	2,5
Нулевой уровень отсчета, ЕМР	5 ± 3
Динамический диапазон (по среднеквадратическому шуму), отн.ед.	2500**
Сведенность каналов, отн.ед.	0,96*
Малосигнальная несовмещенность каналов, отн.ед.	0,36*
Тип и разрядность АЦП	1108ПВ1(10)
Уровни сигналов и синхронизации	ТТЛ
Выходное сопротивление лог. 1 , Ом	680
Предельный ток сигнала лог. 0 , мА	40***
Потребляемая мощность, Вт	11
Тип выходного цифрового соединителя	ОНП 58-64

* На длине волны 670 нм.
** Для аналогового выхода.
*** По справочным данным на микросхему.

Крупноформатный фотоприемный модуль ФПМ-М31 УФ диапазона

Предназначен для преобразования изображения УФ диапазона в электрический сигнал. В качестве первичного преобразователя использована неохлаждаемая матричная фоточувствительная микросхема А1094 (в плоском металлокерамическом корпусе) с дополнительным люминесцентным покрытием.

Параметры измерены с применением фильтра УФС-2 (рис.8.). Чувствительность в красной области спектра (700...730 нм) обусловлена окном прозрачности фильтра и чувствительностью полупроводникового материала матрицы в видимом диапазоне (кривая *1* на рис.9). При необходимости чувствительность в красной области спектра может быть существенно снижена с помощью фильтров со специальной спектральной характеристикой.

По договоренности с заказчиком можно изменять спектральную чувствительность матричного преобразователя В частности, на рис.9 кривая *2* смещена в более коротковолновую часть УФ спектра. Для повышения коэффициента преобразования фоточувствительная схема может быть изготовлена в охлаждаемом варианте.

Технические данные

Тип ФППЗ	А1094УФ
Число элементов разложения	800×800
Размер фоточувствительной области, мм^2	12×12
Размер фоточувствительного элемента, мкм^2	15×15
Режим работы матричного поля	без секции хранения
Время накопления, с	1
Частота выходного сигнала, кГц	625
Максимальный выходной сигнал, мВ	100
Рабочий спектральный диапазон, нм	280...370*[1]
Освещенность насыщения, Вт/м^2	0,041*[2]
Коэффициент преобразования, В· м^2/Вт	2,5*[2]
Спектральная зона красной области, нм	700...730*[1]
Относительная чувствительность в красной области, %	6,1*[2], *[3]
Коэффициент передачи модуляции, %	70*[1], *[4]
Форма выходного сигнала	импульсная
Динамический диапазон, отн.ед.	1000

*[1] С применением фильтра УФС-2 (5мм).
*[2] На длине волны 340 нм.
*[3] На длине волны 720 нм.
*[4] При пространственной частоте изображения миры 6 пар лин./мм

Спектрометрический фотоприемный модуль ФПМ-Л32

Модуль на твердотельном фоточувствительном приборе с переносом заряда предназначен для использования в системах контроля спектров плазмы в видимом диапазоне длин волн. В модуле использован ФППЗ типа К1200ЦЛ7.

Управление модулем осуществляется от внешних синхронизирующих устройств (например, ЭВМ).

Конструктивно модуль выполнен в виде платы управления и обработки и платы ФППЗ, соединенных между собой ленточным кабелем.

Питание осуществляется от внешних источников напряжения: + 20 В/100 мА, —20 В/60 мА. Спектральная характеристика чувствительности модуля приведена на рис.10.

Основные технические данные

Число фоточувствительных элементов	1026
Длина фоточувствительной области, мм	13
Размер фоточувствительного элемента, мкм^2	500×13
Способ управления модулем	внешний
Форма выходного сигнала	огибающая
Максимальный выходной сигнал, В	10
Динамический диапазон (по среднеквадратическому шуму), отн.ед.	20000
Коэффициент преобразования, В· м^2/Дж	143
Максимальная освещенность, Дж/м^2	0,7· 10^{-3}*[1] *[2]
Уровни синхронизации	ТТЛ
Потребляемая мощность, Вт	3,2*[3]
Габаритные размеры платы управления, мм	150×80
Возможность оперативной замены ФППЗ	имеется
Длина соединительного кабеля, мм	90

*[1] При времени накопления 30 мс.
*[2] На длине волны 670 нм.
*[3] На частоте выходного сигнала 50 кГц.

По всем вопросам обращаться к творческой группе разработчиков по телефону: (095) 365-01-70 (А.И.Хатунцев и др.)

Прокопьев Е.П. **Катализ германом роста слоев Ge_xSi_{1-x} в смешанных гидридном и дихлорсилановом процессах.** – Рукопись деп. в ЦНИИ "Электроника", 1992, № Р-5482.

Предложены схемы процессов роста поверхностных слоев Ge_xSi_{1-x} в газовых смесях $GeH_4+SiH_4+H_2$ и $GeH_4+SiH_2Cl_2+H_2$, объясняющие каталитический эффект присутствия германа в газовых смесях, заключающейся в резком увеличении значений скоростей роста при низких температурах и давлениях. Этот каталитический эффект позволяет получать качественные эпитаксиальные слои Ge_xSi_{1-x} с высокими значениями скоростей роста при низких температурах ведения процесса. В приложении приведены также результаты современных подходов к исследованию сложных систем материалов, фотохимических методов осаждения слоев кремния в гидридном процессе и некоторых новых методов исследований материалов электронной техники.

УДК 621.315.592

ДЕПОНИРОВАНИЕ

БИС передатчика системы дистанционного управления в инфракрасном диапазоне

БИС предназначена для систем дистанционного управления бытовой аудиовизуальной аппаратурой с передачей информации по коду RC-5. Используется в приборах с низким напряжением питания и большим временем дребезга кнопок клавиатуры. БИС может выдавать 2048 различных команд и использует клавиатуру с единичным точечным переключателем на каждую клавишу. При этом передатчик может управлять 32 различными устройствами и передавать каждому устройству 64 команды.

Характерным для БИС передатчика является бифазный принцип передачи кода:

Кодовая комбинация состоит из четырех частей:
стартовая часть — 1,5 бит (2×лог. 1);
контрольная часть — 1 бит;
системная часть — 5 бит;
командная часть — 6 бит.

БИС передатчика имеет вывод для подключения кварцевого резонатора.

Основные электрические параметры

Напряжение питания U_{cc}, В	2...7
Входное напряжение, В	—0,5...U_{cc} +0,5
Выходной ток, мА	+10
Входной ток, мА	+10
Выходное напряжение высокого уровня, В	U_{cc} —0,3
Выходное напряжение низкого уровня, В	0,3
Тактовая частота, кГц, не более	450
Ток потребления, мкА, не более	10

БИС изготовлена по стандартной 3-мкм КМОП-технологии с самосовмещением транзисторных структур и поликремниевыми затворами. Изоляция элементов вдоль поверхности осуществляется имплантированным антиканалом и толстым локальным оксидом. Для коммутации элементов на кристалле используют затвор из поликремния и один уровень алюминиевой металлизации. Размер кристалла 2,6×3,2 мм.

Конструктивно БИС может быть выполнена в стандартном 28-выводном пластмассовом DIP или планарном металлокерамическом корпусе типа Н09.28-1В.

Функциональный аналог БИС — схема 1506ХЛ3.

Выпускаемая заводом БИС имеет ряд преимуществ. Применение БИС позволяет существенно снизить потребляемую мощность передающего пульта ИК дистанционного управления, а также значительно повысить надежность и устойчивость передаваемого сигнала за счет введения большего, чем в других схемах, передатчика, интервала времени для устранения дребезга кнопок клавиатуры.

Г.А.ЛУКОВИЧ, В.Б.ПОЛУМБРИК, К.А.СТАДНИКОВ

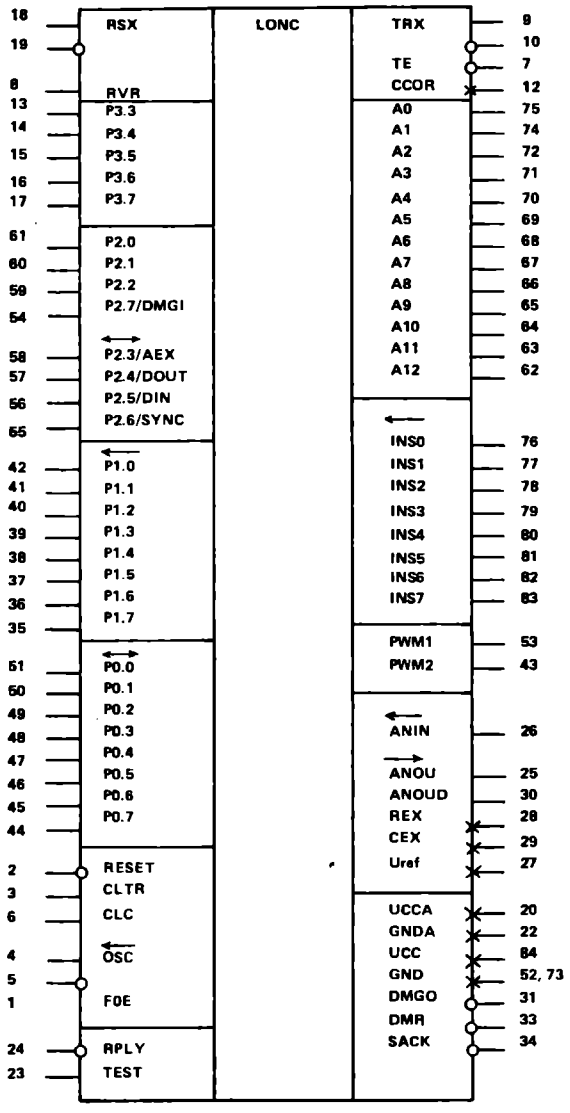
Кишиневский завод «Мезон»

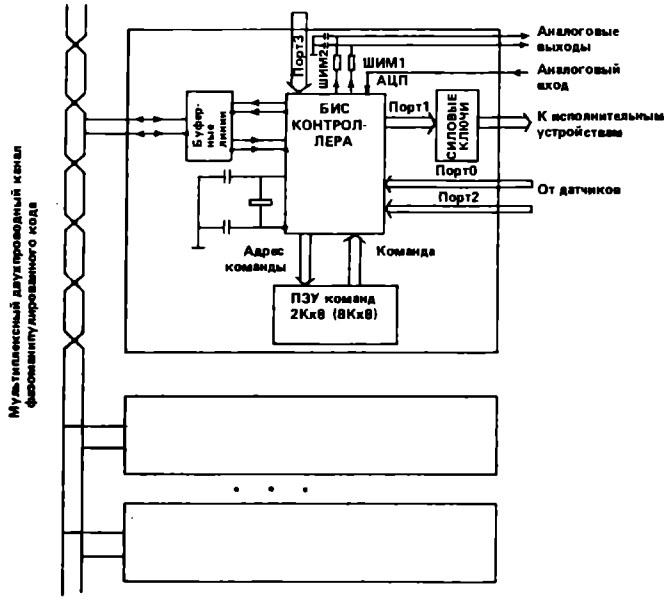
Для получения дополнительной информации просим обращаться по телефону: (0422) 43-01-72.

БИС контроллера информационно-управляющей сети MZ9001

Контроллер предназначен для сбора и обработки информации с датчиков (входной информационный поток) и выдачи управляющих воздействий на исполнительные устройства (выходной поток команд). Для создания сложных информационно-управляющих систем контроллеры могут быть объединены в сеть шинной топологии с использованием последовательного мультиплексного двухпроводного информационного канала с кодированием типа Манчестер II и максимальной скоростью обмена до 1 Мбит/с. Качество передаваемой информации отслеживается аппаратными средствами контроллера. Для измерения аналоговых величин и выдачи аналоговых воздействий контроллер имеет встроенный ЦАП/АЦП, а также два канала широтно-импульсной модуляции (ШИМ). Программа управления контроллером хранится во внешнем ПЗУ команд. Аппаратные средства контроллера в совокупности с программными позволяют организовать режим прямого доступа к памяти центрального процессора (если для функционирования системы он необходим) через линии каналов датчиков и исполнителей. Конструктивно контроллер выполнен в 84-выводном корпусе типа 5136.84-1.

БИС контроллера изготовлена по КМОП-технологии.





Обозначение вывода	Назначение
$\overline{TE}$	Разрешение передачи по линии (для внешних усилителей)
$\overline{RSX}$, RSX	Входы приемника с линии
$\overline{TRX}$, TRX	Выходы передатчиков в линию
P3.3-P3.7	Порт 3 (зашивка адреса позиции)
INS0-INS7	Команда
A0-A12	Адрес команды
P2.0-P2.7	Порт 2 (канал датчика 2/канал управления ПДП)
P1.0-P1.7	Порт 1 (канал исполнителей/адрес ПДП)
P0.0-P0.7	Порт 0 (канал датчика 1/канал данных ПДП)
RESET	Начальная установка
TEST	Тестирование и отладка
CLTR	Тактирование кодека Манчестер II
$\overline{CLC}$, OSC, OSC	Выводы подключения навесных частотозадающих элементов тактового генератора
ANIN	Вход АЦП
ANOU	Выход ЦАП
PWM1, PWM2	Выходы преобразователей двоичный код — ШИМ
REX, CEX	Выводы подключения навесных элементов схемы ЦАП
ANOUD	Непосредственный выход ЦАП
$\overline{RPLY}$	Ответ внешнего устройства
$\overline{DMGO}$	Выход разрешения ПДП
$\overline{DMR}$	Запрос ПДП
$\overline{SACK}$	Подтверждение ПДП
FOE, RVR	Тактирование и выход приемника (отладочные)
Uref	Вывод подключения источника опорного напряжения
UCCA	Питание аналоговое
UCC	Питание общее, силовое
GND	Общий (силовой)
GNDA	Общий (аналоговый)

Характеристика контроллера

Разрядность АЛУ и внутренней шины данных, бит	8
Разрядность каналов датчиков, бит (настройка 1/настройка 2)	16/8
Разрядность каналов исполнителей, бит (настройка 1/настройка 2)	8/16
Разрядность встроенного АЦП/ЦАП, бит	8
Число выходов ШИМ	2
Разрядность шины адреса команд, бит	13
Разрядность шины команд, бит	8
Максимальная емкость внешнего ПЗУ команд, Кбайт	8
Максимальная задержка внешнего ПЗУ команд, нс	1200/F_T (МГц)
Емкость встроенного СОЗУ	12×8
Максимальная тактовая частота, МГц:	
Mz9001-12	12
Mz9001-9	9
Mz9001-6	6
Mz9001-4	4
Длительность выполнения одной команды (при тактовой частоте 12 МГц), нс	250
Число последовательных мультиплексных каналов	1
Скорость передачи данных по мультиплексному каналу, Мбит/с	F_T (МГц)/12
Тип кода в мультиплексном канале	Манчестер II
Контроль принимаемых данных	по нечетности
Контроль конфликтов в мультиплексном канале	есть
Напряжение питания цифровых узлов, В	4,5...5,5
Напряжение питания аналоговых узлов, В	4,5...13,5
Ток потребления цифровых узлов (при F_T =12 MHz; U_{CC} =5,5 В), мА, не более	30
Ток потребления аналоговых узлов (при U_{CC} =13,5 В), мА, не более	5

Применение

Системы управления технологическими линиями

Бортовая информационно-управляющая сеть транспортных средств

Средства цифровой передачи информации

Аппаратура дистанционного управления

Охранные системы и системы спецсигнализации.

А.М.ТКАЧУК, С.С.БОГУШ, А.Л.ОСИПОВ
Кишиневский завод «Мезон»

Для получения дополнительной информации и по вопросам поставки просим обращаться по телефону: (0422) 43-01-86.

Терморезисторы с положительным температурным коэффициентом сопротивления

В.П.ГАВРИЛОВ

Терморезисторы с положительным температурным коэффициентом сопротивления (ПТКС) — позисторы используют для решения разнообразных задач. Области их применения определяются аномальной температурной зависимостью удельного сопротивления (рис. 1) и спецификой вольт-амперной характеристики (рис. 2). При использовании температурной зависимости удельного сопротивления позистора режим его работы определяется в основном температурой окружающей среды. В таком режиме, называемом режимом малых нагрузок, позисторы применяют в качестве датчиков. При использовании специфики ВАХ режим работы определяется током, протекающим через позистор; в режиме больших нагрузок позисторы применяют в качестве нагревателей.

Позисторные нагреватели в сравнении с металлическими омическими нагревателями (проволочными, ленточными, пленочными) экономичнее, долговечнее, надежнее, безопаснее, не требуют специальных регуляторов температуры, имеют меньшие размеры и массу, малую зависимость рассеиваемой мощности от напряжения питания.

В зависимости от назначения позисторы должны обладать определенным набором (сочетанием) электрических параметров и характе-

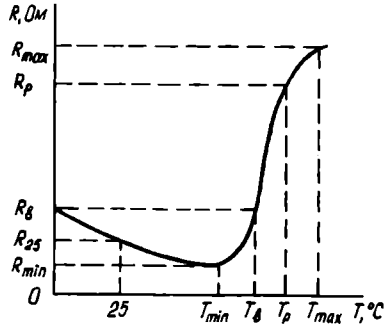


Рис. 1. Температурная зависимость сопротивления позисторов

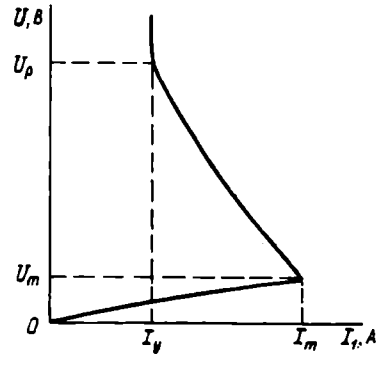


Рис. 2. Вольт-амперная характеристика позистора

Назначение	Номинальное сопротивление	Рабочее напряжение, В	ПТКС, %/°С	Температура переключения, °С	Рабочий ток, А	Постоянная времени, с
	Позисторы, используемые при больших нагрузках					
Защита от перегрузок	2...7,5 кОм	16...1000	6...35	60...165	2,5	5...120
Запуск электродвигателей	2...500 Ом	16...600	—	50...190	3,6...15	0,5
Для коммутационной задержки	2...7,5 кОм	30...1000	15...26	110...190	7...2,5	60...170
Размагничивание масок	3...5 кОм	100...270	16...35	50...170	3,6...10	80...225
Стабилизация тока	115...120 Ом	33...34	8...10	97...145	—	2
Нагревательные элементы	2...10 кОм	12...600	13...26	0...300	0,5...1,5	300
	Позисторы, используемые при малых нагрузках					
Измерение и контроль температуры	2,6...100 кОм	16...250	5...38	—30...+180	—	6...150
Защита от перегрева	30...175 Ом	15...100	18...38	60...180	100...5	14
Позисторы общего назначения	2...100 кОм	12...1000	6...75	—30...+300	2,5...15	0,5...300

ристик.

Основные характеристики позистора:

номинальное электрическое сопротивление при 25°С $R_{nom}=R_{25}$, Ом;

минимальное сопротивление R_{min}, Ом;

максимальное сопротивление R_{max}, Ом;

температура переключения $T_в$ при $R_в=2R_{25}$, °С;

ПТСК $\alpha=\frac{2{,}3\lg(R_р/R_в)}{T_р-T_в}\cdot 100$ в области скачка сопротивления, %/°С;

скачок в области ПТКС $K=R_{max}/R_{min}$.

Другие параметры позистора, определяющие условия его эксплуатации или функциональные возможности:

рабочее напряжение $U_р$, В;

напряжение переключения U_m, В;

ток опрокидывания I_m, А;

установившийся ток $I_у$, А;

мощность рассеяния в точке переключения $P_m=U_m I_m$, Вт;

установившаяся мощность $P_у=U_р I_у$, Вт;

постоянная времени,ч/с.

В таблице приведены параметры (практически реализованный диапазон значений) позисторов, выпускаемых заводом. Производство позисторов с нужными параметрами может быть организовано по требованию заказчика.

Примеры применения: чувствительный элемент датчиков (ЧЭД) температуры в схемах стабилизации температуры, регуляторах мощности, схемах температурной сигнализации, встроенной тепловой защиты электрических машин трансформаторов, подшипников, электродвигателей, мощных транзисторов, гибридных интегральных схем, диодов, транзисторных модулей, источников вторичного питания, температурной компенсации в транзисторных схемах и т.д.

Как термостаты-нагреватели позисторы используют для стабилизации температуры электронных схем, кварцевых генераторов, устройств СВЧ, болометров, блоков головок видеозаписи кассетных видеомагнитофонов и т.д.

Позисторы-нагреватели используют в электрорасческах и щипцах для завивки волос, в фенах и электроконвекторах, электробигуди, ингаляторах, подогревателях детского питания, сауне для лица, термосах, электрорадиаторах, электропаяльниках, электроплитках, электроутюгах, в качестве испарителей топлива, топливных фильтров — в автомобильных и тракторных дизельных двигателях, в подогревателях стекол, наружных зеркал заднего вида, подогревателях замков дверей, пусковых реле холодильников и т.д. Мощность таких подогревателей (единичных и сборок) — от долей ватта до 1 кВт и более, температура поверхности нагревателей от 20 до 300°С, а в позисторах новейших разработок — до 400...500°С.

Очевидно, что разработка новых типов позисторов расширит области их применения.

ЛИТЕРАТУРА

1. Шефтель И.Т. Терморезисторы.— М.: Наука, 1973.
2. Минкин С.Б., Шашков А.Г. Позисторы.— М.: Энергия, 1973.
3. Полупроводники на основе титаната бария/Под ред. К.Окадзаки. Пер. с яп.— М.: Энергоиздат, 1982.
4. Мэклин Э.Д. Терморезисторы.— М.: Радио и связь, 1983.

Котовский завод им. 50-летия СССР
тел. (075041) 2-56-32

Полупроводниковые резисторы — варисторы

В.П.ГАВРИЛОВ

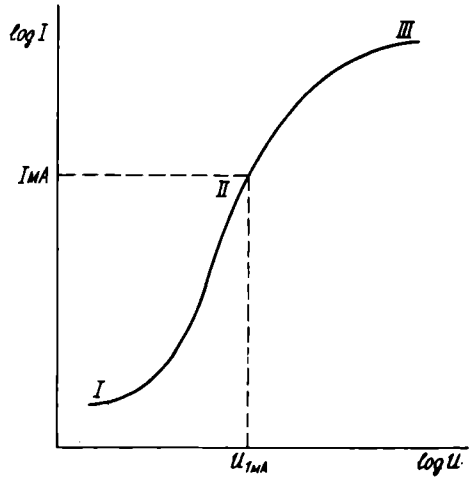
Варисторы — это полупроводниковые резисторы, сопротивление которых значительно изменяется при изменении подаваемого на них напряжения. Нелинейная ВАХ варисторов позволяет использовать их для защиты от перенапряжения, ограничения импульсов напряжения, защиты от помех, стабилизации напряжения, искрогашения на разрывных электрических контактах и коллекторах электрических машин.

Основные параметры варисторов:
классификационное напряжение $U_к$ при токе 1 мА;
коэффициент нелинейности α;
максимальное напряжение ограничения $U_{гА}$;
вольт-амперная характеристика (ВАХ).

В области малых токов ($10^{-8}...10^{-5}$ А), или в предпробойной области (*I* на рисунке), зависимость тока от напряжения близка омической, сопротивление варисторов достигает больших значений. При переходе в область средних токов (*II*) реализуется варисторный эффект на фоне очень быстрого нарастания тока — на несколько порядков (от 10^{-5} до 10^{3} А), напряжение на варисторе изменяется в очень небольших пределах по сравнению с изменением тока. В области больших токов (*III*) зависимость тока от напряжения близка омической, как и в области малых токов

Область средних токов (*II*) — рабочая область варисторов. Ее начальная точка определяется классификационным (варисторным) напряжением (например, при токе 1 мА напряжением $U_{1\,мА}$), конечная — максимальным напряжением ограничения $U_{гА}$. Вольт-амперная характеристика в рабочей области достаточно точно аппроксимируется уравнениями:

$$U=AI^{\alpha}; \qquad I=BU^{\beta}.$$



Вольт-амперная характеристика варистора

где *U*, *I* — напряжение и ток варистора; *A*, *B*, α, β — постоянные коэффициенты, α называется показателем нелинейности, β — коэффициентом нелинейности, причем $\beta=1/\alpha$. Численно коэффициент нелинейности определяется уравнением

$$\beta=(\log I_2-\log I_1)/(\log U_2-\log U_1).$$

Постоянные коэффициенты *A* и *B* связаны соотношением:

$$B=A^{-1/\alpha}=A^{-\beta},$$

где $A=A_1\dfrac{h}{S^{\alpha}}$; A_1 — величина, зависящая от материала токопроводящего элемента и численно равная напряжению на образце размерами 1×1×1 см при протекании через него тока 1 А; *h* — расстояние между электродами резистора, см; *S* — площадь поперечного сечения резистора, см^2.

Заводом выпускаются два вида варисторов — на основе оксида цинка и титаната бария. В основном выпускаются кольцевые варисторы с классификационным напряжением от 1 до 50 В, предназначенные для устройств подавления помех и импульсных перенапряжений, искрения на коллекторах микроэлектродвигателей. Конструкция варисторов позволяет устанавливать их непосредственно на валу ротора.

Конструктивное исполнение и классификационное напряжение определяются, как правило, заказчиком в зависимости от назначения и области применения.

ЛИТЕРАТУРА

1. Удалов Н.П. Полупроводниковые датчики.— М.: Энергия, 1965.
2. Зайцев Ю.В., Марченко А.Н., Вашенко И.И. Полупроводниковые резисторы в электротехнике.— М.: Энергоатомиздат, 1988.
3. Мартюшов К.И., Зайцев Ю.В. Нелинейные полупроводниковые резисторы.— М.: Энергия, 1968.
4. Иванов Э.И., Коричева В.В. Производство и применение в аппаратуре нелинейных полупроводниковых резисторов (оксидно-цинковых варисторов) и терморезисторов за рубежом.— Обзоры по электронной технике. Сер. Радиодетали и компоненты, 1991, вып. 1.

Котовский завод им. 50-летия СССР
тел. (075041) 2-56-32

D-ключ — D-SWITCH — D-SCHALTER — импульсный ключ с запоминанием сигнала управления

КЛИМОВ В.В. *канд.техн.наук*

Импульсный ключ с запоминанием сигнала управления или запоминающий ключ (ЗК) — новый элемент цифровой электроники. Это устройство, осуществляющее коммутацию импульса со входа на выход по сигналу управления и запоминающее сигнал управления в момент начала и на все время действия коммутируемого импульса. В результате изменение сигнала управления после начала действия и во время действия коммутируемого импульса не изменяет коммутации.

Существует три разновидности ключей:

1) ЗК-1 — с неизменяющейся при коммутации длительностью импульсов;

2) ЗК-2 — с прекращением коммутации импульса при изменении сигнала управления во время коммутации;

3) ЗК-3 — с началом коммутации импульса при изменении сигнала управления во время действия импульса на входе коммутации.

Ключ ЗК-1 является полным аналогом схемы управления счетного триггера, ключи ЗК-2 и ЗК-3 — принципиально новые устройства, которые не существовали до введения понятия «импульсный ключ с запоминанием сигнала управления».

Использование схемы управления счетного триггера в качестве самостоятельного элемента цифровой электроники — импульсного ключа с запоминанием сигнала управления — позволило найти нетрадиционные области применения (не для счетного запуска) этого элемента, разработать новые схемы и новые виды ЗК. Импульсные ключи могут быть использованы в цифровых устройствах на микросхемах, в том числе в триггерах, счетчиках, распределителях импульсов, сдвигающих регистрах, управляемых делителях частоты, в устройствах синхронизации и временного разделения импульсных сигналов, для суммирования импульсных сигналов, выделения сигналов различной частоты из двух импульсных сигналов, формирования и регистрации серий импульсов, деления, умножения, возведения в степень и извлечения корня.

Использование импульсного ключа с запоминанием сигнала управления в цифровой технике позволило добиться единства технических решений, унифицировать ряд устройств и их выходные сигналы, решить проблему «состязания элементов» при переключениях.

КЛИМОВ Валентин Викторович

Кандидат технических наук, окончил Таганрогский радиотехнический институт. Защитил диссертацию «Устройства с управляемым режимом работы» в Ленинградском электротехническом институте. Автор трех книг, 35 статей и 170 изобретений. В 1969 г. разработал схему управления счетного триггера в качестве самостоятельного элемента цифровой техники и ввел в цифровую электронику понятие «импульсный ключ с запоминанием сигнала управления»

Превращение схемы управления триггера со счетным входом — комбинация RS-триггера и ЗК — в самостоятельный элемент цифровой техники и введение условного графического обозначения этого элемента существенно упрощают чертежи многих цифровых устройств.

ЛИТЕРАТУРА

1. А.с. № 285050 (СССР). Электронный коммутатор импульсов/В.В.Климов.— Опубл. в Б.И., 1970, № 33.

2. А.с. № 366575 (СССР). Электронный ключ с запоминанием сигнала управления/В.В.Климов.— Опубл. в Б.И., 1973, № 7.

3. Климов В.В. Импульсные ключи в цифровых устройствах. Изд. 2-е, перераб. и доп.— М.: Радио и связь, 1989.— 112 с. (Массовая б-ка инженера «Электроника»).

4. А.с. № 1185601 (СССР). Реверсивный счетчик/В.В.Климов.— Опубл. в Б.И., 1985, № 38.

Справки по адресу:
г. Екатеринбург, а/я 155.

Универсальное программируемое ARC-звено второго порядка

КРУТЧИНСКИЙ С.Г., ИВАНОВ Ю.И., ГРИШИН С.В., БУДЯКОВ И.В., МАЛИНСКАЯ Т.А.

Различными фирмами и корпорациями радиоэлектронного профиля выпускаются микросхемы, представляющие собой универсальные звенья второго порядка, которые в большинстве случаев можно использовать для решения самых разнообразных задач частотной селекции аналоговых сигналов как в каскадных, так и во многопетлевых структурах. Эти микросхемы можно разделить на два основных класса. В первом — основные параметры звена задаются внешними прецизионными резисторами [1]. Во втором [2] — управление этими же параметрами осуществляется напряжением по методу переменной крутизны полупроводникового элемента. Изделия (микросхемы) первого класса удобно использовать в фильтрах и корректорах с фиксированными параметрами, так как в перестраиваемых и адаптивных устройствах частотной селекции необходимо дополнительно применять достаточно сложные прецизионные управители [3]. Эти же устройства, построенные на базе микросхем второго класса, в силу низкой стабильности переменной крутизны полупроводникового элемента не могут иметь хороших метрологических характеристик.

Разработана микросхема универсального программируемого звена, высокие метрологические показатели которого получили подтверждение в реальных системах диагностики. Микросхема выполнена в стандартном корпусе К157 и реализует полный набор передаточных функций — фильтр нижних частот (ФНЧ), фильтр верхних частот (ФВЧ), полосовый фильтр (ПФ), режекторный фильтр (РФ).

Техническая характеристика

Частота полюса	1 Гц—100 кГц
Точность установки полюса, %	не хуже 1
Коэффициент передачи для любого режима	1
Добротность полюса	0,5—15
Динамический диапазон, дБ	
для ФВЧ и РФ	не менее 85
для ФНЧ и ПФ	не хуже 98
Потребляемая мощность, Вт	не более 0,255
Напряжение питания, В	—15; + 15; + 5

В микросхеме имеются дополнительные выводы, подключение к которым внешних резисторов позволяет произвольно изменять коэффициент передачи и добротность звена. При необходимости напряжение источников питания можно уменьшить до ± 9 В, что практически в два раза уменьшает потребляемую мощность и верхний уровень динамического диапазона. Разработан вариант микросхемы с программированием потребляемого тока и, следовательно, с возможностью по совокупности требуемых параметров минимизировать потребляемую изделием мощность.

Управление частотой полюса и добротностью осуществляется 14-разрядным кодом, совместимым с положительной логикой, что при необходимости обеспечивает инициализацию работы блока частотной селекции через стандартные трехуровневые буферные регистры или интерфейсные БИС.

Известно [4], что качество схемотехники ARC-звеньев характеризуется произведением его добротности на максимальную частоту полюса при заданной нестабильности и площади усиления активных элементов. Так, в микросхеме VAF 42 фирмы Burr-Brown [1] этот показатель не превышает 500 кГц при площади усиления операционных усилителей (ОУ) 4 МГц. В предлагаемом изделии благодаря использованию новых схемотехнических принципов [5, 6] этот показатель обеспечивается применением более дешевых и экономичных ОУ с площадью 1 МГц.

Как показывают дополнительные исследования, рассмотренная микросхема вносит существенные изменения в системы связи и измерительную технику. Например, становится реальным в анализаторах спектра использовать узлы многоканальной фильтрации с высокой идентичностью фазовых характеристик; создавать адаптивные к сигналу фильтры и избирательные устройства с программируемыми видами частотных характеристик, что в конечном итоге расширяет функциональные возможности стандартных приборов. Можно также наладить производство портативных диагностических устройств, не имеющих зарубежных аналогов.

Значительные изменения могут произойти и с устройствами цифровой обработки сигналов (ЦОС). На базе функционально полных программируемых фильтров и сигнальных процессоров легко реализуются основные процедуры анализа непрерывных во времени информационных потоков. Поэтому микросхему целесообразно включать в состав программируемых модулей ЦОС. Такие модули, в отличие от устройств ДSP10/АД, ДSP25/АД, MPF НТК «Инструментальные системы» воспроизводят принцип программируемости архитектуры и, следовательно, решают более широкий круг практических задач.

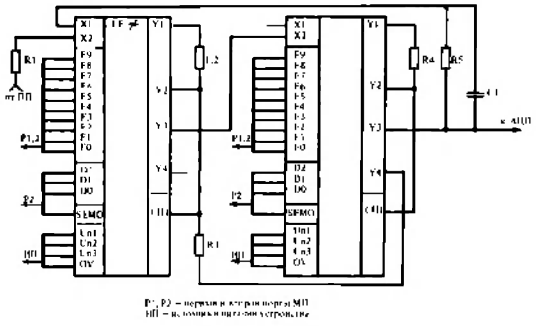


Схема интерфейсного фильтра низких частот: P1, P2 — первый и второй порты, МП, ИП — источники питания устройства.

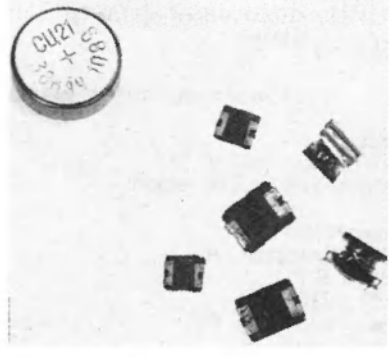
В качестве примера рассмотрим применение микросхемы для повышения быстродействия и точности цифровых приборов стандартной конфигурации [7]. Так, в случае применения в системе 16-разрядных АЦП к его входу [7] можно подключить изображенный на рисунке ограничитель спектра, параметры которого задаются 13-разрядным кодом. Этот фильтр при максимальной частоте среза 100 кГц имеет динамический диапазон 98 дБ, а неравномерность его амплитудно-частотной характеристики не превышает 0,1 %. При любой структуре ограничителя спектра на базе микросхем VAF41, VAF42 фирмы Burr-Brown [1, 7] динамический диапазон не превышает 72 дБ и, следовательно, эффективность использования 16-разрядных преобразователей оказывается низкой. Учитывая, что современные быстродействующие АЦП с высокой разрешающей способностью являются гибридными ИС и потребляют от стандартных шин питания токи до 150 мА (ГИС АДС-930, АДС-4344 фирм Detal и Analogic), применение рассматриваемого аналогового фильтра незначительно изменит общие габариты и потребляемую мощность.

Процесс внедрения предлагаемой микросхемы в инженерную практику можно существенно упростить с помощью разработанной и апробованной для решения практических задач диалоговой подсистемы проектирования устройств частотной селекции. (Таганрогский радиотехнический институт, тел. 6-16-91, 6-16-89).

ЛИТЕРАТУРА

1. Гудина Ф.Ф. Однокристальный фильтр непрерывного времени с прецизионными конденсаторами. — Электроника, 1991, № 17, с.73.
2. Гудина Ф.Ф. Интегральные линейные фильтры, программируемые напряжением. — Электроника, 1990, № 5, с. 14—17.
3. Крутчинский С.Г., Крикун И.Я. Расширение диапазона перестройки ARC-схем с решающими усилителями. — Избирательные системы с обратной связью. — Таганрог. 1983, вып. 5, с.56—61.
4. Синтез активных RC-цепей. Современное состояние и проблемы/ Под ред. А.А.Ланнэ. — М.: Связь, 1975. — 296 с.
5. Крутчинский С.Г. Синтез структур перестраиваемых ARC-схем с расширенным частотным и динамическим диапазоном.—Избирательные системы с обратной связью. — Таганрог, 1991, вып. 7, с. 7—23.
6. Крутчинский С.Г., Гришин С.В. Синтез малошумящих перестраиваемых звеньев с активной компенсацией. — Избирательные системы с обратной связью. — Таганрог, 1991, вып. 7, с. 70—78.
7. Кевин Р., Шарп. Фильтрация с защитой от положения спектров. — Электроника, 1991, № 2, с. 30—34.

Миниатюрные катушки постоянной индуктивности



Преимущества ЧИП-катушек индуктивности:
- миниатюрные размеры;
- малая масса;
- автоматизация процесса сборки и сокращение трудоемкости изготовления;
- малое поле рассеяния.

По основным параметрам выпускаемые заводом ЧИП-катушки индуктивности не уступают изделиям ведущих фирм:TDK, MuRata, Coilcraft.

ЧИП-катушки индуктивности имеют проволочную конструкцию, наиболее просты в изготовлении и находят широкое применение у изготовителей бытовой электроники в Японии, США, Западной Европе.

При поверхностном монтаже катушек используется автоматизированная сборка. Размеры катушек стандартизированы и требуется высокая точность их размеров. Характеристики катушек индуктивности в значительной степени зависят от размера и формы изделия в отличие от характеристик резисторов и конденсаторов.

Катушки индуктивности монтируются на поверхность плат. Выпускаются катушки двух типов: герметизированные и открытого типа.

Герметизированные ЧИП-катушки индуктивности выпускают двух типоразмеров — в корпусах А и В. Размеры корпусов соответствуют рекомендациям Ассоциации электронной промышленности (EIA). В корпусе А индуктивность достигает 180 мкГн, в корпусе В — 1000 мкГн. Добротность катушек $Q = 30...40$. Диапазон их рабочих температур от —60 до + 60°С. Температурный коэффициент индуктивности $ТК_L = 6 \cdot 10^{-4}$. Возможно изготовление ЧИП-катушек с номинальным значением, соответствующим ряду Е12. Типовой допуск на изготавливаемые катушки: ± 10, ± 20%. По специальному заказу возможно изготовление катушек с допуском ±5%.

Герметизированные ЧИП-катушки монтируются на поверхность плат пайкой в газовой среде или инфракрасной пайкой (260° С в течение 10 с).

Тип корпуса	Размер, мм длина	ширина	высота
А	3,2 ± 0,2	2,5 ± 0,3	2,2 ± 0,3
В	4,5 ± 0,3	3,2 ± 0,2	3,2 ± 0,3

ЧИП-катушки индуктивности открытого типа конструктивно представляют прямоугольную гантель, нижние грани которой металлизированы.

Рабочий ток через ЧИП-катушку 250 мА, это обусловливает применение ее в качестве дросселя в цепях питания. Диапазон индуктивностей 1...1000 мкГн. Температура пайки 260° С в течение 5 с.

ЧИП-катушки индуктивности поставляются россыпью, возможна поставка на ленте шириной 8 и 12 мм.

Немедленная поставка опытных образцов.

О ценах и условиях поставки можно узнать на фирме-изготовителе по адресу:

Размеры, мм		
длина	ширина	высота
4,5 ± 0,3	3,2 ± 0,25	2,6 ± 0,2

О.Н.ФУРСА, В.Е.ПРОКУДОВИЧ.

г. Белая Церковь Киевской обл., ОКТБ при заводе радиокерамики. Тел. 6-52-22.

экономика

экономика производства

Построение системы анализа работы предприятия

МАГОМЕДОВ С.М., ВЛАДЫКИН Е.Н., КАРИЕНКО Л.В., МАСЛЕННИКОВ С.Л.

Стабильность результатов производственной деятельности предприятия является важнейшей предпосылкой финансового успеха в условиях рынка. Это предопределяет актуальность поставленного авторами вопроса о необходимости создания информационно-технической системы анализа стабильности производственной деятельности (АСПД) на предприятиях электронной и других отраслей промышленности, процессы функционирования которых носят стохастический характер.

Для оценки результатов проводится статистический анализ производственной деятельности предприятия. Изложение иллюстрируется примером формализации одной из задач АСПД применительно к условиям предприятия "Эльтав" (г. Махачкала). Намечаются этапы реализации системы АСПД на предприятии.

Результаты оценки стабильности открывают возможности для получения сертификатов соответствия на продукцию предприятия, позволяют выявлять недостатки во взаимодействии с поставщиками/потребителями и определять производственные звенья, дестабилизирующие деятельность предприятия. Однако об эффективности системы АСПД можно будет судить после получения результатов на реальном статистическом материале.

Достижение мирового уровня качества электронных приборов (аппаратов, устройств) обусловливает высокие требования к параметрам комплектующих изделий (транзисторов, интегральных схем и др.), выпускаемых промышленными предприятиями, качество изделий электронной техники обеспечивается внедрением современных технологий и оборудования (прежде всего, японских, американских, немецких), контрольных процедур на всех этапах производства, разработкой мер по устранению конкретных причин появления брака.

Производство ИЭТ носит массовый (крупносерийный) характер, на качество изделий влияет значительное количество трудноконтролируемых факторов (например, микроклимат в производственных помещениях), предприятия имеют разветвленную сеть потребителей/поставщиков. Это предопределяет стохастический характер процессов даже в самом современном производстве, и, следовательно, неполную предсказуемость результатов производственной деятельности предприятия.

Указанный характер производства присущ, например, головному заводу «Эльтав» (г. Махачкала) ПО «Эльдаг», основной продукцией которого являются интегральные схемы КР531, КР599, К145ВХ205 и мощные транзисторы КТ829, К872.

Стремление исключить влияние случайных факторов (полностью «детерминировать» производственные процессы) привело бы к значительным техническим трудностям и существенному возрастанию затрат на разработку мер, связанных с повышением качества изделий. Поэтому представляется возможным ограничить стохастичность пределами, несущественно влияющими на результаты конечной деятельности предприятия. Такой подход потребует анализа стабильности результатов производственной деятельности предприятия в целом и обеспечения мер по регулированию стохастичности «производственных процессов».

Эффективная деятельность руководства предприятия в этом направлении потребует создания в дополнение к органам оперативного управления специальной системы АСПД предприятия. Система обеспечит получение информации, необходимой для решения ряда задач совершенствования производственной системы (снабжение—производство—реализация продукции), ее взаимодействия с поставщиками/потребителями. Основными задачами являются:

а) обоснование перечня подлежащих контролю параметров производственной системы и контрольных нормативов на них;

б) определение объемов и процедур контрольных испытаний;

в) прогноз временных интервалов (или объемов) бездефектного выпуска изделий определенной номенклатуры;

г) выявление номенклатуры изделий, наиболее существенно влияющих на стабильность результатов производственной деятельности;

д) поиск слабых звеньев в цикле «входной контроль—технологический производственный процесс—выходной контроль—реакция потребителя» и диагностика причин невыполнения контрольных нормативов;

е) выбор состава потребителей (поставщиков), предпочтительных в смысле влияния на стабильность производственной деятельности.

При построении системы АСПД будем также учитывать, что ее реализация в перспективе создает базу для включения предприятия в *национальную и международную организацию сертификации продукции* [2]. Сертификация соответствия — это действие третьей стороны, доказывающее, что обеспечивается необходимая уверенность в том, что должным образом идентифицированная продукция соответствует нормативному документу. Указанные действия реализуются лабораторией, аккредитованной при органе сертификации (территориально она может располагаться на предприятии).

Система сертификации может быть ориентирована на одну или несколько *ступеней гарантии качества* [2].

Первая ступень (простейший вид сертификации) — *испытания образца* изделия, результаты которого распространяются на все аналогичные изделия;

Вторая ступень — *аттестация производства,* положительные результаты которой дают основание полагать, что производство достаточно стабильно и в состоянии обеспечить такое же качество изготовления, какое было зарегистрировано при сертификационных испытаниях.

Сертификация по первой и второй ступеням носит периодический характер.

Третья ступень — *сертификация систем качества,* т.е. проверка предприятия на возможность обеспечения высокой эффективности действующей системы качества (выдача предприятию сертификата, наличие которого исключает необходимость многочисленных проверок фирмы заказчиками и потребителями).

Наличие системы АСПД, реализующей комплексный анализ результатов производственной деятельности предприятия, может стать веским аргументом для органа, проводящего сертификацию производственной системы по третьей ступени гарантии качества.

Предлагаемый методический подход базируется на разработанном в МГТУ им. Н.Э.Баумана вероятностно-статистическом анализе функционирования стахостических систем, который может быть применен к системам различной природы (техническим, экономическим, природным, социальным). Согласно этому методу проводится анализ влияния различных факторов производственной системы (входных параметров) на один или несколько показателей, характеризующих результаты производственной деятельности (выходные параметры).

Для предприятия «Эльтав», на наш взгляд, в качестве такого интегрального показателя стабильности производственной деятельности можно использовать вероятность отсутствия рекламаций потребителей

$$P(B)=1-P(\bar{B}),$$

где B — событие, состоящее в отсутствии рекламаций; $\bar{B}$ — событие, противоположное B, т.е. состоящее в появлении хотя бы одной рекламации.

Критерий стабильности производственной деятельности предприятия

$$P(B) \geqslant P_{гар} \qquad (1)$$

имеет смысл достижения уровня (гарантийной) вероятности $P_{гар}$ и выполнение его, с точки зрения руководства, означает практически отсутствие рекламаций. Так, по мощным транзисторам КТ829, серийно выпускаемым на заводе «Эльтав» уровень рекламаций за 1991 г. составил 0,0009% при допустимом уровне 0,0028%.

Одна из основных функций системы АСПД — *прогностическая*. Показатель $P(B)$ характеризует стабильность функционирования производственной системы (ПС). Поэтому убедившись по результатам предшествующей деятельности предприятия в его достаточно устойчивой работе, можно рассчитывать на сохранение достигнутого уровня стабильности в будущем, если входные параметры производственной системы не будут существенно изменяться.

Система АСПД функционирует дискретно (рис. 1). На основе данных о реализациях производственного процесса (о связи значений входных параметров ПС с наличием или отсутствием рекламаций), накопленных к моменту «включения» системы АСПД (t), производится оценка показателя $P(B)$ и формируется система контроля ПС на последующий период (τ) деятельности предприятия. Система включает: перечень параметров ПС, подлежащих контролю при последующем ее функционировании (в период $t...t+\tau$); перечень контрольных нормативов (допустимые значения контролируемых параметров); процедуры контроля; требуемое число контрольных испытаний.

В дальнейшем анализируется соответствие разработанной и функционировавшей в предшествующий период систем контроля (производится «сертификация» системы качества). Если из результатов анализа следует, что необходима стабилизация производственной деятельности (ужесточение контрольных нормативов, расширение перечня контролируемых параметров и др.), то вырабатываются и выдаются руководству предприятия соответствующие рекомендации.

При формировании системы контроля ПС обосновывается комплекс мероприятий и процедур, направленных на проверку выполнения условия (1) в течение планируемого периода τ. В условиях стабильной деятельности предприятия система АСПД может быть использована для решения названных аналитических задач, а при появлении рекламаций вырабатывать рекомендации по корректировке деятельности.

Функционально система АСПД является консультативным органом при руководстве предприятия (не подменяющая органы оперативного управления и контроля), обеспечивающим его аналитической информацией, необходимой для поддержания стабильности производственной деятельности и поддержания престижа фирмы.

Анализ стабильности производственной деятельности предприятия может быть возложен на специальную информационно-аналитическую группу (ИАГ) (рис. 2). В состав группы на предприятии «Эльтав» предполагается включить 7—10 человек. Основу технического оснащения группы составит автоматизированное рабочее место на базе ПЭВМ. Подключение АРМ к информационной системе предприятия обеспечит получение первичной статистической информации о производственной деятельности подразделений по каналам передачи данных в автоматическом (автоматизированном) режиме.

Операторы АРМ в диалоговом режиме могут:
формировать банк статистических данных;

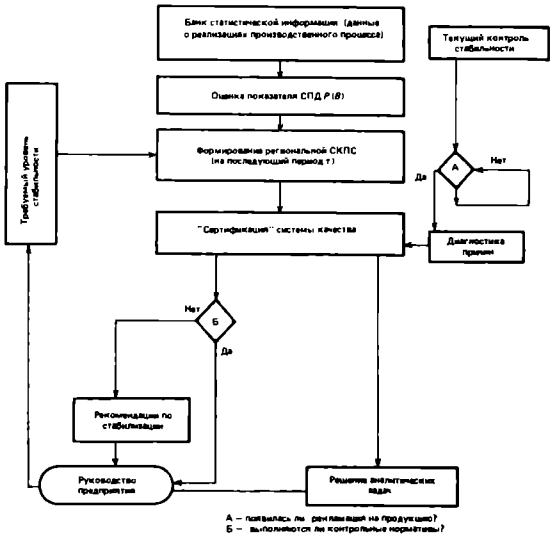


Рис. 1. Блок-схема функционирования системы АСПД

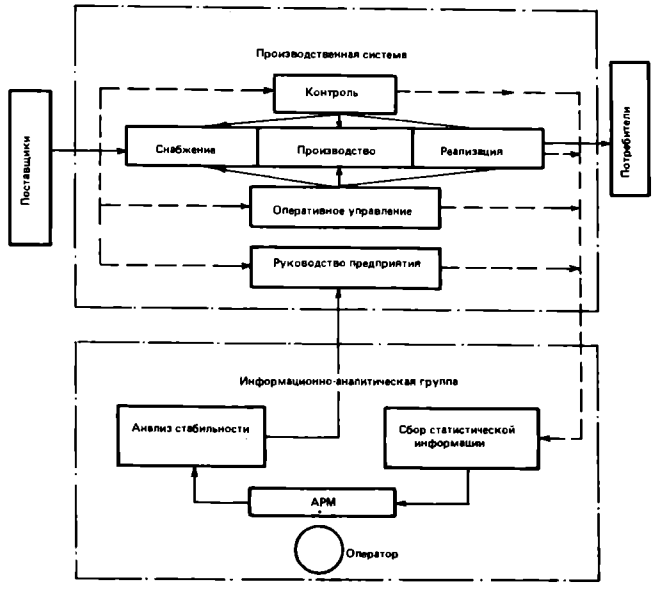


Рис. 2. Структура системы АСПД: ——— — передача статистических данных

определять параметры системы контроля производственной системы;

решать аналитические задачи;

формулировать рекомендации руководству предприятия в виде таблиц, текстовых, графических и других материалов.

Рассмотрим сущность метода вероятностно-статистического анализа избыточности функционирующих стохастических систем и его приложение к задачам анализа стабильности производственной деятельности предприятия электронной промышленности. Объектом исследования является производственная система (см. рис. 1), функционирующая в циклическом режиме. Результаты деятельности ПС характеризуются вектором выходных параметров $\mathbf{W}_m$. Для предприятия «Эльтав» мы приняли один показатель — число рекламаций на поставляемую продукцию, являющийся дискретной случайной величиной. (В общем случае компонентами вектора $\mathbf{W}_m$ могут быть как непрерывные, так и дискретные случайные величины.).

Условие (критерий) нормального функционирования системы в одном цикле запишем в виде

$$\mathbf{W}_m \in D_m, \qquad (2)$$

где D_m — область допустимых значений компонентов W_i, $i=\overline{1,m}$ вектора $\mathbf{W}_m$.

Объект исследования может находиться в двух состояниях, которые описываются двумя противоположными событиями:
$B=\{\mathbf{W}_m \in D_m\}$ — ПС функционирует успешно (для нашего случая — отсутствуют рекламации);
$\bar{B}=\{\mathbf{W}_m \notin D_m\}$ — требования, предъявляемые к ПС, не выполняются.

Если все значения W_i, $i=\overline{1,m}$ являются непрерывными случайными величинами, то в качестве численной меры показателя СПД используется вероятность

$$P(B)=P(\mathbf{W}_m \in D_m)=\int\limits_{D_m}\!\!\cdots\!\int f(u_1,\ldots,u_m)\prod_{i=1}^{m} du_i, \qquad (3)$$

где $f(u_1,\ldots,u_m)$ — совместная плотность вероятностей случайных величин $W_1,\ldots,W_m$.

При отсутствии рекламаций в процессе функционирования ПС для предприятия «Эльтав» можно записать:

$$P(B)=1-P(\bar{B})=P(W=0),$$

$$P(\bar{B})=P(W>0). \qquad (4)$$

Необходимым условием применения метода вероятностно-статистического анализа является наличие априорной информации (базы данных), отражающей соответствие входных и выходных характеристик ПС (по результатам предшествующего функционирования системы):

$$\mathbf{x}_N \rightarrow \mathbf{W}_m, \qquad (5)$$

где $\mathbf{x}_N$ — вектор входных характеристик (элементов) системы.

В процессе производственной деятельности ведется контроль функционирования системы, осуществляемый путем сопоставления реализованных значений компонентов x_i, $i=\overline{1,N}$; W_i, $i=\overline{1,m}$. векторов $\mathbf{x}_N$, $\mathbf{W}_m$ с требуемыми.

В принципе возможна такая процедура контроля, при которой на запланированном числе циклов решение об успешном функционировании системы в целом принимается по результатам контроля только входных характеристик (элементов) системы.

Требования к входным характеристикам носят характер ограничений (в виде допусков), т.е. необходимо, чтобы для каждого x_i обеспечивалось выполнение условия

$$a_i \leqslant x_i \leqslant b_i, \qquad (6)$$

где a_i, b_i — фиксированные числа (контрольные нормативы).

Если ограничения односторонние, то $x_i \geqslant a_i$ или $x_i \leqslant b_i$.

Вероятность выполнения (невыполнения) требований для i-й характеристики

$$P_i = P(A_i)=P(a_i \leqslant x_i \leqslant b_i)=P(x_i \in [a_i, b_i]),$$

$$q_i = P(\bar{A}_i)=1-P(A_i)=P(x_i \notin [a_i, b_i]).$$

Здесь A_i — событие, состоящее в том, что выполняются ограничения (контрольные нормативы) по i-й характеристике. Соответственно $\bar{A}_i$ — событие, состоящее в том, что $x_i \notin [a_i, b_i]$.

На стадии анализа производственной деятельности для решения задачи прогнозирования и оценки стабильности функционирования системы в целом необходимо обеспечить приемлемое значение $P(B)$ [см. неравенство (1)]. Для оценки и контроля значения $P(B)$ по ограниченным выборкам исходных данных, получаемым в результате проведения контрольных процедур, используем теорию интервального оценивания. В этом случае определение показателя $P(B)$ заключается в вычислении его точечной $\hat{P}(B)$ и интервальных $\underline{P}(B)$, $\bar{P}(B)$ оценок, где $\underline{P}(B)$, $\bar{P}(B)$ — границы доверительного интервала для $P(B)$.

Вопрос о соответствии (несоответствии) ПС заданным требованиям (1) с использованием границ доверительного интервала решается по результатам односторонней C-процедуры контроля [3], особенности которой заключаются в следующем.

1. Выполнение требований (1) контролируется путем проверки выполнения условия

$$\underline{P}(B) \geqslant P_{\text{гар}},\ \gamma \geqslant 1-\beta_{\text{д}}, \qquad (7)$$

где γ — доверительная вероятность; $\beta_{\text{д}}$ — допустимый риск заказчика; $\underline{P}(B)$ — статистика [интервальная оценка $P(B)$], являющаяся нижней доверительной γ-границей для $P(B)$;

В случае выполнения условия (7) принимается положительное решение по результатам производственной деятельности предприятия на анализируемом этапе (τ) функционирования, а при $\underline{P}(B)$ следует принять меры по стабилизации функционирования ПС.

При использовании односторонней C-процедуры риск поставщика явно не оговаривается, но его интересы защищены возможностью проведения доработок по совершенствованию ПС.

2. Выполнение условия (7) эквивалентно выполнению N индивидуальных односторонних C-процедур контроля, достаточности уровней вероятностей P_i, $i=\overline{1, N}$, если каждая i-я процедура контроля организована по схеме биномиального плана испытаний с остановкой [3].

При любом конечном N решение о стабильности производственной деятельности системы в целом принимается по результатам контроля ее элементов вследствие того, что для C-процедуры справедливо соотношение

$$\underline{P}(B)=\min \underline{P}_i \geqslant P_{\text{гар}}, \tag{8}$$

$$\text{или } \underline{P}_i \geqslant P_{\text{гар}},\ i=\overline{1, N}, \tag{9}$$

где P_i — нижняя доверительная γ-граница для P_i.

В этом случае не возникает необходимости задания специальных требований («дробления» требований) к P_i, $i=\overline{1, N}$, т.е. в условиях (9), обеспечиваемых на каждой из N процедур контроля, фигурируют те же числа $P_{\text{гар}}$ и γ, что и в условии (7).

Контрольные процедуры для x_i, $i=\overline{1, N}$, и число циклов функционирования n системы в целом определяются таким образом, чтобы на планируемом (прогнозируемом) периоде ее функционирования обеспечивалось выполнение условия (1). При этом критерий (нормативы) успешного функционирования элементов формализуются в виде соотношений, отражающих требования непревышения (6), и зависят от значений расчетных параметров (см. далее), определяемых в результате обработки располагаемой статистической информации. Эта информация получается методами статистического моделирования преобразования $\mathbf{x}_N \to \mathbf{W}_m$, построенного по экспериментальным значениям x_i, $i=\overline{1, N}$; W_i, $i=\overline{1, m}$, накопленным на предшествующих циклах функционирования ПС.

Процедура обработки полученной статистической информации базируется на декомпозиции вероятностного критерия с использованием весовых коэффициентов

$$P(B)=P_0[1-\sum_{i=1}^{N} q_i \eta_i + \sum_{i<j} q_{ij} \eta_{ij} - \ldots + (-1)^{N-1} q_{1,2\ldots N} \eta_{1,2\ldots N}], \tag{10}$$

где q_i, η_i; q_{ij}, η_{ij}... — значения весовых коэффициентов и вероятностей невыполнения одинарных, парных, тройных и т.д. ограничений x_i; x_i и x_j; x_i, x_j и x_k;... (событий $\bar{\mathbf{A}}_i$, $\bar{\mathbf{A}}_i \cap \bar{\mathbf{A}}_j$, $\bar{\mathbf{A}}_i \cap \bar{\mathbf{A}}_j \cap \bar{\mathbf{A}}_k$,...);

$$q_i = 1-P(\bar{\mathbf{A}}_i);\ q_{ij} = 1-P(\bar{\mathbf{A}}_i \cap \bar{\mathbf{A}}_j),\ldots;$$

$$\eta_i = 1-\frac{P(B \mid \bar{\mathbf{A}}_i)}{P_0},\ \eta_{ij} = 1-\frac{P(B \mid \mathbf{A}_i \cap \mathbf{A}_j)}{P_0},\ldots;$$

$P_0=P(B \mid \bigcap_{i=1}^{N} A_i)$ — условный вероятностный показатель; $P(B \mid \bar{\mathbf{A}}_i)$, $P(B \mid \bar{\mathbf{A}}_i \cap \bar{\mathbf{A}}_j)$, $P(B \mid \bar{\mathbf{A}}_i \cap \bar{\mathbf{A}}_j \cap \bar{\mathbf{A}}_k)$,... вероятности обеспечения события B при условии возникновения событий $\bar{\mathbf{A}}_i$, $\bar{\mathbf{A}}_i \cap \bar{\mathbf{A}}_j$, $\bar{\mathbf{A}}_i \cap \bar{\mathbf{A}}_j \cap \bar{\mathbf{A}}_k$,...

Соотношение (10) имеет универсальный характер и справедливо для любой структуры элементов системы.

При условии независимости или положительной связанности (коррелированности) событий $\bar{A}_i$ соотношение (10) преобразуется к виду

$$P(B)=P_0 \prod_{i=1}^{N} (1-(1-P_i)\eta_i). \tag{11}$$

Коэффициент η_i характеризует функциональную избыточность ПС. Так, равенство $\eta_i=1$ соответствует случаю, когда невыполнение i-го условия однозначно влечет за собой появление рекламации потребителя, т.е. $W>0$. Если i-е условие играет настолько несущественную роль в системе в целом, что факт возникновения события $\bar{\mathbf{A}}_i$ никак не влияет на событие B, то $\eta_i=0$.

Значения P_0 и η_i в (11) вычисляются путем обработки результатов статистического моделирования исходного преобразования $\mathbf{x}_N \to \mathbf{W}_m$.

Объемы контрольных процедур n_i для x_i, $i=\overline{1, N}$ и число циклов функционирования n, на которых в случае положительных результатов контроля обеспечивается подтверждение условий (7), (8) или (9), определяются из следующих соотношений.

$$n_i=\begin{cases} \max\limits_{1\leqslant i\leqslant n} n_i & \text{при } 1-\dfrac{P_{\text{гар}}}{P_0} \leqslant \eta_i \leqslant 1, \\ \left[\dfrac{\ln(1-\gamma)}{\ln\left(1-\dfrac{1-P_{\text{гар}}/P_0}{\eta_i}\right)}\right]+1 & \text{при } \eta_i < 1-\dfrac{P_{\text{гар}}}{P_0}, \\ 0 & \end{cases} \tag{12}$$

где [...] — целая часть числа.

Для C-процедуры контроля требования к ПС (7) — (9), а следовательно, и (1) считаются выполненными, если в результате n циклов функционирования для всех x_i, $i=\overline{1, N}$, на соответствующих объемах n_i контрольных процедур не будут зафиксированы случаи невыполнения ограничений (контрольных нормативов) на эти входные характеристики.

Использование соотношений (12) для прогнозирования и оценки деятельности позволяет реализовать общий принцип, согласно которому объемы контрольных процедур, необходимых для выполнения условий (7) — (9), находятся в об-

ратной зависимости к различного рода конструктивным, функциональным, структурным и прочим запасам ПС, уровню обеспечения информационно-измерительной базы и полноте располагаемой априорной информации.

Не останавливаясь подробно на способах реализации метода ВСА, отметим только, что изменяя η_i, $i=\overline{1,N}$ (и, следовательно, контрольных нормативов на x_i, $i=\overline{1,N}$), можно регулировать число циклов функционирования. Например, при соответствующем уменьшении η_i уменьшается требуемое значение n_i, при котором принимается решение о стабильности функционирования ПС. Это может быть достигнуто в результате ужесточения требований (сужения границ полей контрольных нормативов) к контролируемым характеристикам системы или увеличения числа контролируемых характеристик.

Для иллюстрации предлагаемого метода рассмотрим применение его к условиям производственной деятельности предприятия «Эльтав».

ПРИНЯТЫЕ ИСХОДНЫЕ УСЛОВИЯ: цикл функционирования предприятия — производство и реализация продукции всей номенклатуры — 1 мес. В настоящее время предприятие выпускает изделия 14 наименований: ИС КР531, К561; КР599 и другие, мощные транзисторы КТ829А, Б, В, Г, КТ872, цветомузыкальные установки «Электроника ЦМ-21», электрокоммутатор ЭК-2. Требуемый уровень СПД $P_{гар}=0{,}9$; $\gamma=0{,}9$.

Контролируемые входные параметры: число произведенных и реализованных изделий каждого наименования (x_{j1}, $j=\overline{1,14}$), основной электрический параметр изделий (x_{j2}, $j=1, 14$).

Контрольные нормативы:

$$x_{j1} \geqslant a_{j1};\ a_{j2} \leqslant x_{j2} \leqslant b_{j2}, \qquad (13)$$

где a_{j1}, a_{j2}, b_{j2} — значения контролируемых параметров, соответствующие заданному уровню СПД.

Выходной параметр — число рекламаций потребителей W.

Имеются статистические данные о реализации 12 предшествующих циклов функционирования предприятия, т.е. о соответствии значений входных и выходных параметров x_{ji}, $j=\overline{1,14}$; $i=1, 2) \rightarrow W$ за предшествующие 12 мес.

ПОСТАНОВКА ЗАДАЧИ: определить число последовательных циклов функционирования предприятия n_{ji}, $j=1, 14$; $i=1{,}2$, выполнение контрольных нормативов (13) на которых гарантирует (с вероятностью $P_{гар}=0{,}9$) отсутствие рекламаций поставщиков.

Для решения поставленной задачи использован разработанный в НИИСМ МГТУ им. Н.Э.Баумана программный комплекс на IBM PC/AT-286 с сопроцессором стандартной конфигурации (жесткий диск емкостью не менее 20 Мбайт) и операционной системой MS DOS. Исследование проводилось в диалоговом режиме.

При формировании файлов исходной информации заданы гипотетические значения названных параметров, характеризующих исходные условия.

РЕШЕНИЕ:

Определяем значения весовых коэффициентов n_{ji}, $j=1, 14$, $i=1{,}2$ всех контролируемых параметров и устанавливаем условную вероятность P_0 [см. соотношение (10)]. Для этого по располагаемой статистической информации (за 12 предшествующих циклов) методом группового учета аргумента [5] строится имитационная (регрессионная) модель производственной системы. Организуются и проводятся статистические испытания имитационной модели методом Монте-Карло и обрабатываются их результаты. В результате установлено: $P_0=0{,}93$; $\eta_{11}=0{,}165$; $\eta_{12}=0{,}0876$; $\eta_{21}=-0{,}0164$; $\eta_{22}=0{,}06211,\ldots$. Значения неуказанных весовых коэффициентов не превышают η_{11}.

Полученные положительные значения коэффициентов η_{ji} количественно характеризуют значимость (влияние) выполнения контрольных нормативов на эти параметры для поддержания СПД. Отрицательное значение коэффициента η_{21} свидетельствует о «неправильном» задании контрольного норматива. Его невыполнение может даже повысить СПД.

Используя соотношения (12), устанавливаем необходимое число контрольных циклов n для ПС в целом и для каждого контролируемого параметра n_{ji}, $j=1, 14$, $i=1{,}2$:

$$n=\max_{j,i} n_{ji}=\left[\frac{\ln 0{,}1}{\ln\left(1-\dfrac{1-0{,}9/0{,}93}{0{,}165}\right)}\right]+1=6,$$

$n_{11}=6$; $n_{12}=3$; $n_{21}=0$; $n_{22}=2,\ldots$

Очевидно, что неуказанные значения $n_{ji}<n_{11}$, так как им соответствуют меньшие значения весовых коэффициентов.

Полученным результатам можно дать такую трактовку. Если анализ статистических данных показал, что за последние 5 мес. (5 циклов) по всей номенклатуре изделий не зафиксированы отклонения контролируемых параметров от установленных нормативов и отсутствовали рекламации потребителей, то на продукцию следующего месяца также не поступит рекламаций, при условии соблюдения контрольных нормативов.

При невозможности сделать такой вывод проводится анализ статистических данных по отдельным изделиям и параметрам, например для второго изделия ($j=2$) объем производства можно вообще не контролировать ($n_{21}=0$), а отклонений контролируемого электрического параметра достаточно не иметь в течение предшествующего месяца ($n_{22}=2$).

Разработку информационно-технической системы АСПД на предприятии электронной промышленности можно проводить в следующей последовательности.

1. Разработка методики АСПД.

2. Формирование системы сбора необходимой

статистической информации.

3. Разработка программного комплекса для ПЭВМ, реализующего АСПД.

4. Создание автоматизированного рабочего места (АРМ) на базе ПЭВМ, обеспечивающего проведение АСПД в диалоговом режиме.

5. Обучение персонала для укомплектования информационно-аналитической группы.

ЛИТЕРАТУРА

1. Судаков Р.С., Владыкин Е.Н. К вопросу о совместном рассмотрении методов расчета надежности технических систем на этапе проектирования и методов теории испытаний.— Надежность и контроль качества, 1980, № 1, с. 4—12.

2. Методические документы ИСО/МЭК по сертификации продукции, оценке систем обеспечения качества продукции и аккредитации испытательных лабораторий/Пер. с англ.— М.: Изд-во стандартов, 1988.— 205 с.

3. Судаков Р.С. Испытания технических систем: Выбор объемов и продолжительности.— М.: Машиностроение, 1988.— 271 с.

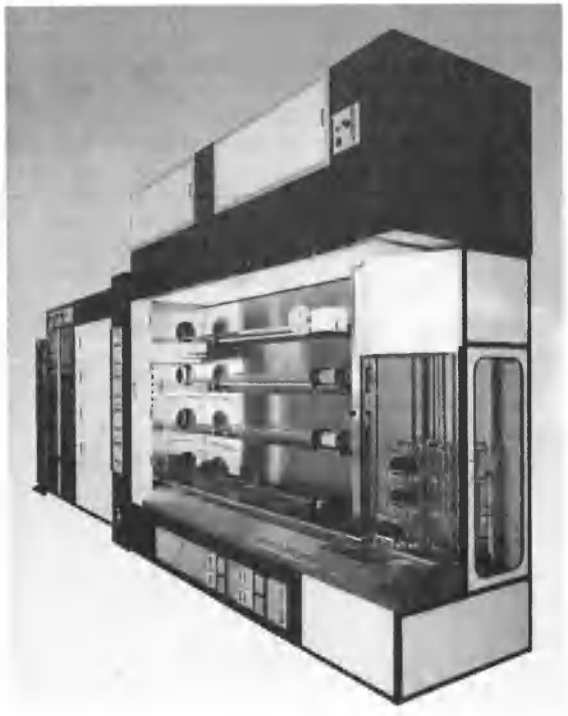
4. Статистические задачи отработки систем и таблицы для числовых расчетов показателей надежности/Р.С.Судаков, Н.А.Северцев, В.Н.Титулов, Ю.М.Чесноков.— М.: Высшая школа, 1975.— 604 с.

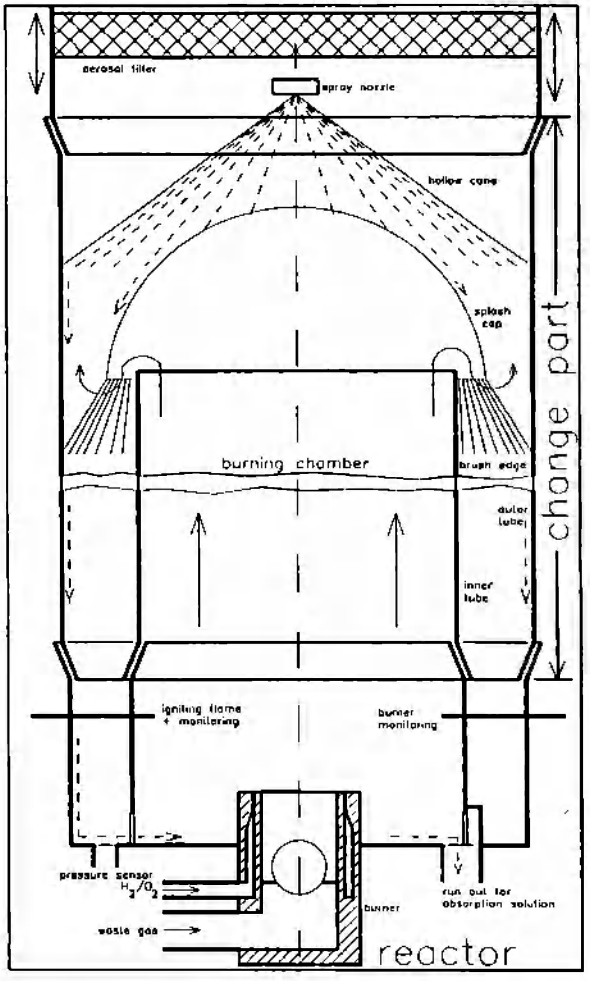
5. Ивахненко А.Г., Юрачковский Ю.П. Моделирование сложных систем по экспериментальным данным.— М.: Радио и связь, 1987.— 120 с.

Оборудование и технологии — неразрывное единство для эффективного получения тонких слоев

ХАНС АУТЕНРИТ, *вице-президент,*
ЛУТЦ ФАБИАН, *д-р, менеджер по технологии*

Фирма centrotherm Elektrische Anlagen GmbH+Co.
PF 1232
Johannes-Schmid-Strasse, 3
W-7902 Blaubeuren
ФРГ





Невероятный рост в разработке и производстве микроэлектронных приборов, который наблюдался в соответствующих отраслях промышленности в последние годы во всем мире, показывает, что сегодня недостаточно предлагать производителю приборов только высокоавтоматизированное оборудование. Необходимо предоставление и технологических процессов под

это оборудование. Вследствие взаимного влияния оборудования и технологии, повышения комплектности технологических процессов изготовления электронных приборов они характеризуются неразрывным единством.

Фирма centrotherm, как ведущий немецкий изготовитель оборудования для окисления, диффузии, химического осаждения слоев, жидкофазной эпитаксии $A^{III}B^{V}$ и другого термического оборудования давно следует этому направлению развития и наряду со своим многолетним основным местом нахождения на земле Баден-Вюрттемберг создала технологические центры в городах Аахен, Ганновер и Дрезден, учитывая при этом имеющиеся местные возможности научной кооперации.

Эти технологические центры оборудованы таким образом, чтобы обеспечить комплексное проведение соответствующего базисного технологического процесса. Кроме того, эти центры дают возможность обучения покупателя работе и сервисному обслуживанию, а также демонстрации соответствующих технологических процессов в комплексе или отдельно.

Таким образом, покупатель в состоянии непосредственно после монтажа и ввода в эксплуатацию купленного оборудования использовать его без дополнительных затрат для предусмотренной цели на основе адаптированной к оборудованию технологии.

Из большой номенклатуры оборудования для изготовления слоев, предлагаемой фирмой centrotherm, ниже дается короткий обзор по системам для диффузии, LPCVD и PECVD. Фирма centrotherm обладает многолетней традицией по производству этого оборудования. Первая диффузионная печь была разработана в 1960 г. для фирмы AEG. Сегодня имеется большая номенклатура стандартных установок для диффузии, LPCVD и PECVD (см. таблицу). Помимо этого фирма centrotherm в состоянии изготовить системы по заказу потребителя, модернизировать или усовершенствовать имеющееся оборудование.

Системы для диффузии, LPCVD и PECVD

Модель	Число труб	Число температурных зон	Длина температурной зоны, мм	Диаметр пластин, мм	Отдельный шкаф контроля
E 1200 HT	4	3	350	75–150	Да
E 1550 HT	4	3; 5	550; 600	75–150	Да
E 1800 HT	4	3; 5	700; 750	75–150	Да
E 2000 HT	4	3; 5	900; 950	75–150	Да
E 1200	3	3	350	75–150	Да
E 1550	3	3; 5	550; 600	75–150	Да
E 1800	3	3; 5	700; 750	75–150	Да
E 2000	3	3; 5	900; 950	75–150	Да
E 1200 Lab	2	3	350	75–150	Нет
E 1550 Lab	2	3; 5	550; 600	75–150	Нет
E 1800 Lab	2	3; 5	700; 750	75–150	Нет
E 2000 Lab	2	3; 5	900; 950	75–150	Нет
E 1558 HT	4	5	550	100–200	Да
E 1808 HT	4	5	700	100–200	Да
E 2008 HT	4	5	900	100–200	Да

Для этих видов оборудования фирма располагает следующими стандартными технологическими процессами:

сухое окисление — диффузия из BBr_3
TCA — диффузия из B_2H_6
HCl (HBr) — диффузия из $POCl_3$ (из PBr_3)
влажное окисление
гидрокс
барботер
LPCVD
LTO (SiH_4 или DES) — нитрид кремния (SiH_2Cl_2)
PSG-LTO (SiH_4, PH_3) — оксинитрид кремния (SiH_2Cl_2)
BPSG–LTO (SiH_4, PH_3, BCl_3) — планаризованный поликремний
BPSG–LTO (SiH_4, PH_3, TMB) — наклонный поликремний
TEOS-окисел — легированный in situ фосфором поликремний
TMCTS-окисел — SiPOS
HTO (SiH_2Cl_2)
PECVD
окисел (SiH_4, N_2O, O_2) — нитрид кремния (SiH_4, NH_3, N_2O)
окисел (SiH_4, NO) — оксинитрид (SiH_4, N_2O, NH_3)
окисел (TEOS, O_2, Ar, N_2) — p-оксинитрид (SiH_4, N_2O, NH_3, PH_3)
PSG (SiH_4, N_2O, O_2, PH_3) — a-кремний (SiH_4, Ar)

PSG (TEOS, O_2, Ar, N_2, PH_3)

Для обработки токсичных газов, образующихся при этих процессах, и неиспользованных компонентов реакции фирмы centotherm разработала систему очистки отработанных газов FLAWAMAT, которая обеспечит обработку газов и компонентов непосредственно после места их возникновения, т. е. в непосредственной близости от реактора. С использованием принципов сжигания, вымывания и охлаждения, задержки (фильтрации) аэрозолей эта система обеспечивает степень очистки до 99,9%. Система также отличается следующими признаками:

– совместимость с вакуумными системами, т. е. пары масел не влияют на степень очистки,
– компактное построение с малой занимаемой площадью,
– полная автоматизация,
– стабильный и бесперебойный режим работы без длительных перерывов на сервис,
– простая очистка с малыми затратами,
– нет термического влияния или других нагрузок на окружающую среду оборудования,
– в случае аварии партия пластин может быть обработана до конца с помощью байпаса.

Укрепление позиций южнокорейской электронной промышленности

Общая экономическая ситуация в Республике Корея по итогам 1992 г. неоднозначна. С одной стороны, экономический рост оценивается в 8—9 %, растет ценовая конкурентоспособность благодаря снижению курса воны по отношению к иене и доллару. С другой стороны, из-за навязанной под жестким давлением США, ЕЭС и Японии политики либерализации импорта (а также рынка заемных средств и т.п.), открывшей рынок Кореи почти для всех промышленных товаров этих стран, Южная Корея утратила положительное торговое сальдо, ее торговый дефицит вырос в 1992 г., по оценкам, до 10—15 млрд. долл., а валовой внешний долг составит к марту 1993 г. почти 60 млрд.долл., что наряду с другими факторами ограничивает конкурентоспособность продукции корейских фирм.

В настоящее время электронная промышленность является катализатором экономического развития Республики Корея. Основная задача корейских изготовителей электронного оборудования — повышение сложности, наукоемкости продукции, доведение ее по уровню добавленной стоимости до показателей американских, западноевропейских и японских изделий. Решение этой задачи позволит повысить конкурентоспособность корейских товаров не только по сравнению с продукцией развитых, но и крайне дешевой техникой развивающихся стран. В соответствии с этими устремлениями корейские фирмы ведут работы по снижению себестоимости и уровня дефектности продукции за счет автоматизации и повышения научно - технического и технологического уровня производства. С этой целью корейские фирмы наращивают инвестиции в НИОКР: в 1992 г. они составили 5,2 % от объема продаж против 4,3 % в 1989 г. Число НИИ отечественных фирм в Южной Корее в 1992 г. было равно 394 (291 в 1989 г.).

В рамках помощи своей электронной промышленности южнокорейское правительство выделило этим институтам в 1991 г. на НИОКР более 240 млн.долл. по сравнению с 79 млн.долл. в 1989 г. Правительство также помогает в создании фонда реализации 919 технических проектов (18 из них напрямую связаны с развитием электронной промышленности). Назначение фонда — повышение качества продукции и уровня использования функциональных узлов, изготовленных на отечественных предприятиях, с 67 % в 1991 г. до 75 % к 1996 г. Размер фонда более 2 млрд.долл., участие правительства — 50 %. Кроме того, правительство финансирует совместные с другими странами исследования в области электронной техники, работы по этой тематике государственных НИИ, частных и государственных ВУЗов, предоставляет стипендии добившимся успехов в перспективных направлениях ученым и исследователям для продолжения их работ.

Правительство поддерживает создание и деятельность различных производственных комплексов на базе малых и средних предприятий. Создан комплекс по производству полупроводникового оборудования, формируются объединение (из 70 фирм) по разработке программного обеспечения для средств электронной техники и еще несколько комплексов по производству различных видов ИЭТ.

В целях увеличения доходов от деятельности на мировом рынке корейские фирмы намерены в самое ближайшее время увеличить объем продукции, реализуемый под собственными товарными знаками, сократив поставки своей продукции другим фирмам на условиях OEM (производство товаров по ТУ заказчика и его продажа последним под своим товарным знаком, по своим каналам сбыта). Этой цели служит и расширение сети зарубежных филиалов электронных фирм Южной Кореи, которые планируют к 1995 г. довести их число до 100 (против 11 в 1989 г.). Наличие филиала в развитой стране позволяет получить непосредственный доступ на ее рынок, полнее учесть его специфику и обойти таможенные пошлины. Кроме того, благодаря размещению филиалов в развивающихся странах Республика Корея может использовать их статус для осьобождения произведенных в них товаров от таможенного обложения в развитых странах, а также дешевую рабочую силу и выгоды географического расположения.

В 1990 г. фирмы Daewoo Electronics,Goldstar, Samsung Electronics имели 19 филиалов за рубежом, а в 1991 г. их уже было 24 и к концу 1992 г. их число должно было увеличиться до 30. Фирма Daewoo Electronics свой первый филиал (по производству холодильников) открыла в КНР в 1987 г. Сейчас у нее 5 филиалов в различных странах, крупнейший из них — завод по производству видеомагнитофонов в г. Антрим, Великобритания (объем производства в 1992 г. — 600 тыс.шт.). К концу 1992 г. планировалось построить завод цветных телевизоров во Франции, а к концу 1995 г. фирма намерена довести число филиалов за границей до 20 и производить на них до 50 % поставляемых на рынок товаров. Параллельно с этим намечено расширить сеть дочерних торговых компаний.

Фирма Goldstar, одна из первых корейских изготовителей бытовой электроники, открывшая зарубежный филиал (г.Хантсвилл, США), объем производства в 1992 г. — 1 млн. цветных телевизоров, 500 тыс. СВЧ печей, 500 тыс. видеомагнитофонов), сегодня располагает 11 заводами в разных странах, включая совместное предприятие по производству СВЧ печей в Турции (объем производства в 1992 г. 400 тыс.шт.). В 1992 г. фирма планировала открыть заводы в Италии (холодильники), Индонезии (холодильники, цветные телевизоры), Китае (промышленные насосы). Совместно с фирмой Samsung Electronics будет введен в строй завод по производству видеомагнитофонов в КНР.

Фирма Samsung Electronics, открывшая свой первый филиал в 1982 г. в Португалии, сейчас имеет 11 филиалов за границей, включая крупные заводы по производству цветных телевизоров в США и Мексике. Фирма намерена использовать свою мексиканскую базу для проникновения на рынки стран Латинской Америки, для чего завод будет расширяться и увеличивать номенклатуру выпускаемых изделий. В 1992 г. фирма вела строительство заводов в Германии, Италии, Югославии и изучала возможности размещения производства в Китае, Вьетнаме и на Филиппинах. Ожидается, что к 1993 г. численность местных работников, занятых на зарубежных филиалах, увеличится с 2,7 до 5 тыс. человек, а деятельность предприятий будет диверсифицирована с тем, чтобы выпускать разнообразную продукцию — от телевизоров, видеомагнитофонов и СВЧ печей до аудиокомплексов, пылесосов, стиральных машин и компьютеров.

Необходимо отметить, что в настоящее время по суммарному выпуску (на предприятиях в стране и за рубежом) южнокорейские фирмы выходят на первое место в мире по СВЧ печам, занимают второе место по видеомагнитофонам (25—30 % от мирового объема производства), входят в первую пятерку по выпуску изделий бытовой техники (от аудиооборудования и развлекательной электроники до телефонов и охранных систем). Следует учитывать также высокую конкурентоспособность корейской техники, которая, мало отличаясь по качеству от американской, западноевропейской и японской, обычно дешевле.

В 1992 г. экспорт ИЭТ южнокорейских фирм продолжал расти, несмотря на жесткую конкуренцию на мировом рынке (см. таблицу). Географическое распределение экспорта в 1991 фин.г. следующее: США — 6,1 млрд.долл. (рост по сравнению с предыдущим годом на 5,4 %), ЕЭС — 3,45 млрд.долл. (рост 9,1 %), Япония — 8,24 млрд.долл. (падение на 13,3 %). По прогнозам корейского правительства, объем производства ИЭТ в 1995 г. составит 62,3 млрд.долл., а в 2000 г. — 112,5 млрд.долл.; экспорт в 1995 г. будет равен 39,2 млрд., а в 2000 г. — 66,7 млрд. долл., т.е. 6,2 и 8,1 % мирового рынка ИЭТ соответственно. Если эти прогнозы сбудутся, Южная Корея займет второе место в мире по экспорту бытовой электроники, третье по полупроводниковым приборам, пятое по компьютерам, шестое по силовому электрооборудованию, седьмое по телекоммуникационному оборудованию.

В 1992 фин.г. увеличится, по сравнению с предыдущим годом, импорт электронного и электротехнического оборудования (кроме бытового) с 12,48 до 13,82 млрд.долл. В разбивке по видам оборудования импорт в 1991 фин.г. составил: телекоммуникационное — 1,67 млрд. долл. (+ 9,1 % по сравнению с предыдущим годом), информационное — 1,71 млрд. (+ 19,7 %), компоненты — 7,0 млрд. (+ 13,1 %), силовое электрооборудование — 1,57 млрд. (+ 26,0 %), бытовое — 527 млрд.долл. (— 2,8 %).

Структура экспорта изделий электронной и электротехнической промышленности Республики Корея за 1990—1992 фин.гг.

Вид оборудования	Объем экспорта, млрд.долл.			Рост по отношению к предыдущему году, %	
	1990	1991	1992	1991	1992
Телекоммуникационное	1,37	1,58	1,70	14,9	7,6
Информационное	2,11	2,23	2,30	5,9	3,1
Компоненты	8,20	9,60	10,65	17,0	10,9
Бытовое	5,53	5,75	5,85	4,0	1,7
Силовое электрооборудование	0,60	0,78	0,85	29,8	9,0
Итого	17,82	19,94	21,35	11,9	7,1

JEI, 1992, vol. 39, N 1, p. 14 68 69.
JEI 1992 vol. 39 N 3 p. 14.

***

Удельный вес отечественных компонентов в выпускаемых изделиях трех ведущих корейских фирм-изготовителей бытовой электроники — Daewoo Electronics, Goldstar, Samsung Electronics — составляет 90 %. Самый низкий удельный вес характерен для видеомагнитофонов — 80—85 %, самый высокий — 90—98 % для холодильников; у аудиооборудования он равен 90—95 %, а у цветных телевизоров — 88—94 %.

Эти фирмы намерены и дальше повышать удельный вес отечественных компонентов в своих изделиях. Так, к концу 1992 г. фирма Goldstar планировала довести этот показатель до 97 % у аудиотехники, 94 % у цветных телевизоров и 86 % у видеомагнитофонов. Фирма Samsung с 1991 по 1992 гг. повысит долю отечественных компонентов в среднем с 87 до 90 %, в частности до 95 % у холодильников, 91 % у аудиотехники, 88 % у цветных телевизоров, 85 % у видеомагнитофонов. Фирма Daewoo к началу 1993 г. должна была увеличить этот показатель до 93 % у СВЧ-печей, 92 % у стиральных машин, 90 % у цветных телевизоров и 87 % у видеомагнитофонов.

JEI 1992 vol. 39, N 3, p. 15.

***

По соглашению, подписанному министром науки и технологий Республики Корея с американским правительством и лидерами деловых кругов в сентябре 1991 г., США и Южная Корея будут вести совместные разработки в области производства полупроводниковых ИС, автомобилей и станков. Отбирать проекты для этих разработок в области полупроводниковой техники поручено Корейскому исследовательскому институту электроники и телекоммуникаций совместно

с Госдепартаментом США. На научно-технологическом форуме, проходившем в октябре того же года, были обсуждены детали совместных работ, началась подготовка других соглашений о сотрудничестве, которые должны способствовать повышению эффективности конкурентной борьбы с Японией в области высоких технологий. В начале 1992 г. правительства Южной Кореи и США заключили дополнительные соглашения о сотрудничестве. В настоящее время совместные разработки ведутся в семи технических областях — СБИС, ИС, ТВЧ, станкостроение, компьютеры с искусственным интеллектом, автомобилестроение, ядерные реакторы.

JEI 1991 vol. 38, N 12 p. 16 17.
JEI 1992 vol. 39, N 3, p. 14.

***

По сообщению Корейской ассоциации внешней торговли (KFTA), доходы Южной Кореи от экспорта в 1992 г. должны возрасти, чему способствует благоприятное развитие ключевых экономических показателей — обменного курса, зарплаты и цен. KFTA оценивает средний уровень обменного курса доллар—вона в 1:780 в 1992 г. по сравнению со средним курсом 1991 г. — 1:733 (в том числе 1:760 в конце 1991 г. и 1:800 в конце 1992 г.), указывая, что это поможет усилить конкурентоспособность корейских товаров на мировом рынке. К тому же, обменный курс доллар—иена будет повышаться со 135 до 130 иен за доллар, давая корейским товарам дополнительные преимущества, укрепляя их ценовую конкурентоспособность по сравнению с японскими и американскими товарами.

Важными факторами повышения прибыльности корейского экспорта являются достижение стабильности внутренней ситуации в стране и ограничение роста зарплаты. Правительство рассчитывает на успех, используя для поддерживания стабильности внутреннего положения жесткий контроль уровня цен, а также проводя меры по ограничению роста зарплаты в пределах 10 %.

JEI 1992 vol. 39, N 3, p. 14.

ЖК-индикаторы по-прежнему перспективны

Согласно обзору, опубликованному в журнале Nikkei Microdevices, мировой объем продаж ЖК-индикаторов за период 1991—1995 гг. увеличится почти в 10 раз (с 570 млн. до 5 млрд. долл.). По-прежнему бо́льшая часть рынка придется на долю пассивных ЖК-индикаторов. Для освоения массового производства ЖК-индикаторов с активной матричной адресацией на базе тонкопленочных транзисторов (ТПТ) необходимо снизить стоимость последних, что может быть достигнуто за счет совершенствования технологического оборудования.

Вопреки прогнозам, ЭЛТ до сих пор не вытеснили плоские индикаторные панели в устройствах отображения информации.

Таблица 1

Основные характеристики различных типов индикаторных панелей

Характеристика	Единица измерения	Тип индикаторной панели				
		ЭЛТ	ЭЛ	Плазменная на постоянном токе	ЖК на супертвистэффекте	ЖК с активной матричной адресацией на базе ТПТ
Яркость	кд/м²	100	70	200	50	60—80
Контрастность		75:1	100:1	10:1	5:1	40:1
Угол обзора	град.	160	160	100	45	45
Быстродействие	мс	<1	<1	<200	>200	40

По оценкам фирмы Standford Research, в 1997 г. объем продаж индикаторов на ЭЛТ достигнет 19 млрд.долл. при среднегодовых темпах прироста 9% (за период 1991—1995 гг. объем продаж плоских панелей возрастет с 3 млрд. до 7,3 млрд. долл.). Это объясняется тем, что хотя плоские индикаторные панели по своим рабочим характеристикам не уступают ЭЛТ устройствам (табл.1), они значительно дороже и, по-видимому, их стоимость в ближайшие годы не снизится.

Наиболее перспективным типом плоских индикаторов считаются ЖК-панели с активной матричной адресацией, управляемые ТПТ. За период 1990—1995 гг. среднегодовые темпы прироста объема продаж таких устройств оцениваются в 35%. Однако затраты на изготовление такого цветного ЖК-индикатора с размером экрана по диагонали 23 см составляют 2 тыс.долл. Поэтому в большинстве портативных и карманных компьютеров используются пассивные ЖК-панели (схемы возбуждения непосредственно управляют строками и столбцами элементов изображения). Такие дисплеи обеспечивают как черно-белое, так и цветное изображение с высокими яркостью и контрастностью. Основное их достоинство — относительно низкая стоимость (менее 500 долл. для дисплея с размером экрана по диагонали 23 см) (табл.2), а основной недостаток — малое быстродействие. Однако в настоящее время эта проблема успешно решается.

С целью увеличения быстродействия пассивных ЖК-панелей на фирме Tektronics предложен новый метод «активной адресации», что позволило получить время отклика менее 50 мс (как в ЖК-индикаторах с активной матричной адресацией) без ухудшения яркости и контрастности. Согласно этому методу, вместо одного импульса на кадр подают большое число малых по амплитуде импульсов, равномерно распределенных по всему каналу. При этом используют сложный алгоритм, позволяющий одновременно возбуждать большое число строк и столбцов для обеспечения точного контроля за каждым элементом изображения без ухудшения контрастности. В резуль-

Таблица 2

Характеристики типичных моделей ЖК-индикаторных панелей

Фирма	Модель	Размер экрана, см	Разрешающая способность, число элементов изображения	Цена, долл.	Примечания
Epson America	TCM-A9108	18,8	640×200	240	Для карманных компьютеров
	EG-9005DNS	26,2	640×480	444	Для ПК и кассовых терминалов
	EG-0101NLW	33,3	1024×768	1436	Для ПК и рабочих станций
Hitachi America	TM26D01VC*	26,2	640×480	3200	Быстродействие 50 мс, яркость 80 кд/м²
	LMG5261	24,1	640×480	500	
	LMG9060	25,4	1024×768	1200	
In Focus Systems	LCD1600M**	26,7	640×480	1400	
	LCD5000M**	26,7	640×480	2050	
	1600-GS	—	640×480	1695	Проекционная панель
	7600-XGA**	—	1024×768	7995	Проекционная панель
	TVT-3000*	—	640×480	5995	Проекционная панель с контрастностью 100:1
	CT4040*	14,2	1024×768	9800—11800	Военного назначения
	LQ9D011*	21,3	640×480	3550	512 цветов, быстродействие 80 мс, яркость 60 кд/м²
	LM64C031**	21,6	640×480	1695	8 цветов, быстродействие 550 мс, яркость 40 кд/м²

* Цветная модель с активной матричной адресацией на ТПТ
** Цветная пассивная модель

тате достигнуто высокое быстродействие, позволяющее принимать сигналы на видеочастотах. Пока создан опытный образец ЖК-индикатора на супертвист-эффекте с разрешающей способностью 240×240 элементов изображения. Промышленное освоение запланировано на 1993 г.

С целью снижения стоимости ЖК-панелей с активной матричной адресацией пытаются заменить транзисторы различными типами диодов. Хотя для изготовления индикаторов с диодными матрицами методом фотолитографии требуется меньшее число масок (при создании транзисторных матриц — не менее восьми), происходит ухудшение быстродействия, контрастности и цветовой насыщенности устройства.

По мнению большинства разработчиков, основные усилия по снижению стоимости ЖК-индикаторов с активной матричной адресацией следует направить по пути совершенствования технологического оборудования, что позволит повысить выход годных приборов, который в настоящее время для устройств с размером экрана по диагонали 25 см не превышает 30% (для дисплеев большего размера еще ниже). На фирме Toshiba совместно с фирмой Applied Materials ведутся работы по созданию ХОПФ-установки, предназначенной специально для формирования ТПТ на стеклянной пластине. С целью снижения уровня загрязнений, вносимых в процессе осаждения, планируется разработать полностью автоматизированный процесс, проводимый в чистой комнате класса 100, что позволит увеличить выход годных до 50% (по наиболее оптимистическим прогнозам японских специалистов, такое увеличение выхода годных позволит к 1995 г. снизить стоимость ЖК-индикатора с размером экрана по диагонали 25 см до 800 долл.).

На фирме Anelva ведутся работы по снижению уровня загрязнений и увеличению производительности установок формирования ТПТ методом плазменного химического осаждения из паровой фазы на стеклянных пластинах, разрезаемых на две панели с размером по диагонали 25 см. Производительность установок сейчас равна 64 пластин/ч (в два раза выше, чем три года назад). Ведутся работы и по увеличению размеров обрабатываемых стеклянных пластин, что позволит разрезать их на большее число панелей, а также по сращиванию стеклянных пластин (что должно привести и к снижению стоимости ЖК-индикаторов). Усилия направлены и на уменьшение времени осаждения ТПТ и на более широкое использование процесса фотолитографии (вместо травления и осаждения).

Большое внимание уделяется созданию систем контроля в процессе изготовления матриц ТПТ, а также систем устранения поврежденных элементов и дефектов. Внедрение таких систем контроля позволит снизить стоимость индикаторных панелей на 50%, а устранения повреждений и дефектов — еще на 30%. На фирме Micrion разработана система устранения обрывов и точечных

дефектов, в которой используется метод лазерного осаждения кобальта (в дальнейшем возможно осаждение платины или окиси кобальта).

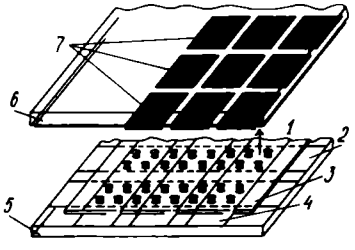
На ряде фирм ведутся работы по уменьшению габаритов, массы и потребляемой мощности ЖК-индикаторов, что особенно важно для портативной аппаратуры. На фирмах Stanley, Toshiba и Sharp разработаны новые способы корпусирования ЖК-панелей, основанные на непосредственном монтаже схем возбуждения на стеклянной пластине без использования эластомеров или печатных плат, в результате чего толщина ЖК-панели уменьшена с 9 до 7 мм.

EDN, 1992, vol. 37, N 9, p. 61—70.
Electronic Engineering Times, 1992, N 689, p. 41, 42.
Electronic Engineering Times, 1991, N 688, p. 1, 160.
Electronic Products, 1992, vol. 34, N 8, p. 21—24.
Electronic Engineering Times, 1992, N 686, p. 27, 76, 77.
Information Display, 1991, vol. 7, N 11, p. 9—11.
Semiconductor International, 1991, vol. 14, N 13, p. 46—52.
Electronic Design, 1992, vol. 40, N 6, p. 26.

***

На международной встрече по электронным приборам в Вашингтоне французская исследовательская лаборатория LETI продемонстрировала монохромную ЭЛТ с размером экрана по диагонали 15 см толщиной всего 2 мм. Столь малая толщина достигнута благодаря использованию катода, образованного матрицей миниатюрных конусообразных микрокатодов, получивших название микронаконечников. Новая технология базируется на создании острым микронаконечником из металла (например, молибдена) интенсивного электрического поля (без подогрева) при подаче небольшого напряжения (<100 В). В дальнейшем планируется создать цветную модель, в которой матрица катодных столбцов и строк управляющих электродов разделена изолирующим слоем (см. рисунок).

Площадь элементов изображения, образуемых при пересечении строк и столбцов, равна ~ 250 мкм^2. Конструкция заключается между двумя стеклянными пластинами, внутренняя поверхность одной из которых покрыта наборами красных, зеленых и синих люминофоров, каждый из которых соответствует элементу изображения. При возбуждении соответствующего катодного столбца напряжение, приложенное к строке управляющих электродов вызывает электронную эмиссию, приводящую к свечению соответствующих люминофорных точек на экране.



Конструкция цветной ЭЛТ с микронаконечниками: *1* — электроны:; *2* — проводящий катод (столбец); *3* — изолирующий слой; *4* — управляющий электрод (строка); *5* — задняя стеклянная пластина; *6* — передняя стеклянная пластина; *7* — люминофоры красного, зеленого и синего цветов

По признанию специалистов лаборатории, остается нерешенной проблема повышения эффективности люминофоров, поскольку напряжение на люминофорах ЭЛТ должно достигать нескольких киловольт. Поэтому предполагается использовать люминофоры для вакуумных люминесцентных индикаторов.

Новая ЭЛТ перспективна для создания устройств отображения площадью до 1 м^2 для ТВЧ и военного оборудования. Кроме того, ее можно использовать при изготовлении вакуумных микроэлектронных схем, работающих в широком температурном диапазоне (от —273° до 500°С и выше). Отмечается, что такие трубки не подвержены воздействию радиации.

Laser Focus World, 1992, vol. 28, N 5, p. 30, 31.
Semiconductor International 1991, vol. 14, N 13, p. 11
Electronic Engineering, 1991, N 672, p. 1, 2, 8.
Electronic Products, 1991, vol. 34, N 7, p. 17, 18.

***

На фирме Sony освоено производство супертринитронов с плоским экраном, формирующих изображение без искажений при наблюдении под любым углом. Модель разработана на основе метода конечных элементов, используемого при компьютерном моделировании. Искривление экрана с диагональю 86 см составляет всего 3,8 мм. В трубке использованы линзы большого диаметра и усовершенствованный электронный прожектор с большим фокусным расстоянием, в результате чего диаметр электронного пучка уменьшается на 30%, что обеспечивает получение более четкого изображения. Использование специального покрытия для трубки, разработанного для ТВЧ-устройств, повышает эффективность свечения люминофора (на 10—15% выше, чем в традиционных трубках этого типа). Фирма поставляет трубки с размером экрана по диагонали 74 и 86 см массой 26,5 и 57,8 кг соответственно.

JEE, 1991, vol. 28, N 298, p. 10.

***

На фирме GEC Ferranti ведутся разработки нового семейства интегрированных индикаторных систем, монтируемых на шлеме пилота, воспроизводящих информацию о полете и формирующих на козырьке шлема изображение, передаваемое устройством ночного видения. Ведутся работы по моделированию, оценке и конструированию интегрированной нашлемной системы для пилотов, в которую входят прибор ночного видения, устройство слежения за поворотом головы, нашлемный прицел и миниатюрные устройства связи. Кроме того, эта нашлемная система обеспечит химическую защиту пилота, вентиляцию, защиту от воздействия лазерного и ядерного излучения и будет содержать устройство снижения уровня шума. Разрабатывается также новая оптическая система слежения, испытания которой запланированы на конец 1992 г.

Laser Focus World, 1992, vol. 28, N 5, p. 27, 29.

***

В отличие от традиционных сенсорных экранов мониторов на базе ЭЛТ, которые настраиваются, как правило, в заводских условиях, новый тактильный датчик фирмы Visage можно монтировать в любом

мониторе на ЭЛТ с размером экрана по диагонали до 48 см без внесения каких-либо изменений в нее. Новая модель монитора с сенсорным экраном содержит каретку, устанавливаемую под ЭЛТ, укрепленную на ней жесткими пружинами, вызывающими небольшие перемещения ЭЛТ при дотрагивании до экрана. Когда пользователь дотрагивается до экрана, один из четырех емкостных датчиков в углах монитора определяет требуемую область путем измерения изменения давления, оказываемого на каретку/цоколь ЭЛТ. Электронная система непрерывно считывает данные датчиков и автоматически реагирует на любые изменения давления на поверхности ЭЛТ. Предполагаемая цена тактильного датчика ~ 800 долл.

Electronic Engineering Times 1992, N 689, p. 51.

***

На фирме Sanyo освоено производство СИД синего свечения (длина волны 470 нм) с силой света 20 мкд при токе 20 мА на основе карбида кремния, выращенного методом эпитаксии из жидкой фазы. Освоению массового производства таких приборов до недавнего времени препятствовала проблема выращивания кристаллов карбида кремния достаточно больших размеров для изготовления СИД. С помощью нового метода вакуумной возгонки удалось вырастить кристаллы диаметром более 2,5 см (ранее выращивались кристаллы площадью всего в несколько квадратных миллиметров). Кроме того, выбор соответствующей ориентации подложки при проведении процесса эпитаксии из жидкой фазы позволил повысить квантовую эффективность прибора и полностью исключить изменение цвета свечения в процессе работы (цвет свечения разработанных ранее приборов изменялся от синего до зеленовато-синего после нескольких минут работы).

На фирме Sanyo создан также полноцветный СИД на основе четырех элементов: диодов красного и зеленого свечения GaP и двух диодов синего свечения на SiC. Прибор обеспечивает весь спектр цветов от красного до синего, включая белый. Необходимость применения двух СИД синего свечения объясняется их малой яркостью, по сравнению с яркостью красного и зеленого СИД. Для оптимизации смешивания цветов активные слои каждого СИД располагаются на одной высоте по отношению к основанию прибора. Освоение производства СИД синего свечения открывает широкие возможности для создания цветных СИД-индикаторов матричного типа.

Производство СИД синего свечения на SiC освоено также на американских фирмах Gree Research, Marktech и Gilway. Цена однокристального СИД — 2,95 долл. при продаже партии в 1000 шт., а двух-, четырех- и шестикристальных приборов варьируется от 9,5 до 15,9 долл. при продаже партии в 1000 шт.

Photonic Spectra 1991, vol. 25, N 12, p. 64, 66.
Electronic Products 1991, vol. 33, N 9, p. 47—50.

***

Исследователи лаборатории Кавендиша продемонстрировали СИД, изготовленный на полимерном материале и по характеристикам не уступающий приборам на основе полупроводниковых соединений типа $A^{III}B^{V}$. По сравнению с ранее разработанными полимерными диодами квантовая эффективность СИД увеличена в 30 раз. Несмотря на то, что полимеры не обладают периодической структурой неорганических сверхрешеток, в них наблюдаются аналогичные квантовые эффекты. Расстояние между соседними атомами в полимерных цепях можно уменьшить путем наращивания различных боковых цепей молекулы полифениленвинилена, что приводит к изменению частоты испускаемого излучения. Этим методом с последующим нанесением на полимерную подложку полученных структур (наподобие формированию сверхрешеток соединений типа $A^{III}B^{V}$) создан СИД, излучающий в диапазоне от сине-зеленого до оранжево-красного спектра.

Electronic Engineering Times, 1992, N 693, p. 29.

Изменение структуры мирового рынка электрических соединителей

В настоящее время интерес к соединителям не только не убывает, но с расширением номенклатуры волоконно-оптических устройств имеет устойчивую тенденцию к росту.

Лидирующее положение в области разработок и выпуска соединителей в течение длительного периода принадлежит США. Однако в последние годы американские фирмы испытывают все более жесткую конкуренцию со стороны фирм стран АТР. Так, если в 1980 г. 52% рынка соединителей приходилось на долю США, 20% — стран Западной Европы, 22% — стран АТР, то в 1990 г. доля США на мировом рынке сократилась и составила 39% от общего объема продаж соединителей, а доля стран АТР увеличилась до 36% (при практически неизменных показателях для стран Западной Европы). Согласно данным фирмы Bishop & Associates, в 1992 г. планировалось увеличение мирового объема продаж соединителей по сравнению с уровнем 1991 г. на 9,2%, при этом рынка США — на 3,0%, а стран АТР — на 17,0%. Это обусловлено ростом выпуска соединителей в Южной Корее, Тайване, Малайзии, Китае, Индонезии, Сингапуре и Японии. В Европе только в Дании, Германии, Италии и странах Бенилюкса темпы прироста объема продаж в 1991 г. были положительными (5%; 3,5; 2,0 и 1,5% соответственно), а во Франции, Великобритании, Швеции, Норвегии, Финляндии и Испании — отрицательными. Динамика мирового рынка соединителей приведена в табл. 1.

Соединители для печатных плат. Ведутся интенсивные работы по созданию монтируемых на поверхность устройств, к достоинствам которых относится высокая плотность расположения контактов, короткие электрические пути, относительно низкая стоимость. Техника монтажа на поверхность не требует применения процесса пайки волной припоя, из-за малых габаритов предпочтение отдается пайке в паровой фазе и ИК пайке расплавлением полуды. Следствием этого является появление новых конструкций и технологических процессов, соответствующих этим методам пайки. Одно из основных требований, предъявляемых к монтируемому на поверхность соединителю, — обеспечение механической целостности, критерием которой является минимальная напряженность в месте контакта (место припайки хвостовика соединителя к контактной площадке печатной платы). Для получения достаточно высокой надежности паяного

Таблица 1

Изменение структуры мирового рынка соединителей

Тип соединителя	Объем продаж, млн.долл.		Доля рынка,%		Среднегодовые темпы прироста, % (1990–1995 гг.)
	1990	1995 (прогноз)	1990	1995 (прогноз)	
Для печатных плат	4632	7805	33,71	37,8	11
Прямоугольные	2622	3853	19,1	18,7	8
Цилиндрические	1652	1824	12,0	8,84	2
Волоконно-оптические	246	517	1,9	2,5	16
Гнезда для ИС	849	1084	6,2	5,25	5
ВЧ коаксиальные	873	1283	6,35	6,22	8
Прочие	2865	4262	20,8	20,7	8
Всего	13739	20628	100	100	8,5

контакта можно применять вспомогательные пружины, термочувствительные эпоксидные смолы, пластмассовые штыри с прессовой посадкой, гайки, болты и т.п. Кроме того, большое внимание уделяется выбору диэлектрика, выдерживающего температуру технологических процессов (до 240°С), проводимых при монтаже на поверхность, и соответствующего по ТКР материалу платы.

Другую проблему представляет коробление, возникающее при сборке методом монтажа на поверхность вследствие уменьшения толщины стенок соединителя (минимальное значение 0,2 мм). Из-за неровности стенок по толщине при охлаждении и сушке возможно коробление соединителя после монтажа на поверхность. Для решения проблемы коробления особое внимание должно уделяться конфигурации выводов (при этом учитываются их размеры, форма и компланарность) и применению опрессованных деталей с высокой эластичностью. В настоящее время чаще всего используют выводы в форме ласточкиного крыла. Для гарантии целостности паяных контактов необходимо оговаривать предельные значения коробления платы и соединителя, толщины проводящего слоя платы, компланарность выводов и положение контактов. Предельное значение компланарности для контактов соединителя составляет 0,1 мм.

Цилиндрические соединители. Несмотря на постепенное сокращение потребности в этих соединителях в связи с тенденцией к уменьшению объема производства военной техники (более 50% выпускаемых соединителей такого типа предназначены для военного оборудования) спрос на них остается стабильным. Это объясняется тем, что цилиндрические соединители не имеют конкурентов в системах, работающих при неблагоприятных условиях окружающей среды (большие перепады температуры, давления, высокий уровень вибраций, удары, агрессивная среда). С целью повышения стойкости к воздействию внешней среды ведутся разработки герметичных цилиндрических устройств на базе композитных материалов. Из уникального композитного материала выполнен корпус соединителя серии DGH 123 фирмы Deutsch, характеризуемого высокой коррозионной стойкостью: при воздействии солевого тумана в течение 500–2000 ч не возникает коррозии, заметно влияющей на параметры прибора. К достоинствам устройств в корпусах из композитного материала относится и уменьшение массы (до 70%) в сравнении с изделиями в стандартных корпусах из нержавеющей стали. Основным направлением разработки цилиндрических соединителей остается увеличение плотности расположения контактов.

Прямоугольные соединители постепенно вытесняют цилиндрические, о чем свидетельствуют высокие темпы прироста объема их продаж. Основные усилия разработчиков этих устройств направлены на решение проблемы увеличения числа контактов (предложен соединитель сверхвысокой плотности в модульном исполнении с числом контактов до 2500).

С целью обеспечения высокого качества сигнала и требуемого отношения сигнал/шум, а также снижения уровня ЭМП ведутся разработки прямоугольных и цилиндрических **экранированных соединителей и соединителей со встроенными фильтрами**, причем способ защиты от помех выбирается на основе анализа конструкции системы. Наилучшую защиту обеспечивают совместное экранирование и фильтрация. Эффективность экранирования оценивается передаточным импедансом: чем он меньше, тем лучше качество экранирования, ниже уровень излучения кабеля и слабее помехи, наводимые на проводники. Корпус экранированного соединителя состоит из металлического кожуха, соединенного с экраном кабеля по всему его периметру, и экранирующей перегородки из материала с высокой электропроводностью, контактирующей по всему периметру с соединителем. Для повышения качества заземления на сочленяемой части соединителя имеется углубление. Эффективность экранирования на частоте 100 МГц составляет 70 дБ для прямоугольных соединителей и 120 дБ для цилиндрических.

В фильтрующих соединителях для подавления ЭМП используют встроенные в контакты фильтры нижних частот, описываемых частотой среза (частота начала фильтрации) и частотной характеристикой затухания. Емкостные фильтры обеспечивают максимальное затухание 50 дБ, фильтры Pi-типа (с индуктивным элементом, соединенным с емкостями) – 90–100 дБ на частоте 1 ГГц.

Волоконно-оптические соединители. Их уникальные свойства – высокая радиационная стойкость, иммунитет к ЭМП, высокая плотность передачи сигнала, малые габариты – привлекают разработчиков как военного, так и гражданского оборудования. Объем продаж этих соединителей за период с 1991 по 1996 гг. увеличится с 8,6 млн. до 26,9 млн.шт. (среднегодовые темпы прироста 26%) или с 77 млн. до 172 млн.долл. (среднегодовые темпы прироста 18%). Такое соотношение свидетельствует о снижении стоимости соединителей (табл.2). Отмечается, что темпы прироста объема продаж одномодовых соединителей будет выше, чем у многомодовых, благодаря росту применения волоконно-оптических кабелей в локальных замкнутых сетях связи. Тенденция к снижению средних цен при одновременном улучшении параметров соединителей, характерная для 80-х годов, сохранится и до конца нынешнего столетия.

К числу наиболее важных параметров волоконно-оптических соединителей, отражающих технический уровень прибора, относятся вносимые потери и потери на отражение. В настоящее время для одномодовых устройств при работе в нормальных условиях первый показатель равен 0,04 дБ, а второй – 60 дБ, для много-

Таблица 2

Динамика рынка волоконно-оптических соединителей

Годы	Объем продаж, млн. шт.		Средняя стоимость за 1 шт., долл.	
	Одномодовые	Многомодовые	Одномодовые	Многомодовые
1991	2,2	6,4	17,96	5,63
1992	3,0	8,0	16,0	5,5
1993	3,5	10,0	15,0	5,0
1994	4,8	11,7	14,0	4,5
1995	6,7	15,0	13,0	4,0
1996	9,0	17,9	12,0	3,0

модовых – 0,1 и 38 дБ соответственно. Улучшение параметров изделий связано с совершенствованием методов центрирования волокон, для этого используют, как правило, различные втулки. Разрабатываются также высокопрецизионные керамические детали, улучшается техника шлифовки втулок, расширяется применение линзовых систем центрирования.

Наиболее широкое применение современные соединители будут находить в оборудовании связи (табл.3). В компьютерных системах объем потребления соединителей в 1991 г. увеличился на 10%, а в 1992 г. – на 17%. Это объясняется появлением на рынке компьютерных записных книжек, в которых для монтажа плат ЗУ и дисковых накопителей, сборки монтируемых на поверхность устройств внутриблочных элементов компьютерных книжек, сопряжения компьютерных книжек с внешними устройствами требуются новые соединители с высокой плотностью контактов. По темпам прироста объема продаж компьютерные записные книжки опережают стандартные персональные компьютеры и поэтому можно ожидать дальнейшего роста объема потребления соединителей для этих систем.

Основные усилия разработчиков в области устройств для компьютерных записных книжек направлены на уменьшение их габаритов и массы. Большое внимание уделяется также уменьшению шага контактов: стандартный шаг устройств предыдущего поколения был равен 2,54 мм. В настоящее время выпускается широкая номенклатура соединителей с шагом 1,27 мм. Растет потребность в устройствах с шагом 0,63 мм. Правда, пока объем их продаж невелик, что объясняется высокой стоимостью и хрупкостью, трудностью работы с ними, сложностью освоения производства этих изделий, изготавливаемых по самой передовой технологии. Тем не менее, в будущем ожидается появление устройств с шагом контактов до 0,25 мм, предназначенных для модулей МРЭУ.

Таблица 3

Динамика мирового объема потребления соединителей

Область применения	Объем продаж, млн.долл.		Среднегодовые темпы прироста (1990–1995 гг.), %
	1990	1995 (прогноз)	
Вычислительная техника (компьютеры)	4128	6648	10
Оборудование связи	2041	3597	12
Военная (аэрокосмическая техника) правительственные заказы	2476	2238	–2
Автомобильные системы	1670	2570	9
Контрольно-измерительные приборы	734	1104	8,5
Бытовая аппаратура	741	1187	9,9

Очевидно, по мере уменьшения шага должна меняться и технология изготовления соединителей. Альтернативой изделиям со штампованными металлическими контактами являются бесконтактные эластомерные соединители с матричным расположением контактов, соединители, обеспечивающие автоматизированное присоединение кристаллов к балочным выводам на ленточном носителе, и соединители на базе проводящих клеев.

В будущем можно ожидать появления "интеллектуальных" соединителей со встроенными ИС. Совершенствование технологии может привести к развитию техники выполнения соединителей на основе принципа электромагнитной связи, а не непосредственного сочленения.

ЛИТЕРАТУРА

Electronics Weekly, 1992, N 1585, p. 11, 13.
Electronic Packaging & Production, 1992, v. 32, N 3, p. 62—64.
Aviation Week & Space Technology, 1992, v. 36, N 11, p. 148.
Electronic Packaging & Production, 1992, v. 32, N 4, Supplement 2, p. 4—6.
EDN, 1992, v. 37, N 7, p. 163.
Electronic News, 1991, v. 37, N 1881, p. 22, 23, 24, 26.
Microwave Journal, 1991, v. 34, N 10, p. 165, 166.
Photonics Spectra, 1992, v. 26, N 2, p. 38.
ECN Photonics Technology Letters, 1991, v. 3, N 11, p. 1045—1047.
Laser Focus World, 1991, v. 27, N 2, p. 176.

Булатов Р.В., Пиганов М.Н. **Импедансный метод в исследовании пленочных конденсаторов.** – Рукопись деп. в ЦНИИ "Электроника", 1993, № Р-5484.

Рассматривается применение импедансного метода, основанного на определении параметров схемы замещения пленочного конденсатора, для контроля тонкопленочных конденсаторов с целью отбраковки потенциально ненадежных образцов на этапе подгонки конденсаторов.

Введение предварительной обработки посредством алгоритма дискретного преобразования Фурье измеряемых сигналов позволяет повысить точность определения параметров схемы замещения. Кроме того, требуемая точность определения параметров схемы замещения обеспечивается переходом к переопределенной эквивалентной системе линейных уравнений.

ДЕПОНИРОВАНИЕ

ПЕРЕЧЕНЬ МАТЕРИАЛОВ, ОПУБЛИКОВАННЫХ В ВЫП. 1—6 НАУЧНО-ИНФОРМАЦИОННОГО ЖУРНАЛА "ЭЛЕКТРОННАЯ ПРОМЫШЛЕННОСТЬ" ЗА 1992 год

	Вып.	Стр.
Сегодня и завтра электронной промышленности Российской Федерации. *Андреев А.С.*	3	2
Отраслевые НИИ – как выжить? *Кобзарь А.И.*	4	2
НОВОСТИ НАУКИ		
Математическое моделирование процессов в мощных клистронах и ЛБВ. *Малыхин А.В., Якушкин Е.П., Копылов В.В.*	4	9
Создание скрытых изолирующих слоев в кремнии на основе имплантации протонов. *Крылов Б.Г., Шокин А.Н., Юрасов В.П.*	6	22
Тонкопленочные транзисторы на основе квантоворазмерных пленок. *Михайлов Е.Е., Фролов В.Д.*	6	24
Оптимальное значение начального трансмитанса фоторезиста. *Боков Ю.С., Вьюков М.Л., Кустов В.Л.*	6	27
Оборудование		
Установка ионной имплантации на базе резонансного линейного ускорителя ионов. *Гасс В.Ф., Глазков А.А., Леонов В.Н.*	1	2
Оборудование высокоэнергетической ионной имплантации для синтеза скрытых слоев. *Воронин Г.Г., Голубев В.П., Иванов А.С., Никифоров С.А., Свиньин М.П., Солнышков А.И.*	1	5
Перспективы создания источников СВЧ плазмы. *Яфаров Р.К.*	1	8
Высокоинтенсивный парофосфорный источник ионов. *Николеишвили У.Д., Шимохин С.А., Курсанов Ю.В., Савченко И.С., Шимкова М.П., Газашвили М.К.*	1	12
Источник ионов бора. *Батурин В.А., Джоджуа Л.В., Дремин Г.И., Курсанов Ю.В., Куруа Г.Ш.*	1	14
Автоматизированный комплекс для отжига ионноимплантированных структур. *Белоусов В.М., Бутрим С.И., Змеев Ю.В., Шленов Ю.В., Якункин М.М.*	1	16
Нейтрализация объемного заряда ионного пучка в тракте технологического имплантера. *Байтин А.В., Волков А.А., Сионов А.Б., Серебренников К.С.*	1	19
Приборы на основе ВТСП		
Основные направления развития радиоэлектроники СВЧ на основе сверхпроводимости. *Денисов А.Г.*	2	2
Элементный базис электронных приборов на ВТСП. *Вернер В.Д., Григорашвили Ю.Е., Фомин А.А.*	2	7
Сверхпроводниковый измеритель частоты субмиллиметрового диапазона длин волн. *Ларкин С.Ю., Денисов А.Г., Оболонский В.А., Анищенко С.Е., Хабаев П.В., Егоров А.Г., Марусий Ю.А., Клименко В.М., Гурович В.Г.*	2	12
Получение высокоориентированных пленок $Y_1Ba_2Cu_3O_{7-x}$ на монокристаллических подложках. *Григорашвили Ю.Е., Сотников И.Л., Фартушная В.М., Фомин А.А.*	2	14
Особенности литографических процессов изготовления криоинтегральных структур на основе ВТСП-материалов. *Забродская М.В., Никифоров В.К.*	2	17
Получение сверхпроводящих пленок нитрида ниобия. *Будлянский М.Я., Сейдман Л.А.*	2	21
Установка для получения ВТСП тонких пленок лазерным распылением. *Денисов С.М., Мучник М.Л., Рябинин И.В., Черняк Е.Я.*	2	24
ТЕХНОЛОГИЯ		
Новые высокие технологии		
Изготовление планарных подложек с полностью изолированными карманами монокристаллического кремния. *Старков В.В., Вяткин А.Ф.*	1	56
Влияние облучения ионами фосфора омических контактов на параметры транзисторов. *Снитовский Ю.П.*	1	59
Исследование диффузии бора в МОП-структуре. *Верходанов С.П., Герасименко Н.Н., Ободников В.И., Эрмантраут В.Б.*	1	60
Применение двойной имплантации Si^+ и B^+ для формирования мелких областей сток–исток МДП ИС. *Докукина Л.В., Кондратенко С.И., Дракин К.А., Вылеталина О.И., Самсонов Е.С.*	1	62
Формирование в кремнии мелких p^+–n-переходов. *Докукина Л.В., Дубовик А.Я., Заболотнов Ф.Ф., Сыроежко Е.А.*	1	63
Отжиг ионно-имплантированных структур лазерным и электронным пучками. *Белоусов В.М., Тихонов А.Н., Шленов Ю.В., Якункин М.М.*	1	63
Тепловой режим полупроводниковых пластин при обработке ионным пучком большой мощности. *Садилов П.В.*	1	66
Радиационно-стимулированные процессы в технологии функциональных слоев и элементов ИС. *Алехин А.П., Боков Ю.С., Вьюков Л.А., Маркеев А.М., Неволин В.Н., Трутнев Н.Ф.*	3	7
Низкотемпературное фотонно-индуцированное осаждение диоксида кремния. *Алехин А.П., Боков Ю.С., Вьюков Л.А., Маркеев А.М., Неволин В.Н., Фоминский В.Ю., Прокопенко В.Б.*	3	12
Ионно-стимулированное формирование функциональных слоев в тонкопленочных технологиях. *Неволин В.Н., Фоминский В.Ю., Вьюков Л.А., Мишачев В.И., Маркеев А.М., Прокопенко В.Б., Простина Л.К.*	3	16
Литография в пучках синхротронного излучения. *Алехин А.П., Кротков В.А., Мазуренко С.Н., Трутнев Н.Ф.*	3	19
Прецизионная технология изготовления рентгеношаблонов. *Корсаков В.С., Мишачев В.И., Никулов И.Г., Трутнев Н.Ф., Новицкий П.В.*	3	21
Технологический контроль в производстве рентгеношаблонов. *Алехин А.П., Гамзаев Э.Н., Корсаков В.С., Красиков П.В., Мазуренко С.Н., Матвеев В.М., Мишачев В.И., Никулов И.Г., Трутнев Н.Ф.*	3	27
Рентгеношаблоны на основе алмазных пленок. *Аверин А.В., Акулова Г.В., Корсаков В.С., Мишачев В.И., Семенихина Л.А., Трутнев Н.Ф.*	3	33
Методы повышения чувствительности и плазмостойкости позитивных рентгенорезистов. *Александров А.П., Алехин А.П., Виноградова Т.Д., Генкин В.Н., Гусева Э.М., Кириленко А.Г., Кротков В.А., Семчиков Ю.Д.*	3	36

	Вып.	Стр.
Повышение чувствительности резистов к синхротронному излучению. *Новожилов А.В., Бочканова Е.В., Максимов С.И., Корсаков В.А., Кротков В.А., Кириленко А.Г.*	3	38
Измерение профиля распределения мощности пучка мягкого рентгеновского излучения. *Кашницкий Л.М., Мазуренко С.Н.*	3	39
Экологическое обеспечение субмикронной технологии. *Горнев Е.С., Мартынов В.В.*	4	18
Совершенствование процесса "фоторезист–технология" в субмикронной проекционной фотолитографии. *Фролов В.М., Гущин О.П., Шуман Г.*	4	22
Скрытые слои – элементы трехмерных интегральных схем. *Достанко А.П., Мучак И.Ф.*	4	29
Получение алюминиевых и магниевых пленок с заданными свойствами в магнетронной системе. *Самаркина Н.А., Корчагин Б.В., Кошелев А.В., Суров Ю.И., Финаенов А.И.*	4	34
Способ повышения адгезии металлизации. *Жуков А.А., Николаев А.О., Остроухов Н.Н.*	4	38
Быстрые термические процессы в технологии формирования элементов кремниевых СБИС. *Бабыченко А.А., Завьялов С.М., Золотарев В.И., Махов Е.В., Орешкин Г.И., Рябик В.А., Хафизов Р.З.*	5	6
Би КМОП структуры с локальными карманами для быстродействующих цифровых ИС. *Сергеев А.Г., Бляхеров А.И.*	5	11
Локальное осаждение вольфрама для металлизации в БИС. *Лукьянов Е.В., Манжа Н.М., Патюков С.И.*	5	17
Масштабирование – эффективный метод повышения быстродействия логических схем. *Ефименко С.А., Малый И.В., Прибыльский А.В.*	5	19
Технология создания быстродействующей БиКМОП элементной базы. *Долгий Н.А., Карпов И.Н., Малый И.В., Прибыльский А.В., Силин А.В., Чаглей С.В.*	5	21
Особенности технологии изготовления логических ИС серии 1533. *Гайдук Ж.М., Долгий Н.А., Жигалко И.Б., Карпов И.Н., Малый И.В., Прибыльский А.В., Чувелев В.С.*	5	23
Низкотемпературное формирование оксидных слоев в субмикронной технологии. *Башкин М.О., Емельянов А.В., Портнов С.М., Самсонов Н.С.*	6	2
Локальная химическая модификация резистов – перспективный метод субмикронной литографии. *Боков Ю.С., Вьюков М.Л., Дениискин В.В., Кустов В.Л.*	6	5
Субмикронная фотолитография на длине волны 266 нм. *Боков Ю.С., Денискин В.В., Елисеенкова Ф.А., Калюжная В.Г., Кизилов А.Н.*	6	9
Использование антиобъемного эффекта в фотолитографии. *Фролов В.М., Селиванов Г.К., Фирсов Р.Г.*	6	14
Новые технологии микроэлектроники на основе фторсодержащих поверхностно-активных веществ. *Беклемышев В.И., Махонин И.И., Шокин А.Н.*	6	18
Технология и бизнес		
Дуговой разряд в вакууме – альтернатива гальваническому нанесению покрытий. *Ивановский Г.Ф., Гринченко В.Т.*	1	67
Прогрессивная технология получения изделий из жаропрочных никелевых сплавов. *Бондарев Б.И., Фаткуллин О.Х.*	1	73
Материалы		
Пероксид водорода особой степени чистоты для микроэлектроники. *Сальников М.А., Корягина Л.Г., Зубова И.Ф., Кулешова Г.И., Широких Л.А., Пальцева Т.М. Рыбкина Е.И.*	1	77
Многослойные пленки поликристаллического кремния с улучшенными структурно-морфологическими свойствами. *Турцевич А.С., Лесникова В.П., Буйко Л.Д., Наливайко О.Ю., Кравцов С.В., Иванов А.И.*	1	84
Негативный вакуумный фоторезист СЧК-2М для сухой фотолитографии. *Гельфанд А.В., Маневич М.Л., Михалина Т.В., Фокин Е.П.*	1	88
Радиотехнические пластмассы и смазочные материалы в производстве ИЭТ и РЭА. *Польщиков Г.А., Головина Л.Г.*	3	48
Материалы – сорбенты для стабилизации внутренней газовой среды микросборок. *Малыгин А.А., Шевченко Г.К. Лушкина Т.Л., Зорин Б.Я.*	3	51
Азотная кислота особой чистоты для микроэлектроники. *Сараджев Л.В., Драгункин Ю.А., Сальников М.А., Корягина Л.Г.*	5	30
Высокоомный кремний для панелей СВЧ приемопередающих систем. *Крюков В.Л., Стрельченко С.С., Фурманов Г.П.*	5	32
Применение тонколистовых немагнитных материалов в элементах вычислительной техники. *Саенко С.А., Насретдинов М.Г., Гончаров В.П. Сидорня Т.Н., Коробцова М.Г.*	5	33
Новое поколение накаливаемых источников щелочных металлов. *Александров Е.М., Абдулаева Б.Ф., Александрова Т.В., Дворсон А.Н., Денисов В.П., Копылов Е.В.*	5	35
Унификация химического процесса обработки полупроводниковых пластин. *Луппова А.А.*	5	36
Промышленные технологии		
Малооперационный технологический процесс изготовления микросхем на основе имплантографии. *Битейкина Л.А., Ляхов М.Н., Могутов А.Н., Паршикова Н.С., Симонов В.В., Холопкин А.И.*	2	52
Радиационно стойкий трафаретный шаблон для имплантографии и безрезистовых технологий. *Пешехонов С.В., Раков А.В., Шокин А.Н.*	2	55
Формирование металлических и молекулярных микропроводников в туннельном микроскопе. *Бессольцев В.А., Неволин В.К.*	2	57
Оптимизация режимов пайки при монтаже транзисторов. *Овсянников Н.И.*	3	40
Локальное химическое травление ферритовых пластин. *Децик Л.В., Трубицын Б.П.*	3	41
Доводка наклеечных планшайб. *Филонов И.П., Козерук А.С., Липинская Т.И., Макаревич Е.Б., Кузнечик В.О., Шамкалович В.И.*	3	43
Изготовление микродатчиков методом трехмерной обработки кремния. *Акулова Г.В., Корсаков В.С., Лиховид С.В., Мазуренко С.Н., Мишачев В.И., Николаева Л.П., Семенихина Л.А., Трутнев Н.В.*	3	43
Прибор для бесконтактного измерения толщины полупроводниковых слоев интерференционным методом. *Федорцов А.Б., Летенко Д.Г., Чуркин Ю.В., Торчинский И.А., Иванов А.С.*	3	46
Ионный микрозонд для контроля технологических загрязнений. *Волков С.С., Китаев Т.И., Мальченков А.П., Толстогуров А.Б., Торгашин Ю.И., Чумаков Э.Н.*	3	47
Позиционная лазерная пайка. *Каменков В.С., Сафронов А.Н., Хлопков Ю.В.*	5	25

	Вып.	Стр.
Реактивное ионное травление окиси кремния. *Гриднева Г.Н., Замалин Е.Ю., Скотникова Н.П.*	5	26
Методы упрочнения стеклоформующего инструмента. *Яшин В.Н., Локтева И.П., Козлов В.М.*	5	28
Управление уровнем привносимых микрочастиц в системах распределения сверхчистых газов. *Буравцев А.Т., Доронина Т.В., Раковский Б.А.*	6	19
ИЗДЕЛИЯ ЭЛЕКТРОННОЙ ТЕХНИКИ И ИХ ПРИМЕНЕНИЕ		
Обеспечение надежности в условиях субмикронных технологий. *Чернышев А.А.*	1	21
Процессоры аналоговых сигналов. *Алексеев С.Г., Гельман М.М.*	1	24
КМОП БИС микропроцессора для 16-разрядных ПЭВМ типа **PC/XT**. *Гриневский С.М., Палиенко В.В., Свиридович В.С., Сергеев А.А.*	1	26
Однокристальная КМОП БИС 8-разрядной микроЭВМ КА/КР1835ВГ14. *Прохорчик С.В., Сергеев А.А., Свиридович В.С., Ловец Ю.С.*	1	28
Микросборка сверхсогласованных высокочастотных кремниевых *n–p–n*-транзисторов НТ011А-Г. *Дворников О.В.*	1	29
Новое поколение газовых лазеров широкого применения. *Ага В.И., Петухова Л.А.*	2	26
Перспективные конструкции полупроводниковых излучателей для медицинского приборостроения. *Брагин Н.В., Ахмелкин А.Г., Иванов Л.В., Мошкин В.А., Цимерман С.Х., Чернов А.В.*	2	35
Полевой транзистор на основе проводящих полимерных материалов. *Земцов Л.М., Карпачева Г.П., Корсаков В.С., Максимов С.И., Новиков В.И., Плавич Л.А., Тимофеев С.В., Трутнев Н.Ф.*	3	55
Монолитные интегральные схемы линий задержки. *Мелентьев Н.Г., Пономарев А.А.*	3	56
Интегральные датчики магнитного поля. *Амеличев В.В., Галушков А.И., Зубенко Ф.Г., Чаплыгин Ю.А.*	3	58
Металло-керамические лампы повышенной долговечности. *Соколов А.А.*	3	60
Интегральные схемы на **GaAs** для **TV**. ВОЛС и синтезаторов частот. *Дзиндзелета Б., Жупярка З., Чяпенас П., Киселев А.Г., Пранаускене Г., Навицкене Э., Навицкас Р.*	4	60
Модернизированная КМОП БИС многофункционального временного устройства. *Шемякин Н.В., Куценко А.А.*	4	62
Видикон ЛИ 469 с повышенной разрешающей способностью. *Гурьянов В.С., Савельев Ю.В., Забавин А.Н., Добродумова В.П.*	4	64
Методы цифровой интерполяции изображений для матричных ФПЗС. *Выдревич М.Г., Степанов Р.М., Татаурщиков С.С.*	4	65
Интегральный источник опорного напряжения. *Исаков А.Б., Карелин В.А., Попов А.Э., Соколов Ю.М.*	4	68
Ночная зрительная труба НЗТ-3. *Медведев А.В., Гринкевич А.В., Гундяк М.И., Седов Е.В.*	5	37
Кремниевые мощные высокочастотные низковольтные МДП-транзисторы 2П941А-2П941Д. *Бачурин В.В., Бельков А.К., Бычков С.С., Либерман В.С., Полехов В.В., Румянцев А.Н., Садковская Е.А., Сопов О.В.*	5	38
Повышение помехоустойчивости ИС на **GaAs** серии К6500. *Адамов Ю.Ф., Кравченко Л.Н., Хлыбов А.И.*	5	40
Многоканальный фотоэлектронный умножитель на микроканальных пластинах. *Белянченко С.А., Волков В.П., Глуховской Б.М., Селиванчик Н.М., Ярошенко И.Ф.*	5	43
Цифровой тесламетр средних магнитных полей. *Сухоставский В.К., Грудцин В.Н.*	5	46
Мощный высоковольтный *n*-канальный МДП-транзистор широкого применения КП805. *Бачурин В.В., Бельков А.К., Журавлев Ю.В., Мироид Н.А., Морковин С.В., Пекарчук Т.Н., Сопов О.В., Шумков И.Е.*	6	44
Мощный высоковольтный МОП-транзистор КП709. *Богомяков А.А., Круглов С.Н.*	6	46
Функционально полный комплект широкополосных интегральных схем. *Дворников О.В., Реутович С.И., Миронов Е.С., Глиндзич С.А.*	6	47
Кремниевые монолитные генераторно-излучающие модули миллиметрового диапазона. *Шухостанов А.К., Аталиков С.Ч., Шогенов Т.К.*	6	50
Успехи в конструировании мощных кремниевых лавинно-пролетных диодов миллиметрового диапазона. *Шухостанов А.К., Ташилов А.С.*	6	53
Комплекс средств автоматизации проектирования и отладки микропроцессорных устройств КСО-2	6	57
Высокопроизводительный отладочный комплекс нового поколения КСО-3	6	58
Универсальная программная среда отладки микропроцессорных устройств УНИСОТ	6	59
Новые изделия		
Полосовые фильтры на ПАВ для трактов промежуточных частот УВЧ диапазона. *Докучаев Ю.П., Кондратьев Ю.П., Попко В.А., Сидоров В.А., Тимашев В.В., Тюрин А.В., Федорец В.Н., Швец В.Б.*	1	39
Семейство БМК для широкополосных и прецизионных аналоговых и аналого-цифровых ИС. *Дворников О.В., Любый Е.М., Симоненко И.Г.*	1	43
Многоцелевой лечебно-диагностический аппарат "Универсал". *Мошкин В.А., Брагин Н.В., Ахмелкин А.Г., Завгородний В.О., Иванов Л.В., Цимерман С.Х.*	1	52
Многофункциональная лазерная лечебно-диагностическая приставка к аппарату "Узор". *Мошкин В.А., Брагин Н.В., Ахмелкин А.Г., Кафтин Р.С.*	1	53
Лазерная аппаратура для профилактики и лечения воспалительных заболеваний у сельскохозяйственных животных. *Мошкин В.А., Ахмелкин А.Г., Иванов Л.В., Цимерман С.Х., Брагин Н.В.*	1	54
Монолитные фазовращатели трехсантиметрового диапазона. *Козлов Ю.А., Пригоровский В.М., Рубан А.С.*	1	50
Симисторные оптопары. *Бакланов С.Б., Гайтан В.В., Гурин Н.Т., Никанова А.В.*	1	51
Мощные кремниевые ограничители напряжения.	1	51
Матричные ФПЗС с виртуальной фазой для научных исследований. *Вишневский Г.И., Булгаков А.Г., Выдревич М.Г., Зинчик Ю.С., Коссов В.Г., Лазовский Л.Ю.*	2	37
Одномерная иконоскопическая система СИ-1/0. *Мостовлянский Н.С., Хатунцев А.И.*	2	42
Высокочувствительные фотоприемные модули. *Хатунцев А.И., Крутилин В.Н., Марков А.Н., Фролов В.А.,*	2	43
Многоцветный светодиод с красным, зеленым, синим и белым цветами свечения. *Коган Л.М., Вишневская Б.И., Ковырева Н.И., Родкин В.С.*	2	46

	Вып.	Стр
Двуполярный интегральный стабилизатор напряжения с системой комплексной защиты. *Исаков А.Б., Мамонтов И.С., Манжула В.Г., Соколов Ю.М.*	2	48
Интегральные микросхемы К1017ХА2, КР1017ХА2, КФ1100СК5.	2	50
Новые изделия для телевидения и видеотехники разработки 1991 г.	3	61
Матрица цветных фильтров для жидкокристаллических экранов. *Вергейчик С.Д, Кислый В.И., Матвеенцева М.С., Осика В.А., Сагайдак Д.И., Сенько Е.И.*	5	47
Новый КМОП-транзистор на основе гетероструктуры Si-GaF_2-Si. *Величко А.А., Кольцова Б.Б., Окомельченко И.А.*	5	50
Изделия ОКБ "Кремний"	5	51
Новые изделия разработки 1991 года		
Микропроцессорные БИС	1	32
Новые разработки средств отображения информации.	1	35
Новые разработки микроЭВМ-контроллеров.	1	38
Устройства для телевидения	4	70
Лазеры для народного хозяйства	4	70
Быстродействующие цифровые интегральные микросхемы	4	71
Изделия для радиосвязи	4	74
Изделия радиоэлектроники для бытовой техники	4	75
Оценка качества РЭА по результатам первого включения. *Горлов М.И., Грищенко В.Т.*	4	76
Электроника и медицина		
Перспективные направления развития криогенной аппаратуры для медицины. *Киселева Г.А.*	5	52
Медико-гигиенические аспекты работы человека в чистых производственных помещениях. *Григорьев Ю.Г., Нефедов А.Ю., Подковкин В.Г.*	5	54
Компьютерная термография – современный метод диагностики заболеваний артерий. *Демин В.А.. Косичкин М.М., Снетков В.Ю., Миралимов М.М., Генаков А.К., Горбунов И.С.*	5	55
Оптическая система для локального излучателя УОП-10-01. *Азарова Ю.А., Пивненко Н.Г.*	5	58
Компьютерная томография при изучении ряда тканевых изменений. *Снетков В.Ю., Горбунов И.С., Демин В.А.*	6	60
ОБОРУДОВАНИЕ		
Реактор для получения структур GaAs повышенной однородности. *Арендаренко А.А., Павлов А.Н., Чариков Г.А.*	2	58
Установка для монтажа выводов микросхем. *Бахерт И.А., Самсонов В.П.*	2	60
Ремонт ГИС и фотошаблонов с помощью установки ретуши фотошаблонов ЭМ-551А (ЭМ-551Б). *Ефимов К.Я., Щеткин В.В., Дубовенко А.В., Помельцова Г.Н., Хрюкин С.Б.*	2	61
Модернизированный малогабаритный миллитесламетр ПИЭ.МГП-10. *Григорьев Э.Г.*	2	62
Тенденции развития электронного машиностроения. *Мальгин С.Н.*	5	2
Информационно-поисковая система анализа и выбора вариантов технологии и оборудования для производства изделий электронной техники. *Панфилов Ю.В.*	6	29
Многокамерная установка непрерывного действия "Электроника ТМ-1203" для нанесения пленок в вакууме. *Дмитриев Е.В., Майоров А.А., Махрин П.В., Одиноков В.В., Рагузин В.Д., Смирнов В.С.*	6	33
Аппаратура производственного контроля изделий видеотехники. *Ерлашов В.П., Тупикин В.Д., Поликарпов А.Н.*	6	34
Неразрушающий контроль основных параметров GaAs структур с контактным слоем. *Лисенкова Н.Г., Федоров Ю.Ю., Брагин С.М., Солоухин Н.Г.*	6	39
Оборудование для радиационно-стимулированного формирования тонкопленочных структур и покрытий	6	41
Датчики и преобразователи на основе мембранной технологии	6	42
Специальное технологическое		
Лазерный комплекс для специализации интегральных схем. *Ахманов А.С., Гусев В.Ю., Кеков А.В., Рулев Г.Б., Саенко В.Б., Ястребов А.А.*	4	42
Установки совмещения и экспонирования для рентгенолитографии. *Генцелев А.Н., Казаков А.А., Мельников С.Л., Михайлов А.В., Тетерин С.И.*	4	46
Ионно-лучевая установка "ДНЕПР-М". *Фетисов В.А., Исаков В.И., Петров Е.Ю., Хайкин Л.Е.*	4	49
Автоматический измеритель параметров статоров двигателей видеомагнитофонов. *Кузнецов В.Л., Майбородин А.В., Саухин Е.Г., Юров Ю.С.*	4	50
Малогабаритные магниторазрядные насосы. *Волчкевич А.И., Губин Г.А.*	4	52
Геттерная ловушка – насос. *Волчкевич А.И., Еникеев С.А., Ястребов Г.А.*	4	52
Контрольно-измерительное		
Промышленный контроль ориентации монокристаллов. *Малюков Б.А., Щелоков А.Н., Дарашкевич М.В.*	4	53
Аппаратно-программный комплекс "Анализ". *Пчельников Ю.Н., Фадеев А.В., Фишель Г.Г.*	4	59
Совмещенный контроллер магнитных дисков. *Басюк М.Н.*	4	59
НОВОСТИ ЗАРУБЕЖНОЙ ЭЛЕКТРОННОЙ ТЕХНИКИ		
Научные исследования		
Исследование СВЧ характеристик пленок высокотемпературных сверхпроводников (ВТСП)	6	62
Микроэлектроника		
Девяностые годы – время средств комплексной обработки данных на базе новейших ИС	6	63
ГИС США: Рост объема продаж и совершенствование параметров	6	65
СВЧ и квантовая электроника		
АИГ:Nd-лазер с удвоением частоты – эффективный инструмент для обработки полупроводниковых материалов	6	66
Краткие сообщения	6	67

	Вып.
РЕКЛАМА	
АРМ инженера по анализу отказов изделий электронной техники	1
Мощные кремниевые ограничители напряжения	1
Гальванические покрытия на основе никеля	1
Реактор лазерного пиролиза РЛП	1
Оптоэлектронные компоненты производства HEWLETT—PACKARD	1
Изделия и компоненты НТЦ "Оптоника"	1
Новые разработки силовых полупроводниковых приборов	1
Приемник стыка С2 У2ПН1931 Передатчик стыка С2 У2ПН1941	1
Изделия ОКБ "МЭЛЗ"	1
Вольтметр-калибратор постоянного тока	2
Интегральная микросхема КР1561ЛН4	2
Оборудование производственного объединения "СЕЛЕНА+"	2
Цифрознаковые индикаторы АЛС318	2
Новые высокоточные редукторы и приводы	2
Стенд для испытания интегральных микросхем на безотказность и долговечность	2
Оптоэлектронные компоненты датчиков	3
Быстродействующий УФ фотодиод ФДЕ-ЧИ-17	3
Многоцветный октрон отражательного типа	3
Новые интегральные микросборки	3
Семейство базовых матричных кристаллов серии 1578 для полузаказных СБИС	4
Кварцевые микрогенераторы	4
Входной разделительный узел с гальванически развязанными цепями	4
Эпоксидные компаунды	4
Полимерные материалы Швейцарского химического концерна СИБА–ГЕЙГИ АГ	4
Программатор "МикроБУС-ПМ02"	4
Насос поршневой с пневмоприводом	5
Новые высококачественные оптоэлектронные компоненты HEWLETT—PACKARD	5
Оптоэлектронные датчики газов, светодиоды, фотоприемники	5
Вихретоковый бесконтактный измеритель толщины металлизации в отверстиях печатных плат	5
Материалы для микроэлектроники	5
Мощные высокоэффективные электровакуумные приборы для линейных ускорителей заряженных частиц и нагрева плазмы	6
Электронные элементы для бытовой и промышленной аппаратуры	6
Унифицированное оборудование для сборки полупроводниковых приборов ИС и ГИС	6
Установка нанесения диэлектрических пленок при низких температурах	6
Компоненты для поверхностного монтажа	6
Фотодиодные приемники ИК излучения на основе HgCdTe	6
Малогабаритный форвакуумный насос	6
БИРЖА "ЭЛЕКТРОННАЯ ИНДУСТРИЯ"	1,3,4,5
БИРЖЕВЫЕ НОВОСТИ	1,3,4
НОВОСТИ, СООБЩЕНИЯ, ХРОНИКА	
Первая конференция ассоциации инженеров по контролю микрозагрязнений. *Бартенев В.Я., Афанасьев Т.Г.*	1

ГЕОФИЗИКА

Специальное конструкторское бюро

Применение в технологических электроустановках современных ТРАНЗИСТОРНЫХ ВЫСОКОЧАСТОТНЫХ ГЕНЕРАТОРОВ УВГ-25/35...500 поможет решить Вам проблемы — нагрева, закалки, отжига, плавки, пайки, сварки, нанесения антикоррозийных, износостойких, термостойких покрытий, очистки воздуха, воды, утилизации отходов.

Техническая характеристика

Максимальная генерируемая мощность, кВт	25
Частотный диапазон, кГц	35...500
КПД на рабочих частотах, %, не менее	85
Напряжение на выходе, В	1000
Напряжение трехфазной питающей сети, В	380
Охлаждение водяное, л/мин	3...8
Давление охлаждающей воды, МПа	0,2
Габаритные размеры, мм	780×800×1150
Масса, кг	640

Преимущества генератора:
многовариантность применения;
возможность модульного наращивания мощности;
широкий диапазон используемых частот;
высокий КПД;
низкое выходное напряжение;
высокие ресурсосберегающие параметры;
небольшая масса;
малые габариты;
высокая надежность;
минимальные затраты при эксплуатации;
автоматическая защита от короткого замыкания, нагрузки, перегрузки, перегрева;
улучшенные производственные санитарно-гигиенические условия работы обслуживающего персонала.

ОКАЖЕМ ВСЕ ВИДЫ УСЛУГ — ОТ ПОСТАВКИ И МОНТАЖА ДО ПОСЛЕГАРАНТИЙНОГО ОБСЛУЖИВАНИЯ.

г. Красноярск, т. 43-56-45

СПЕЦИАЛЬНОЕ КОНСТРУКТОРСКОЕ БЮРО *ИРЭ РАН*

изготавливает и продает

- ВОЛОКОННО-ОПТИЧЕСКУЮ ЛИНИЮ СВЯЗИ ВОЛС-А-1 ДЛЯ ПЕРЕДАЧИ АНАЛОГОВОГО СИГНАЛА.
- ТРАНСИВЕР ВОЛОКОННО-ОПТИЧЕСКИЙ ДЛЯ ЛВС «ETHERNET» (10 Мбит/с).
- ПРЕОБРАЗОВАТЕЛЬ ОПТОЭЛЕКТРОННЫЙ «ОПРМ-02» С ПОЛОСОЙ ЧАСТОТ 0,1—2000 МГц.
- РЕГУЛЯТОР ТЕМПЕРАТУРЫ ПРОГРАММНЫЙ РТП-3Н В ДИАПАЗОНЕ 100—1600°С.
- РЕГУЛЯТОР РАСХОДА ГАЗА РРГ-1 В ДИАПАЗОНЕ 0—0,2—2000 л/час.
- РЕГУЛЯТОР РАСХОДА РЕАГЕНТА РРР-1 ДЛЯ ТОЧНОЙ УСТАНОВКИ И ПОДДЕРЖИВАНИЯ КОНЦЕНТРАЦИИ ОДНОГО ГАЗА В ПОТОКЕ ДРУГОГО. ИМЕЕТ ДВА ДАТЧИКА.
- УСИЛИТЕЛЬ ШИРОКОПОЛОСНЫЙ УШ-500 (0,001—500 МГц).
- ЭЛЕМЕНТЫ СВЕРХВЫСОКОВАКУУМНОЙ ТЕХНИКИ, КРИОСТАТЫ АЗОТНЫЕ И ГЕЛИЕВЫЕ.

г. Фрязино, тел. 526-91-33

ГОСУДАРСТВЕННОЕ ПРЕДПРИЯТИЕ ОКТАВА

предлагает

Антенный усилитель УАТ-М и активную антенну оригинальной конструкции АТА-1, значительно повышающие качество изображения и звука в зоне неуверенного приема.

f = 48—230 МГц, K_P = 21—23 дБ, неравномерность K_P в полосе телевизионного канала $\Delta K_P \leqslant 1{,}0$ дБ, $K_ш \leqslant 4{,}5$ дБ.

Ультралинейный усилитель для домовых и магистральных сетей кабельного телевидения УКТ-1.

f = 5—400 МГц, $K_P \geqslant 35$ дБ, $\Delta K_P \leqslant 2$ дБ, I мА$_{III}$ (к) $\geqslant 60$ дБ, I мА$_{II}$ (к) $\geqslant 55$ дБ.

Мощные полевые транзисторы на напряжение до 1200 В и ток 2—30 А.

Микросхемы ВЧ и СВЧ диапазона и устройства на их основе.

г. Новосибирск, т. 28-71-52

Московский Инженерно-Физический Институт

ИОННЫЙ ИМПЛАНТЕР

Установка ионной имплантации с лазерно-плазменным источником ионов предназначена для научных исследований в области физики поверхности, физики полупроводников, для решения прикладных задач микроэлектроники и материаловедения.

Применение лазерно-плазменного источника ионов позволяет проводить имплантацию ионов любых металлов и материалов, хорошо поглощающих лазерное излучение с высокой степенью экономии материала, что особенно актуально при использовании редкоземельных и драгоценных металлов (золото, платина).

Источник ионной имплантации отвечает требованиям работы в сверхвысоковакуумных системах.

Наиболее оптимально использовать установку в исследовательских центрах и лабораториях университетов и высших учебных заведений.

Основные параметры ионной имплантации

1. Плотность ионного тока (амплитуда)	5 мА/см^2
2. Диаметр пучка	3 см
3. Однородность	5%
4. Ускоряющее напряжение	0—50 кВ (возможно исполнение источника до 100 кВ)
5. Длительность импульса	5 мкс
6. Частота импульсов	200 Гц

СИСТЕМА ЛАЗЕРНОЙ ГРАВИРОВКИ И РЕЗКИ

Предназначена для обработки и резки различных материалов (металлы, керамика, резина, пластмассы) по заданному рисунку. Обработка осуществляется лазерным лучом, тип лазера определяется выбранным материалом.

Управление процессом обработки (геометрия и профиль) рисунка осуществляется от контроллера, использующего персональный компьютер типа IBM как устройство ввода-вывода информации, в т.ч. с использованием сканнера.

Данный контроллер является универсальным и может быть применен для автоматизации различных установок экспериментального и промышленного назначения.

Основные параметры обработки

1. Площадь обрабатываемой поверхности	25 см^2
2. Шаг обработки	100 мкм

095 324·54·70

Научно-технический центр «ОПТОНИКА»

РАБОТАЕТ НА РЫНКЕ ЭЛЕКТРОННЫХ КОМПОНЕНТОВ СНГ. ТРАДИЦИОННЫМ НАПРАВЛЕНИЕМ НАШЕЙ ДЕЯТЕЛЬНОСТИ ЯВЛЯЕТСЯ МАРКЕТИНГ И ПРОИЗВОДСТВО ОПТОЭЛЕКТРОННЫХ КОМПОНЕНТОВ, ВЧ И СВЧ ДИОДОВ, СТАБИЛИТРОНОВ.

НТЦ «ОПТОНИКА» ОРГАНИЗУЕТ ПРОДАЖИ ПРОДУКЦИИ ВЕДУЩИХ ПРОИЗВОДИТЕЛЕЙ ЕВРОПЫ И США: ГРУППЫ КОМПОНЕНТОВ HEWLETT-PACKARD, AVANTEK, TELEFUNKEN ELECTRONIC Gmbh, SIEMENS AG, MOTOROLA INC., PHILIPS COMPONENTS, SILICONIX, QUALITY TECHNOLOGIES, LASERTRON, KAPPA, AT&T.

Мы предлагаем:
*** выбор продукции по каталогам,**
*** техническую консультацию,**
*** рекомендации по вопросам применения,**
*** продажу образцов,**
*** оптовые поставки электронных компонентов со склада в Москве:**

- **волоконно-оптические линии связи и компоненты волоконной оптики,**
- **оптроны всех типов,**
- **фотодиоды и фототранзисторы (в том числе для регистрации УФ излучения),**
- **светоизлучающие диоды видимого и ИК диапазонов спектра,**
- **светодиодные шкалы и матрицы (в том числе со схемами управления),**
- **цифрознаковые индикаторы (в том числе со встроенными схемами управления),**
- **стабилитроны,**
- **ВЧ и СВЧ интегральные схемы, транзисторы и диоды,**
- **микросхемы памяти, контроллеры, процессоры, переключатели,**
- **прочие электронные компоненты и комплектующие.**

НТЦ «ОПТОНИКА» принимает заказы на поставки высокоэффективных устройств отображения коммерческой и рекламной информации для офисов, банков, бирж, пунктов обмена валют:

электронные светодиодные табло типа «бегущая строка»,
табло котировок валют,
электронные часы,
считыватели штриховых кодов.

ДОПОЛНИТЕЛЬНАЯ ИНФОРМАЦИЯ БУДЕТ ПРЕДОСТАВЛЕНА ПО ВАШЕМУ ЗАПРОСУ.

МЫ ПОСТОЯННО РАСШИРЯЕМ ПЕРЕЧЕНЬ ПОСТАВЛЯЕМЫХ ЭЛЕКТРОННЫХ КОМПОНЕНТОВ И ПРЕДЛАГАЕМ НОВЫЕ УСЛУГИ.

МЫ ГОТОВЫ НЕМЕДЛЕННО ОБСУДИТЬ С ВАМИ ВСЕ ВОЗМОЖНЫЕ ФОРМЫ СОТРУДНИЧЕСТВА — ОТ ДИСТРИБЬЮТОРСКИХ УСЛУГ ДО СОВМЕСТНЫХ РАЗРАБОТОК И ПРОИЗВОДСТВА.

Наш почтовый адрес:
109542 Москва, а/я 69. Факс: (095) 305-77-48, В.Н.Маркову. Тел.: (095) 365-58-56, 305-77-38.

— РАЗРАБОТКА ТЕХНОЛОГИЧЕСКИХ ПРОЦЕССОВ И УНИФИЦИРОВАННОГО ОБОРУДОВАНИЯ ТИПА УС.ИММ РАЗЛИЧНЫХ СТЕПЕНЕЙ АВТОМАТИЗАЦИИ ДЛЯ СБОРКИ ПОЛУПРОВОДНИКОВЫХ ПРИБОРОВ, ИС И ГИС

— СЕРИЙНОЕ ИЗГОТОВЛЕНИЕ, ПОСТАВКА, ПУСКОНАЛАДКА СБОРОЧНОГО ОБОРУДОВАНИЯ И СРЕДСТВ ЕГО КОНТРОЛЯ

— ОБУЧЕНИЕ ТЕХНОЛОГОВ, НАЛАДЧИКОВ И ОПЕРАТОРОВ РАБОТЕ НА УСТАНОВКАХ МИКРОСВАРКИ И ПАЙКИ, АТТЕСТАЦИЯ ПЕРСОНАЛА

ПРЕДЛАГАЮТСЯ УСТАНОВКИ

Базовая установка УС.ИММ-1

УС.ИММ-1

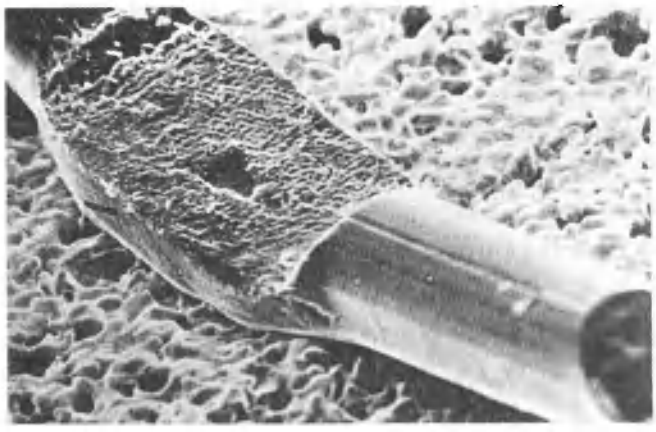
- термозвуковая сварка золотых проводников ∅ 30-50 мкм «шарик-внахлест»
- ультразвуковая сварка алюминиевых выводных рамок к кристаллу ИС 2-го исполнения
- ульгразвуковая сварка золотых шариков к выводным рамкам ИС 2-го исполнения

УС.ИММ-2

- ультразвуковая сварка алюминиевых проводников ∅ 27-200 мкм «внахлест»
- микросварка золотых проводников ∅ 30-100 мкм «внахлест»
- пайка выводных рамок ИС 2-го исполнения на плату

УС.ИММ-3

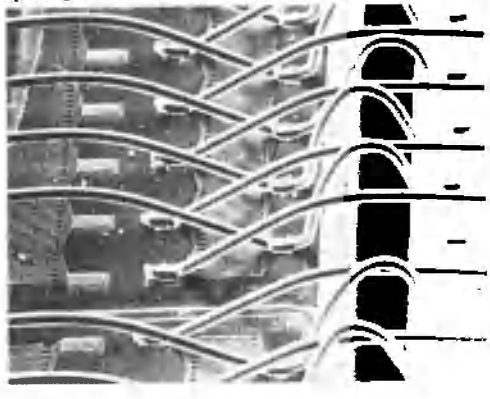
- ультразвуковая сварка алюминиевых проводников ∅ 27-200 мкм «внахлест»
- ультразвуковая сварка алюминиевых выводных рамок ИС 2-го исполнения на плату



Сварное соединение алюминиевой проволокой «внахлест». 600*

Проволочные алюминиевые перемычки в ИС. Ультразвуковая сварка. 90*

Проволочные алюминиевые перемычки в СВЧ-приборе. Ультразвуковая сварка. 60*



УС.ИММ-3А

- **термозвуковая сварка золотых проводников ∅ 12-50 мкм в приборах типа A^3B^5**
- **ультразвуковая сварка алюминиевых проводников ∅ 27-60 мкм в приборах типа A^3B^5**

УС.ИММ-3Б

- **ультразвуковая сварка алюминиевых проводников ∅ 200-500 мкм «внахлест»**

УС.ИММ-4

- **термокомпрессионная, термозвуковая и микросварка золотых проводников ∅ 15-50 мкм с боковой (независимой) подачей проволоки**
- **монтаж кристаллов и конденсаторов на плату ГИС**
- **демонтаж паяных элементов с платы ГИС**

УС.ИММ-5

- **многостежковая термозвуковая сварка золотых и алюминиевых проводников ∅ 20-50 мкм в мощных СВЧ транзисторах**
- **ультразвуковая сварка алюминиевых выводных рамок ИС 2-го исполнения на кристалл или плату**

УС.ИММ-6

- **эвтектическая пайка кристаллов**

Сварное соединение «шариком» золотой проволоки. 300*

СТЕНД СКЭП-1

- **контроль электроакустических параметров установок УС.ИММ**

КАЧЕСТВО, НАДЕЖНОСТЬ И ЭФФЕКТИВНОСТЬ ИЗДЕЛИЙ И УСЛУГ

гарантируют

ПРЕДПРИЯТИЕ «МИКРОМОНТАЖ» И ЗАВОД ТОЧНОГО МАШИНОСТРОЕНИЯ

Обращаться по адресу: 603136, г. Нижний Новгород, а/я 58
Контактные телефоны: 8-8312-688863, 8-8312-688798.

High-Tech Оборудование и Технологии

centrotherm – Германия

- Окисление
- Диффузия
- CVD
- RTP
- RTCVD
- III-V жидкофазная-эпитаксия
- III-V рост кристаллов
- Очистка отработанных газов
- Нанесение твёрдых покрытий на режущий инструмент
- Конвеерные печи
- Пайка методом reflow
- Толстоплёночная технология

centrotherm – крупнейший поставщик оборудования и технологий на базе термических процессов уровня **High-Tech** в Германии.
Все системы centrotherm основаны на многолетном опыте в разработке, производстве и сервисе, начиная с 1956 г..

В результате всего этого имя centrotherm означает

- современные технологии
- высокую производительность
- тесное сотрудничество с нашими потребителями
- и, конечно, надёжность.

Теперь мы имеем своих представителей также в г.Москве.

ИНТЕХ (INTECH GmbH)
125556, Москва, а/я 24
Флотская ул. 1
Российская Федерация
Тел./Факс: (095) 4561001

centrotherm
Elektrische Anlagen GmbH + Co.
Postfach 1232
W-7902 Blaubeuren, FRG
Tel.: (049) 07344-6065
Fax: (049) 07344-6531

centrotherm

ВИДЕОЦВЕТ

ФИРМА ПРЕДЛАГАЕТ

РАЗМЕЩЕНИЕ ВАШЕЙ РЕКЛАМЫ НА ИНФОРМАЦИОННОМ ЭЛЕКТРОННОМ ТАБЛО В МОСКВЕ НА ТВЕРСКОЙ

●

ПЕРВОКЛАССНУЮ РАДИОЭЛЕКТРОННУЮ ОТЕЧЕСТВЕННУЮ И ИМПОРТНУЮ АППАРАТУРУ С ГАРАНТИЙНЫМ И СЕРВИСНЫМ ОБСЛУЖИВАНИЕМ

●

ШИРОКИЙ ВЫБОР ОДЕЖДЫ В СВОЕМ ФИРМЕННОМ МАГАЗИНЕ У МЕТРО «ПРОСПЕКТ ВЕРНАДСКОГО»

●

ИЗГОТОВЛЕНИЕ ПО ВАШЕМУ ЗАКАЗУ СОВРЕМЕННЫХ МЕТАЛЛОКОНСТРУКЦИЙ ДЛЯ ОФИСОВ И МАГАЗИНОВ

●

ОПТОВЫЕ И МЕЛКООПТОВЫЕ ПОСТАВКИ ТОВАРОВ МАССОВОГО СПРОСА ПО НИЗКИМ ЦЕНАМ

АДРЕС: 117415, МОСКВА, ПРОСПЕКТ ВЕРНАДСКОГО, 39. ТЕЛ. 432-93-38, 936-25-00 ФАКС: 431-66-36, 936-25-00