

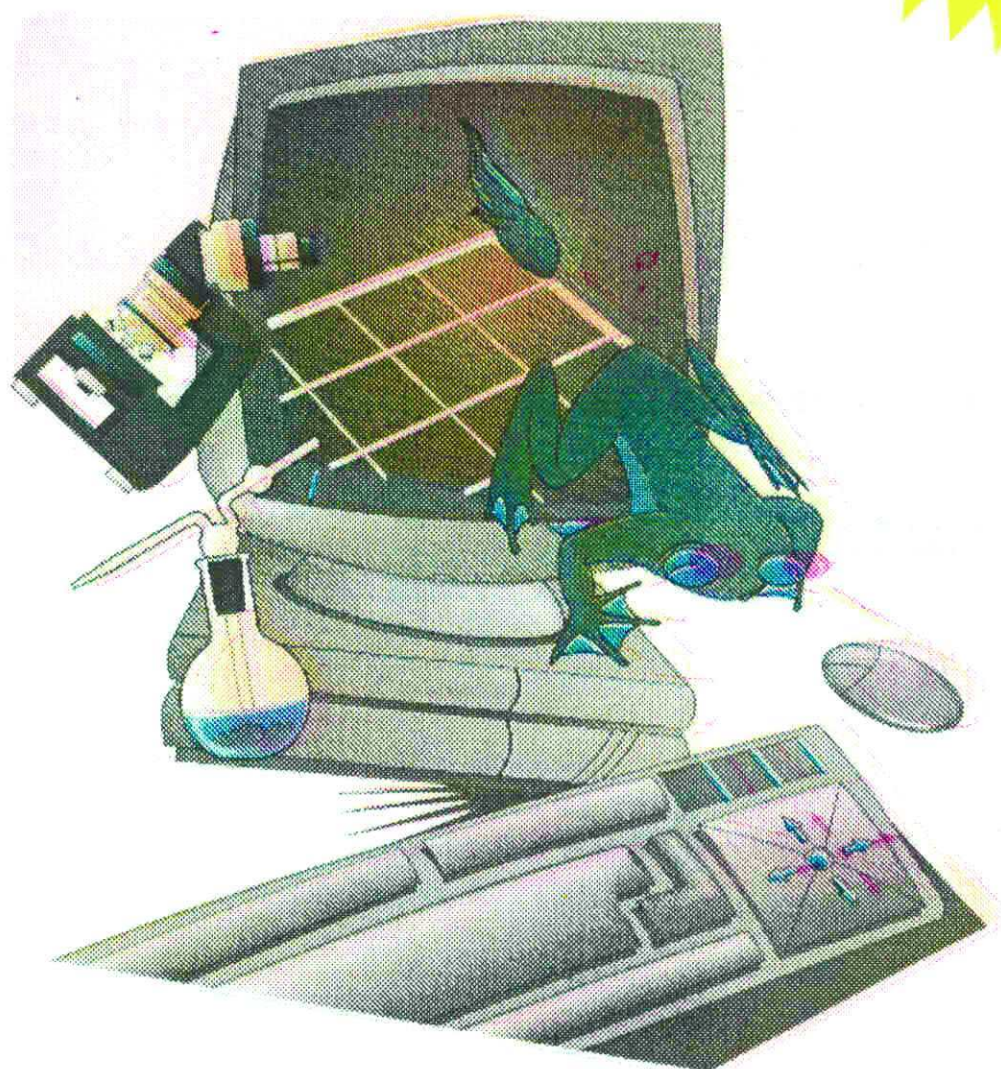
DESIGN

hardware

МЕСЕЧНО СПИСАНИЕ ЗА СХЕМОТЕХНИКА И ХАРДУЕР БРОЙ II ГОДИНА II ISSN 0861-4261

2/92

7.-ав.



AT 486DX-33MHz

4MB RAM + 256KB Cache
 120MB HDD AT BUS
 1.2MB FDD
 1.44MB FDD
 AT BUS FDC/HDC 2S/P Ports
 101 Keyboard
 200W P.S.
 Mini Tower Case
 SVGA 16B/512K
 14" SVGA Color Monitor .28

\$ 2290

AT 386DX-40MHz

2MB RAM + 64KB Cache
 80MB HDD AT BUS
 1.2MB FDD
 1.44MB FDD
 AT BUS FDC/HDC 2S/P Ports
 101 Keyboard
 200W P.S.
 Mini Tower Case
 SVGA 16B/512K
 14" SVGA Color Monitor .28

\$ 1630

AT 386SX-25MHz

2MB RAM
 40MB HDD AT BUS
 1.2MB FDD
 1.44MB FDD
 AT BUS FDC/HDC 2S/P Ports
 101 Keyboard
 200W P.S.
 Baby Case
 Trident 16B/512K
 14" SVGA Color Monitor .28

\$ 1260

AT 486DX-33MHz

2MB RAM + 64KB Cache
 80MB HDD AT BUS
 1.2MB FDD
 1.44MB FDD
 AT BUS FDC/HDC 2S/P Ports
 101 Keyboard
 200W P.S.
 Mini Tower Case
 SVGA 16B/512K
 14" SVGA Color Monitor .28

\$ 1990

AT 386DX-33MHz

2MB RAM + 64KB Cache
 80MB HDD AT BUS
 1.2MB FDD
 1.44MB FDD
 AT BUS FDC/HDC 2S/P Ports
 101 Keyboard
 200W P.S.
 Mini Tower Case
 SVGA 16B/512K
 14" SVGA Color Monitor .28

\$ 1590

AT 386SX-16MHz

2MB RAM
 40MB HDD AT BUS
 1.2MB FDD
 1.44MB FDD
 AT BUS FDC/HDC 2S/P Ports
 101 Keyboard
 200W P.S.
 Baby Case
 Trident 16B/512K
 14" SVGA Color Monitor .28

\$ 1230

AT 286-16MHz

1MB RAM
 40MB HDD AT BUS
 1.2MB FDD
 1.44MB FDD
 AT BUS FDC/HDC 2S/P
 101 Keyboard
 200W P.S.
 Baby Case

14" Hercules Monitor + MGP Card

\$860

14" SVGA Mono Monitor + 256KB VGA

\$890

14" SVGA Color Monitor .39 + 256KB VGA

\$1015


14" SVGA Color Monitor .28 + 512KB VGA

\$1080

Notebook 386SX-25MHz

2MB RAM, 40MB HDD
 1.44FDD
 VGA Mode 640x480 LCD
 81 Keyboard
 Battery Pack

\$ 1690



**INTEGRATED
COMPUTER
SYSTEMS**

Varna 9000 P.O. Box 272
 Tel: 052/ 25 52 88
 Fax: 052/ 24 51 08

СЪДЪРЖАНИЕ

RAMDAC.....	2
Активна сонда.....	6
PC AT 286.....	7
HPGL.....	14
Медицински монитор.....	20
Световодна линия.....	22
Kogek за IBM PC.....	27

DESIGN (hardware) 2/92

ДФ „Интегрирани Компютърни Системи„ - Варна

Директор - Милчо Милушев
Консултанти - Иван Кючуков, Милко Харизанов, Диан Младенов.
Преводач - Красимира Иванова
Реклама - Светослав Славов
 ISSN 0361-4261

Адрес - Варна 9000 П.К. 272
 ул. „Аврам Гачев“ 12
 тел. (052) 25-52-88, 25-03-91
 факс: (052) 24-51-08

Броят е подготвен и отпечатан от „Full Stop„ - ООД

Цена 7.00 лв.

Здравейте,

„Всичко тече, всичко се променя....“. Промени се и редакционният колектив на DESIGN hardware.

От името на новата група, подготвяща изданието потвърждавам, че характерът на материалите, обемът и стилът ще останат неизменни. Едновременно с обсъждането най-модерните схемните решения, ще Ви предлагаме и коментари, анализи и прогнози за развитието на компютърните технологии. Ще Ви запознаваме и с помощните средства за проектиране и изследване на електронни схеми като САD-системи за проектиране на печатни платки, програми за цифрова и аналогова симулация, езици за управление на периферните устройства и т.н. Стремешт ни ще бъде Вие да сте сред най-добре информираните и най-добре подготвени специалисти в областта на компютърната схемотехника.

Накрая искам да се извиня на всички читатели за забавянето на поредния брой и за организационните проблеми по разпространението, които скоро ще бъдат компенсирани.

М. Милушев



CHIPS

RAMDAC

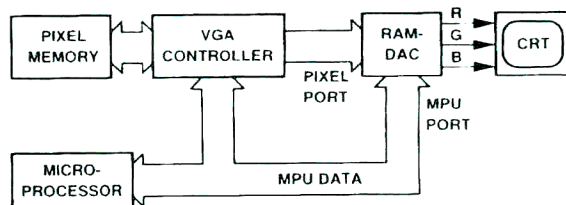
Благодарение на многото усъвършенствания на схемите за управление на дисплея и появяването на интегрални схеми (ИС) - съчетание между запомнящи устройства и цифрово-аналогови преобразуватели (DAC) съвременните персонални компютри и работни станции притежават възможности за работа с висококачествена машинна графика. Комбинираните микросхеми (RAMDAC), наричани също цветове палитри, формират за дисплея сигналите червено, зелено и синьо (RGB). Разрешаващата способност на дисплеите на персоналните компютри е достигнала милиони точки (пиксели), а за работните станции може да се говори за много милиона точки и истинско с 24^{PU} разрядни атрибути изображение и за това съществуващите RAMDAC работят на предела на своите възможности.

В момента степента на интеграция на RAMDAC расте, като в един кристал се вместилият все-повече функционални модули. Усъвършенстването на технологията на изработка на ИС обезпечава създаването на по-бързодействащи и миниатюрни транзистори, повишавайки бързодействието на преобразувателите и логическите елементи. Това на свой ред позволява увеличаване на скоростта и плътността на компоновка на RAMDAC. Повишаването на степента на интеграция ще доведе до това, че RAMDAC от следващото поколение ще съдържа блок за опорно напрежение, компаратор за автоматично определяне типът на включения монитор и допълнителна памет или логика, позволяваща да се реализира или ускори изпълнението на различни функции - например, апаратно управление на курсора.

Въпреки че при работните станции от дълго време е стандарт използването на аналогови видеовходи, при персоналните компютри триканални RAMDAC започнаха да се появяват след като IBM представи VGA графичен контролер и премина от цифровия към аналоговия интерфейс. Първоначално във VGA бе използван чипа G171 на фирмата Inmos (триканален 6 разряден DAC и памет за цветната палитра 256 гуми от по 18 бита); след това още дузина компании започнаха конкурентна борба, стремейки се да повишат степента на интеграция и да повишат бързодействието, запазвайки съвместимост с VGA. В резултат на конкуренцията цените на RAMDAC започнаха рязко да се понижават. Базовите RAMDAC за VGA се продават сега на крупни партиди по цени доста под 10 долара. Цената на цветните контролери

с „истински“ цветове които излизат на пазара в момента (в зависимост от тактовата им честота и функционалните възможности) е от 15 до 100 долара при партиди не по-малки от 10 хиляди екземпляра.

За създаване на висококачествени видеосистеми конструкторите на работни станции използват обикновено едноканални RAMDAC, което позволява генерация на изображение с максимална възможна скорост. Това са например 170 MHz RAMDAC чип Vt462 на фирмата Brooktree (цветна палитра 1024 гуми по 8 бита) и 360 MHz ELCECL чип Vt492 (256 гуми по 8 бита). Но поради високата скорост се цената е няколко стотин долара. В момента се появяват чипове с по-висока степен на интеграция - триканалният 200 MHz RAMDAC Vt468 позволява построяването на по-евтини и сравнително качествени работни станции.



Борбата за повишаване степента на интеграция доведе до избори на различни варианти - от прости 30 MHz чипове за VGA контролери до 100 и повече MHz за мощни графични работни станции. В стандарта 8514A на IBM са дефинирани повишени изисквания към разрешаващата способност в точки, но не и към броя цветове на цветната палитра, което позволява използването на по-бързодействащи варианти на съществуващи RAMDAC за монитори с висока разрешаваща способност. Въпреки че стандарта 8514A се почви почти едновременно с VGA, той не получи широко разпространение, поради високата цена на реализиращите го интегрални схеми. За това конструкторите започнаха да усъвършенствуват VGA и сега съществуващия супер VGA стандарт (SVGA) има същите функционални възможности както 8514, но не осигурява апаратна поддръжка на логиката му. Във връзка с това съвременните SVGA контролери поддържат 1024x768 точки при едновременно възпроизвеждане на 256 цвята.

Неотдавна IBM направи нова крачка в развитието на средствата за машинна графика на своите компютри от фамилията PC - стандарта под името XGA (разширена графична матрица). Този стандарт по същество емулира

прилаганият интерфейс 8514A (интерфейс на програмиста) и ще работи с всички програмни средства, написани с ориентация към него. Контролерите, поддържащи XGA стандарта повишават броя едновременно възпроизводими цветове до 65536, ако цветният XGA работи в разрешаващата способност на VGA контролера 640x480 точки. При по-високи разрешаващи способности броя едновременно възпроизводими цветове намалява на 256.

Независимо от факта, че корпорацията IBM диктува новите стандарти в областта на машинната графика, Много компании тръгнаха по пътя да създават собствени разширения на съществуващите вече стандартите, например VGA 800x600 и SVGA 1024x768 точки. Тези независимо разработени режими в момента се стандартизират в „Асоциацията по стандартизация в областта на електрониката“ (VESA, Сан-Хосе, Калифорния) за да може една и съща програма-драйвер да работи на всеки един адаптер.

Някои производители на ИС провеждат експеримент с режим „Ултра VGA“ (UVGA) 1280x1024 точки. Толкова висока разрешаваща способност, скорост на регенерация и прогресивна разработка изискват за нетрепкащо изображение толкова честота на RAMDAC повече от 85 MHz. Освен това е необходимо външната буферна памет (изпълнена със стандартни видео DRAM) да работи с 80 MHz достъп.

Пазарът на простите VGA мониторите е изключително чувствителен към цените, за това всяко повишение на разрешаващата способност трябва да се реализира при минимални допълнителни загуби. Точно това се е удало на фирмата Edsun Laboratories (Масачузетс) при разработката на алгоритъм за изглаждане на сегменти SEG (continuous-edge graphics). Analog Devices произвежда за фирмата Edsun RAMDAC реализиращ този алгоритъм. Това са ADV7141, 7146 и 7148. Тези чипове могат да се поставят в цоклите на Vt471, 476 и 478 на фирмата Brooktree, или G171 (RAMDAC VGA стандарт) на фирмата SCS-Thomson (Inmos).

При използване на стандартни RAMDAC за генериране на изображение се получават видими изкривявания на изображението (зъби, степенки, ребра - там където трябва да има плавни криви или наклонени линии). Алгоритъма SEG коригира точно такива изкривявания. Той изчислява претеглени средни стойности за два съседни цвята и присвоява за съседни точки нюанси, което се възприема от човешкото око като заглаждане на изкривяванията (т.е. постига се ефект, който може да бъде постигнат с повишаване на разрешаващата способност). ИС, реализираща SEG алгоритъма използва само 223 цвята от палитрата от 256. Останалите 32 цвята се интерпретират от SEG като

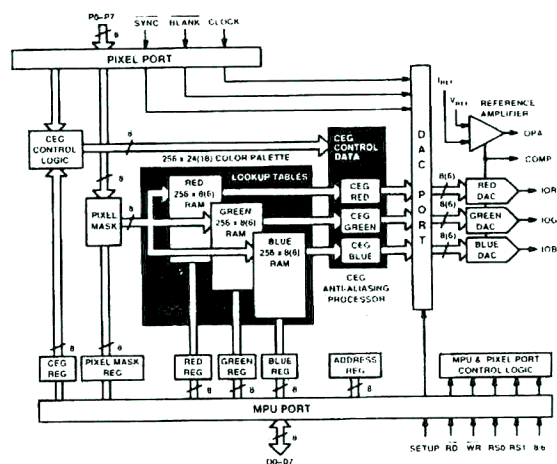
кодове на операции за изчисляване на коефициенти за смесване на цветовете.

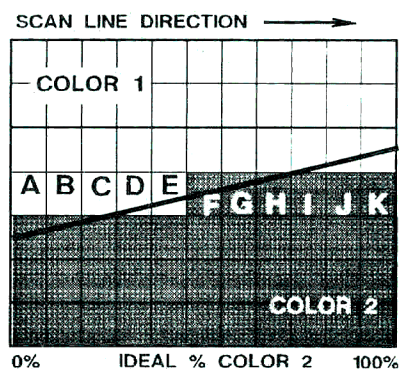
По концепция CAG/DAC компютрите работят в реално време с „Претегляне на усредненото“ (интерполирана стойност за всеки един от първичните цветове за всеки пиксел, както се четат от палитровия RAM). Този смесен цвят (P_{mc}) може да бъде представен със следната формула:

$$P_{mc} = P_N(\text{Mix}) + P_{N-1}(1-\text{Mix}),$$

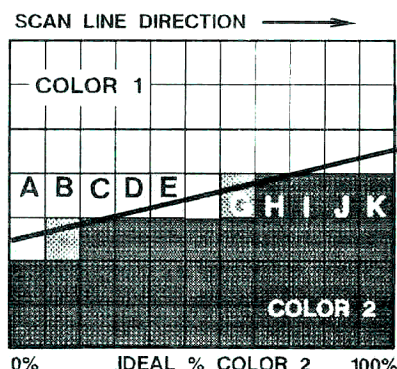
където: P_N = цвета на новия пиксел, P_{N-1} = цвета на предишния пиксел, а Mix е съотношението на смесване, което се съхранява в RAM-а. Казано с груби думи, изобразяваният цвят е сума от тегловните съотношения на входните цветове на новия пиксел и на съседния предишен пиксел. Това уравнение се изчислява от DSP верига, разположена в устройството и съдържаща три паралелни структури - за червено, зелено и синьо. Алгоритъмът има ефект на интерполяционен процес. Той смесва цветовете на съседните пиксели, като размазва границата, разделяща две цветни области.

Тъй като подобни изчисления биха били изключително тежки, ако се изпълняваха от централният процесор, управляващ VGA дисплея, в кристалата на RAMDAC има специална логика, упростираща смесването на цветовете. В него има също и блок за гама-корекции, които компенсират нелинейността на луминофора на екрана по отношение на възпроизвежданите цветове. За да се повиши качеството на видеосистемата Ви е необходимо да замените обикновеният RAMDAC с такъв, който реализира SEG алгоритъм и да обновите видеодрайверите си. При това положение изображението във VGA режим ще изглежда както в режим 1280x1024, без да се има на предвид, че монитора Ви реално е способен да възпроизвежда 640x480 точки.





Алгоритъмът СЕГ може да се използва не само за изглаждане на сегменти, а и за решаване на приложни задачи. Смесването на цветовете, или увеличението на градиентите на сивото могат да се използват за построяване на по-реалистични обемни модели. Благодарение на отнемстването по 32 цвята от 223 може едновременно да се възпроизведат 793 хиляди цвята. Драйвери вече са написани за Lotus 1-2-3, Windows 3.0 и Autocad. При това не е необходимо гоработка на приложните програми. Модификацията на драйверите обаче, може да забави няколко пъти рисуването по екрана.



Някои от конструкторите на RAMDAC си поставят за цел не да увеличават разрешаващата способност, а да увеличат броя едновременно възпроизводими цвятове. RAMDAC от фамилията HiColor SC1148x на фирмата Sierra Semiconductor превръщат 8-разрядни (256-цветни) псевдоцветни изображения в 15-разрядни (32768-цветни). Най-мощният чип от тази фамилия - SC11484 съдържа три 8-разрядни DAC с цвятова таблица (CLUT), регистри от 256 гуми по 24 бита и отделно 15 24-разрядни регистъра за наслагване на изображението, с помощта на които се формират курсори, мрежи менюта и се емулира EGA.

В чиповете на семейството HiColor се използват 15 от 16 изменящи се бита, в съответствие с изискванията на формата Targa - предложен от Truevision (Индианополис, щат Индиана). Този формат предвижда за всеки от

цветовете RGB да се използват по 5 бита. Регистрите за наслагване на изображението помагат RAMDAC да поддържа цялостно цветовете, когато на екрана има прозорци и потребителя преминава от един прозорец в друг. В зависимост от разрешаващата способност на режима могат да се избират тактови честоти 50, 66 или 80 MHz. Прегвижда се и комбинация на изкривяванията за повишаване плавноста на възпроизвежданите линии.

Фирмата Sierra пушна на пазара още една фамилия RAMDAC чипове - SC11485, 11487 и 11489. Те поддържат 65536 цвята за стандарта XGA, могат да работят с 15-разрядния формат Targa и 256-цветния режим VGA. При тактови честоти 80 MHz тази фамилия възпроизвежда в режим 1024x768 без трепкания със 70 Hz честота на прогресивната развивка. Въпреки, че тези ИС възпроизвеждат многото цвятове на стандарта XGA, при работа с контролери VGA и SVGA те не осигуряват достатъчна скорост за изчертаване на изображението. Мониторите XGA работят много пъти по-бързо, понеже много от базовите операции по изчертаване са реализирани със специални ускоряващи схеми.

Неотдавна пуснатият от Brooktree Corp. чип Vt484 може да служи за показателен пример как със съвременни RAMDAC могат да се генерират картини с естествени цвятове, благодарение на увеличената памет. Този чип управлява външна видео RAM и позволява на конструкторите да реализират системи с програмируем брой цвятове в точка (2,4 ... 24 - бита) и да регулират тактовата честота до 85 MHz. В него не се съдържат само три памети-цветови палитри, но се поддържат и два графични режима: 5:6:5 RGB режима XGA - обезпечаващ избор от 65536 цвята и режима 5:5:5 във формата на Targa (32768 цвята).

В чипа Vt484 е вградена таблица CLUT 256x24 бита, която обикновено се използва при VGA монитори и е необходима, когато се възпроизвежда истинска цвятова картина. Чипът има 4 входни байтови порта за непосредствена работа с цвятови видеоданни. При възпроизвеждане на истинска цвятова картина в Vt484 се използва вграден блок за гама-корекции. Освен това, на кристала се намира и схема за потискане на трепканията, способстваща за повишаване стабилността на изображението и отделен порт VGA. Когато VGA порта се използва съвместно с портовете за работа с цвятови видеоданни, може да се избере истинско цвятово изображение и кадри VGA за изброяване във всеки кадър. Това дава възможност за решаване на много приложни задачи, свързани с комплексното представяне на информацията.

Чипът Vt484 не само осигурява възпроизвеждане на цвятни изображения по стандарта

XGA, но може да повиши бързодействието на компютъра до типично за XGA ниво. Той съдържа вградени средства за поддържане на Windows 3.0. На кристала могат да се разположат 32x32x2 битови маски за курсори със собствени трицветни палитри, което съкращава времето за реакция на дисплея и изключва необходимостта от преизчертаването на курсора. Например, в най-обичайният случай при изчертаване на линии, процесорът трябва първо да запази параметрите на курсора, след това да изчертае линията и накрая отново да възстанови курсора. Тези операции могат да представляват значително натоварване за процесора, при интензивно изчертаване на линии. Благодарение на апаратната поддръжка на курсора натоварването на процесора намалява и почти напълно изчезва трепкането на курсора.

Наличието на логическа система за поддръжка на курсора позволява да се изключат съответни графични примитиви и изпреварващо действащи средства за откриване съвпадения на курсора. Главната система само задава координатите, в които да се намира той.

На кристала се намират и регистри за управление на различни режими за възпроизвеждане на истинските цветове. Освен това има и специален интерфейс и система за управление на външни ROM. Те генерират последователен изходен синхро-сигнал за ИС-памет, като го съобразяват с изменението на настройката на мултиплексора на порта за работа с цветови данни (8:1, 4:1, 2:1 или 1:1). Въпреки, че Vt484 не се прилага в портативни компютри в него е предвиден режим на намалена консумация (50% под активното ниво).

Още едно семейство RAMDAC е серията IMS G300 на отдела Impos на фирмата SGS-Thomson. Той също съдържа четири порта-точки за работа с цветови данни, три 8-разрядни видео DAC и 256x24 битова таблица CLUT. Освен това също както Vt484 в него има памет за трицветен курсор но тук тя е организирана като плоскост 64x64x2 бита. За разлика от чипът на Brooktree в G332 има генератор на сигнали за видеосинхронизация. Този генератор работи от външен нискочестотен синхросигнал, който след постъпването си се умножава до честота, необходима за възпроизвеждане на видеоизображението.

Блокът за синхронизация по същество представлява краен автомат, който възприема редица параметри за управление на екрана и може да се настройва на автономна работа, формирайки пълни или индивидуални сигнали на синхронизация. Блокът може да работи и от външен източник на синхронизация. При всеки случай той изработва сигнал синхронизация/гасене, тъй-като това може да бъде или мозаечен или просто синхросигнал.

Hitachi е една от японските компании, предлагащи триканални RAMDAC. Наскоро тя пусна на пазара два високоскоростни чипа - HDA153120 и 153130. Те позволяват да се възпроизвеждат цветни изображения с избор на цветове от повече от 16-милиона палитри. Чипът 153120 работи с разрешаваща способност 1280x1024 точки и с честота на точкова синхронизация 200MHz чипът 153130 има малко по-ниски показатели за бързодействие и честоти на точкова синхронизация - до 135 MHz, но позволява избор между 6 или 8 битов режим. Тези режими се превключват програмно и позволяват работа с 260-хиляди или 16-милиона цвята.

Отделението Impos завърши разработката на комбиниран истински цветен и псевдо-цветен RAMDAC - IMS G180 и G181. За разлика от повечето групи RAMDAC, съдържащо три DAC и една CLUT таблица 256x24-бита таблиците с цветове на G180 и G181 са две. Една за гамакорекции на истинските цветове и друга за псевдо цветовете. Чипът може да се програмира да работи с 8-битови псевдо цветове, 16-битов RGB или 32-бита (16-RGB плюс 8-псевдо цвят). В 24-битов режим на екрана може да се извежда истински цветно и псевдо цветно изображение. Благодарение на това програмистите могат да създават псевдо цветни изображения на фона на истинско цветните. Освен това на кристала има памет за курсор - три таблици с по три гуми от по осем бита.

Съвременните RAMDAC позволяват да се възпроизвеждат картини с почти фотографско качество. Благодарение на 24-битовата разрешаваща способност потребителя може да избира от 16,8 милиона цвята. Предвиждат се възможности за добавяне на допълнителни разряди памет. Разработчиците от Texas Instruments, вместо да използват тези разряди за увеличаване броя на цветовете, добавиха осем разряда за формиране на палитри от наложени цветове. В чипът TLC34075 палитрата на наложено изображение позволява на програмистите да комбинират 24-битовото изображение със плавно изплуване и скриване. Важно е да се отбележи, че това може да става без да се мени истинското 24-битово изображение. В резултат - намаляват разходите за програмиране и се постига по-бързо обновяване на изображението.

Промислените компании създадоха не само високоскоростни и висококачествени 6 и 8 бита на точка RAMDAC; фирмата Motorola и SGS-Thomson произвеждат за дисплеи от по-ниско ниво триканални RAMDAC с 4 бита на точка. Чиповете на Motorola реализирани по ЕЦЛ

ECL технологията са предназначени за високоскоростни дисплеи, които могат да работят с 125 MHz.

Фирмите Cirrus Logic, S-MOS и Western Digital предлагат RAMDAC с висока степен на интеграция, които могат да служат за комплексни решения при управление на дисплеи на портативни компютри и малозабаритни настолни компютри в минимална конфигурация. Освен намаляването на броя на ИС при портативните компютри важен фактор е и снижаването на консумираната от ИС мощност. За това отделението Immos на SGS-Thomson, Sierra Semiconductor и S-MOS разработиха схеми със снижена консумация. Превидено е тока на празен ход да достигне 200 мкА. Чипът G177 на Immos превъзига три режима на работа - минималната мощност се достига при режим на празен ход. В режим на очакване могат да се обменят данни с CLUT таблицата, при това тока е 500 мкА. При нормална работа чипът е идентичен с IMS G176 и представлява 66 MHz триканален RAMDAC с 256x18 бита CLUT таблица на цветовете.

Чипът SC11457 и 11477 на Sierra е също триканален RAMDAC, отличаващ се с по-високи параметри на активния режим и най-висока честота 80 MHz. 11457 съдържа три 6-битови DAC и 256x18 бита CLUT а 11477 три 8-битови DAC и 256x24 бита CLUT. На техните кристали се намират по 15 регистри за наложено изображение (съответно 18 и 24 бита). При превключване в режим на очакване потребяваната мощност се снижава до 5 мВт, независимо от това, дали схемата използва опорно напрежение или ток.

ПРОИЗВОДИТЕЛИ НА RAMDAC И КОМБИНИРАНИ VGA КОНТРОЛЕР/RAMDAC

Acumos Inc.
Foster City, CA
(415)570-0535

Analog Devices Inc.
Norwood, MA
(617)329-4700

Avesem Corp.
San Jose, CA
(408)297-1201

Brooctree Corp.
San Diego, CA
(619)425-7580

Cirrus Logic Corp.
Fremont, CA
(415)623-8300

Futjisu Microelectronic Inc.
San Jose, CA
(408)922-9390

Hitachi America Inc.
Brisbane, CA
(415)589-8300

Motorola Inc.
Tempe, ARI
(602)897-3615

SGS-Thomson
Phoenix, ARI
(602)867-6100

Sierra Semiconductor Inc.
San Jose, CA
(408)263-9300

Silicon Logic Inc.
Sunnyvale, CA
(408)441-1615

S-MOS Systems Inc.
San Jose, CA
(408)922-0200

Texas Instruments Inc.
Dallas, TE
(214)995-6611 ext. 700

TRW LSI Products Inc.
La Jolla, CA
(619)457-1000

Western Digital Corp.
Imaging Products Div.
Mountain View, CA
(415)960-3360

Yamaha Integrated Systems Inc.
San Jose, CA
(408)437-3133

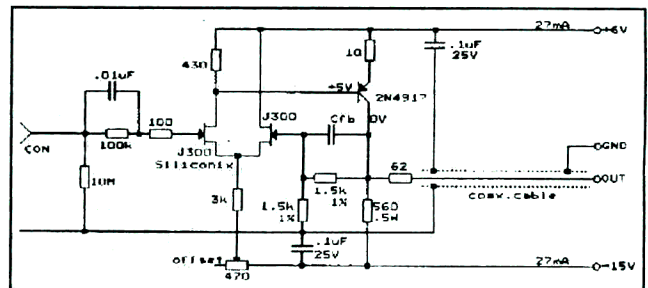
Списъкът не претендира за изчерпателна пълнота.

DEVICES

АКТИВНА СОНДА ЗА ВИСОКОЧЕСТОТНИ ПРИБОРИ

М.Салвати

Предлаганата активна сонда с високо входно съпротивление е предназначена за възбуждане на нискоомни високочестотни прибори, както са спектроанализаторите и високочестотни честотомери. Тя може да се използва с осцилоскопи или други прибори с високо съпротивление на измервателните входове. Входното съпротивление на сондата е 10 МОм, а входният капацитет - няколко пикофарада. Сондата може да бъде включена към товар 75 Ом при коефициент на усилване 1. При това отпада необходимостта от пасивна сонда, която се обикновено се използва в 50- или 75-Омни прибори и внасящи затихване 20 или 40 dB. Запазват се мащабите на изображенията на осцилоскопите и волтметрите. Честотната лента на сондата започва от 0 Hz до 50-MHz. Собственото усилване на схемата с обратна връзка е равен на 2 и се определя от точните резистори със стойност 1500 Ом. Единствената настройка на схемата е балансът на нулата. Резисторът със стойност 62 Ом и изходното съпротивление на на сондата осигуряват коефициент на предаване единица при товар със съпротивление 75 Ом. При товар 50 Ом трябва да се използва резистор със съпротивление 36 Ом и друг коаксиален кабел. Капацитетът на кондензатора за обратна връзка Cfb зависи от монтажа на схемата и се подбира така, че да се осигури максимално плоска честотна характеристика. В оригиналната схема авторът е използвал кондензатор със стойност 1.8 pF. Конструктивно сондата може да се монтира в алуминиева тръба с дължина 125 мм и сечение 63 мм с пластмасови заглушки от двете страни.



Материалът е публикуван в ED, No 14,1991

MOTHERBOARD

PC AT 286

(продължение от бр.1)

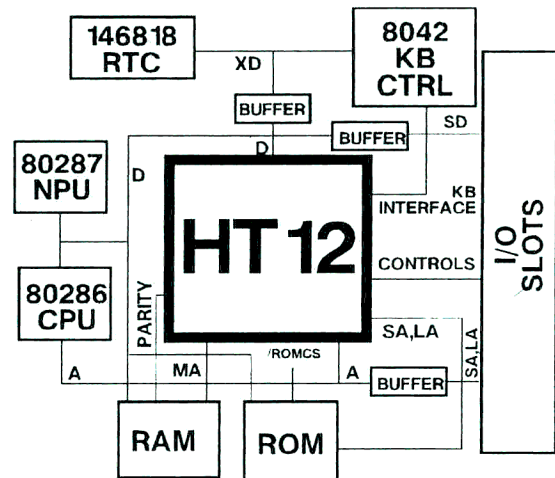
След като вече сте запознати с главните особености на архитектурата на персоналните компютри с процесор 286, то можем да преминем към обсъждането на някое по-съвременно схемно решение. Най-често на грънната платка се разполагат процесор, няколко интегрални схеми с висока степен на интеграция (изпълняващи функциите на DMA-контролер, контролер за прекъсване, таймер и т.н.), памет и входно-изходни съединители (слотове). Сред главните производители на такива чипове са фирмите SUNTAC, ACER, C&T, UMC и др. Една от най-простите микропроцесорни системи (мПС) е тази, изградена с чипа HT11 (HT12) на фирмата Headland. Платките в които се възражда тази интегрална схема се обозначават обикновено като H286. При тактова честота 16 MHz те са 8.9 пъти по-бързи от тези, използващи микропроцесора 8088.

Спецификация:

- 100 % IBM AT съвместимост.
- 16 MHz/8 MHz или 12.5 MHz/6 MHz тактова честота при 0 wait state.
- RAM подсистема, до 4 MB памет на платката.
 - конфигурация 512K, 640K, 1M, 4MB;
 - използвани чипове 44256, 41256, 4464 DIP RAM и 256KB, 1MB SIP-могулна RAM.
- Цокъл за 80287 математичен копроцесор.
- Превключване на 0 wait state / 1 wait state.
- Възможност за Shadow RAM за системата и Video BIOS.
- Възможност за EMS-памет.
- Технология HCMOS, позволяваща висока скорост и ниска консумация.
- Превключване на висока и ниска скорост чрез бутон или от клавиатурата.
- Съединители за високоговорител, клавиатура, ключалка, индикация за включено захранване и външна батерия.
- OnBoard акумулаторна батерия.
- Седемканален DMA контролер.
- Система за прекъсване на 16 нива.
- Хардуерен RESET.
- Оптимизация за OS/2 операции.
- Шест 16-битови и един 8-битов слот.
- Половин babyAT размери - 21.0 cm (L) x 21.7 cm (W).

Архитектура

Най-общо блоковата схема на мПС изглежда по следния начин:



фиг.1

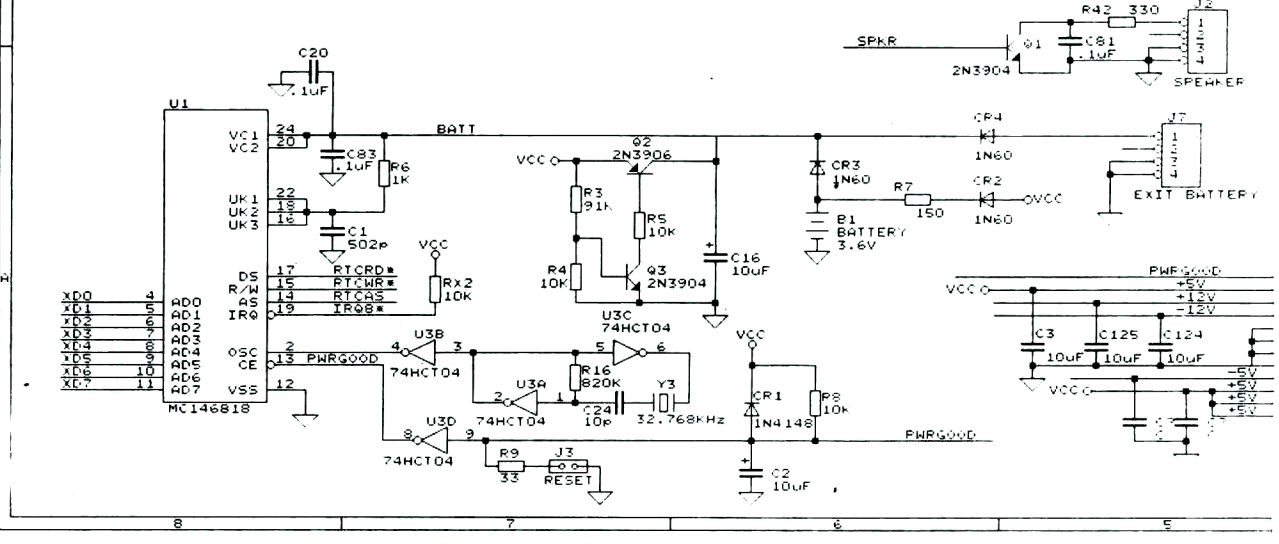
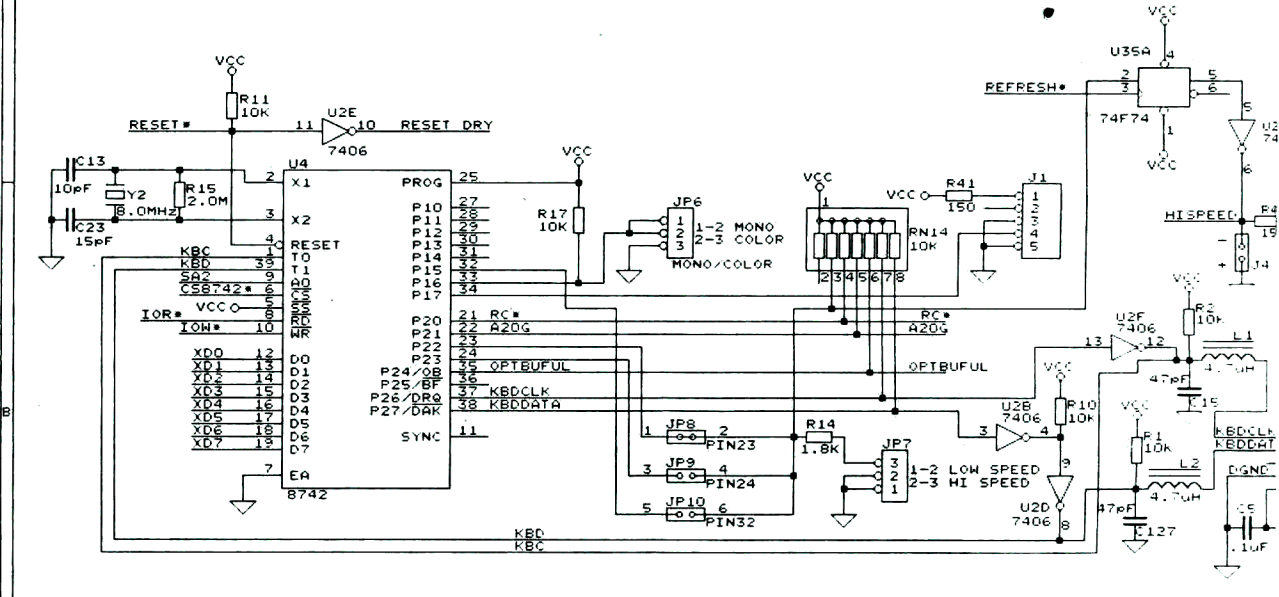
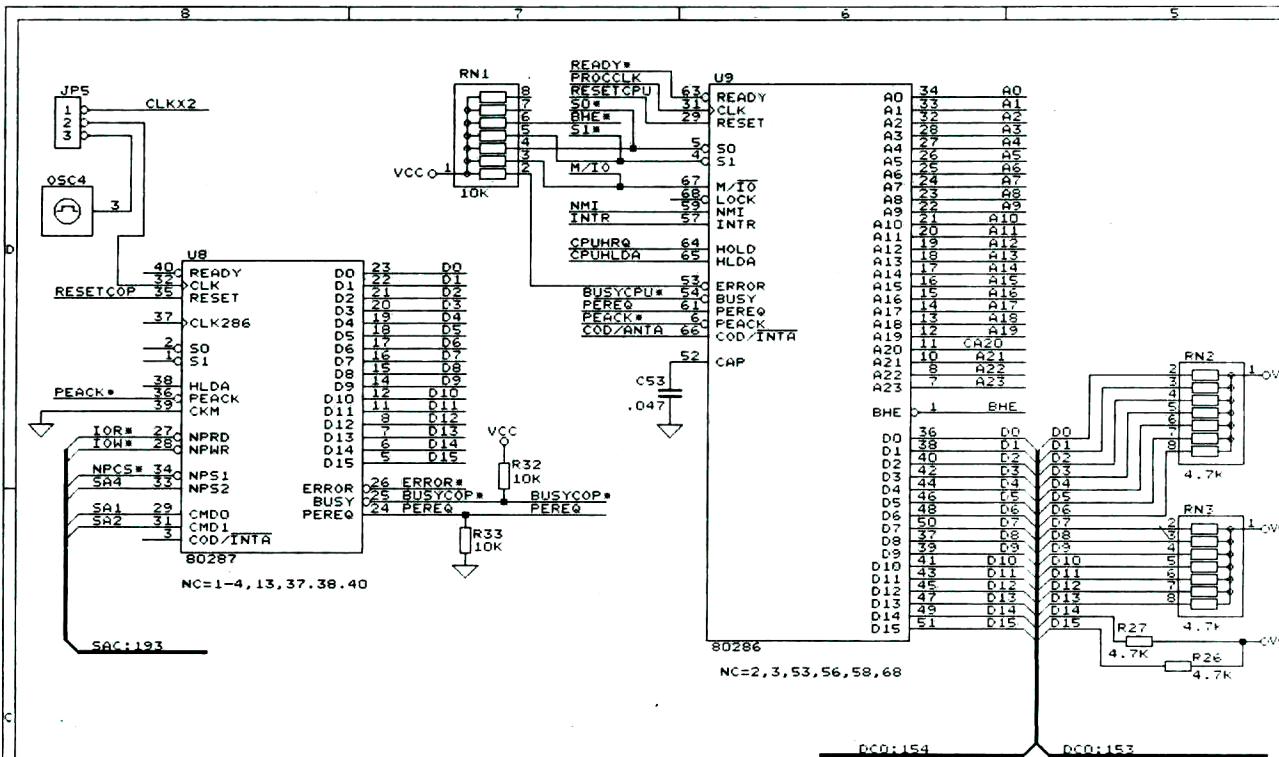
където:

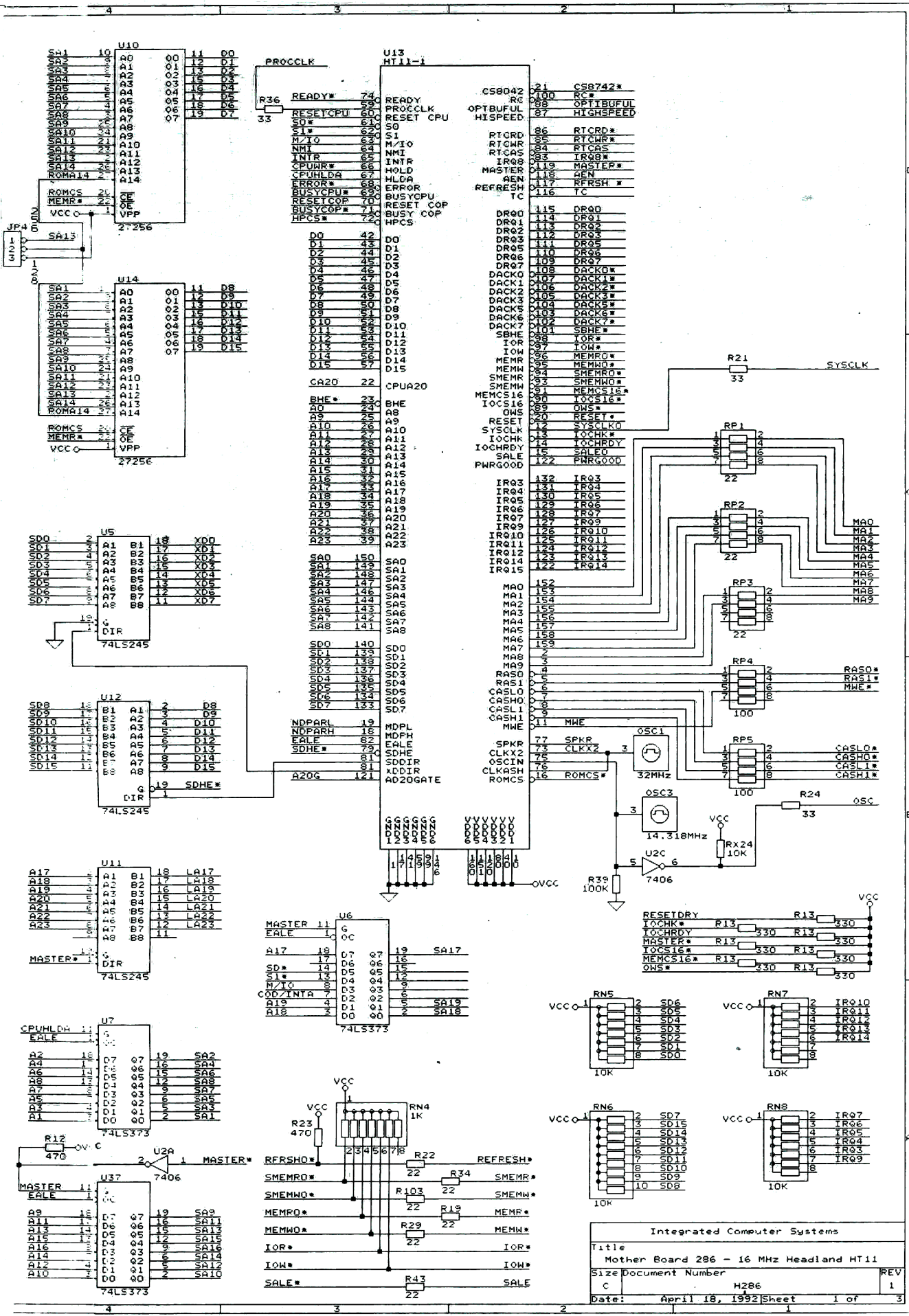
- CPU - централен процесор
- NPU - математичен копроцесор
- RTC - часовник за реално време
- KB CTRL - управление на клавиатурата
- ROM CS - избор на ROM
- A - небуферирана адресна магистрала
- D - небуферирана магистрала за данни
- SA, LA - буферирана адресна магистрала
- SD - буферирана магистрала за данни
- BUFFER - буфер

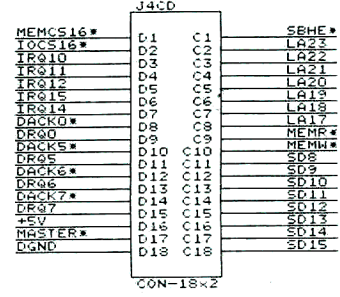
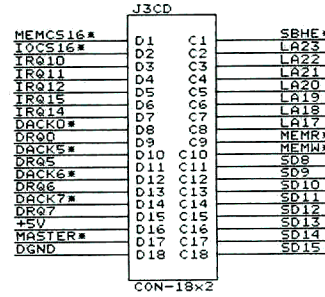
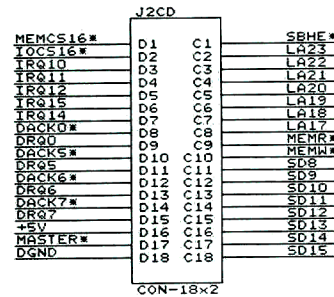
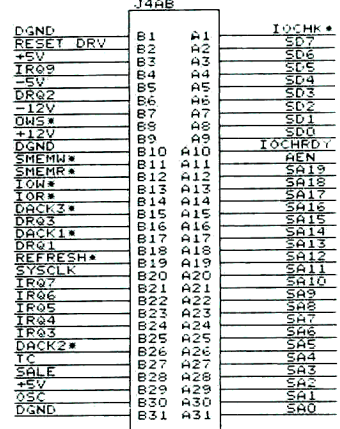
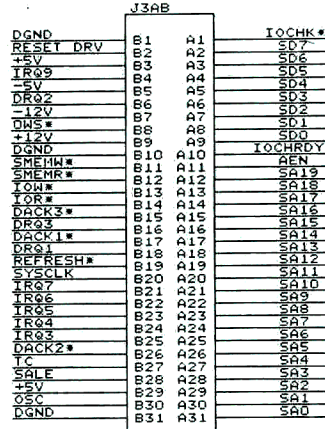
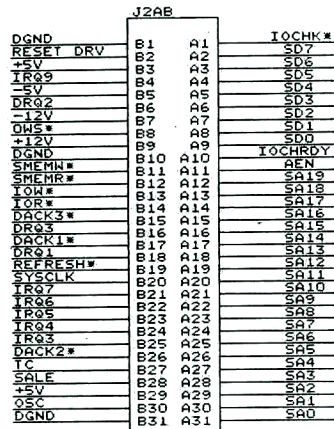
HT11 (HT12) включва в себе си контролер за управление на прекъсванията, програмируеми таймери, схема за управление на паметта, генератор за системни синхронизиращи сигнали, схеми за управление на буферите и регистрите и допълнителна логика.

На платката са разположени няколко джъмпера със следното предназначение:

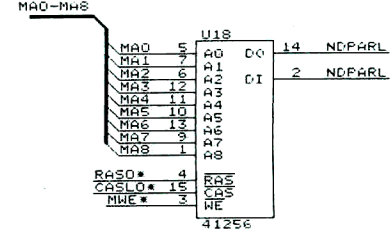
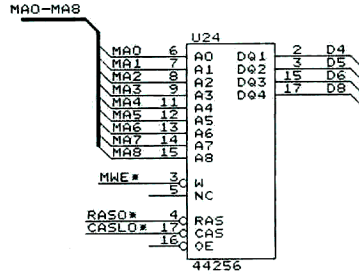
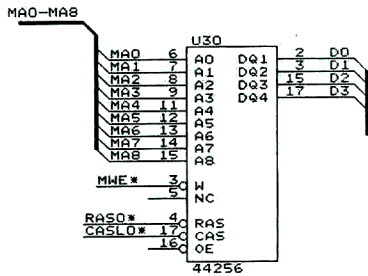
Джъмпер	Описание	Връзка	Функция
JP4	BIOS Size	1-2	256 KBytes
		2-3	128 KBytes
JP6	CRT	1-2	Монохромен
		2-3	Цвятен
JP7	Speed	1-2	Ниска скорост
		2-3	Висока скорост



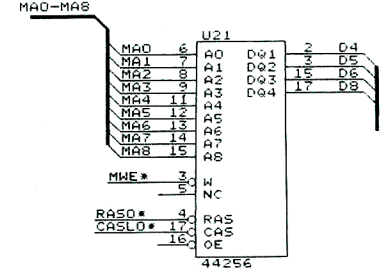
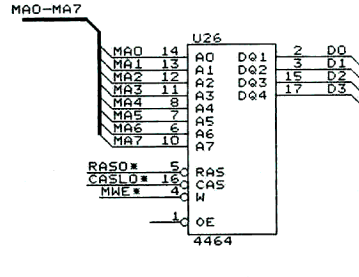
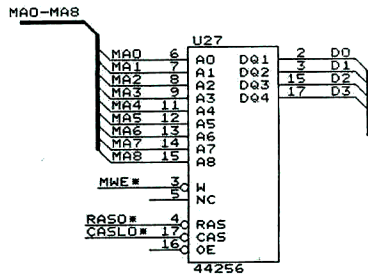




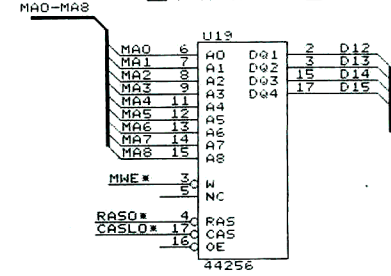
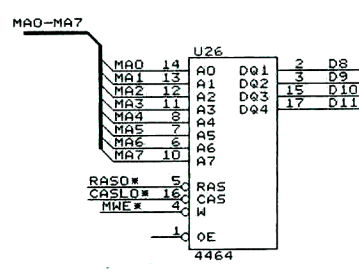
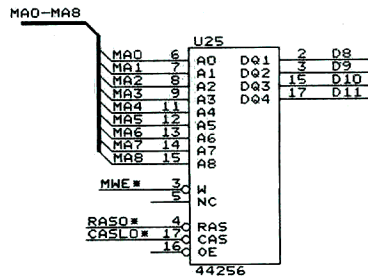
BANK 0

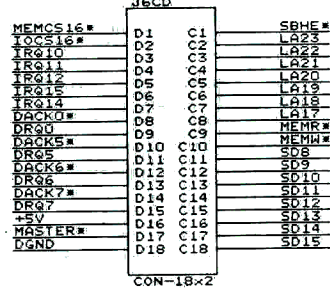
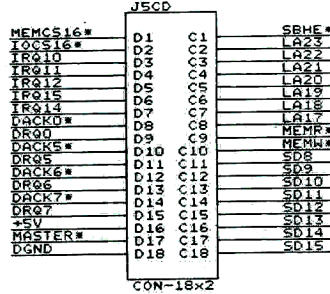
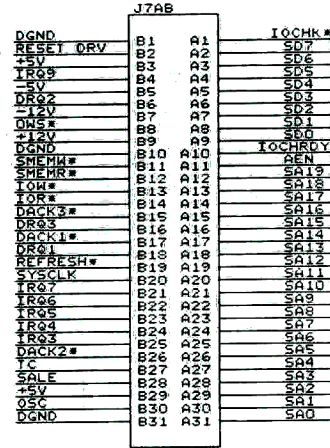
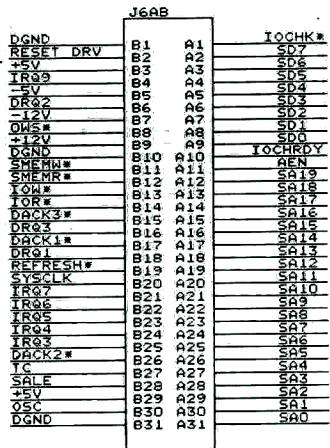
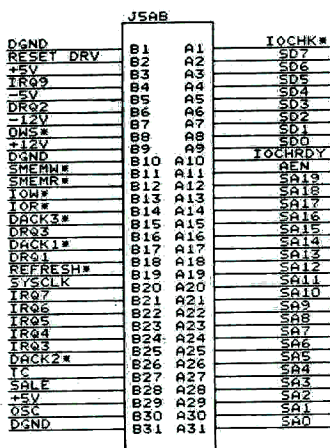


BANK 1

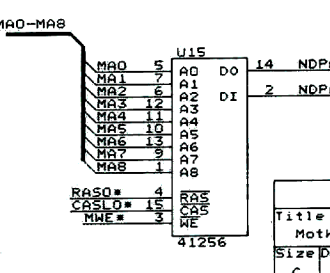
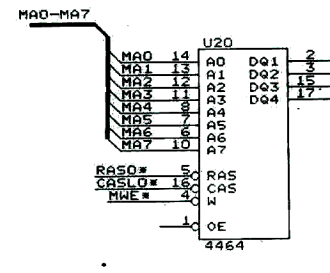
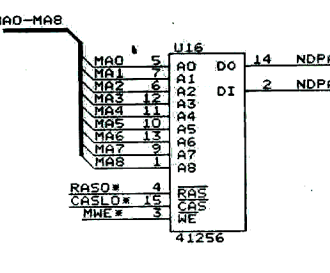
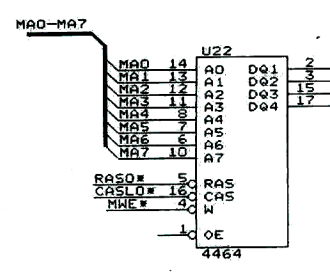
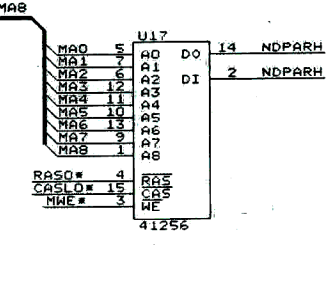
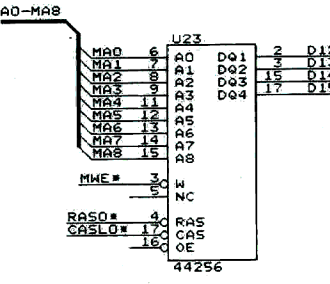
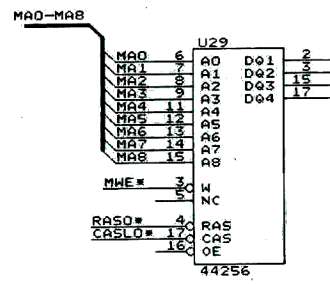


BANK 1

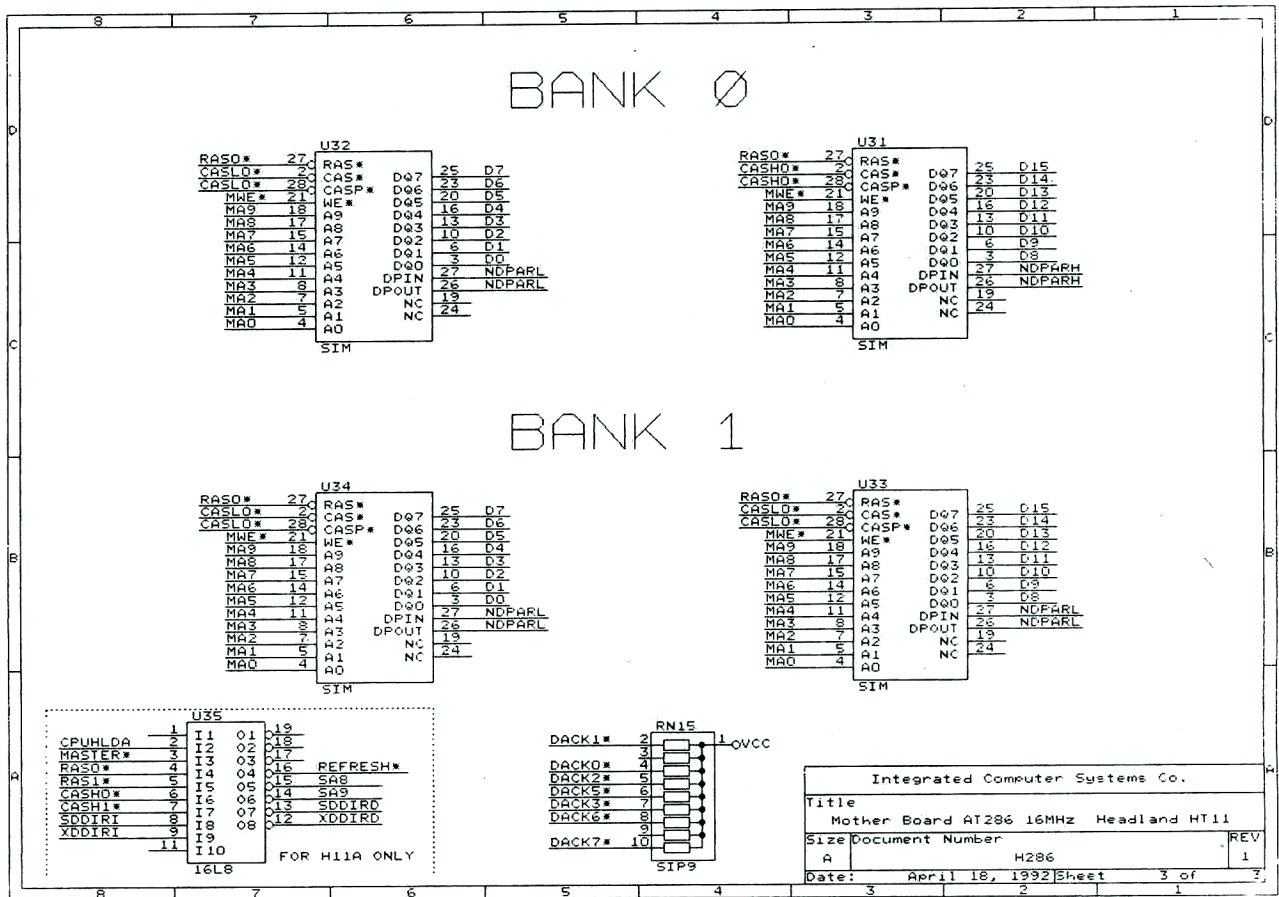




BANK 0



Integrated Computer Systems Co.
Title
Mother Board AT286 16MHz Headland HT11
Size Document Number
C H286
Date: April 18, 1992 Sheet 2 of 3



Предназначение на съединителите:

- J1 - ключ/индикация за включено захранване
- J2 - високоговорител
- J3 - хардуерен RESET
- J4 - индикация за TURBO режим
- CN1 - съединител за клавиатура
- CN2 - съединител за захранване

Описание на перата на съединителите.

Съединител на захранването (CN2)
(от две части по 6 извода на 0.156" - мъжки)

извод	описание
1	Power good
2	+5V DC
3	+12V DC
4	-12V DC
5	GROUND
6	GROUND
7	GROUND
8	GROUND
9	-5V DC
10	+5V DC
11	+5V DC
12	+5V DC

**Съединител на клавиатурата (CN1)
(5 изводен min DIN - 90°)**

извод	описание
1	KEYBOARD CLOCK
2	KEYBOARD DATA
3	свободен
4	GROUND
5	+5V DC

**Съединител за светодиоди и ключалка
(5 изводен, щифтов 0.1" - мъжки)**

извод	описание
1	LED power
2	ключ
3	GROUND
4	блокировка на клавиатурата
5	GROUND

Integrated Computer Systems Co.

Title
Mother Board AT286 16MHz Headland HT11

Size Document Number
A H286

Date: April 18, 1992 Sheet 3 of 7

REV 1

Съединител за батерия
(4 изводен, щифтове 0.1" - мъжки)

извод	описание
1	+6V DC
2	свободен
3	свободен
4	GROUND

Съединител за високоговорител
(4 изводен, щифтове 0.1" - мъжки)

извод	описание
1	изходен
2	свободен
3	GROUND
4	+5V DC

BIOS Shadowing и преместване на паметта
HT12 поддържа BIOS Shadowing в блокове с размер 16K в областта от C0000 до FFFFF. В случай, че е инсталиран 1MB памет, HT12 може да премести паметта от адрес A000 на FFFFF, която не се използва при Shadowing на 1MB. Следващата таблица показва различни Shadowing и преместване на паметта.

Shadow област Област на преместване
Обем памет

No Shadowing	A0000 - FFFFF 384K
C0000 -	A0000 - BFFFF 128K
D0000 -	A0000 - CFFFF 192K
E0000 -	A0000 - DFFFF 256K
F0000 -	A0000 - EFFFF 320K
C0000 - CFFFF	A0000 - BFFFF 256K
F0000 - FFFFF	D0000 - EFFFF

По принцип следващата памет след адрес A000 която не се използва при Shadowing може да се разположи в блокове по 64 KB.

За Shadowing операция BIOS трябва първо да избере необходимите Shadowing области в регистрите за Shadowing RAM 1 - 2. Когато се избере адресната област за Shadowing тя става достъпна само за запис. Това позволява на BIOS да зареги ROM данни в Shadow RAM. След като цялата Shadow RAM се зареги BIOS разрешава Shadowing чрез установяване на Shadow Enable Bit във Misc Feature Enable Register, Index 14H. От този момент нататък Shadow RAM става достъпна само за четене. В тази връзка системната памет (две банки, 2MB) може да се представи по следния начин:

Адрес	Начало-Край	Наименование	Функция
000000-07FFFF	000K-512K	BANK 0	SYSTEM MEMORY (512K)
080000-09FFFF	512K-640K	BANK 1	SYSTEM MEMORY (128K)
0A0000-0BFFFF	640K-768K	VIDEO	GRAPHIC BUFFER (128K) /SHADOW RAM
0C0000-0DFFFF	768K-896K	I/O ROM	EXPANSION ROM (128K) /SHADOW RAM
0E0000-0EFFFF	896K-960K	ROM	SYSTEM USAGE (64K) /SHADOW RAM
0F0000-0FFFFF	960K-1,024K	ROM	BIOS (64K) /SHADOW RAM
100000-FDFFFF	1,024K-16,256K	RAM	EXPANSION RAM (15M)
FE0000-FEFFFF	16,256K-16,320K	ROM	SYSTEM USAGE (64K)
FF0000-FFFFFF	16,320K-16,384K	ROM	BIOS (64K)

В заключение трябва да кажем, че сме се стремили да избегнем излишните коментари, свързани с принципната схема. Надяваме се, че този факт няма да затрудни по-голямата част от нашите читатели, но ако все пак имате проблеми може да прочетете книгата - Александрова Зл. и кол. „Второ поколение“, Техника, София 1991 г.

М.Милушев

INFO

МАТЕМАТИЧЕН КОПРОЦЕСОР РАБОТЕЩ НА 2.7 V В КОРПУС QFP

Напълно съвместимите с 386SX, 386SL и 386DX, Cyrix 87LC и 87DLC копроцесори работят до 2.7V и се предлагат в 80-изводен QFP-корпус. За 386SX notebooks и обикновени компютри 16-битовите CX и SLC, работят до 25 MHz и се предлагат в две изпълнения: 2.7V до 5.5V и стандартно 5.0V. За 386DX машини се предлагат три варианта 32-битови 387DX копроцесори. 25 MHz DLC работи в областта от 2.7V до 5.5V, а 33- и 40 MHz версии са на стандартно 5.0 V. Отличителна черта на фамилията е режим на автоматично понижаване на консумацията (96%) когато

копроцесорът не се използва. Схемите са проектирани за статични операции (0 MHz), което е оферта за следващата генерация notebooks. В съответствие са с IEEE-754-1990 стандарт за плаваща аритметика и са съвместими с целия софтуер и хардуер за PC компютрите.

Cyrix International Ltd.
603 Delta Business Park
Weiton Road, Swidon, Wilts
SN5 7XF, UK.
Tel. +44-793-417777

PERIPHERY

HPGL-I

С настоящата статия започваме поредица, посветена на периферните устройства, в която ще разглеждат въпроси, свързани с езиците за програмиране, начините на кирилизация, схемните и конструктивни особености.

HPGL (или RDGL - Roland DG Graphik Language) е графичен език, разработен за ефективно управление на плотер. Езикът се състои от 56 команди и притежава висока степен на гъвкавост. Когато се използва готов софтуер за потребителя не е необходимо познаването на RD-GL, тъй като този софтуер анализира чертежа на компютъра и изработва необходимите команди за управление на плотера. Ако Вие обаче сте написали собствена програма е необходимо да изучите основните понятия за RD-GL I описани в тази статия.

* Следващите примери са написани на език BASIC. За да ги изпълните е необходимо да ги съобразите с версията на BASIC, която Вие притежавате.

* Всички ASCII символи използвайте в десетичен вид.

* CHR\$(символен код) е разработен за код за символ.

* [ESC] CHR\$(27) е контролен символ.

1. Общи положения

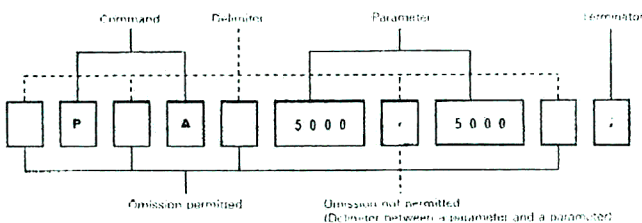
1.1. Команди на езика

Съществуващите 56 команди могат да се разгледат на седем основни групи:

1. Инициализиращи команди - задават началните условия
2. Команди за контрол на координатите - задават мащабите или прозорци и т.н.
3. Команди за управление на писалката - скорост на чертане и др.
4. Разширени команди за чертане
5. Команди за поставяне на етикети
6. Извеждащи команди - за извеждане на данни от плотера
7. Дигитайзерни команди - когато плотера се използва като дигитайзер.

Забележка: Последните два вида команди са валидни при положение, че плотера и компютъра са свързани по сериен интерфейс.

1.2. Формат на езика



фиг. 1.

* command - указва на плотера какъв вид действие или установяване да извърши. Използват се

главни или малки букви. В примера от фиг.1 командата инструктира плотера да придвижи писалката до координати, определени от параметъра, който следва командата.

* параметър - съдържа координатни стойности, символи и др., които са необходими за командата. В примера командата за придвижване от координати 5000, 5000 използва параметри за означаване на координатните стойности. Съществуват три типа команди:

1. команди без параметър; 2. команди които изискват параметри; 3. команди чиито параметри могат да се изпуснат. Областта на изменение на стойностите на параметрите зависят от командата. Знакът + при числова координатна стойност може да се изпусне. За команди чиито параметър може да се пропусне се установява погрешна се стойност.

* разделител - разделя команда от параметър или параметър от параметър. Като разделител може да се използва интервал или запетая. Разделителят може да се изпусне команда и параметър, но между параметър и параметър е задължителен. Без значение е броят и мястото на използваните разделители.

P,A,5000,5000;

PA 5000 5000;

PA5000,5000;

PA5000+5000;

Разделителят може да бъде използван по всеки един от начините, показани по-горе но тук се използва следния стандартен формат:

PA5000,5000;

* терминатор - той маркира края на командата. Ако имаме последователност от команди терминаторът може да се изпусне, но в никакъв друг случай. Като завършващ символ се използва точка и запетая (;). Тъй като в командата LB символът (;) се разглежда като ASCII символ, то тогава като терминатор се използва [ETX] CHR\$(3).

2. Инициализиращи команди.

Командите „DF“ и „IN“ връщат погрешащите се стойности (размер на символа, запълващ интервал и др). Командата „IN“ е еквивалентна на изключване и включване на захранването на плотера. С тези команди трябва да започва началото на програмата.

Default Command (команда за първоначално установяване)	DF
Initialization Command (инициализираща команда)	IN
Masking Input Command (команда за входна маска)	IM

3. Команди за управление на координатите.

Използват се за установяване на координатните единици, площта за изчертаване, ротация на координатните оси и др.

3.1. Scaling (мащабиране)

Координатната система може да бъде разделена на два класа: координатна система на плотера и координатна система на потребителя. Приемаме, че координатната система се нарича Scaling. Scaling позволява установяването на координатни единици

и увеличаване или намаляване на чертежа съобразно нуждите на потребителя.

* Координатна система на плотера. Може да има една активна координатна система и се определя от размера на чертожния лист и разположението на DIP ключовете. Координатното начало е в горния ляв ъгъл на хартията.

Координатна система на плотера:

1 координатна единица = .025 мм,
или 1мм = 40 координатни единици.

Ако в ANSI система се използват инчове се прилага следната формула

$1'' = 1016$ координирани единици

* Потребителска координатна система. За разлика от координатната система на плотера потребителската координатна система може да установява произволно координатно начало и координатни единици. След като се установи тази координатна система, то всички параметри на командите от този момент нататък са съобразени с нея. Границите на изменение на параметрите са от -32768.0000 до 32767.4999. Ако координатите са извън тази област се появява грешка като резултат.

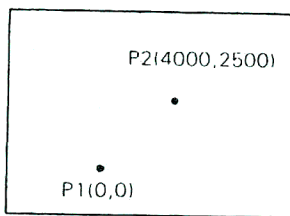
* Установяване на мащабиращи точки P1 и P2. Това са стандартни точки използвани при мащабиране. Мащабирането се извършва чрез установяването на P1 и P2 в точки избрани от потребителя и тогава се изпълнява командата SC, която определя координатните стойности на всяка точка.

установяване от контролния панел. Придвижвате писалката до желаната точка чрез стрелките и натискате P1. След натискане на Enter се установява точката P1. Аналогично се извършва позиционирането на P2. Ако е установена само P1, P2 се установява с нейните координати. Ако позиционирането на P2 се извърши чрез инструкцията IP и координатите са извън чертожното поле се получава грешка. Ако установяването се извършва от контролния панел съобщение за грешка не се индицира. Натискайки клавишите P1 и P2 на панел View придвижвате писалката до съответната позиция, след което може да се потвърди текущото задаване. Ако P2 е установено като точка извън площта за изчертаване писалката ще се придвижи до границата на работното поле.

* установяване чрез IP команда. Установяването на P1 и P2 чрез IP команда се илюстрира чрез примера:

„IP0,0,4000,2500;“

P1 се установява в координати (0,0) , а P2 в координати (4000,2500). Стойностите на координатите трябва да бъдат в плотерни единици. Когато се извършва ново скалиране, то активната координатна система е потребителската, но стойностите на параметъра са координатите на плотера



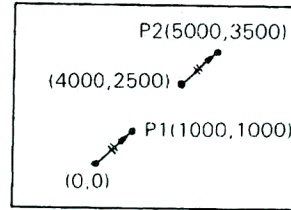
фиг.2.

И при IP командата и при установяване от контролния панел, установяването само на P1 води до придвижване на P2 на същото разстояние и установяването ѝ в тази точка. Например, след изпълнени-

ето на горния оператор за установяване на P1 и P2, ако изпълним и

„IP1000,1000;“

P1 се установява на (1000,1000), а P2 на (5000,3500).



фиг.3.

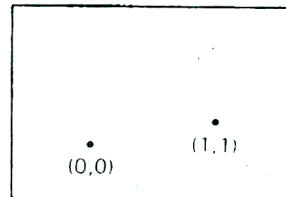
* скалиране чрез команда SC. Тази команда определя потребителските координатни стойности на P1 и P2.

„IP1000,2000,4000,2500;“

„SC0,1,0,1;“

Този пример превръща плотерската координата (1000,2000) в потребителска координата (0,0), а плотерската координата P2 (4000,2500) в потребителска координата (1,1); (SC командата се отличава от IP по реда на координатите).

Разбира се потребителската координата може да се установи извън P1 и P2, както е показано на фиг.4.

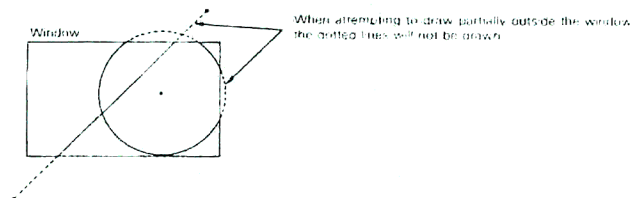


фиг.4.

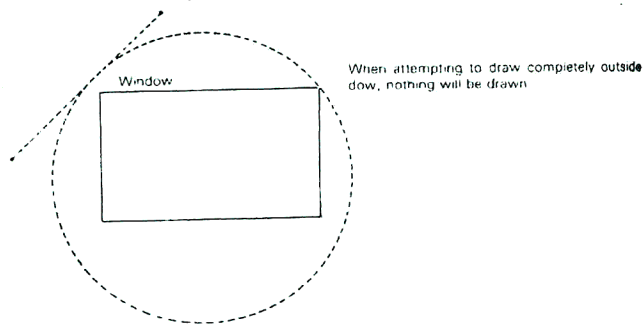
P1 and P2 input command (Команда за задаване на точки P1 и P2	IP
Scaling command (Команда за мащабиране)	SC
Paper size command (Команда за формата на листа)	PS

3.2. Прозорци

Чертожната област установена чрез IP команда се нарича „прозорец“. Команда за чертане извън прозореца няма да предизвика грешка, но сегментите лежащи извън прозореца няма да се изчертаят. Погрешаващата се стойност на прозореца е максималната площ за изчертаване (фиг. 5.).



фиг. 5.



фиг.6.

Command for inputting window (Команда за въвеждане на прозореца) IW

3.3. Въртене на координатните оси

Координатните оси могат да се завъртят на 90 градуса по посока на часовниковата стрелка около центъра. Използва се командата RO.

Command for rotating coordinates (Команда за въртене на коорг. оси) RO

4. Команди за управление на писалката

4.1. Избор и движение на писалката

Ако чертежът е достатъчно прост, то той може да се изчертае чрез командите за управление на писалката. Пример 3-1 показва оператор за просто изчертаване. В този пример ще се изчертае права линия от координати (1000,2000) до (4000,8000).

```
Пример 1
10 LPRINT „SP1;“
20 LPRINT „PA;“
30 LPRINT „,PU1000,2000;“
40 LPRINT „,PD4000,8000;“
[Коментар:]
```

Рег 10 избира писалка No1.
Рег 20 избира абсолютни координати.
Рег 30 придвижва писалка No1 до координати 1000,2000 без изчертаване на линия.
Рег 40 изчертава линия от координати 1000,2000 до 4000,8000.

Command for pen selection (Команда за избор на писалка)	SP
Command for drawing absolute coordinates (чертане в абсолютни координати)	PA
Command for drawing relative coordinates (чертане в относителни координати)	PR
Command for pen-up movement (движение с вдигната писалка)	PU
Command for pen-down movement (движение със спуснатата писалка)	PD
Command for setting pen velocity (скоростта за движение на писалката)	VS

5. Разширени команди за чертане

5.1. Чертане и установяване

По-сложни чертежи могат да се изпълнят и чрез описаните вече команди, но RDGLI дава допълнителни възможности. Например по-лесно е да

се начертае правоъгълник чрез командата „EA“ отколкото да се чертае всяка страна поотделно. Тези команди се делят на два класа - команди, които действително чертаят и команди, които извършват различни установявания необходими за чертането. Например запълването на правоъгълник става чрез командата „EA“, но самият начин на запълване (щриховка) се определя от командата „FT“. Това означава, че „FT“ (която не чертае) определя начина на запълване, а след това „RA“ започва изчертаването.

Command for drawing a reactangle at absolute coordinates (чертане на правоъгълник в абс. координату)	EA
Command for drawing a reactangle at relative coordinates (чертане на правоъгълник в отн. координату)	ER
Command for filling a reactangle at absolute coordinates (запълване на правоъгълник в абс. координату)	RA
Command for filling a reactangle at relative coordinates (запълване на правоъгълник в отн. координату)	RR
Command for drawing a circle (чертане на окръжност)	CI
Command for drawing an arc at absolute coordinates (Команда за чертане на гъба в абс.координату)	AA
Command for drawing an arc at relative coordinates (Команда за чертане на гъба в отн. координату)	AR
Command for drawing a wedge (Команда за чертане на кръгов сектор)	EW
Command for specifying a filling pattern (Команда за определяне вида на запълването)	FT
Command for specifying a pen tip thickness (Команда за опр. дебелината на писалката)	PT
Command for specifying a line type (Команда за определяни вида на линията)	LT
Command for setting length of graduation (Команда за установяване дължината на отметките (разграфяването))	TL
Command for drawing a X-axis graduation (Команда за разграфяване на ос X)	XT
Command for drawing a Y-axis graduation (Команда за разграфяване на ос Y)	YT

6. Команди за нагписване

6.1. Чертане и избор на символен набор

Чертането на символи се извършва с командата „LB“. Когато се изпрати команда „LB“ плотерът преминава в режим на чертане на символи и изчертава низ от символи който следва „LB“ командата. Например ако се изпълни:

```
LPRINT „LBABCDabcd“;CHR$(3)
```

плотерът ще начертае „ABCDabcd“ от текущата позиция на писалката. [ETX]CHR\$(3) се добавя към символния низ за да се изключи плотера от режим на чертане на символи. Ако не се постави този ограничител следващата команда ще се възприеме като низ от символи. Този ограничител (или т.н. терминатор) може да се промени с командата DT. Символният набор, който се използва от „LB“ командата се определя чрез командите CS, SS, CA и SA, които са описани в Приложение С. Кодовете на символите, които могат да се чертаят CHR\$(33) до CHR\$(126). Между управляващите символи, които не могат да се чертаят в областта от CHR\$(0) до CHR\$(32) има такива със специални функции при чертането на символи:

[ETX]CHR\$(3) изключва режима на чертане на символ
[BS]CHR\$(8) придвижва наляво с един интервал
[HT]CHR\$(9) придвижва наляво с половин интервал
[LF]CHR\$(10) премества един рег наголу
[VT]CHR\$(11) премества един рег нагоре
[CR]CHR\$(13) придвижва в началото на реда (аналогично на Enter)
[SO]CHR\$(14) избира алтернативен символен набор

[SI]CHR\$(15) избира стандартен символен набор
 Различните установявания се правят за символи които ще се чертаят. Те включват размера на символите (SI,SR), посоката на чертане (DI,DR) и наклона на символите (SL).

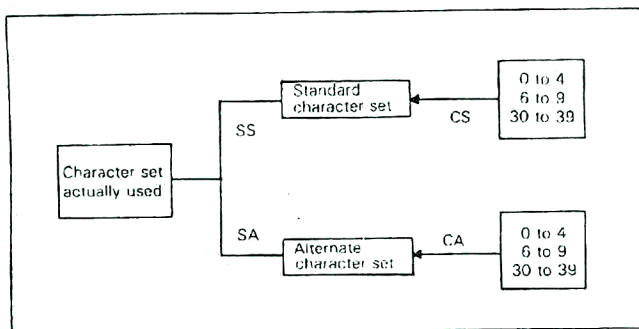
Labeling commands (команда за нагисване)	LB
Command for specifying absolute character size Команда за опр. на абс. размер на символа	SI
Command for specifying relative character size Команда за опр. на отн. размер на символа	SR
Command for spec. absolute character drawing direction Команда за опр. на абс. посока за изчертаване на символа	DI
Command for specifying relative character draving direction Команда за определяне на относителна посока за изчертаване на символа	DR
Command for specifying character slant Команда за опр. на наклона на символа	SL
Command for defining user characters Команда за дефиниране на символ от потребителя	UC
Command for specifying symbol mode Команда за опр. не на символния режим	SM
Command for defining label terminators Команда за определяне на ограничителя (терминатора) на символния низ	DT
Command for controlling charater position Команда за опр. позицията на символа	CP

6.2. Установяване на символи

В зависимост от фирмата производител на плотера се предлагат различен брой символни таблици. Те позволяват изчертаването на символи, които не са срещат в английския език, а са специфични за други езици. За повече подробности прочетете приложение С.

* Избор на символно множество

От целия набор символи може да определите две таблици: стандартна и алтернативна. Стандартната таблица се определя чрез командата CS, а алтернативната - чрез SA. Броят на символите в таблицата се определя чрез параметър след командата. Когато този параметър отсъства или извършена инициализация „DF“, „IN“ се определят от DIP ключетата. Изборът на символната таблица, която ще се използва се извършва чрез командите SS и SA. Ако се изпълни SS команда плотерът ще изчертае всички символи от стандартната таблица. Командата SA е аналогична и извежда алтернативната таблица. Това се илюстрира на фиг.7:



фиг.7

Ако в режим на чертане на символ (LB) се изпрати [SI]CHR\$(15), то текущата таблица ще

бъде стандартната, а ако се изпрати [SO]CHR\$(14) то таблицата ще се смени с алтернативната. Буквите (или символите) заградени в квадратче от приложение С автоматично изпълняват backspace преди чертане. Поради това когато се свързват добавени символи към буква, първо се чертае буквата и тогава добавените символи.

Command for specifying standart character set Команда за определяне на стандартна символна таблица	CS
Command for selecting standart character set Команда за избор на стандартна символна таблица	SS
Command for specifying alternat character set Команда за определяне на алтернативна символна таблица	CA
Command for selecting alternate character set Команда за избор на алтернативна символна таблица	SA

7.Команди за извеждане
 /Само при серийна връзка/

Когато се подаде на плотера команда за извеждане, плотера ще е готов да изведе данните, изисквани от командата към компютъра. Това включва текущите стойности на координатите, положението на писалката в тези позиции ((на)горе/(на)долу), кодове за грешки и други подобни. Компютърът може да прочете тези данни във всеки един момент. Тъй като компютърът трябва да получи сигнал за изход от плотера, може да се използва само серийна връзка?. С паралелен съединител? компютърът не може да получи изходни данни от плотера поради това, че използва тази команда. Тази команда се изпълнява, когато данните от плотера са необходими за чертането.

```

Пример 2
100 OPEN „COM1:9600,N,8,1“ AS #1
110 PRINT #1,„OP;“
120 INPUT #1,P1X,P1Y,P2X,P2Y
130 PRINT P1X,P1Y,P2X,P2Y
    
```

[Коментар:]

- Рег 100 Отваря порт RS-232C за връзка.
- Рег 110 Предава командата за изход OP за координатните стойности на точките P1 и P2.
- Рег 120 Чете всяка координатна стойност.
- Рег 130 Извежда данните на дисплея.

Command for outputing pen position (plotter coordinate) and pen state Команда за извеждане писалката на позиция (в коорд на плотера) и съст. на писалката	OA
Command for outputing pen position (user coordinate) and pen state Команда за извеждане писалката на позиция (в попр. коорг.) и състояние на писалката	OC
Command for outputing P1 and P2 Команда за извеждане P1 и P2	OP
Command for outputing window Команда за извеждане прозорец	OW
Command for outputing coordinate values of maximum plotting area Команда за извеждане на коорг. стойности на максималната площ за изчертаване	OH
Command for outputing plotter coordinate units per 1 mm Команда за извеждане координатните единици на плотера през 1 мм	OF
Command for outputing plotter machine name Команда за извеждане името на плотера	OI

Command for outputing optional parameter Команда за изв. на незапълн. параметър	OO
Command for outputing error code Команда за извеждане код на грешка	OE
Command for outputing status Команда за извеждане на статуса	OS

8. Команди за дигитайзер
/Само при серийна връзка/
Серииите DXY-1000 могат да се използват не само като плотери, но и като дигитайзери. Командите за дигитайзер, подобно на командите за извеждане, могат да използват само по връзка със серийен канал.

```
Пример 3
100 OPEN „COM1:9600,N,8,1“ AS #1
110 PRINT #1,„DP;“
120 INPUT „READY“;R
130 PRINT #1,„OD;“
140 INPUT #1,X,Y,P
150 PRINT X,Y,P
160 END
```

В режим на дигитайзер се преминава с командата DP (рег 110). В този режим писалката се придвижва чрез насочващите стрелки до желаната точка и тогава се повдига или спуска с помощта на клавиша PEN U/D. Като се натисне клавиша ENTER се записват стойностите на потребителските координати на писалката и положението (горе / долу) на текущата позиция на плотера след което се излиза от режима на дигитайзер. Командата OD (рег 130) позволява изход към компютър. С рег 140 се дава команда на компютъра да чете данни от плотера. Начин за използване на OS командата е следния. Когато в режим на дигитайзер се натисне клавиша ENTER се установяване на бит 2 на вътрешното 8-битово състояние

(стойността на бита е 4). Тук е дадена проста програма за четене на стойността на бит 2 с OS команда, ако неговата стойност е „1“ се разклонява към OD команда. В подпрограмата от рег 210 до рег 250 се чете съдържанието на байта и се търси стойността на бит 2. Ако стойността е 1, програмата ще се върне от подпрограмата в главната програма и ще прочете стойностите на X и Y координатите и състоянието на писалката от плотера. Тъй като OD командата изчиства този бит, извеждане е възможно единствено в рег 150 където се извършва друго четене в рег 160 следвано от друго търсене на стойността на бита.

```
Пример 4
100 OPEN „COM1:9600,N8,1“ AS #1
110 DIM X(20),Y(20),P(20)
120 FOR I=1 TO 20
130 PRINT #1,„DP;“
140 GOSUB 210
150 PRINT #1,„OD;“
160 INPUT #1,X,Y,P
170 X(I)=X:Y(I)=Y:P(I)=P
180 PRINT „No.“;I;“(“;X(I);“;“;Y(I);“;“;P(I)
190 NEXT I
200 END
210 „*** STATUS BYTE CHECK ***“
220 PRINT #1,„OS;“
230 INPUT #1,S
240 IF (S AND 4)=0 THEN 210
250 RETURN
```

Command for setting digitize mode Команда за устан. на режим на дигитайзер	DP
Command for outputting digitized coordinates Команда за извеждане на дигит. коорг.	OD
Command for releasing digitize mode Команда за излизане от режим на дигитайзер	DC

Красимира Милушева



RISK electronics Ltd.
доставя и инсталира

ЛОКАЛНИ МРЕЖИ работещи под управлението на NetWare V.2.2 и V.3.11


**СЪРВЕРИ: 80386 / 486DX с SCSI дискове
360 MB/ 760 MB/ 1GB
UPS + monitoring card.**

КОНТРОЛЕРИ: всички видове Ethernet, Arcnet и Token ring, вътрешни и външни модеми.

СТАНЦИИ: Slim line, клавиатурни компютри и др.

ГАРАНЦИЯ: 18 МЕСЕЦА.

Предлагаме и обучение за работа с LAN.



1113 София, бул."Цариградско шосе" №125, бл.26 Б
тел. (02) 75 50 41 факс (02) 70 04 78

Aktive Bauteile

active components

	Diotec	Fujitsu	General Instrument	Inmos	Master Instrument	Maxim	Motorola	STM	Taiwan Liteon	Vactec	Wafer Scale	Western Digital	Xilinx	Zelex	
	■				■	■	■				■				Digitale Bauteile logic integrated circuits
■		■		■		■	■							■	Dioden, Brückengleichrichter diodes, bridge rectifiers
	■					■	■						■		Gate Arrays gate arrays
	■				■	■	■								Lineare Bauteile linear integrated circuits
						■		■							Optoelektronik opto electronics
						■	■			■			■		Programmierbare Logik programmable logic
	■		■			■	■			■					Speicher memories
	■					■	■							■	Transistoren transistors
					■	■	■								Telecom Bauteile telecom circuits
	■		■		■	■	■			■	■				µP's und Peripherie µP's and peripherals
					■	■	■								Video/TV Bauteile video/TV circuits
■	■	■	■	■	■	■	■	■	■	■	■	■	■	■	SMD Version Bauteile SMD version circuits

Elbatex 

ELJAPEX 

 ELSAT

Elbatex Ges.M.b.H Austria , Sofia Office
ул. Генерал Паренсов 39, София 1000
инж. Андрей Кранчев
Sales Engineering
тел. (02) 815 440, 815 455
факс. (02) 890 412

Електронни компоненти и
фирмена литература на
**MOTOROLA, NATIONAL SEMI -
CONDUCTOR, MAXIM, ANALOG
DEVICES, INTEL, SGS-Thomson**

DISPLAY

МЕДИЦИНСКИ МОНИТОР ИЛИ ЗАПОМНЯЩ ОСЦИЛОСКОП С RGB МОНИТОР

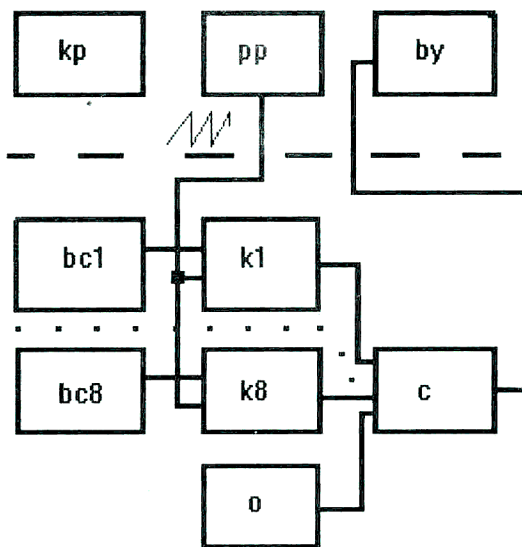
Медицинските мониторни системи облекчават работата на лекарите, предоставяйки им възможността да следят състоянието на пациента едновременно по няколко показателя и дори да наблюдават едновременно няколко болни. Съвременните системи анализират постъпващите сигнали и предоставят готова диагностична информация или алармират при настъпване на опасност.

Биологичните сигнали, които най-често се наблюдават са: електрокардиограма /ЕКГ/, електроенцефалограма /ЕЕГ/, електромиограма /ЕМГ/, електрогастрограма /ЕГГ/, кръвно налягане, дишане и др.

При електрокардиографията се регистрира биоелектрическата активност на сърдечния мускул, при електроенцефалографията, гастрографията, миографията - съответно спонтанната биоелектрическа активност на главния мозък, стомаха и двигателната мускулатура.

Спектърът на повечето от посочените сигнали се побира в интервала от 0.1 до 100 Hz.

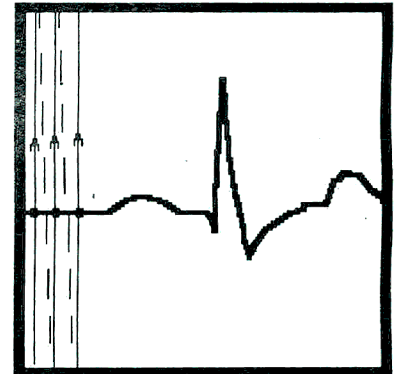
Нека обърнем поглед назад във времето и видим как инженерите са изобразявали тези сигнали на екрана на електронно лъчевата тръба, без да ползват цифрови памети и процесори.



фиг. 1.

Първите медицински монитори са изпълнени със средствата на аналоговата техника. На фиг. 1 е показана част от структурната схема на такъв

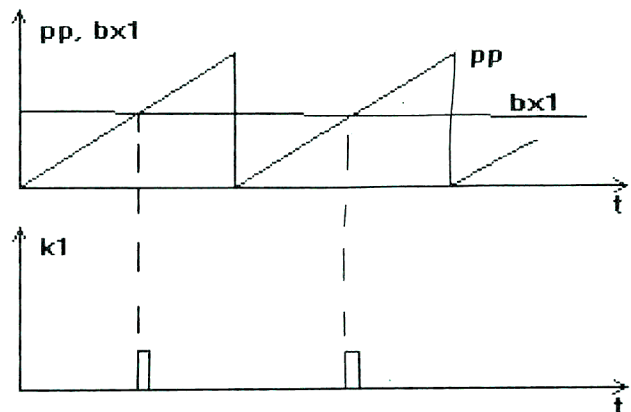
монитор. Електронно-лъчевата тръба е поставена вертикално, като всеки ред на развивката започва от долния ръб на екрана и се движи нагоре /фиг.2/. В монитора са използвани блоковете за кадрова и редова развивка, видеоусилвателя, захранване и др. от конвенционален телевизионен приемник, които на фиг. 1 са показани над прекъснатата линия.



фиг. 2.

В медицината са се наложили няколко стандартни скорости за извеждане на биосигналите - 25mm/s, 50mm/s. Такава трябва да бъде и скоростта, с която изображението се появява на екрана. Това е наложило някои промени в блока за кадрова развивка. Поради ниските скорости на извеждане на изображението е използвана тръба с голямо време на послесветене.

Посоченият монитор е осемканален. Чрез входното стъпало на всеки канал /вс1-вс8/ се регулират усилването и постояннотоковото му отместване. Компараторите /к1-к8/ сравняват всеки входен сигнал /вх1/ с триънообразното напрежение рр от блока за редова развивка. Биосигналите практически не се променя в рамките на един период на развивката /фиг.3/. На изходите на компараторите се получават кратки импулси, които се смесват с отметките по време и амплитуда и управляват яркостта на лъча.

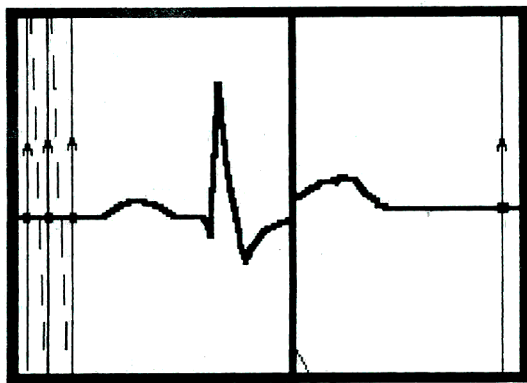


фиг. 3.

Описаният вариант на монитор има два съществени недостатъка:

- изображението не може да се запази на екрана,
- скоростта на кадровата разработка не може да се променя в широки граници, без да се губи качеството на изображението, т.к. това зависи от осветенето на използваната тръба.

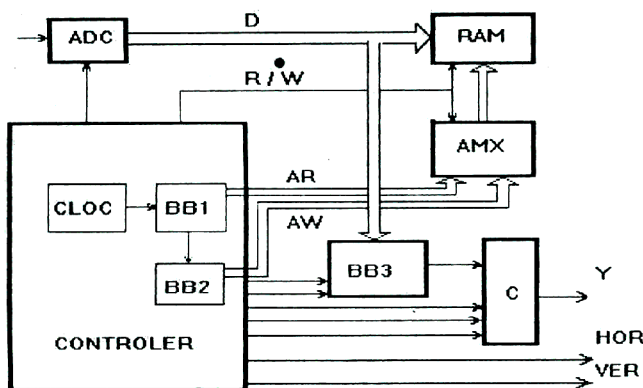
ред 1 2 3 512



фиг.4.

Възможно е аналогична идея да се реализира със съвременни средства, като се използва стандартен монитор за компютър с TTL интерфейс. Единствено се налага да се завъртят отклонителните му бобини на 90 градуса. Такова изображение е показано на фиг.4. По екрана от ляво надясно се движи светла ивица със скорост V_k и след нея се появява последната отчетена стойност на входния сигнал.

Структурната схема на такова устройство е показана на фиг.5.



фиг.5.

Използвана е SRAM памет с обем 512В. Във всяка клетка от нея е записана поредната амплитуда на биосигнала. По време на редовия синхримикулс от RAM в брояч BB3 се зарежда стойността на напрежението за съответния ред от изображението. Този процес се осигурява от управляващото устройство, като броячът BB1 генерира подходящ адрес за четене AR, а със сигнала R/W се управляват адресния

мултиплексор AMX и паметта. BB3 работи в режим на изваждане. Изходът му Q_n се активира, когато BB3 стигне до нула, и през смесителя модулира яркостта на лъча.

По времето на движение на лъча по реда в RAM се въвежда поредната стойност на входния сигнал, отчетена от аналого-цифровия преобразувател ADC. Броячът BB2 осигурява подходящ адрес за запис AW, който чрез мултиплексора AMX и сигнала R/W се подава към паметта.

Освен сигнала Q_n от BB3 към смесителя се подават и сигнали за координатна мрежа по време и амплитуда и за светлинен курсор.

Управляващото устройство изработва и подходящи сигнали за синхронизация по редове и кадри. Възможно е да се спира последният кадър, като се прекрати въвеждането на нови стойности в RAM.

Така описаният метод за изобразяване на биосигнали има следните предимства:

- вертикалното положение на редовата разработка позволява изображението да се извежда и управлява без използване на големи или специализирани интегрални схеми, сравнително проста е и схемата на управляващото устройство;
- използва се минимално възможният обем памет, т.к. тя не работи в режим на видео-RAM.

Методът има и някои недостатъци:

- изображението е съставено от точки, които не са свързани с отсечки, и при рязко изменение на входния сигнал той ще се прекъсне,
- немислимо е в този режим на екрана да се извежда и текст.

В момента се разработват различни схемни варианти, които читателят може да очаква в някои от следващите броеве.

инж. Пл. Калайджиев
Стела Дочева

TECHNICAL BULLETIN

1. Какво е приложението на

Non Cachable Region?

Non Cachable Region може да се използва в системи, които имат Memory mapped I/O или имат Multiple Master Access Dual Ported Memory с отделни шини.

2. Какво е MIPS, MWhetstones/s, Dhrystones/s?

MIPS е съкращение от „Millions of instructions Per Second“. По принцип MIPS се използва за оценка на производителността на мини-ЕИМ. Един MIPS е еквивалентен на производителността на един VAX 11/780. MWhetstones/s се използва за измерване на аритметичната производителност на CPU. Dhrystones/s се използва за тестване на производителността на паметта и CPU.

СВЕТОВОДНА ЛИНИЯ ЗА ПРЕДАВАНЕ НА ДАННИ 100 МБИТ/С

В зависимост от степента на функционално интегриране на светлинния източник, фотодетектора и свързаната към тях електронна част, компонентите използвани във влакнесто-оптичната техника могат да се причислят към следните три основни категории:

Към първа категория спадат комплексните функционални модули изработващи определен електрически или оптически изходен сигнал при определен електрически или оптически входен сигнал. В този случай е необходимо да се отдели внимание само на захранването на тези модули и на предаването чрез тях цифров информационен поток. Функционалните модули от тази категория обикновено са TTL или ECL съвместими.

Втората категория обхваща група градивни елементи, поместени в общ корпус и изпълняващи една трудно реализуема при класическо изпълнение функция. Като пример може да се посочи обединението в един корпус на PIN - фотодиод и импедансен преобразувател - усилвател.

Към третата категория спадат дискретните градивни елементи, напр. светодиоди или фотодетектори. Тези елементи изпълняват обикновено само една част от функциите на цялата система. В този случай, за цялостното изграждане на системата са необходими допълнителни електронни схеми.

категория	съдържа	относителна цена
I модули	- предавателен модул - приемен модул	- висока
II хибр.техника	- PIN с предусилвател - LED с буфер	- средна
III дискр. комп.	- PIN, LED	- ниска

В таблицата е направено сравнение на относителната цена за изграждане на системи, използващи влакнесто оптичната техника за предаване на цифрова информация. Дискретните елементи, имащи най-ниска цена изискват обаче и най-голям брой допълнително свързани елементи и схеми.

Очакваните резултати при изграждането на системи с елементи от трета категория го голяма степен се определят от параметрите на градивните елементи и графични оригинали на използваните печатни платки. Последното е от съществено значение при изграждането на системи за предаване на цифрови информационни потоци със скорост 100 Mbit/s и нагоре.

В най-общи линии една такава система се състои от предавател т.е схема за трансформиране на електрическите сигнали в оптични и приемник - схема за обратна трансформация. Предавателят от своя страна се състои от схема за управление на светодиода, а приемника от нискошумящ предусилвател, усилвател за достигане на определено ниво и компаратор. Една такава система би трябвало надеждно да удовлетворява следните основни изисквания:

- определена скорост на предаване - не по-малка от 100Mbit/s при формат без връщане към нулата /NRZ/

- грешка в канала /BER/ - не по-голяма от 10^{-9}

- да работи с градиентно влакно $g = 2$

Тук би трябвало да бъдат упоменати и параметрите на свързващото оптично влакно т.е динамичния обхват, чувствителност и изкривяване на импулсната поредица но на това ние няма да се спираме.

Светодиодът като излъчвател за влакнесто оптичните линии за връзка има много предимства. Той е малък по размер, нуждае се от ниско захранващо напрежение и при това производствените му разходи са сравнително ниски. Материалът от който е изготвен светодиода, както и начинът на неговото свързване

В конкретна схема на приложение го голяма степен определят генерираната дължина на вълната, скоростта на предаване и цената. В таблицата е направено сравнение на най-често използваните във влакнесто оптичните системи светодиоди.

материал	GaAlAs			InGaAsP
	GaAsP	Surface LED	Etched Well LED	
параметър	Surface LED	Surface LED	Etched Well LED	Transp. Subs. LED
1. Дължина на вълната (nm)	665	820	820	1300
2. Ширина на спектр. линия (nm)	30	40	40	120
3. Време за превкл. (nsec)	<40	5-10	<15	<10
4. Относителна цена	ниска	средна	висока	висока

За предавателя от особено значение е, светодиодът да работи с голям ток, а времената за нарастване и спадане кратки. За тази цел особено подходящи се оказват тези, изпълнени посредством така наречената „etchedwell“ технология. Те се характеризират с висока оптическа мощност и малък преходен капацитет в права посока. При светодиоди от този тип чипът е вграден „обратно“ т.е

поставен е в основата на яма издълбана в субстрата. В този случай активната част се намира в близост до монтажната подложка която действа като охлаждаща повърхност.

Това позволява работа с висока плътност на тока, а като резултат на това - висока оптична мощност. От друга страна тънкият слой поместен върху активната част на светодиода води до по-малко абсорбиране и разсейване на светлинния поток.

Нека разгледаме оптично влакно /българско производство/ с максимално затихване 8 dB/km. Ако приемем, че затихването в съединителите е около 2 dB, а толерансното затихване в работния честотен обхват 3 dB, то общото затихване на системата свързана посредством 100 метров оптичен кабел ще бъде:

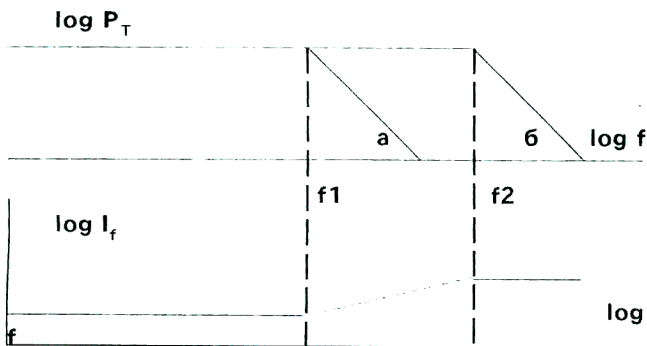
$$0.8 \text{ dB} + 2 \times 2 \text{ dB} + 3 \text{ dB} = 7.8 \text{ dB}$$

При положение, че входната чувствителност на приемника е около -24 dBm то необходимата оптична мощност на светодиода трябва да бъде:

$$X \text{ dBm} - 7.8 \text{ dB} = -24 \text{ dBm}$$

$$X = -24 \text{ dBm} + 7.8 \text{ dB} = -16.2 \text{ dBm} \text{ т.е } 24 \text{ mW}$$

При предаване на високоскоростна информация >100Mbit/s е необходимо светодиодът да реагира на краткотрайни импулси с продължителност по-малка от 10 псес. Ако специфичното време за нарастване и спадане е по-голямо, но в рамките на допустимото то се налага прилагането на така наречената честотна компенсация за увеличаване на естествената гранична честота на светодиода. Графиките илюстрират този метод.



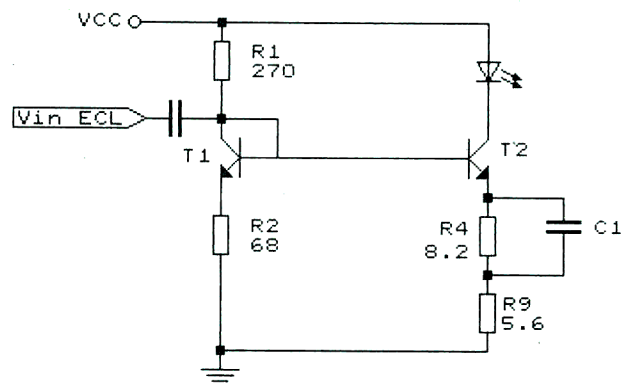
а - без върхова стойност на I
б - с върхова стойност на I

От графиките се вижда ясно, че без използването на компенсационния метод

изходната мощност на светодиода спада с повишаване на модулиращата честота. В случай че тока му се увеличава в зависимост от модулиращата честота, то и изходната мощност при честота f1 се увеличава с определена стойност при честота f2. При реализацията на подобна компенсираща схема е необходимо да се съблюдават следните важни критерии:

1. Осигуряване на достатъчно голямо усилване и стабилност на фазата за работната честота. Това се постига чрез побора на транзистор с висока транзитна честота - fm.
2. Минимални отклонения на усилването в целия работен температурен обхват.
3. Да не се превишава максимално допустимия ток на светодиода.
4. Максимално малка площ на печатния монтаж.

Следната фигура илюстрира практическата реализация на горепосочените изисквания.

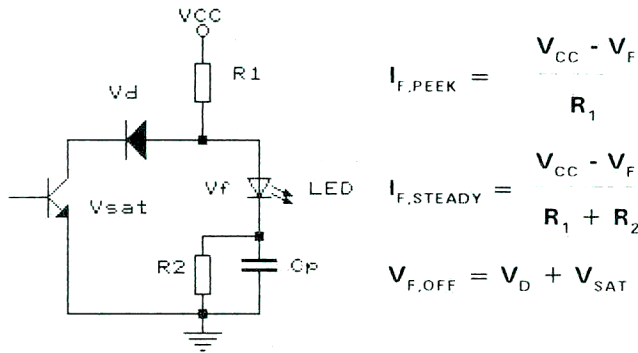


фиг.1

В посочената схема входният сигнал, приложен в емитера на T1 се получава огледално в емитера на T2. Свързаният като диод транзистор T1 компенсира температурните изменения на напрежението Vbe на T2. За честоти по-големи от f1 тока на светодиода If се определя от R3 и R4. Паралелното свързване R4-C1 води до затихване - 20db/dek. за честоти по-големи от 100MHz. R1 и R2 определят постояннотоковата работна точка. Посочената компенсационна схема е аналогова т.е T2 никога не изпада в режим на насищане или пълно запушване. Токът на светодиода - If следва входното напрежение и създава съответната модулация на изходната оптична мощност. Поради тази причина схемата е удобна и за предаване на аналогови сигнали, в това число на видеосигнали или мултиплексирани звукови сигнали.

Освен в честотния обхват светодиодът може да бъде компенсиран и относително стареене.

Погобна компенсация илюстрира следната фигура.



фиг.2

Посредством управление на транзистор с отворен колектор се отнема работната точка на светодиода при което той изгасва. При неактивен транзистор R1 определя първоначалния ток I_f , докато постоянно протичащия през светодиода ток се определя от R1 и R2. R2, Cp определят времеконстантата за достигане на върховата стойност на тока. Върховият ток преодолява капацитета на преходния слой и включва светодиода. Скоростта на превключване на тази върхова стойност при предаване на цифрова информация се определя основно от използваното драйверно стъпало. За честоти до 25 MHz би могло да се използват Шотки TTL елементи с отворен колектор. За по-високи честоти възможностите на схемата биха се подобрили посредством използването на средноскоростни елементи. Като общ в крайна сметка се явява проблема свързан с факта, че от преходния слой на светодиода и наситеното изходно стъпало на драйвера се отнема ток, което оказва съществено влияние върху времето за спадане на изходната оптична мощност на предавателя.

Приемната част се състои от PIN - фотодиод изпълняващ ролята на детектор, импедансен преобразувател с предусилвател, усилвател за достигане на определено ниво и бърз диференциален компаратор. Предимствата на PIN - фотодиода спрямо тези на лавинния фотодиод се състоят в следното:

- по-ниска цена;
- проста схема на включване;
- широка честотна лента;
- слаби изменения на чувствителността в зависимост от околната температура и преднапрежение;

PIN - фотодиода се явява практическата реализация на средни по дължина отсечки и при неголеми скорости на предаване, т.е до около 2 km. и 200 Mbit/s.

Нека разгледаме конкретен тип PIN-фотодиод - HFBR 2208 на фирмата Hewlett-Packard. Той е монтиран и фабрично настроен в монолитен и със сравнително малък паразитен капацитет SMA куплунг изготвен от метал. HFBR 2208 намира голямо приложение във влакнесто оптичните системи за бързо предаване на информация както поради малкия собствен шум и капацитет, така и поради простото куплиране. В дадената от производителя каталожна чувствителност е взето под внимание както затихването в прехода влакно - PIN-фотодиод, така и това в самия фотодиод.

Като импедансен преобразувател - предусилвател в повечето случаи се използва биполярен транзистор като се цели постигането както на широка честотна лента и динамичен обхват, така и на достатъчна входна чувствителност и усилване. Това до голяма степен улеснява евентуално модифициране т.е промяна ширината на честотната лента или усилването поради факта, че не се налага използването на комплексна компенсационна схема. Основният недостатък на подобен род усилватели се състои в това, че възникващия в куплиращото съпротивление термичен шум се сумира директно с входния за усилвателя сигнал, при което оказва съществено влияние върху чувствителността. Посредством увеличаване на това съпротивление шума във входния сигнал намалява, но за сметка на ширината на честотната лента.

При осъществяване на цифрово предаване по влакнесто-оптична линия, чувствителността на приемника се явява мерило за минималната оптична мощност която трябва да достигне до приемника, за да се гарантира допустимата минимална грешка в канала /BER/. За системи с цифрово предаване на информацията BER = 10⁻⁹. И тъй като системата се състои от рег елементи и блокове, то това отношение се разпростира върху целия тракт и се явява един практичен и полезен показател.

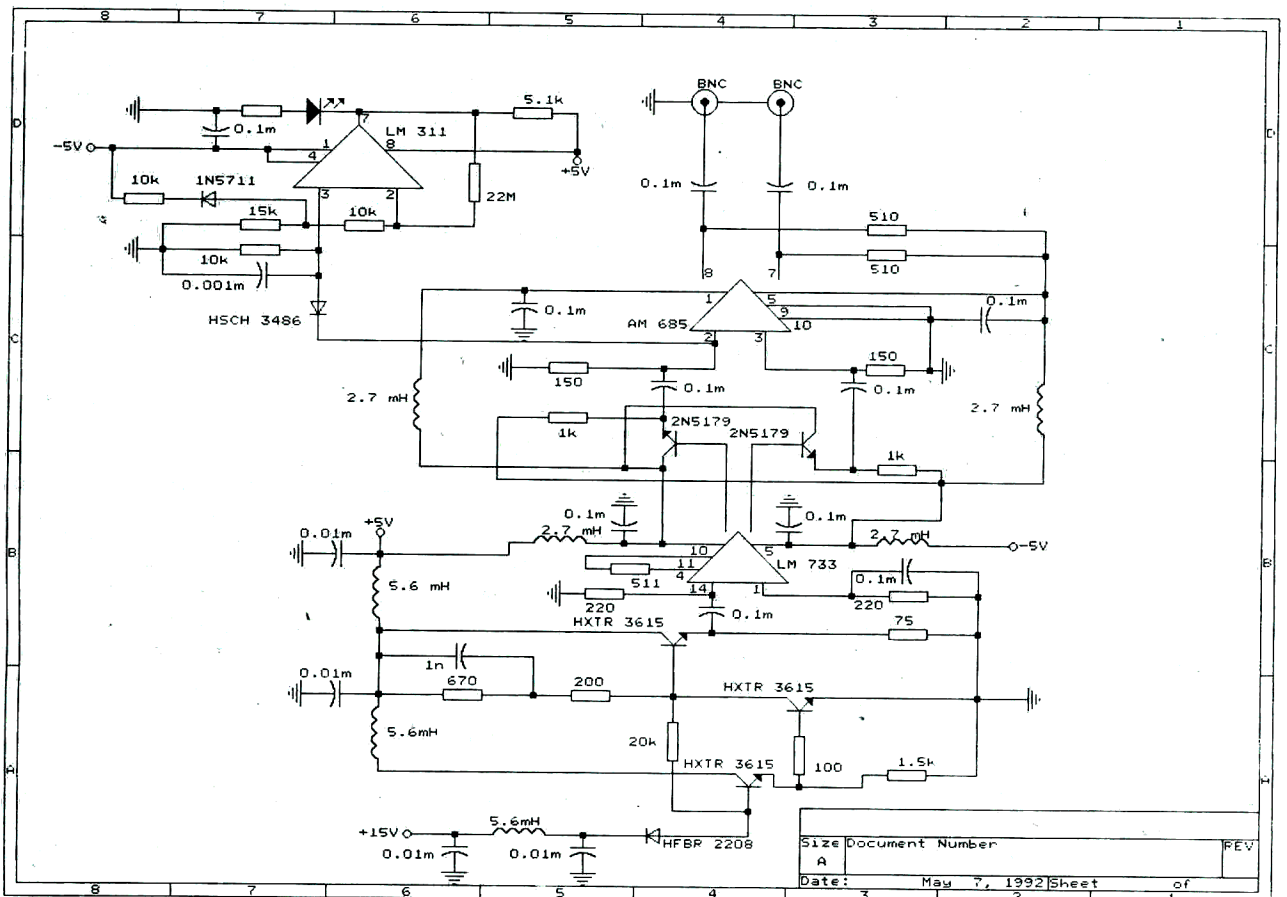
Чувствителността на приемника може да се пресметне на базата на шумовото ниво на усилвателя /преди всичко на предусилвателя/ За постигане на BER = 10⁻⁹ при еднополярно предаване сигнали отношението С/Ш трябва да има стойност 12. Оттук произтича и факта, че минимален шум на входа води до по добра чувствителност. Тук трябва да се има предвид, че хистерезисната настройка и праг на превключване на компаратора оказват влияние върху приетата оптична мощност. Това дефиниране за чувствителността обаче не абсолютна мярка за качеството на PIN-фотодиода и усилвателя. Чувствителност от поръ

гълка на -40 dBm /NRZ, BER = 10^{-9} / при скорост на предаване 100 Mbit/s може успешно да се постигне с PIN-фотодиоден детектор с малка дължина на вълната /първи оптически прозорец/ и импедансен преобразувател - преусилвател реализиран с биполярен транзистор. Докато необходимата оптична мощност на входа на приемника до голяма степен се определя от чувствителността на същия, то в реални системи приемникът трябва да може да работи не само с минимално ниво на мощността, а и с оптически мощности значително превишаващи минималната. Тези големи разлики могат да бъдат предизвикани от: разлики в дължината на трасетата, затихване в оптичeskото влакно, затихване в куплунзите и местата на заварки, промяна на изходната мощност на предавателя вследствие температурни промени и стареене.

Преусилвателното стъпало е показано на фиг.3. То се състои от транзисторна двойка свързана в колекторно-емитерна схема с паралелно противосвързани съпротивления и послеследващо буферно стъпало. Тази конфигурация има следните предимства:

- високо входно усилване за минимизиране на възникващия от следващите стъпала шум;
- възможност за проектиране на минимална по размери печатна платка, водещо до намаляване на паразитните смущения;
- малки входни капацитети произтичащи от ефекта на Милер;
- необходимост от само едно преднапрежение;

Практически схемата на приемника има следния вид:



фиг.3

Схемата на приемника се допълва от усилвател и компаратор. Усилвателят осигурява допълнително усилване по напрежение необходимо за управление диференциалните входове на компаратора. Като усилвател е използван диференциален видеоусилвател LM 733 с ширина на честотната лента - 120 MHz . За постигане на синфазни честоти се използва едно-

тактна схема навключване на усилвателя. Коэффициента на усилване на схемата лесно може да се променя с помощта на външно свързано съпротивление. С помощта на емитерни повторици свързани към изходите на LM 733 се осъществява съгласуване с нискоомните диференциални входове на компаратора /AM 685/, като по този начин се избягват закъсненията

за различните честоти в работния обхват. Компараторът работи безхистерезисно с което се постига максимална чувствителност. Желателно е изходите на компаратора да осигуряват ECL ниво.

При липса на входна оптична мощност, вследствие безхистерезисния режим на работа на компаратора на изхода му се получава шум / фалшива промяна на изходното ниво/. Това неудобство би могло да се избегне посредством използването в схемата на върхов детектор /LM 311/. При липса на входна оптична мощност LM 311 изработва сигнал който се подава на компаратора при което изходите му се изключват. На практика изходите на приемника се изключват при положение че нивото на входната оптична мощност е по-малко от -35dBm.

В горепосочената схема могат да се използват и групи ширококолентови усилватели, те обаче са сравнително скъпи. Микровълновите усилватели например са в по-голямата си част еднотактни и са с фиксиран коефициент на усилване. Те са изпълнени като хибридни схеми и са с еднopolярно захранване. Същото го голяма степен се отнася и за компаратора и като такъв може да се използва широка гама бързи ECL типове.

По принцип, при изграждане на системи с горепосочените параметри е желателно спазването на следните основни изисквания:

- използването на хибридна схема като

предусилвател позволява постигането на теоретично получените стойности относно чувствителността и честотната лента;

- динамичният обхват може да се подобри посредством въвеждането на автоматично регулиране на усилването;

- посредством екраниране на чувствителния предусилвател може да се намали шума и на тази база да се подобри чувствителността. Екранировката трябва да се свърже с електрическата маса на предусилвателя;

- качественият показател на световодната линия може да се подобри посредством използването на конкретно обособен код на предаване. Обичайно използвания Манчестер код, изискващ два прехода на сигнала за информационен бит е общо взето неефективен. Почти нито един стандартен код в една гъвкава система изградена на базата на влакнесто оптични линии не позволява постигането на оптимално предаване на информацията. За скорости на предаване до 500 Mbit/s дължината на влакнесто оптичната линия се определя основно от затихването във влакното, докато за скорости между 50 и 500 Mbit/s определящ фактор се явява хроматичната дисперсия. За скорости над 500 Mbit/s влияние оказва и дисперсията на модите. Правилният избор на качествено влакно влияе особено върху информационната скорост и дължината на линията.

П. Манев

TECHNICAL BULLETIN

3. Какво е TAG RAM ?

CACHE RAM-а съдържа две части: едната е TAG RAM, а другата е DATA RAM. TAG RAM е адресната част на CACHE RAM-а, DATA RAM-а е частта за данни на CACHE. Когато CPU се обръща към област от паметта със данни, компараторът ще сравни първо адресите в TAG RAM-а.

4. Какво означава CACHE hit ?

Ако CPU осъществява достъп до паметта чрез CACHE-памет, то това се нарича hit.

5. Какво е DIRECT MAPPED CACHE ?

CACHE паметта може да бъде организирана по три начина. Първият е изцяло асоциативна, другият е DIRECT MAPPED CACHE и последният е определена (фиксирана) асоциативна CACHE.

В режим DIRECT MAPPED CACHE се сравнява само един адрес за да се определи дали търсените данни са в CACHE. Всеки DIRECT MAPPED CACHE адрес се състои от две части - първата част се нарича „поле на CACHE - индекса“ и съдържа гостатъчно битове за

определянето на положението на блока от данни вътре в кеша. Втората част се нарича TAG - поле и съдържа гостатъчно битове за разделянето на блоковете един от друг, което позволява да се запишат като отделни CACHE части.

6. Какво е приложението на

Non Cachable Region?

Non Cachable Region може да се използва в системи, които имат Memory mapped I/O или имат Multiple Master Access Dual Ported Memory с отделни шини.

7. Какво е MIPS, MWhetstones/s, Dhrystones/s ?

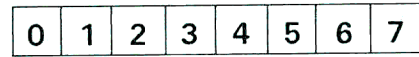
MIPS е съкращение от „Millions of instructions Per Second“. По принцип MIPS се използва за оценка на производителността на мини-ЕИМ. Един MIPS е еквивалентен на производителността на един VAX 11/780. MWhetstones/s се използва за измерване на аритметичната производителност на CPU. Dhrystones/s се използва за тестване на производителността на паметта и CPU.

APPLICATION HARDWARE

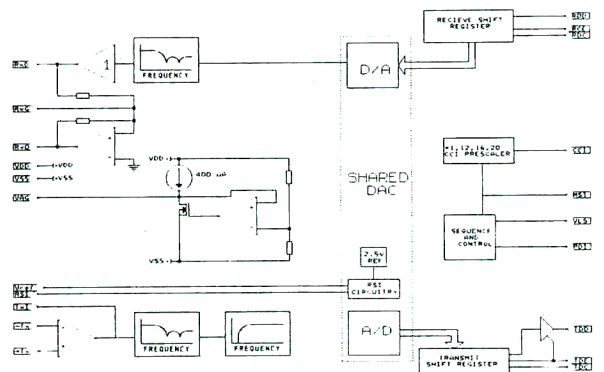
КОДЕК ЗА IBM PC

Кодекът е устройство което се използва за дигитализиране и повторно възстановяване на човешкия глас. Първоначално тези устройства бяха разработени за телефонната мрежа за пренасяне на говор. След като веднъж е дигитализиран, говорът може да бъде комутиран по цифрови методи и пренасян на далечно разстояние без влошаване. Името кодек е съкращение от „кодер“ (от A/D, използван за кодиране) и „декодер“ (от D/A, използван за декодиране). За „интелигентно“ дигитализиране на гласа се изисква при динамична област 40dB отношението сигнал/шум да е около 30dB. Това може да се постигне с 13-битов линеен АЦП и ЦАП, макар че това ще доведе до изкривявания при пикове по-големи от 40dB. Върху качеството на дискретизацията пряко влияние оказва и честотата на сканиране. Прилагат се два метода за компресиране на данните от 13-битов към 8-битов АЦП. Характеристиката на тези компресиращи схеми следва да се разглежда, като съставена от „отрезово-линейна“ крива, която се формира от знаков бит, три бита за хордата и четири бита за стъпката. За дадена хорда всичките 16 стъпки имат едно и също нарастване (т.е. съответствието между стойността на цифровия код и напрежението е линейна). Заедно с нарастването на входното аналогово напрежение, нарастват (инкрементират) и четирите бита за стъпката, а ако възникне пренос, то той се прехвърля в битовете за хордата. С нарастването на битовете на хордата, битовете за стъпка удвояват стойността си по напрежение. Динамиката на входния сигнал при един знаков, плюс хорда, плюс четири бита за стъпка е над 42dB (седем хорди над нулата, по шест децибела на хорда). Разпространени са две схеми за компресиране: *Mu 255 Law* - в Северна Америка и *A Law* - в Европа. Таблицата показва линейно квантованите нива за PCM думи за двете схеми.

КОД	знак/ магнитуда	Mu LAW	A LAW (CCITT)
+пълна скала	1111 1111	1000 0000	1010 1010
+нула	1000 0000	1111 1111	1101 0101
-нула	0000 0000	0111 1111	0101 0101
-пълна скала	0111 1111	0000 0000	0010 1010



Според теоремата на Найкуист честотата на дискретизация трябва да бъде поне два пъти по-висока от максималната честота в спектъра на входния сигнал. Гласът съдържа спектрална енергия над 3KHz, но ако предаваният сигнал е с по-ниска честотна лента, то това не е пагубно за разбираемостта. Приема се 8KHz за честота на сканиране. При сканирането изисква наличието на нискочестотен филтър с честота на сръза 3KHz. В телефонната линия се индуктират често пъти сигнали с честота 50-60Hz от силовата мрежа. Те също трябва да се елиминират преди A/D преобразувателя чрез високочестотен филтър. D/A процесът възстановява дискретизирания сигнал с желаната лента. Този сигнал има аналогичен спектрален състав, като входния аналогов, но е модулиран около честотата на сканиране и нейните хармонични. Тези компоненти на спектралната характеристика се наричат „паразитни“ и трябва да се погмиснат. Обикновено се прилага НЧФ, който се нарича „възстановяващ“. Серията MC145500 PCM кодек-филтри съдържат кодек, входен, изходен филтър и прецизен източник за опорно напрежение. MC145503 монолитна схема, разработена за побитово асинхронно или синхронно предаване/приемане на данни при пет фиксирани честоти. Тези честоти са 128KHz, 1.536, 1.544, 2.046 или 2.58MHz. Вътрешният източник на опорно напрежение (3.15V) определя максималното входно ниво на вход TxI и максималното изходно напрежение на изход RxO (от връх до връх) - фиг.1.



Фиг.1.

Преди да преминем към описание на принципната схема ще направим кратко описание на изводите на интегралната схема.

Цифрови:

V_{LS} -Logic Level Select Input and TTL Digital Ground.

V_{LS} контролира логическите нива и базата за цифрова земя за всички цифрови входове и цифрови изходи. Логическите нива могат да се изменят в границите на захранването (от V_{SS} до V_{DD}) или да имат стойности съвместими с TTL логика. При $V_{LS} = V_{DD}$ всички I/O линии могат да се включат към CMOS елементи. При $V_{SS} < V_{LS} < (V_{DD} - 4V)$ всички входове и изходи са TTL съвместими с V_{LS} като цифрова земя. Изводите, контролирани от V_{LS} са всички входове MSI, CCI, TDE, TDC, RCE, RDC, RDD, PDI и изхода TDD.

MSI - Master Synchronization Input.

MSI се използва за определяне честотата на сканиране на предаваните данни и като времезадаване (time base) при избор на вътрешен делител за честота на преобразуване от извод CCI (convert clock input). Изводът MSI трябва да бъде свързан към 8 kHz честота или към системния синхронизиращ сигнал. MSI няма връзка със синхронизацията при приемане или изпращане на данните, освен при определяне на вътрешния стробиращ импулс, пояснено при описанието на TDE извода. При асинхронни приложения, MSI трябва да бъде изведен от синхронизацията при предаване. В много приложения MSI може да бъде извод към TDE. (MSI е вътрешно свързан към TDE в MC145503/05.)

CCI - Convert Clock Input.

CCI е разработено за приемане на пет дискретни тактови честоти. Това са 128 kHz, 1.536 MHz, 1.544 MHz, 2.048 MHz или 2.56 MHz. Честотата на този вход се сравнява с MSI и се извършва деление на честотата за получаване на вътрешната синхронизация 128 kHz. Коефициентът на запълване на CCI се определя от минималната ширина импулса, с изключение на този за 128 kHz, който се използва директно за вътрешна синхронизация и трябва да има коефициент от 40% до 50%. При асинхронни приложения CCI трябва да бъде свързан честотата на предавателя. (CCI е вътрешно свързан към TDC в MC145500/01/03).

TDC - Transmit Data Clock Input.

TDC може да бъде включен към всякаква честота в границите от 64 kHz до 4.096 MHz, но най-често се включва към CCI, ако честотата на данните еквиалентна на една

от петте фиксирани честоти. Този тактов вход управлява изместващия регистър в предавателя, като неговия нарастващ фронт „подава“ всеки следващ бит. TDE трябва да бъде свързан към този вход. (TDC и RDC са свързани заедно вътрешно в MC145505 и този извод се обозначава като DC.)

TDE - Transmit Data Enable Input.

TDE обслужва три главни функции. При първата функция нарастващият фронт TDE, който следва нарастващия фронт на MSI генерира вътрешен стробиращ импулс инициализиране на A/D конвертора (аналогоцифровия преобразувател). Вътрешният стробиращ импулс преобразува една нова PCM гума (в смисъл на поредната) в изместващия регистър на предавателя. (знаковият бит е първи), която е готова за извеждане към TDD. TDE управлява високоимпедансното състояние на TDD. Когато на този вход има високо ниво, то е разрешен изхода на данни от TDD. Когато е изпълнена логическата функция „И“ между изводите TDC и TDE се синхронизира бита за данни на TDD. TDE трябва да е широк осем TDC цикъла за да се осъществи предаването на една PCM гума. Изместващия регистър на предавателя може да осъществи „обратна връзка“ (т.е. повторно последователно предаване), когато се налага многократно четене на данните. Ако PCM гумата се синхронизира еднократно по време на предаване на байтовете, изводът MSI може да бъде свързан към TDE. TDE изводът може „циклиран“ по време на PCM гумата за побитово предаване. TDE управлява както високоимпедансното състояние на изхода TDD, така и вътрешното тактуване на изместващия регистър. TDE трябва да премине в лог.0 преди TDC да се установи в лог.1, за да се запази целостта на следващия предаван бит. Трябва да има най-малко два такта на TDC (отрицателен фронт) между последния TDE нарастващ фронт по време на един „отрязък“ и първия нарастващ фронт на следващия „отрязък“. MSI не трябва да бъде свързан към TDE за такива специални приложения като побитовото предаване.

TDD - Transmit Digital Data Output.

Изходното ниво на този извод е свързано с V_{LS} . Когато V_{LS} е свързан към V_{DD} , то това ниво се изменя в границите от V_{SS} до V_{DD} . Ако напрежението на V_{LS} е в границите на $V_{DD} - 4V$ и V_{SS} , то нивото е TTL съвместимо при положение, че V_{LS} е свързан към цифровата земя. Изводът TDD е с три състояния и се контролира от TDE. Времедиаграмите на този изход са свързани с TDC и TDE. Когато е в режим TTL, този извод може да се включи към

високоскоростен CMOS с помощта на резистор към захранване. Форматът на данните (Mu-Law, A-Law) се определя от нивото на извог Mu/A.

RDC - Recieve Data Clock Input.

RDC може да бъде включен към всякаква честота в границите от 64 kHz до 4.096 MHz. Този вход най-често се включва към TDC за приложения, които могат да използват общ clock, както за приемане, така и за предаване на данните. Приемният изместващ регистър се управлява от извода RCE (разрешение за приемане на данни), като приеманите данни се отчитат по отрицателния фронт на извода RDD (приемане на цифрови данни). Тези три сигнала могат да бъдат асинхронни спрямо останалите цифрови извоги.

RCE - Recieve Clock Enable Input.

Нарастващия фронт на RCE би трябвало да се идентифицира като знаков бит на приеманата PCM гума от RDD. Следващият отрицателен фронт на RDC, след положителния фронт на RCE, зарежда първия бит от PCM гумата в приемния регистър. Следващите седем отрицателни фронта въвеждат останалата част от гумата. На деветият нарастващ фронт приеманата PCM гума се прехвърля в буфера на приемния регистър A/D поредицата се прекъсва за започване на процеса по декодиране. В асинхронни приложения с 8kHz честота на предаване на сканирания сигнал приемната честота трябва да е в границите от 7.5-8.5 kHz. Две приети PCM гуми могат да бъдат декодирани и аналогово сумирани за даден етап на предаване. В този случай честотата на приеманите данни трябва да бъде най-малко 512 kHz.

RDD - Recieve Digital Data Input.

RDD е вход за приемане на цифровите данни. Времедиаграмите на този извог се управляват от RDC до RCE. Форматът на данните се определя от извода Mu/A.

Mu/A Select.

Този извог определя формата на данните на TDD и RDD.

$Mu/A = V_{DD}$: Mu255 компресиране във формат D3 с погтискане на нулев код.

$Mu/A = V_{AG}$: Mu255 компресиране във формат знак и магнитуда.

$Mu/A = V_{SS}$: A-law компресиране във формат CCITT с инверсия на бит.

PDI - Power Down Input.

Входът за понижено захранване изключва схемата и всички тактови входове. При това

V_{AG} , TxI, RxO и TDD преминават във високоимпедансно състояние. Разсейваната мощност се свежда до 0.1 mW когато PDI е в ниско логическо ниво. Схемата работи нормално при $PDI = V_{DD}$ или ако свързан към V_{SS} . TDD остава във високоимпедансно състояние за гва MSI такта след преминаването на PDI във високо ниво.

Аналогови:

V_{AG} - Analog Ground Input/Output

V_{AG} е аналогова земя на захранването, входовете и изходите. Всички аналогови сигнали се определят спрямо тази извог. Всяка версия на фамилията MC145500 допуска едно вътрешно захранване на аналоговата земя. Това захранване е 6% от средната стойност между V_{DD} и V_{SS} . Това захранване може да поеме до 8 mA, но вътрешният източник е ограничен до 400 uA. Изходът на това захранване е вътрешно свързан към аналоговата земя. Връзката на това захранване и аналоговата земя е изведен външно чрез VAG извода. При симетрично захранване (плюс-минус 5V, плюс-минус 6V и т.н) V_{AG} може да бъде външно свързан към системната аналогова земя на захранването. Ако RxO е свързан през малък импеданс към V_{AG} , то се препоръчва свързването на резистор към V_{DD} за осигуряване на източника на ток, ако V_{AG} не е свързано към земята на захранването.

RxO - Recieve Analog Output.

Този извог се генерира от изхода на приемния филтър. Размахът на този сигнал зависи от източника на опорно напрежение. Ако опорното напрежение 3.15 V се използва при RS1 свързан към V_{AG} и се декодира +3 dBm0 синусоидална вълна, то RxO ще бъде 6.3 V от връх до връх. Външни устройства, свързани към RxO могат да имат динамика 6 dB спрямо V_{AG} .

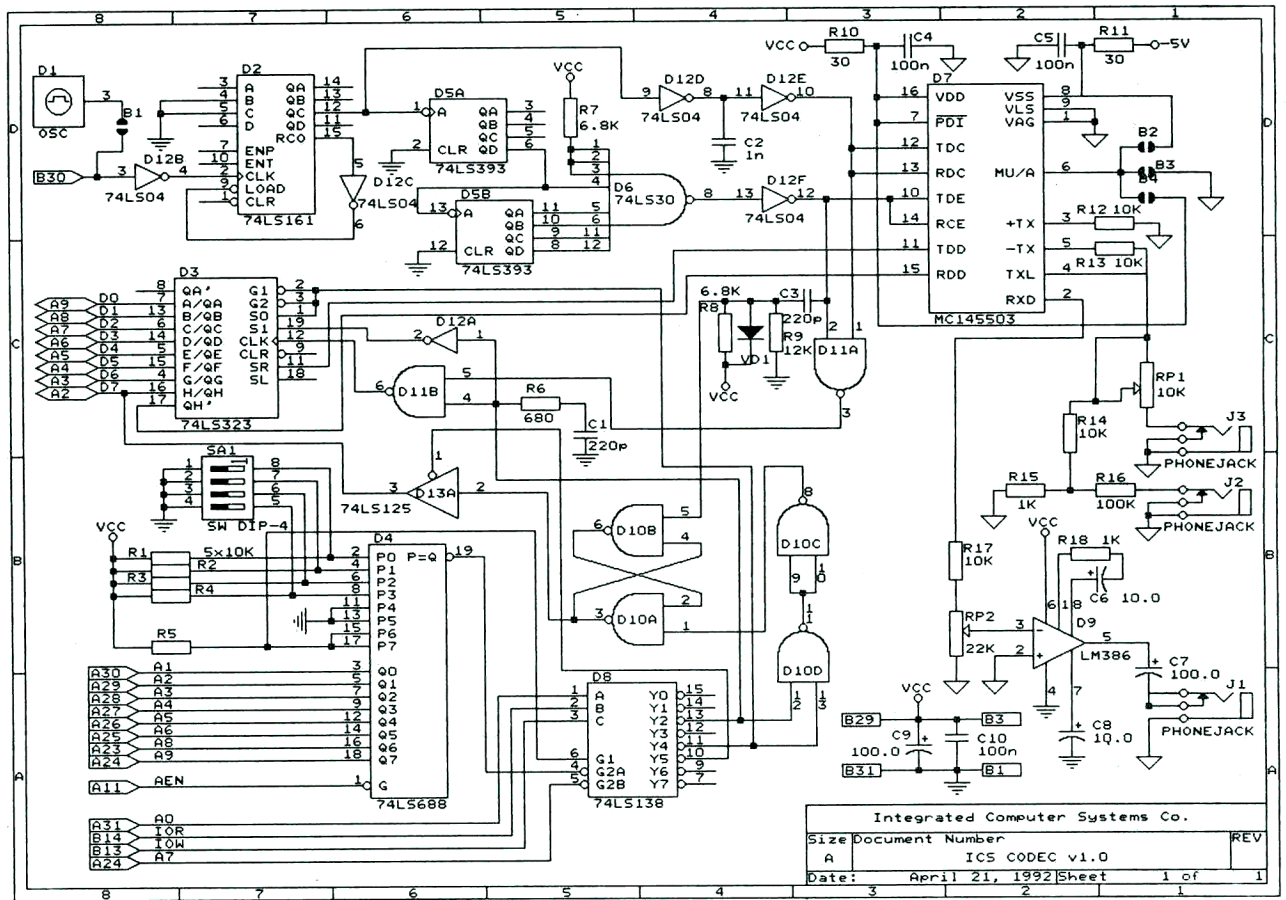
TxI - Transmit Analog Input.

TxI е вход на предаващия филтър. Това също и изход на предаващия усилвател. Входният импеданс е по-голям от 100k спрямо V_{AG} в MC145500. Входът TxI има вътрешно усилване 1.0, при 3dBm0 сигнал към този вход, максималният размах е 6.3V ако опорното напрежение е 3.15V.

+Tx Positive Tx Amplifier Input.

-Tx Negative Tx Amplifier Input.

TxI е вход на предаващия лентов филтър. Посредством изходите +Tx, -Tx и TxI вътрешният усилвател може да променя усилването си (посредством външен резистор). Този резистор трябва да е от порядъка на 10 ком.



фиг.2.

Power Supplies.

V_{DD} - положително захранване от 5 до 12V.

V_{SS} - отрицателно захранване - най-често 10-12V по-ниско от положителното.

При симетрични захранвания 5V типичното включване е $V_{DD} = +5V$, $V_{SS} = -5V$, $V_{LS} = 0V$ и $V_{AG} = 0V$ (свързана към системната аналогова земя).

При единично захранване типичното включване е $V_{DD} = 10V$ до $12V$, $V_{SS} = 0V$, V_{AG} генерира половината от захранващото напрежение за база на всички аналогови сигнали. V_{LS} управлява логическите нива и трябва да бъде включен към V_{DD} при CMOS лог. нива от V_{SS} до V_{DD} . При TTL изводът се свързва към V_{LS} .

Принципната схема на кодек-контролер за IBM PC е показан на фиг.2.

Схемата може да се разглежда като съставена от две части - цифрова и аналогова. Първата част осигурява генерирането на синхронизиращи сигнали и осъществява връзката с компютъра. Картата използва разрешените адреси за специфични контролери от \$300 до \$30F, като в рамките на

това адресно пространство могат да се включат повече от една карти. Дешифрирането в адресното пространство се извършва чрез 8-битовия компаратор D4 и дешифратора D8. Посредством превключвателя SA1 възможна примяна на началния адрес на разполагане на контролера D1, D12B, D2, D5, D6 и D12D, E, F генерират честотите за дискретизация и честотите за приемане и предаване на данните. За входна честота може да служи кварцовия генератор D1 или синхронизираща честота от слота на компютъра изведена от перото B30. Изместващият регистър D3 преобразува последователно извежданите от MC145503 данни от дискретизацията в паралелен код и обратно при възстановяване на дискретизиран сигнал - служи за преобразуване на паралелния код в последователен. Тъй като изходите на този регистър имат високоимпедансно състояние в схемата е избягнат задължителният двупосочен буфер за връзка с шината за данни.

Милчо Милушев

CHIP

Копроцесор за ускоряване на CAD-системи с 70%

Разработеният от Intel RapidCAD копроцесор е може да изпълнява комбинация от функции на плаваща математика и CPU с около 70% по-голяма бързина от двойката Intel386 DX и Intel387 DX копроцесор. Той е съвместим с всички приложения които вървят на системи конфигурирани с последните два процесора.

RapidCAD копроцесора е съставен от два чипа. По-големият от двата - RapidCAD1 е разположен в 132-извожен корпус, който обединява Intel386 DX и Intel387 DX копроцесор в едно устройство. То заменя системният 386 DX CPU. По-малкият чип RapidCAD2 има 68 извода и се поставя в цокъла за копроцесор. Той съдържа интерфейсна логика необходима за съвместимост с PC-системи. Двойката чипове ускорява над 2100 софтуерни пакета проектирани да работят основно с Intel387 DX математичен копроцесор.

Intel Corp (UK) Ltd.
Pipers Way, Swindon,
Wilts SN3 1RJ, UK
Tel. +44-793-696000

ДОГОВОР ЗА АБОНАМЕНТ

АБОНАТ (фирма, предприятие).....
Име
Адрес (гр/с) ког
Област община
Ул. No.....
Бл. вх. ет. тел.

Тази бланка е договор за абонамент при обявените в него цени, само ако е изпратен не по-късно от 15.06.1992 г. След тази дата стойността на абонамента и цената на броевете за ръчна продажба могат да бъдат променени.

ВАЖНО ЗА ВСИЧКИ АБОНАТИ!

Редакцията на сп. „DESIGN“ (hardware) ще публикува рекламен материал, представен от всеки, притежаващ квитанция за абонамент за списанието. Стойността на рекламата (по цени, дадени на 32 стр.) трябва да бъде еквивалентна на сумата, внесена за абонамент. Желателно е рекламният материал да е в графичен оригинал 1:1 или четливо написан текст, с указания за макет.

Редакцията ще публикува само реклами, придружени с писмо, съдържащо имената, точния адрес на абоната и номера на квитанцията, с която е направен абонамента.

TECHNICAL BULLETIN

8. Какво е WRITE BACK SYSTEM ?

В CACHE системата могат да съществуват едновременно две копия на едни и същи данни - една в CACHE и една в главната памет. Ако едното копие е променено, а другото не е, то двете множества от данни стават свързани с един и същ адрес. CACHE трябва да съдържа обновяваща система, която да възстановява стойностите на старите данни които са били използвани. Обновяването на CACHE има три режима: Write - Through, Buffered Write - Through и Write - Back.

В Write Back System TAG - полето на всеки блок в CACHE включва бит наречен „alternate

(изменящ)“. Този бит се установява, ако в блока се извършва запис на данни и поради това този блок съдържа по-нови данни от тези в главната памет. Преди презаписа на кой да е блок от CACHE, CACHE-контролерът проверява този бит. Ако той е установен блокът се записва в главната памет преди зареждането на новите данни в CACHE. Write Back е по - бързо от Write Through тъй като броя на тактовите цикли през които изменяят блок се записва в главната памет е по-малко от цикъла запис.

9. Какво е CSIC, RSIC ?

CSIC е съкращение от Complex Instruction Set Computer (компютър с комплексни инструкции), а RSIC е съкращение от Reduced Instruction Set Computer (компютър с ограничен брой инструкции).

ДОГОВОР ЗА АБОНАМЕНТ

за списание DESIGN (hardware)

Желяя да се абонирам за сп. DESIGN (hardware) за следния период по действащите за 01.03.1992 г. цени (отбележете желаните квадратчета с X):

За периода:

68.00 лв. за ДЕСЕТ броя;

27.20 лв. за ЧЕТИРИ броя.

Сумата е приведена с пощенски запис, изпратен на адреса на редакцията Варна 9000 П.К. 272 сп. DESIGN (hardware), с разписка номер на името на Милко Митков Харизанов, на 1992 г.

ОТНОСНО АБОНАМЕНТА

Редакцията на списание „DESIGN“ (hardware) уведомява своите читатели, че те могат да се абонират за списанието по всяко време на годината. В отпечатаният на тази страница договор за абонамент са указани цените до края на текущото шестмесечие и на текущата година. Сроктът за изпращане на договора е до момента на излизане на следващия брой (около 1 месец).

Напомняме ви, че поради липсата на централизирана мрежа за разпространение на техническа литература, единственият сигурен начин за получаване на вашето любимо списание за схемотехника и хардуер е абонамента!

ЧЕТЕТЕ

В DESIGN (hardware)
03/92

Как работят цифровите осцилоскопи
SVGA монитор
386 SX
IEEE488 контролер

ОЧАКВАМЕ

Вашата реклама на страниците на сп. „DESIGN“ (hardware)

Цената на един кв. сантиметър е както следва:

- на вътрешна страница - 8 лв.
- на 1-ва страница - 10 лв.
- на 2-ра или 3-та корица
- 4 цвята - 15 лв.
- на 4-та корица
- 4 цвята - 20 лв.
- за един допълнителен цвят +10%.

Отстъпки:

- за три последователни броя 5%
- за шест последователни броя - 10%
- за цяла страница - 5%



Предпечатна подготовка на вестници, списания, учебници, книги, визитни картички, рекламни материали и др.

Варна 9000 П.К. 661
ул. „Аврам Гачев“ 12
тел.: (052) 25-03-91

Monitors

1. 14" Hercules Monitor	164
2. 14" SVGA Mono Monitor 1024x768	200
3. 14" Super VGA 1024x768 Color Monitor .39	345
4. 14" Super VGA 1024x768 Color Monitor .28	385
5. 14" Low Radiation Super VGA 1024x768 Color .28	410
6. 14" Multisync 1024x768 Color Monitor .28	480
7. 19" VGA Color 1024x768 Color Monitor .31	1470
8. 20" Multisync 1280x1024 Color Monitor .26	1690

Video Cards

1. Hercules M/G/P Card	16
2. MCGP Card	19
3. EGA Card 256K	49
4. OAK VGA 16B/256k (800x600 - 16 colors)	43
5. Ahead VGA Card 16B/512K (1024x768 - 16 colors)	69
6. Ahead VGA Card 16B/1M (1024x768 - 256 colors)	89
7. ET 4000 1024x768, 256 colors	115
8. ET 4000 1024x768, 256 colors & 800x600, 32768 colors, 1280x1024 16 colors.	140
9. TIGA 1280x1024, 16 colors (Up to 2MB RAM) TI 34010-60MHz graphics processor	650

Mother Boards

1. 12MHz 286 M/B W/1MB	130
2. 16MHz 286 M/B W/1MB	140
3. 16MHz 386SX M/B W/2MB	289
4. 25MHz 386SX M/B W/2MB	326
5. 25MHz 386DX M/B W/2MB Non Cache	429
6. 33MHz 386DX M/B W/2MB W/64KB Cache	539
7. 40MHz 386DX M/B W/2MB W/64KB Cache	565
8. 20MHz 486SX M/B W/2MB W/64KB Cache	580
9. 33MHz 486DX M/B W/2MB W/64KB Cache	850
10. 33MHz 486DX M/B W/4MB W/256KB Cache	990
11. 1MB RAM	45

Math Coprocessors

1. 80287-12MHz Math Coproc. AMD	80
2. 80287-16MHz Math Coproc. Intel	115
3. 80387SX-16MHz Math Coproc. Intel	185
4. 80387-25MHz Math Coproc. Intel	278
5. 80387-25MHz Math Coproc. Cyrix	230
6. 80387-33MHz Math Coproc. Intel	278
7. 80387-33MHz Math Coproc. Cyrix	242

Printers

1. HDP-920 9Pin, 136Col, 180 CPS	240
2. NX 1500 9Pin, 132Col	315
2. FX 1050 9Pin, 132Col, 220 CPS	700
3. LQ-1050 24Pin, 136Col, 180 CPS	790
4. LQ-2550 24Pin, 132Col, 324 CPS	1590
5. HP Laser Jet III	2200
6. 2MB RAM for Laser Jet	250

Scanners

1. Handy Scanner BW 400 DPI	140
2. Handy Scanner BW 800 DPI	283
3. UF32 A4 Desktop BW Scanner	1450
4. UF300 A4 Desktop Color Scanner	1830
5. CHS4000 Handy Color Scanner, DFI	390
6. GS-C105 Plus Handy Color Scanner, Genius	470
7. GS-FC30 A4 Color Scanner, Genius	1390

Plotters

1. DXY - 1100 A3 Plotter	930
2. DXY - 1200 A3 Plotter	1190
3. DXY - 1300 A3 Plotter	1690
4. DPX - 3500 A1 FLAT BED Plotter	6390
5. GRX - 300AR A1 ROLLER Plotter	4790
6. GRX - 400AR A0 Plotter	5950
7. GT-1212B A3 Digitizer	280

Hard Disk Drives/ Controllers

1. 40MB AT BUS ST-157A, 28ms	210
2. 52MB AT BUS Quantum, 17ms	240
3. 80MB AT BUS ST-1102A, 18ms	298
4. 120MB AT BUS ST-1144A, 18ms	398
5. 200MB AT BUS	630
6. 330MB AT BUS	1070

USD

7. 330MB SCSI	1085
8. 1200MB SCSI	3470
9. AT BUS HDC/FDC	15
10. AT BUS FHC/FDC/2S/P	25
11. SCSI HDC/FDC	125
12. ADAPTEC 1542B SCSI HDC	345

Floppy Disk Drives

1. 1.2MB FDD 5.25"	72
2. 1.44MB FDD 3.5"	60

Tape Drives/ Controllers

1. 60MB Tape Drive W/QIC-02, Tape (Longshine)	490
2. 150MB Tape Drive W/CNTRL, Tape (Longshine)	660
3. 60MB Tape Drive W/QIC-36, Tape (Teac)	680
4. 150MB Tape Drive SCSI and Tape (Teac)	930
5. ADAPTEC 1542 SCSI CNTRL	345
6. 60MB Cassette Tape (TEAC)	37
7. 150MB Cassette Tape (TEAC)	50

Modems

1. Modem Card 2400 BPS (Prodem 2400CM)	70
2. Fax/ Modem Card 9600 BPS (Hidem 9600CM)	165

Mice

1. MS Mouse	16
2. Genius 6+ Mouse	42
3. GMF-303	52
n. Genius Trackball Mouse	58


UPS

1. 300W/500VA	336
2. 500W/800VA	426
3. 1000W/1500VA	840

Ethernet Cards

1. ETHER-8+ (NE1000)	96
2. ETHER-16+ (NE2000)	105
3. DE-100+ (D-LINK)	155
4. DE-150+ (D-LINK)	155
5. DE-200+ (D-LINK)	172
6. LAN-SNART Software (for D-LINK)	350
7. Netware 3.11 20 Users	2750
8. BNC Connector	1
9. T Connector	1.5
10. Cable	0.7/m

Feather steps into the future



INTEGRATED
 COMPUTER
 SYSTEMS

Varna 9000 P.O. Box 272
 Tel: 052/ 25 52 88, Fax: 052/ 24 51 08



Integrated Computer Systems

P. O. Box 272, Varna-9000 BULGARIA
Tel. (052)255288, Fax. (052)245108