

ВЫЧИСЛИТЕЛЬНЫЙ КОМПЛЕКС СМ1700 (АРМ СМ1700-2)

Заводской № 0151 Год выпуска 1985

КОНТРОЛЛЕР НМД СМ5130

Руководство по эксплуатации

Часть I

З.057.051 РЭ

Книга

OldPC.ru

2 1 6 1

музей компьютеров

УТВЕРЖЕН  
3.057.05IPЭ-ЛУ

КОНТРОЛЛЕР НМД СМ 5130  
Руководство по эксплуатации  
Часть I  
3.057.05IPЭ

Имя, № подл.	Подп. и дата	Взам. инв. №	Имя, № дубл.	Подп. и
17-2173	87-12-23			

OldPC.ru  
2 1 6 1  
музей компьютеров

1987



### СОСТАВ ДОКУМЕНТА

Настоящий документ - контроллер НМД СМ 5130. Руководство по эксплуатации. 3.057.051РЭ состоит из 2 частей:

1. Контроллер НМД СМ 5130. Руководство по эксплуатации. Часть 1. 3.057.051РЭ.

В первой части изложен текстовый материал, описывающий принцип работы, технические характеристики и условия эксплуатации контроллера НМД СМ 5130.

2. Контроллер НМД СМ 5130. Руководство по эксплуатации. Часть 2. 3.057.051РЭ1.

Во второй части даны рисунки, поясняющие текст первой части руководства по эксплуатации, всего 6 рисунков.

Ссылки на рисунки даны без обозначения и наименования 2-ой части.

7100) АД 22.12.87

Справ. №	Перв. примен.
----------	---------------

Изм. № подл.	Подп. и дата	Взам. инв. №	Име. № дубл.	Подп. и дата
17-2473	87.12.23			

3.057.051РЭ				
Изм.	Лист	№ докум.	Подп.	Дата
Разраб.			<i>[Signature]</i>	21.12.87
Пров.			<i>[Signature]</i>	21.12.87
Н. контр.			<i>[Signature]</i>	21.12.87
Утв.				
КОНТРОЛЛЕР НМД СМ 5130 Руководство по эксплуата- ции Часть I				
		Лит.	Стр.	Страниц
		3	64	

Копировал

Формат А4

## СОДЕРЖАНИЕ

	Стр.
Введение .....	5
I. Назначение .....	9
2. Общие указания .....	9
3. Технические данные .....	10
4. Указание мер безопасности .....	12
5. Архитектурное описание.....	12
6. Устройство и работа контроллера.....	15
7. Порядок установки.....	57
8. Подготовка и порядок работы.....	60
9. Измерение параметров, регулирование и настройка.....	60
10. Возможные неисправности и способы их устранения.....	61
II. Транспортирование и хранение.....	62
Приложение. Часть 2. 3.057.051PЭ	

Стр.	3.057.051PЭ				
4		Изм.	Лист	№ докум.	Подп. Дата

Копировал

## ВВЕДЕНИЕ

Настоящее руководство по эксплуатации предназначено для ознакомления с устройством контроллера НМД СМ 5130 (в дальнейшем - контроллер) и устанавливает правила эксплуатации, соблюдение которых обеспечивает его работоспособность.

В текстовом описании и рисунках употребляются следующие обозначения:

- АЛУ - арифметико-логическое устройство (микропроцессор);
- БНН (NRZ) - последовательный код без возврата к нулю;
- ВК - вычислительный комплекс;
- ГУН - генератор, управляемый напряжением;
- ИА - индикатор адреса;
- ККО (ЕСС) - корректирующий код ошибки;
- МЧМ (МФМ) - модифицированная частотная модуляция;
- М - маркер;
- ОШ - общая шина;
- ПР1 - промежуток между секторами;
- ПР2 - промежуток после кода циклического контроля адреса;
- ПР3 - промежуток после кода циклического контроля данных;
- ПР4 - промежуток в конце дорожки;
- ПЗУ - постоянное запоминающее устройство (микропрограммная память);
- СИНХ- поле синхронизации;
- ТК - токовый ключ;
- Ф - фильтр фазовых искажений;
- ФД - фазовый дискриминатор;
- ФНЧ - фильтр низких частот;
- СТСНМЕ- данные воспроизведения;

Име. № подл.	Подп. и дата	Взам. инв. №	Подп. и дата
И-2173	РЛ- 87.12.25	Име. № дубл.	Име. № дубл.

						3.057.051РЭ	Стр.
Изм.	Лист	№ докум.	Подп.	Дата			5

Копирован

Формат А4

- RDDS* - сформированный сигнал воспроизведения в коде МЧМ;
- STOP* - сигнал, останавливающий обмен с накопителем;
- VCO* - синхросигнал инерционного генератора;
- ADT* - регистр адреса ОШ;
- ADT1* - регистр адреса ОШ (первое слово);
- ADT2* - регистр адреса ОШ (второе слово);
- BUS $\phi$ -BUS7* - разряды внутренней шины;
- CLR* - сброс (гашение);
- CNTC* - счетчик адреса констант;
- DCR* - регистр текущего цилиндра;
- DT* - регистр данных ОШ;
- DIR* - входной регистр буфера данных;
- DOR* - выходной регистр буфера данных;
- DSR* - регистр текущего состояния накопителя (регистр обслуживания 3);
- IND* - индекс;
- LD* - загрузка;
- LD BR* - загрузка (установка) прерывания ОШ;
- LD DMA* - загрузка режима прямого доступа ОШ;
- MUX* - мультиплексор;
- MS* - мультиплексор условий;
- NOP* - не выполнять;
- PAT* - содержимое регистра кода коррекции ошибок;
- POS* - содержимое регистра позиции ошибки;
- R $\phi$ -R5* - внутренние регистры микропроцессора;
- RAM $\phi$*  - нулевой байт слова буферной памяти;
- RAM1* - первый байт слова буферной памяти;
- RAS* - регистр внимания и сканирования;
- RBA* - регистр адреса ОШ;

Стр.	3.057.051PЭ				
6		Изм.	Лист	№ докум.	Подп.
				Дата	

Копирован

- RCS1* - регистр команд и состояния 1;  
*RCS2* - регистр команд и состояния 2;  
*RDA* - регистр дорожки и сектора;  
*RDC* - регистр цилиндра;  
*RDS* - регистр состояния накопителя;  
*RER* - регистр ошибок;  
*RM (RMRI)* - регистр диагностики (регистр обслуживания I)  
*RWC* - регистр счетчика слов;  
*RCLK* - импульс синхронизации микропрограммной памяти;  
*SCLK* - основной синхроимпульс;  
*SCR* - регистр команд подсистемы (регистр обслуживания 2)  
*USR* - регистр состояния ОШ;  
*VECT* - адрес вектора прерывания (контроллера);

Команды микропроцессора

- LDB* - загрузка регистра;  
*WRT BA* - запись в регистр порта В и выдачи содержимого регистра порта А на выход АЛУ;  
*WRT BF* - запись в регистр порта В и выдача результата на выход АЛУ;  
*RSHF RQ* - сдвиг рабочего регистра и регистра *Q* вправо;  
*RSHFR* - сдвиг рабочего регистра вправо;  
*LSHF RQ* - сдвиг рабочего регистра и регистра *Q* влево;  
*LSHF R* - сдвиг рабочего регистра влево;  
*R+S* - сложение *R* с *S*;  
*S-R* - вычитание *R* из *S*;  
*R-S* - вычитание *S* из *R*;  
*RVS* - *R* или *S*;  
*R-S* - *R* и *S*;  
 $\bar{R} \cdot S$  - инверсия *R* и *S*;

Изм. № подл.	Подп. и дата	Взам. инв. №	Изм. № дубл.	Подп. и дата
17-2173	87.12.23			

Изм.	Лист	№ докум.	Подп.	Дата

3.057.051PЭ

Стр.

7

Копировал

Формат Д4



$R \oplus S$  - исключющее ИЛИ  $R$  с  $S$ ;

$\overline{R \oplus S}$  - исключющее ИЛИ  $R$  с  $S$  и инверсия результата.

Команды следующего адреса

$JZ$  - переход по нулевому адресу;

$CJS$  - условный переход к подпрограмме по адресу ветвления;

$JMAP$  - переход по адресу, выбираемому из ПЗУ команд (регистров);

$CJP$  - условный переход по адресу ветвления;

$PUSH$  - загрузка стека и условная загрузка счетчика;

$JSRP$  - условный переход к подпрограмме по адресу регистра счетчика или адресу ветвления;

$CJV$  - условный переход по векторному адресу;

$JRP$  - условный переход по адресу регистра счетчика или адресу ветвления;

$PFCT$  - повторение цикла, если счетчик не равен нулю;

$RPCT$  - повторение по адресу ветвления, если счетчик не равен нулю;

$CRTN$  - условный возврат из подпрограммы;

$CJPP$  - условный переход по адресу ветвления и выталкивания из стека;

$LDCT$  - загрузка счетчика и продолжение;

$LOOP$  - проверка конца цикла;

$CONT$  - продолжение;

$TWB$  - переход по одному из трех адресов.

Стр.

8

3.057.051P3

Изм. Лист № докум. Подп. Дата

## I. НАЗНАЧЕНИЕ

I.1. Контроллер предназначен для управления накопителями типа СМ 5514 в составе вычислительного комплекса типа СМ Г700 по интерфейсу ОБЩАЯ ШИНА.

I.2. Контроллер выполнен в соответствии условиям эксплуатации как изделие, устанавливаемое внутрь встраиваемого в шкаф изделия по категории 3б ГОСТ 20397-82.

I.3. Допустимые воздействия климатических условий при эксплуатации должны соответствовать табл. I.

Таблица I

Климатические факторы	!Нормальные условия! !эксплуатации	!Допустимые условия! !эксплуатации
I. Температура, °С	+20 ± 5	от +5 до +55
2. Относительная влажность воздуха при температуре +(30 ± 2) °С, %	65 ± 15	от 40 до 90
3. Атмосферное давление, кПа	87 - 107	от 84 до 107

I.4. Питание контроллера осуществляется от источника постоянного тока напряжением плюс (5 ± 0,25) V, плюс (15 ± 0,75) V и минус (15 ± 0,75) V.

## 2. ОБЩИЕ УКАЗАНИЯ

2.1. Эксплуатация и техническое обслуживание контроллера должны осуществляться обслуживающим персоналом вычислительного комплекса, прошедшим обучение на специальных курсах и имеющим соответствующее удостоверение по эксплуатации средств вычислительной техники.

2.2. По составу комплектующих изделий контроллер может изготавливаться в 2-х исполнениях (без микросхемы для коррекции ошибок данных и с микросхемой)

3.057.05IPЭ

Стр.

9

Изм. Лист № докум. Подп. Дата

Копировал

Формат Д4

Имя, № подл.	Подп. и дата	Взам. инв. №	Имя, № дубл.
17-2173/21	Ван. 88.04.13	17-2173	

### 3. ТЕХНИЧЕСКИЕ ДАННЫЕ

3.1. Контроллер должен обладать следующими техническими характеристиками:

максимальное число подключаемых накопителей, шт. - не более 4;

максимальная длина кабеля до накопителя, *m* - не более 6;

количество одновременно обслуживаемых накопителей при обмене данными, шт. - не более 1;

номинальная скорость обмена с накопителем по каналу данных, Мбит/с - 5 (625 Кбайт/с);

способ записи на диске - модифицированная частотная модуляция;

форматированная емкость сектора, байтов - 512;

число секторов на дорожке, шт. - 18;

формат записи на диске - согласно рис. 1;

интерфейс связи с накопителем - ИМДМ (в соответствии с требованиями накопителя CM 5514);

интерфейс связи с процессором - ОБЩАЯ ШИНА (в соответствии с требованиями CM 1700);

связь с процессором - одноканальная;

число программно-доступных регистров, шт. - 16;

обмен данными с ОБЩЕЙ ШИНОЙ - по уровню прямого доступа (16 - разрядными словами):

скорость обмена с шиной, Кслов/с - не более 350;

приоритет прерывания - по уровню 5;

режим работы - круглосуточный.

3.2. Контроллер должен обеспечить работу с 18-разрядной адресной магистралью.

3.3. Стандартное значение адреса вектора прерывания  $000210_8$ , при подключении к вычислительному комплексу можно изменить набором

Стр.	3.057.051PЭ				
10		Изм.	Лист	№ докум.	Подп.

Копирован

переключателей S1, установленных на шине адреса вектора со 2 по 8 разряды.

3.4. Стандартное значение адресов программно-доступных регистров с 777440<sub>8</sub> по 777476<sub>8</sub>, при подключении к вычислительному комплексу можно изменить набором переключателей S2, установленных на шине адреса программно-доступных регистров с 5 по 12 разряды.

3.5. Способ контроля и исправления ошибок - программно - схемный по 32-разрядному коду коррекции ошибок для каждого сектора, позволяющему исправление пакета ошибок до 11 бит. (Контроллер без схемы коррекции исправления ошибок не обеспечивает).

3.6. Принцип работы контроллера - микропрограммный.

3.7. Контроллер содержит две буферные памяти емкостью по 512 байтов (по I сектору), что позволяет организовать режим послесловного и блочного обмена данными. Установка режима выполняется на I и 2 разрядных переключателя S3 и может иметь следующие модификации обмена: по одному слову, по 4 слова, по 8 слов и по 16 слов.

3.8. Контроллер обеспечивает подключение до 4-х типов однотипных накопителей, содержащих разное число цилиндров и дорожек: 320 цилиндров по 6 дорожек, 320 цилиндров по 8 дорожек, 1100 цилиндров по 7 дорожек и 1024 цилиндра по 8 дорожек.

Тип подключаемых накопителей задается на 3 и 4 разрядных переключателя S3.

3.9. Контроллер обеспечивает выполнение следующих команд (по аналогии с контроллером CM 5408.5112): выбор накопителя (соответствует аналогичной команде и используется для замены команд "подтверждение тома" и "разгрузка"), старт шпинделя (может использоваться для включения шпинделя, а при включенном шпинделе отвечает состоянием с прерыванием от накопителя и таким образом заменяет поступившую команду "смещение"), возврат, поиск, чтение.

Имя. № подл.	Подп. и дата	Взам. инв. №	Имя. № дубл.	Подп. и дата
17-21/13(2)	Вар. 88.04.13	17-21/73		

Изм.	Лист	№ докум.	Подп.	Дата	3.057.05IPЭ	Стр.
						11

Копировал

Формат А4

адреса (чтение заголовка), запись адресов (формирование), чтение данных, запись данных и проверка записи.

3.10. Ток, потребляемый контроллером от стабилизированного источника питания, должен быть:

плюс 5 V - не более 10 A,

плюс 15 V - не более 0,1 A,

минус 15 V - не более 0,1 A.

3.11. Контроллер должен устойчиво функционировать при изменении напряжений вторичных источников питания на  $\pm 5\%$  от номинальных значений.

3.12. Среднее время восстановления работоспособности должно быть не более 1 h.

3.13. Установленный срок службы должен быть не менее 10 лет.

3.14. Габаритные размеры контроллера:

длина - 285 мм,

ширина - 427 мм,

высота - 18 мм.

3.15. Масса контроллера - не более 1,5 кг.

#### 4. УКАЗАНИЯ МЕР БЕЗОПАСНОСТИ

4.1. При эксплуатации контроллера в составе вычислительного комплекса должны соблюдаться меры предосторожности, изложенные в руководстве по эксплуатации на вычислительный комплекс (СМ I700).

#### 5. АРХИТЕКТУРНОЕ ОПИСАНИЕ

5.1. Структура контроллера, изображенная на рис. 2, содержит следующие узлы:

схему управления ОШ;

приемо-передатчики адреса ОШ;

приемо-передатчики данных ОШ;

Стр.	3.057.051PЭ				
12		Изм.	Лист	№ докум.	Подп.

Копировал

управляющий микропроцессор, или арифметическое-логическое устройство (АЛУ);

постоянную память микропрограмм (ПЗУ);

схему прерываний и управления следующим адресом микрокоманд;

переключатель внутренней шины;

схему управления накопителем;

выходной регистр буфера данных;

входной регистр буфера данных;

буферную память А;

буферную память В;

постоянную память констант;

декодер данных;

регистр сдвига;

кодер данных.

5.2. После включения питания схемы контроллера производят запуск управляющей микропрограммы, которая начинается с самодиагностики ядра микропроцессора и заканчивается сбросом схемы контроллера и переходом в режим ожидания (сканирования).

5.3. Обращение к контроллеру или накопителю с канала "Общей шины" осуществляется с помощью программно-доступных регистров, которые частично реализованы схемно и частично во внутренней памяти микропроцессора.

5.4. Всеми операциями, связанными с обменом в магистрали "Общей шины" или с чтением и записью информации на носитель, управляет ПЗУ с конвейерным регистром, цикл которого составляет 200 ns и объем ИК 56-разрядных слов. Формат слова микрокоманды ПЗУ представлен на рис. 5.

5.5. Внутренняя шина контроллера электрически разделена переключателем внутренней шины на две шины: шину микропроцессора и шину накопителя.

Имя, № подл.	Подп. и дата	Взам. инв. №	Име. № дубл.	Подп. и дата
И-2173	88-87.12.28			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.05IPЭ	Стр.
						13

Копировал

Формат Д 4

5.6. Выбором, позиционированием и управлением накопителя осуществляет ПЗУ через микропроцессор и схему управления накопителем.

5.7. В режиме чтения информации с накопителя в декодере происходит выделение сигналов информации и синхронизации из сигналов данных считывания в коде МЧМ (MFM), осуществляется подстройка фазы информационных сигналов для обеспечения надежного воспроизведения информации, преобразование сигнала МЧМ в сигнал последовательного кода без возврата к нулю БВН (NRZ) и детектирование специального синхромаркера  $A1^*$  (A1-шестнадцатеричный). Последовательное/параллельное преобразование выполняется на сдвиговом регистре, а поиск адресного сектора и контроль считанного адреса выполняется в микропроцессоре через буферную память, под управлением микропрограммой ПЗУ.

5.8. В режиме чтения считанные данные одного сектора записываются в буферную память и, в дальнейшем, при чтении следующего сектора во вторую память, из первой осуществляется передача данных в канал "Общей шины".

5.9. Контроль байтов циклического кода осуществляется аппаратно.

5.10. Кодер данных осуществляет кодирование информации по методу МЧМ и осуществляет предкомпенсацию, которая при чтении уменьшает эффект смещения фазы сигналов в сторону больших пиков. Логика кодера данных позволяет записывать специальную комбинацию, соответствующую синхромаркеру ( $A1^*$ ), что позволяет выполнять и операции по форматированию. Все константы для записи на накопитель задаются памятью констант, а данные поступают через буферную память с "Общей шины".

Стр.

3.057.05IP9

14

Изм.	Лист	№ докум.	Подп.	Дата

Копировал

## 6. УСТРОЙСТВО И РАБОТА КОНТРОЛЛЕРА

6.1. Основным синхронизирующим и времязадающим элементом контроллера является микропроцессор. Управляющая информация размещена в виде инструкций управления в постоянной памяти. Некоторая часть постоянной памяти содержит диагностическую программу для проверки функционирования ядра контроллера. Диагностическая программа самопроверки контроллера выполняется автоматически после включения питания. Свечение индикатора диагностики на плате контроллера указывает на то, что выполняется тест самопроверки.

6.2. Контроллер является связывающим звеном между процессором ВК (с интерфейсом ОШ) и одним из четырех накопителей. Контроллер выполняет следующие основные функции:

- 1) буферизирует и передает данные и информацию о состоянии по шинам ввода/вывода ОШ;
- 2) трансформирует командные слова программы ВК на управляющие сигналы накопителя;
- 3) буферизирует и передает данные и информацию о состоянии между контроллером и накопителем;
- 4) управляет синхронизацией и форматом данных, передаваемых накопителю;
- 5) следит за состоянием накопителя и процессом обмена данных с накопителем;
- 6) формирует все дискретные сигналы управления накопителем.

6.3. Передача данных, команд и слова состояния между ВК и контроллером осуществляется по интерфейсу ОШ. Данные передаются в режиме прямого доступа.

Интерфейсные линии контроллер/ОБЩАЯ ШИНА приведены в табл. 2

Инд. № подл.	Подп. и дата	Взам. инв. №	Инд. № дубл.	Подп. и дата
17-2473	Сл- 27.12.23			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.051РЭ	Стр.
						15

Копировал

Формат Д4



## Сигналы интерфейса ОБЩАЯ ШИНА

Номер контакта контрол- лера	Сокращенное обозначение		Наименование и краткое описание
	Английское	Русское	
2AI6	DI5L	ДИ5	Линия данных бит I5. I6 ли- ний данных от DI5 до D00L используются для передачи данных и информации управле- ния/состояния между процессо- ром и контроллером
2AI7	DI4L	ДИ4	Линия данных бит I4
2CI8	DI3L	ДИ3	Линия данных бит I3
2CI9	DI2L	ДИ2	Линия данных бит I2
2CII	DIIL	ДИI	Линия данных бит II
2C2I	DI0L	ДИ0	Линия данных бит I0
2C22	D09L	Д09	Линия данных бит 9
2C23	D08L	Д08	Линия данных бит 8
2C24	D07L	Д07	Линия данных бит 7
2A3I	D06L	Д06	Линия данных бит 6
2A25	D05L	Д05	Линия данных бит 5
2A2I	D04L	Д04	Линия данных бит 4
2A29	D03L	Д03	Линия данных бит 3
2C3I	D02L	Д02	Линия данных бит 2
2A27	D0IL	Д0I	Линия данных бит I
2A28	D00L	Д00	Линия данных бит 0
3C25	AI7L	АI7	Линия адреса бит I7. I8 ли- ний адреса от AI7 по A00 используются для адресации памяти или регистров перифе- рийных устройств. Адресная

Стр.

3.057.05IPЭ

16

Изм. Лист № докум. Подп. Дата

Копирован

Номер контакта контрол- лера	Сокращенное обозначение		Наименование и краткое описание
	Английское	Русское	

			информация помещается на адрес- ных линиях устройством-задатчи- ком, принимается и декодируется устройством-исполнителем. После установки адреса на адресных линиях устройство-задатчик либо высылает либо получает данные по линиям данных
3A25	AI6L	AI6	Линия адреса бит I6
3A24	AI5L	AI5	Линия адреса бит I5
3C3I	AI4L	AI4	Линия адреса бит I4
3A3I	AI3L	AI3	Линия адреса бит I3
3C24	AI2L	AI2	Линия адреса бит I2
4A03	AI1L	AI1	Линия адреса бит I1
4A07	AI0L	AI0	Линия адреса бит I0
4A08	A09L	A09	Линия адреса бит 9
4A04	A08L	A08	Линия адреса бит 8
4C06	A07L	A07	Линия адреса бит 7
4AI1	A06L	A06	Линия адреса бит 6
4AI4	A05L	A05	Линия адреса бит 5
4CI1	A04L	A04	Линия адреса бит 4
4AI2	A03L	A03	Линия адреса бит 3
3C28	A02L	A02	Линия адреса бит 2
3C2I	A01L	A01	Линия адреса бит I
3A28	A00L	A00	Линия адреса бит 0
3A27	CI1	YI	Бит управления операциями I
3A29	CO1	Y0	Бит управления операциями 0

Инд. № подл.	Подл. и дата	Взам. инв. №	Инд. № дубл.	Подл. и дата
17-2176	87.12.23			

Изм.	Лист	№ докум.	Подл.	Дата

3.057.05IP9

Стр.  
17

OldPC.su

Копировал

Формат А4

Продолжение табл. 2.

Номер контакта контроллера	Сокращенное обозначение		Наименование и краткое описание
	Английское	Русское	

			<p>Виды операций:</p> <p>1) <math>CIL = 0, COL = 0</math> - <b>DATI</b> (ввод данных в задатчик);</p> <p>2) <math>CIL = 1, COL = 0</math> - <b>DATO</b> (вывод данных из задатчика);</p> <p>3) <math>CIL = 1, COL = 1</math> - <b>DATOB</b> (вывод байта данных из задатчика - не используется)</p>
3C04	<i>BR7L</i>	ЗП7	Запрос передачи 7. По одной из линий <i>BR7L ... BR4L</i> контроллер выставляет сигнал запроса для захвата шины с целью передачи вектора прерывания в процессор
3C06	<i>BR6L</i>	ЗП6	Запрос передачи 6
3C07	<i>BR5L</i>	ЗП5	Запрос передачи 5 (основной)
3C08	<i>BR4L</i>	ЗП4	Запрос передачи 4
3CI2	<i>B97INH</i>	РП7вх	Разрешение передачи 7 входной. Ответ процессора на соответствующие сигналы запросов передачи
3CI4	<i>B96INH</i>	РП6вх	Разрешение передачи 6 входной
3CI6	<i>B95INH</i>	РП5вх	Разрешение передачи 5 входной
3CI9	<i>B94INH</i>	РП4вх	Разрешение передачи 4 входной
3AI2	<i>B97OUTH</i>	РП7вых	Разрешение передачи 7 выходной
3AI4	<i>B96OUTH</i>	РП6вых	Разрешение передачи 6 выходной
3AI6	<i>B95OUTH</i>	РП5вых	Разрешение передачи 5 выходной
3AI9	<i>B94OUTH</i>	РП4вых	Разрешение передачи 4 выходной
4AI9	<i>NPRL</i>	ЗПД	Запрос прямого доступа. Требование контроллера на захват шины с целью обмена данными с памятью

Стр.

3.057.05IP9

18

Изм. Лист № докум. Подп. Дата

Копировал

Номер контакта контроллера	Сокращенное обозначение		Наименование и краткое описание
	Английское	Русское	
3C02	<i>NPGINH</i>	РЦВх	Разрешение прямого доступа входной. Ответ процессора на сигнал запроса прямого доступа
3A02	<i>NPGOUTH</i>	РЦВых	Разрешение прямого доступа выходной
4A29	<i>SACKL</i>	ПВБ	Подтверждение выборки. Контроллер выставляет сигнал в ответ на сигнал <i>NPG</i> или один из сигналов <i>BG4...BG7</i> процессора. Установка <i>SACKL</i> означает, что контроллер станет задатчиком после завершения операции на шине текущим задатчиком
4C15	<i>BBSYL</i>	ЗАН	Шина занята. Сигнал устанавливается задатчиком и указывает, что шина занята текущим задатчиком
3C27	<i>MSYNL</i>	СХЗ	Синхронизация задатчика. Сигнал устанавливается задатчиком и указывает, что адрес и управляющая информация помещены на шине
3C29	<i>SSYNL</i>	СХИ	Синхронизация исполнителя. Сигнал устанавливается исполнителем в ответ на сигналы <i>MSYNL</i> или <i>INTRL</i> задатчика
4A23	<i>INTRL</i>	ПРЕР	Прерывание. Контроллер, будучи задатчиком, устанавливает этот сигнал и указывает процессору, что на подшине данных помещен вектор прерывания
3A11	<i>INITL</i>	ПОДГ	Подготовка. Выставляется процессором для сброса в начальное состояние всех устройств, подключенных к шине

Изм. № подл.	Подп. и дата	Взам. инв. №	Инд. № дубл.	Подп. и дата
17-2173	СЛ- 27.12.23			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.05IPЭ	Стр.
						19

Копировал

Формат А4

Номер контакта контроллера	Сокращенное обозначение		Наименование и краткое описание
	Английское	Русское	
2A24	<i>DCLOL</i>	АИП	Авария источника питания
2CI4	<i>ACLOL</i>	АСП	Авария сети питания
2AI5	<i>PAL</i>	КО	Контроль состояния исполнителя
2C29	<i>PVL</i>	КИ	Контроль состояния исполнителя

6.4. Управление накопителями осуществляется по кабелю А (соединитель X5) по схеме последовательного интерфейса, т.е. кабель А подводится на все подключаемые накопители. Перечень сигналов кабеля А приведен в табл. 3.

Таблица 3

Сигнал кабеля А

Номер вилки и контакта контроллера	Английское название	Сокращенное русское название	Наименование и краткое описание
X5/02	<i>Reduct write Current</i>	УТЗ	Уменьшенный ток записи
X5/04	<i>Head select 2</i>	ВГ4	Выбор головки 2 <sup>2</sup>
X5/06	<i>write Gate</i>	ЗПС	Запись
X5/08	<i>seek Complete</i>	ПЭК	Поиск закончен
X5/10	<i>Track 000</i>	ДООО	Дорожка (нулевая дорожка)
X5/12	<i>write Fault</i>	ОЗП	Ошибка записи
X5/14	<i>Head select</i>	ВГ1	Выбор головки 2 <sup>0</sup>
X5/16	<i>Open Cable Detect</i>	КУ	Кабель установлен (не используется)
X5/18	<i>Head select 1</i>	ВГ2	Выбор головки 2 <sup>I</sup>
X5/20	<i>Index</i>	ИНД	Индекс

Стр.

3.057.05IPЭ

20

Изм. Лист № докум. Подп. Дата

Копировал

Номер вилки и контакта контроллера!	Английское название	Сокращенное русское название	Наименование и краткое описание
X5/22	<i>Ready</i>	НГТ	Накопитель готов
X5/24	<i>Step</i>	ШАГ	Импульс перемещения головки на цилиндре
X5/26	<i>Drive select 1</i>	ВН1	Выбор накопителя 1
X5/28	<i>drive select 2</i>	ВН2	Выбор накопителя 2
X5/30	<i>drive select 3</i>	ВН3	Выбор накопителя 3
X5/32	<i>drive select 4</i>	ВН4	Выбор накопителя 4
X5/34	<i>Direction in</i>	НПР	Направление передвижения головок

Примечание. На контакты: I, 3, 5, 7, 9, II, 13, 15, 17, 19, 21, 23, 25, 29, 31, 33 соединителя X5 подается нулевой потенциал (земля)

6.5. Обмен данными и ответ на обращение к накопителю передаются по радиальному кабелю В, т.е. к каждому накопителю подключается свой кабель В. Для подключения кабелей В в контроллере отведены два соединителя X6 и X7. К соединителю X6 подключаются кабели В первого (контакты с I по 20) и второго (контакты с 2I по 40) накопителей, а к соединителю X7 — кабели В третьего (контакты с I по 20) и четвертого (контакты с 2I по 40) накопителей.

Перечень сигналов кабеля В приведен в табл. 4.

Изм. № подл.	Подп. и дата	Взам. инв. №	Изм. № дубл.	Подп. и дата
17-2173	В.- 87.12.28			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.051РЭ	Стр.
						21

Таблица 4

## Сигналы кабеля В

Номер вилки и контакта контроллера !	Английское название !	Сокращенное русское название !	Наименование и краткое описание !
--------------------------------------	-----------------------	--------------------------------	-----------------------------------

X6/01	<i>Drive selected 1</i>	НВН 1	Накопитель 1 выбран
X6/21	<i>Drive selected 2</i>	НВН 2	Накопитель 2 выбран
X7/01	<i>Drive selected 3</i>	НВН 3	Накопитель 3 выбран
X7/21	<i>drive selected 4</i>	НВН 4	Накопитель 4 выбран
X6/03	-	-	Запасные
X6/23	-	-	То же
X7/03	-	-	-"
X7/23	-	-	-"
X6/05	-	-	-"
X6/25	-	-	-"
X7/05	-	-	-"
X7/25	-	-	-"
X6/07	<i>Open Cable Detect</i>	КУ	Кабель установлен (не используется)
X6/27			То же
X7/07			-"
X7/27			-"
X6/09	-	-	Запасные
X6/29	-	-	То же
X7/09	-	-	-"
X7/29	-	-	-"

Стр.

3.057.05IP3

22

Изм. Лист № докум. Подп. Дата

Копирован

Номер вилки и контакта контроллера!	Английское название!	Сокращенное русское название!	Наименование и краткое описание
X6/I3	+MFM Write Data 1	+ДЗП1	Данные записи в МЧМ коде (+ парафазной линии соответственно для I, 2, 3 и 4 накопителя).
X6/33	+MFM Write Data 2	+ДЗП2	
X7/I3	+MFM Write Data 3	+ДЗП3	
X7/33	+MFM Write Data 4	+ДЗП4	
X6/I4	-MFM Write Data 1	-ДЗП1	Данные записи в МЧМ коде (-парафазной линии соответственно для I, 2, 3 и 4 накопителя)
X6/34	-MFM Write Data 2	-ДЗП2	
X7/I4	-MFM Write Data 3	-ДЗП3	
X7/34	-MFM Write Data 4	-ДЗП4	
X6/I7	+MFM Read Data 1	+ДВС1	Данные считывания в МЧМ коде с активным высоким уровнем (+ парафазного кабеля соответственно для I, 2, 3 и 4 накопителя)
X6/37	+MFM Read Data 2	+ДВС2	
X7/I7	+MFM Read Data 3	+ДВС3	
X7/37	+MFM Read Data 4	+ДВС4	
X6/I8	-MFM Read Data 1	-ДВС1	Данные считывания в МЧМ коде с активным низким уровнем (- парафазного кабеля соответственно для I, 2, 3 и 4 накопителя)
X6/38	-MFM Read Data 2	-ДВС2	
X7/I8	-MFM Read Data 3	-ДВС3	
X7/38	-MFM Read Data 4	-ДВС4	

Примечание. На контакты: 2, 4, 6, 8, 10, 11, 12, 16, 19, 20, 22, 24, 26, 28, 30, 31, 32, 35, 36, 39, 40 соединителя X6 и X7 подается нулевой потенциал ("земля")

Име. № подл.	Подп. и дата	В зам. име. №	Име. № дубл.	Подп. и дата
17-2173	87.12.23			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.05IPЭ	Стр.
						23



6.6. Вся аппаратура контроллера расположена на одной печатной плате.

6.7. Для установки и подключения контроллера к интерфейсу "Общая шина" используются четыре соединителя типа СНП-59-64, установленные на плате контроллера, один из которых сигналов интерфейса не содержит, а используются только контакты питания.

6.8. Для подключения кабелей связи с накопителем установлены три соединителя типа ОНП-КТ-56-40.

6.9. Для фиксации контроллера в блоке на плате контроллера установлены два зажима - фиксаторы.

6.10. Обращение к контроллеру через "Общую шину" для выбора накопителя, возбуждения команд, управления состоянием внешней памяти и условиями ошибок осуществляется через 16 программно-доступных регистров, которые загружаются или считываются под программным управлением. Биты регистров обычно сбрасываются под воздействием сигналов сброса "Общей шины", сброса контроллера или сброса подсистемы.

6.11. Перечень программно-доступных регистров и назначение приведено в табл. 5.

Таблица 5

Адрес	Тип операции	Регистр	Наименование	Назначение
777440 <sub>8</sub> FFFF20 <sub>16</sub>	3/4	Регистр команд и состояния I	PKCI (RCSI)	Запоминание команд и состояния
777442 <sub>8</sub> FFFF24 <sub>16</sub>	3/4	Регистр счетчика слов	PCC (CWC)	Передаваемое число слов данных
777444 <sub>8</sub> FFFF28 <sub>16</sub>	3/4	Регистр адреса шины	PASH (RBA)	Адрес основной памяти для слов данных

Стр.	3.057.05IPЭ				
24		Изм.	Лист	№ докум.	Подп. Дата

Копирован

Адрес	Тип операции	Регистр	Наименование	Назначение
777446 <sub>8</sub> FFFF26 <sub>16</sub>	З/Ч	Регистр дорожки и сектора	РДС (RDA)	Требуемый адрес дорожки и сектора
777450 <sub>8</sub> FFFF28 <sub>16</sub>	З/Ч	Регистр команд и состояния 2	РКС2 (RCS2)	Дополнительная управляющая информация и состояние
777452 <sub>8</sub> FFFF2A <sub>16</sub>	Ч	Регистр состояния накопителя	РСН (RDS)	Состояние накопителя
777454 <sub>8</sub> FFFF2C <sub>16</sub>	Ч	Регистр ошибок	РО (RER)	Зафиксированные ошибки накопителя и контроллера
777456 <sub>8</sub> FFFF2E <sub>16</sub>	Ч	Регистр внимания и сканирования	РВС (RAS)	Запоминание сигналов завершения поиска (внимание) и операции поиска (сканирование)
777460 <sub>8</sub> FFFF30 <sub>16</sub>	З/Ч	Регистр цилиндра	РЦ (RDC)	Адрес требуемого цилиндра
777462 <sub>8</sub> FFFF32 <sub>16</sub>	Ч	Регистр текущего цилиндра	РТЦ (DCR)	Регистр цилиндра выбранного накопителя
777464 <sub>8</sub> FFFF34 <sub>16</sub>	З/Ч	Регистр буфера данных	РБ (RDB)	Обмен данными с буферной памятью
777466 <sub>8</sub> FFFF36 <sub>16</sub>	З/Ч	Регистр диагностики или регистр обслуживания I	РД (RMRI)	Управление режимами диагностики
777470 <sub>8</sub> FFFF38 <sub>16</sub>	Ч	Регистр положения ошибки ЕСС	РПО (RECP)	Информация положения ошибки
777472 <sub>8</sub> FFFF3A <sub>16</sub>	Ч	Регистр кода коррекции ошибок	РККО (RECP)	Комбинация кода коррекции ошибок

Инь. № подл.	Подп. и дата	Взам. инв. №	Инь. № дубл.	Подп. и дата
17-2173	87.12.23			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.05IP9	Стр.
						25

Продолжение табл. 5

Адрес	Тип операции	Регистр	Наименование	Назначение
777474 <sub>8</sub> FFFF3C <sub>16</sub>	3	Регистр команд подсистемы (SCR) или регистр обслуживания 2	РКП (RMR2)	Регистр для передачи команд накопителю
777476 <sub>8</sub> FFFF3E <sub>16</sub>	4	Регистр текущего состояния накопителя (DSR) или регистр обслуживания 3	PTCH (RMR3)	Регистр для приема состояния накопителя

6.12. Регистр команд и состояния I РКСИ запоминает функциональный код управляющих команд и другую информацию, связанную с процессом выполнения команд. Регистр расположен на 8 регистре микропроцессора. Наименование и функциональное назначение битов регистра приведено в табл. 6.

Таблица 6

Биты	Наименование	Тип операции	Функциональное назначение
I5	ОШИБКА КОНТРОЛЛЕРА/ СБРОС КОНТРОЛЛЕРА (CERR/CCLR)	3/4	Как индикатор объединенной ошибки I5 бит является сборкой всех условий ошибок. Если записывается "1" в этот бит через "Общую шину", выполняется операция "Сброс контроллера", которая сбрасывает контроллер и в результате сбрасывается сам бит I5

Стр.

3.057.05IPЭ

26

Изм. Лист № докум. Подп. Дата

Копировал

Биты	Наименование	Тип операции	Функциональное назначение
I4	ПРЕРЫВАНИЕ НАКОПИТЕЛЯ	Ч	Индцирует начало прерывания накопителя. Бит ставится в "1", когда любой накопитель устанавливает свой бит завершения поиска (внимание) в регистре PBC. Бит снимается сбросом "Общей шины", сбросом подсистемы или исполнением команд сброса накопителя
I3	Не используется	Ч	Всегда "0"
I2	Не используется	Ч	Всегда "0"
I1	Не используется	Ч	Всегда "0"
I0	ТИП НАКОПИТЕЛЯ (CMT)	3/Ч	Этот бит определяет тип накопителя, который будет выбран контроллером. Для обозначения дисковых накопителей, подключаемых к контроллеру CM 5130, должен быть "1"
09,08	РАСШИРЕНИЕ АДРЕСА ШИНЫ (BAI7, BAI6)	3/Ч	Биты расширения адреса шины являются сигналами "Общей шин" A (I7 : I6). Они образуют дополнение к I6-ти битному регистру адреса шины PAIИ, который содержит адрес памяти для передачи текущей информации
07	ГОТОВНОСТЬ КОНТРОЛЛЕРА (CRDY)	Ч	Этот бит устанавливается в "1" условиями сброса, после завершения команд контроллера или после обнаружения условий ошибок. Бит сбрасывается с установлением в "1" бита СТАРТ (бит 00 в PKCI)

Име. № подл.	Подп. и дата	Взам. инв. №	Име. № дубл.	Подп. и дата
17-2173	87.12.28			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.05IPЭ	Стр.
						27

Продолжение табл. 6

Биты	Наименование	Тип операции	Функциональное назначение
06	РАЗРЕШЕНИЕ ПЕРЕРЫВАНИЯ (ZE)	З/Ч	<p>Когда этот бит устанавливается в "1", контроллеру разрешается прерывание процессора при любом из следующих условий:</p> <p>когда бит ГОТОВНОСТИ КОНТРОЛЛЕРА (бит 07 в РКСІ) устанавливается в "1" после завершения команды;</p> <p>когда любой накопитель устанавливает соответствующий признак завершения поиска (внимания) в регистр РВС и установлен в "1" бит 07 в РКСІ;</p> <p>когда контроллер или любой накопитель индицирует наличие ошибки установкой в "1" бита І5 в РКСІ.</p> <p>Кроме того, прерывание может быть принудительным под программным управлением за счет одновременной установки битов 06 и 07 в РКСІ. Бит 06 может сниматься как под управлением программы так и сбросом.</p>
05	Резерв	З/Ч	Резервный бит 05 может записываться и считываться
04-01	КОД КОМАНДЫ (F4-F1)	З/Ч	Когда бит СТАРТ (бит 00 в РКСІ) установлен в "1", биты 04-01 представляют собой команды контроллера:

Стр.

3.057.05IPЭ

Мам. Лист № докум. Подп. Дата

28

Копирован

Биты	Наименование	Тип операции	Функциональное назначение				
------	--------------	--------------	---------------------------	--	--	--	--

Биты	Наименование	Тип операции	Команды	04	03	02	01	00	Восьмеричный код
			Выбор накопителя	0	0	0	0	I	01
			Подтверждение тома	0	0	0	I	I	03
			Сброс накопителя	0	0	I	0	I	05
			Разгрузка	0	0	I	I	I	07
			Старт шпинделя	0	I	0	0	I	11
			Возврат	0	I	0	I	I	13
			Смещение	0	I	I	0	I	15
			Поиск	0	I	I	I	I	17
			Чтение данных	I	0	0	0	I	21
			Запись данных	I	0	0	I	I	23
			Чтение адреса	I	0	I	0	I	25
			Запись адресов	I	0	I	I	I	27
			Проверка записи	I	I	0	0	I	31

00	СТАРТ (GO)	3/4	<p>Этот бит вызывает программируемую команду (04-01) для исполнения. При установленном бите 00 программно могут быть установлены в "I" только два следующих бита контроллера (за исключением режима диагностики):</p> <p>I. Бит I5 СБРОС КОНТРОЛЛЕРА в РКСИ может быть установлен под программным управлением для сброса определенных регистров внутри контроллера. Любые состояния или</p>
----	------------	-----	---

Инд. № подл.	Подп. и дата	Взам. инв. №	Инд. № дубл.	Подп. и дата
47-2173	8.12.23			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.05IP9	Стр.
						29

Копировал

Формат А4

Биты	Наименование	Тип операции	Функциональное назначение
------	--------------	--------------	---------------------------

условия в накопителе не воздействуют

2. Бит 05 СБРОС ПОДСИСТЕМЫ в РКС2 может быть установлен под программным управлением для сброса как контроллера, так и накопителей. Когда команды исполнены, бит 00 сбрасывается в "0", бит 07 устанавливается в "1" и контроллер готов принять новую команду

6.13. Название и краткое описание команд приведено в табл. 7

Таблица 7

Название	Основная функция
Выбор накопителя, подтверждение тома и разгрузка	Предназначены для выбора определенного накопителя и получения информации о состоянии устройства
Сброс накопителя	Выбирает накопитель, сбрасывает в регистре РВС соответствующий накопителю сигнал "внимание" и фиксирует состояние накопителя
Старт шпинделя	Команда может использоваться для первоначального включения накопителя. Завершается выставлением в РКСИ бита ПРЕРЬВАНИЕ НАКОПИТЕЛЯ, после получения сигнала ПОИСК ЗАКОНЧЕН, если разрешено прерывание (бит 06 в РКСИ)
Смещение	Выбирает накопитель, фиксирует состояние и завершается выставлением в РКСИ бита ПРЕРЬВАНИЕ НАКОПИТЕЛЯ

Стр.	3.057.05IPЭ				
30		Изм.	Лист	№ докум.	Подп. Дата

Копировал

Название	Основная функция
Возврат	Выбирает накопитель, вызывает возврат головок на нулевой цилиндр и сбрасывает в контроллере регистр текущего цилиндра РТЦ. Контроллер занят до установки головок на нулевой цилиндр
Поиск	Выбирает накопитель и задает передвижение головок на заданный цилиндр
Чтение адреса	Выбирает накопитель, выполняет операции поиска цилиндра и выбора головки. С получением первого импульса маркера адреса считываются три слова адреса сектора и загружаются в буферную память, откуда могут быть считаны трехкратным опросом регистра буфера данных
Запись адресов	Выбирает накопитель, выполняет операции поиска и выбора головки, делает обращение к "Общей шине" и в буферную память записывает адреса секторов с контрольными словами адреса (из основной памяти). С получением первого индексного импульса выполняет форматирование всей дорожки. Команда завершается по второму импульсу индекса
Чтение данных	Выбирает накопитель, выполняет операцию поиска и выбора головки, осуществляет поиск заданного сектора. Затем считываются данные с сектора и записываются в буферную память. Во время чтения данных схема накапливает корректирующий код ошибки (ЕСС) и в конце сектора осуществляет проверку. Если ошибка не обнаружена, считывание данных продолжается во вторую буферную память с последующего сектора и одновременно с первой буферной памяти данные передаются на "Общую шину".

Инд. № подл.	Подп. и дата	Взам. инв. №	Инд. № дубл.	Подп. и дата
17-2173	87.12.23			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.051РЭ	Стр.
						31



Название	Основная функция
Запись данных	<p>Так чтение будет продолжаться пока не будет передано заданное число слов</p> <p>Выбирает накопитель: выполняет операцию поиска и выбора головки, делает обращение к "Общей шине" и заполняет данными буферную память. После нахождения заданного сектора данные записывает в зону данных сектора с последующей записью соответствующего 32-битного корректирующего кода ошибок (ЕСС) вырабатываемого схемами контроллера. Одновременно с записью осуществляется заполнение второго буфера. Запись продолжается в последующих секторах, дорожках и цилиндрах до тех пор, пока не будет записано заданное число слов.</p>
Проверка записи	<p>Выбирает накопитель, выполняет операцию поиска и выбора головки, осуществляет поиск заданного сектора, считывает данные с сектора и передаются в буферную память и сравнивает циклический код. Если ошибка не зафиксирована, продолжается чтение данных со следующего сектора во вторую буферную память и одновременно с первой памяти данные сравниваются с данными, принятыми с "Общей шины". Так сравнение продолжается пока не будет проверено заданное число слов.</p>

6.14. Шестнадцатиразрядный регистр счетчика слов РСС предназначен для подсчета числа слов при обмене данными. Регистр загружается число<sup>м</sup> слов данных (в дополнительном коде), передаваемых в основную память или от нее. Содержимое регистра увеличивается на единицу с каждым циклом обмена и обеспечивает максимальную передачу 65536 слов. Регистр может быть сброшен под программным управлением путем записи всех нулей. Регистр расположен в 9 регистре микропроцес-

Стр.	3.057.051PЭ			
32		Изм.	Лист	№ докум.

Контроль

сора.

6.15. Регистр адреса шины RA111 предназначен для хранения I6 - разрядного адреса "Общей шины", который представляет собой младшие разряды начальной ячейки основной памяти для передачи данных. Бит младшего разряда (бит 00) всегда равен "0". Регистр адреса шины RA111 объединяется с битами 08 (BAI6) и 09 (BAI7) регистра РКС1 для формирования полного четного числа I8-разрядного адреса (BAI7-BA00). Регистр RA111 размещен на IO регистре микропроцессора. После очередного обмена данными регистр увеличивается на 2.

6.16. Регистр дорожки и сектора PDC содержит требуемые адреса дорожки и сектора, по которым будут передаваться данные от выбранного накопителя или в накопитель. Регистр PDC размещен на II регистре микропроцессора. В табл. 8 представлено распределение битов регистра.

Таблица 8

Бит	Наименование	Функциональное назначение
I5-I2	-	Все нули
II	РЕЗЕРВ	Может записываться и считываться
IO-08	АДРЕС ДОРОЖКИ (ТА2-ТА0)	Биты адреса дорожки определяют выбор соответствующих головок чтения/записи, связанных с требуемой дорожкой
07-05	-	Все нули
04-00	АДРЕС СЕКТОРА (SA4-SA0)	Биты адреса сектора  Если был обработан требуемый сектор во время передачи данных, то увеличивается адрес сектора в PDC. Если адрес сектора возрос до величины большей, чем адрес последнего сектора на дорожке, то он сбрасывается в "0",

Име. № подл.	Подп. и дата	В зам. име. №	Име. № дубл.	Подп. и дата
17-2175	87.12.23			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.05IP3	Стр.
						33

Копировал

Формат Д 4

Продолжение табл. 8

Бит	Наименование	Функциональное назначение
		а адрес дорожки увеличивается на 1. Если адрес дорожки возрастает до величины, прерывающей адрес последней головки на цилиндре, то он сбрасывается в "0", а регистр цилиндра РЦ увеличивается на 1.

6.17. Содержимое регистра команд и состояния 2 РКС2 может быть считано или записано под управлением программы. Регистр размещен в I2 регистре микропроцессора и используется для выбора требуемого накопителя. Он хранит рабочее состояние подсистемы и управляющую информацию буферной памяти. В табл. 9 представлено распределение и функциональное назначение битов регистра.

Таблица 9

Бит	Наименование	Тип операции	Функциональное назначение
I5	ПОЗДНИЙ ОТВЕТ (DLT)	Ч	Бит I5 может быть установлен в "I" при следующих условиях: 1. Загрузкой регистра буфера данных РБ, когда бит ВХОД ГОТОВ (бит 06 РКС2) содержит "0". 2. Чтением РБ, когда бит ВЫХОД ГОТОВ (бит 07 РКС2) содержит "0"
I4	ОШИБКА ПРОВЕРКИ (WCE)	Ч	В "I" состоянии этот бит индицирует, что считанное слово данных с диска (во время команды "Проверка записи") не равно слову данных, принятому с "Общей шины"

Стр.

3.057.051P9

34

Изм. Лист № докум. Подп. Дата

Копировал

Бит	Наименование	Тип опе- ра- ции	Функциональное назначение
I3	ОШИБКА ЧЕТНОСТИ "ОБЩЕЙ ШИНЫ" ( <i>UPE</i> )	Ч	Когда этот бит установлен в "1", он информирует, что ошибка четности обнаружена в 16-битном формате слова данных, поступающего из основной памяти (во время команд "Запись данных", "Запись адресов", "Проверка записи").
I2	НЕСУЩЕСТВУЮЩИЙ НАКОПИТЕЛЬ ( <i>NEB</i> )	Ч	Единичное состояние бита указывает, что сигнал НАКОПИТЕЛЬ ВЫБРАН не возбужден или при назначении команды сигнал НАКОПИТЕЛЬ ВЫБРАН имеется, но отсутствуют сигналы НАКОПИТЕЛЬ ГОТОВ и ОШИБКА ЗАПИСИ
II	НЕСУЩЕСТВУЮЩАЯ ПАМЯТЬ ( <i>NEM</i> )	Ч	Этот бит ошибки устанавливается в "1", когда контроллер пытается выполнить цикл шины, а сигнал СХИ не вернулся за 10 мкс
IO	ОШИБКА ПРОГРАММЫ ( <i>PGE</i> )	Ч	Этот бит ошибки, устанавливается в "1", когда в любой регистр контроллера записывается информация (исключая операции "Сброс контроллера" и "Сброс подсистемы") в то время, когда бит 00 в РКСИ установлен в "1"
09, 08	Не используется	Ч	Всегда "0"
07	ВЫХОД ГОТОВ ( <i>OR</i> )	Ч	Единичное состояние бита указывает, что буферная память заполнена и можно ее считывать. Бит сбрасывается условиями сброса или установкой бита СТАРТ (бит 00 в РКСИ) в "1"
06	ВХОД ГОТОВ ( <i>IR</i> )	Ч	Единичное состояние бита указывает, что вход буферной памяти готов при-

Изм. № подл.	Подп. и дата	Взам. инв. №	Изм. № дубл.	Подп. и дата
17-2173	В.- 27.12.23			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.05IPЭ	Стр.
						35

Копировал

Формат Д4

Бит	Наименование	Тип опе- ра- ции	Функциональное назначение
			нять слово, и наоборот, бит в сброшенном состоянии индицирует, что буферная память заполнена и не может принять слово данных. Бит 06 устанавливается в "1" также условиями сброса или установкой бита 00 в РКСИ в "1"
05	СБРОС ПОДСИСТЕМЫ (SCLR)	3	Когда при записи в бите 05 "1" контроллер сбрасывается, а в регистр не записывается
04	ЗАПРЕТ УВЕЛИЧЕНИЯ АДРЕСА ШИНЫ (BA1)	3/4	Когда этот бит устанавливается в "1", выполняется запрет увеличения содержимого регистра адреса шины во время передачи данных
03	Не используется		Всегда "0"
02- 00	КОД ВЫБОРА НАКОПИТЕЛЯ (DS2 - DS0)	3/4	Эти биты обозначают накопитель, который будет выбран, для контроллера используются только 01 и 00 разряды, а 02 резервный, но может записываться и считываться

6.18. Регистр состояния накопителя РСН является регистром типа чтения, который хранит рабочее состояние выбранного накопителя. Регистр размещен в 7 регистре микропроцессора.

Биты информации состояния в регистре РСН могут быть сброшены условиями сброса. Однако, сброс не воздействует на биты состояния или ошибок, которые устанавливаются в накопителе. Для CM 5514 ошибки сбрасываются выключением накопителя.

Стр.

3.057.05IPЭ

36

Мам. Лист № докум. Подп. Дата

Копировал

В табл. 10 представлено распределение и функциональное назначение битов регистра РСН.

Таблица 10

Бит	Наименование	Функциональное назначение															
15	ДЕЙСТВИТЕЛЬНОЕ СОСТОЯНИЕ (SVAL)	В состоянии "1" этот бит указывает, что регистр состояния накопителя и регистр ошибок были обновлены с получением полного сообщения состояния от выбранного накопителя. Бит сбрасывается условиями сброса выбором нового накопителя (запись в РКС2) или сигналом ВНИМАНИЕ, возбужденным в регистре РСВ.															
14	ТЕКУЩЕЕ ВНИМАНИЕ НАКОПИТЕЛЯ (CDA)	Этот бит фиксирует состояние, что сигнал "внимание" в регистре РСВ соответствует выбранному накопителю по регистру РКС2 [1,0]															
13	ПРОЦЕСС ПОЗИЦИОНИРОВАНИЯ (PIP)	В "1" состоянии этот бит индицирует, что головки накопителя находятся в движении															
12, 11	Не используются	Всегда "0"															
10, 09	ТИП НАКОПИТЕЛЯ (DT1, DT0)	<table border="1"> <tr> <td>10</td> <td>09</td> <td>Накопитель</td> </tr> <tr> <td>0</td> <td>0</td> <td>320 цилиндров 6 головок</td> </tr> <tr> <td>0</td> <td>1</td> <td>320 цилиндров 8 головок</td> </tr> <tr> <td>1</td> <td>0</td> <td>1100 цилиндров 7 головок</td> </tr> <tr> <td>1</td> <td>1</td> <td>1024 цилиндра 8 головок</td> </tr> </table>	10	09	Накопитель	0	0	320 цилиндров 6 головок	0	1	320 цилиндров 8 головок	1	0	1100 цилиндров 7 головок	1	1	1024 цилиндра 8 головок
10	09	Накопитель															
0	0	320 цилиндров 6 головок															
0	1	320 цилиндров 8 головок															
1	0	1100 цилиндров 7 головок															
1	1	1024 цилиндра 8 головок															
08	ТИП НАКОПИТЕЛЯ (DDT)	Этот бит индицирует тип выбранного накопителя. Для накопителей, подключаемых к контроллеру СМ 513С, всегда "1". Перед исполнением любых команд этот бит должен совпасть с битом ТИП НАКОПИТЕЛЯ в РКС2 (бит 10)															

Инд. № подл.	Подп. и дата	Взам. инв. №	Инд. № дубл.	Подп. и дата
47-2173	ВЛ-87.12.25			

Бит	Наименование	Функциональное назначение
07	ГОТОВНОСТЬ НАКОПИТЕЛЯ (DRDY)	В состоянии "1" этот бит индицирует, что в выбранном накопителе скорость достигнута и головки расположены точно над действительным цилиндром. В этих условиях накопитель готов к получению команды, т.е. поступил сигнал НАКОПИТЕЛЬ ГОТОВ
06	ТОМ ПОДТВЕРЖДЕН (VV)	Всегда, после выполнения команды в состоянии "1"
05-01	Не используются	Всегда "0"
00	НАКОПИТЕЛЬ ДОСТУПЕН (DRA)	Всегда "1", после выполнения команды.

6.19. Регистр ошибок P0 является регистром операции чтения и предназначен для хранения состояний ошибок выбранного накопителя и размещен в I3 регистре микропроцессора.

Биты ошибок в P0 могут быть очищены условиями сброса.

В табл. II представлено распределение и функциональное назначение битов регистра P0.

Таблица II

Бит	Наименование	Функциональное назначение
15	ОШИБКА ДАННЫХ (DCK)	В состоянии "1" этот бит индицирует, что при чтении данных текущего сектора обнаружена ошибка
14	НЕИСПРАВНОСТЬ НАКОПИТЕЛЯ (UNS)	В соответствии "1" этот бит (также бит 04 в регистре P1CH) индицирует, что были обнаружены условия неисправности записи/воспроизведения в накопителе

Стр.	3.057.051PЭ				
38		Изм.	Лист	№ докум.	Подп.

Копировал

Бит	Наименование	Функциональное назначение
I3	КОМАНДА НЕ ЗАКОНЧЕНА (OFI)	В состоянии "I" этот бит указывает, что при передаче данных, требуемый адрес сектора не был найден. Эта ошибка могла возникнуть в результате следующих условий:  позиционирование головки неверно, повреждение канала чтения,  неправильный выбор головки,  несформатирован накопитель
I2	ОШИБКА СИНХРОНИЗАЦИИ НАКОПИТЕЛЯ (DTE)	В состоянии "I" этот бит указывает, что при чтении данных с накопителя не найден маркер данных
II	Не используется	Всегда "0"
IO	НЕПРАВИЛЬНЫЙ АДРЕС (JDAE)	Этот бит может быть установлен в "I" контроллером для индикации о недействительном адресе цилиндра, или о несуществующем адресе дорожки, которые были обнаружены с получением команды
09	ОШИБКА ПЕРЕПОЛНЕНИЯ ЦИЛИНДРА (COE)	В состоянии "I" этот бит указывает, что регистр счета слов (PCC) не переполнен при передаче данных от старшего цилиндра, старшей дорожки и старшего сектора (последний логический сектор выбранного накопителя)
08	ОШИБКА КОНТРОЛЯ АДРЕСА (HVRC)	В состоянии "I" этот бит указывает, что ошибка была обнаружена в адресе сектора при поиске сектора. Если бит I3 в P0 также установлен в "I", то сектор, в котором встретилась ошибка, не может быть определен. Однако, если

Имя. № подл.	Подп. и дата	Взам. инв. №	Инд. № дубл.	Подп. и дата
11-2173	87.12.26			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.051PЭ	Стр.
						39



Продолжение табл. II

Бит	Наименование	Функциональное назначение
07	ОШИБКА ДЕФЕКТНОГО СЕКТОРА (BSE)	бит I3 в "0", то ошибка была обнаружена в секторе, определяемом в текущий момент регистром РДС. Имеет значение только после завершения команды Этот бит индицирует попытку передачи данных к сектору или от сектора, в котором по крайней мере хотя бы один из двух битов признака хорошего сектора содержит "0", что указывает на дефект в секторе
06	НЕИСПРАВИМАЯ ОШИБКА (ECH)	В состоянии "I" этот бит индицирует, что обнаруженная ошибка данных логикой корректирующего кода (ECC) не может быть исправлена
05	ОШИБКА ТИПА НАКОПИТЕЛЯ (DTYE)	Этот бит устанавливается в "I", когда тип накопителя в РСН бит 08 не совпадает с битом I0 в РКСИ
04-02	Не используются	Всегда "0"
01	ПОИСК НЕ ЗАКОНЧЕН (SKI)	В состоянии "I" индицирует, что операция возврата на нулевую дорожку не была исполнена выбранным накопителем за определенное число шагов (512 или 1536, по типу накопителя - бит I0 РСН)
00	НЕПРАВИЛЬНАЯ КОМАНДА (ILF)	В состоянии "I" этот бит индицирует, что в регистр РКСИ была загружена неправильная команда (33 <sub>8</sub> , 35 <sub>8</sub> , 37 <sub>8</sub> )

6.20. Регистр внимания и сканирования PBC используется для запоминания номера накопителя, которому была передана команда на

Стр.

40

3.057.05IP9

Изм. Лист № докум. Подп. Дата

Копировал

поиск цилиндра (разряды 03-00) и фиксации завершения поиска (формирование сигналов "внимание" в разрядах II-08). Регистр размещен в 6 регистре микропроцессора. Регистр PBC программно может только считываться.

В табл. I2 представлено распределение битов регистра PBC

Таблица I2

Бит	Наименование	Функциональное назначение
I5-I2	Не используются	Всегда "0"
II-08	БИТЫ ВНИМАНИЯ (ATN3 - ATN0)	Четыре бита "Внимания" для каждого накопителя, соответствуют номеру каждого устройства. Выставляются после завершения поиска цилиндра
07	Не используется	Всегда "0"
06	ПОИСК ОКОНЧЕН (SC)	"I" инициирует, что цикл режима сканирования завершен и будет выставлено прерывание. Выставляется кратковременно т.е. до определения бита I5 в регистре PCH
05,04	Не используются	Всегда "0"
03-00	БИТЫ СКАНИРОВАНИЯ (SK3 - SK0)	Четыре бита для запоминания номера накопителя, которому была задана команда на поиск цилиндра. Когда в PCSI бит 07 равен "I", данные биты постоянно сканируются и проверяется завершение поиска соответствующего накопителя, если поиск окончен - формируется бит "внимания" и гасится соответствующий бит сканирования.

6.2I. В регистр цилиндра PЦ можно записать или считать под управлением программы. Он используется для хранения адреса требуемого цилиндра. В процессе передачи данных PЦ увеличивается на I

Име. № подл.	Подп. и дата	Взам. инв. №	Име. № дубл.	Подп. и дата
17-2173	87.12.23			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.05IP3	Стр.
						41

Копировал

Формат А4

всякий раз, когда переполняется адрес дорожки в регистре РДС. Если регистр РЦ увеличивается, а регистр РСС не переполнен, то контроллер запускает одноцилиндровый поиск (поиск следующего цилиндра).

Регистр цилиндра РЦ размещен в I4 регистре микропроцессора.

В табл. I3 представлено распределение битов регистра

Таблица I3

Бит	Наименование	Функциональное назначение
I5-II	Не используются	Эти биты все нули
IO-00	ТРЕБУЕМЫЙ ЦИЛИНДР (DC10-DC0)	Биты адреса цилиндра

6.22. Регистр текущего цилиндра РТЦ предназначен для запоминания номера цилиндра выбранного накопителя. Регистр программно может только считываться. Регистр РТЦ расположен в I5 регистре микропроцессора.

В табл. I4 представлено распределение битов регистра РТЦ.

Таблица I4

Бит	Наименование	Функциональное назначение
I5	НАКОПИТЕЛЬ ИЗМЕНЕН (DRCH)	Устанавливается в "I" условиями сброса и при записи в РКС2 нового номера накопителя, "I" указывает, что содержание IO-00 битов регистра РТЦ не действительно. Гасится после определения Действительного цилиндра накопителя
I4-II	Не используются	Всегда "0"
IO-00	ТЕКУЩИЙ ЦИЛИНДР (CIO-COC)	Номер текущего цилиндра, заполняется после считывания адреса с выбранного накопителя. Значение действительно, если I5 бит РТЦ в "0".

Стр.

3.057.05IPЭ

42

Изм.	Лист	№ докум.	Подп.	Дата
------	------	----------	-------	------

Копировал

6.23. В регистр буфера данных РБ можно записать или считать под управлением программ. Запись в РБ заполняет буферную память, а при считывании с РБ освобождается буферная память. Регистр РБ реализован аппаратно и состоит из двух регистров: регистра ввода и регистра вывода, которые включены на входе и выходе буферной памяти.

6.24. Регистр диагностики РД или регистр обслуживания I используется в основном для эксплуатационного анализа подсистемы внешней памяти, состоящей из контроллера и накопителей, а также включает режим диагностики, при котором контроллер может быть изолирован от шин накопителя и выполнена проверка. Регистр РД можно читать и записывать, он реализован аппаратными средствами.

В табл. I5 представлено распределение и функциональное назначение битов регистра.

Таблица I5

Име. № подл.	Подп. и дата	Взам. инв. №	Име. № дубл.	Подп. и дата	Подп. и дата					
					Изм.	Лист	№ докум.	Подп.	Дата	
17-2173	01.08.87									
Бит	Наименование	Тип	Функциональное назначение							
		опе- ра- ции								
I5	ЧТЕНИЕ (RDG)	Ч	В состоянии "1" бит индицирует, что контроллером была возбуждена команда воспроизведения							
I4	ЗАПИСЬ (WRG)	Ч	В состоянии "1" бит индицирует, что контроллером была возбуждена команда записи							
I3	СЛОВО КОРРЕКТИРУЮЩЕГО КОДА ОШИБКИ (ECC)	Ч	В состоянии "1" индицирует, что синхронизирующая логика отражает поле корректирующего кода ошибки (ECC)							
I2	ОШИБКА КОРРЕКТИРУЮЩЕГО КОДА (ECC ERR)	Ч	"0" - при наличии микросхемы для коррекции ошибок, "1" - когда фиксируется ошибка, при отсутствии микросхемы коррекции ошибок							
					3.057.051PЭ					Стр.
										43

Бит	Наименование	Тип опе- ра- ции	Функциональное назначение
I1	НАПРАВЛЕНИЕ (DIR IN)	Ч	В состоянии "1" бит указывает, что накопителю при поиске подана команда на перемещение головок к центру (в сторону возрастания)
I0	Не используется	Ч	Всегда "0"
O9	КОД ДАННЫХ ОБСЛУЖИВАНИЯ (MRD)	З	Этот бит используется в режиме диагностики для имитации получения последовательного кода данных. (При чтении регистра бит не определен)
O8	СИНХРОИМПУЛЬСЫ ОБСЛУЖИВАНИЯ (MVCO)	З	По СИНХРОИМПУЛЬСАМ ОБСЛУЖИВАНИЯ в режиме диагностики вырабатываются синхроимпульсы накопителя. Управление триггерами (установка в "1", сброс и т.п.) с помощью СИНХРОИМПУЛЬСОВ ОБСЛУЖИВАНИЯ в сочетании с КОДОМ ДАННЫХ ОБСЛУЖИВАНИЯ обеспечивает пошаговое управление команд накопителя, для имитации данных чтения. (При чтении регистра бит не определен)
O7	ИНДЕКС ОБСЛУЖИВАНИЯ (MIND)	З	Когда бит установлен в "1" в режиме диагностики имитируется импульс индекса от накопителя. (При чтении регистра бит не определен)
O6	ПОИСК ЗАКОНЧЕН (MSC)	З	Когда бит установлен в "1", в режиме диагностики имитируется импульс завершения поиска от накопителя. (При чтении регистра бит не определен)
O5	РЕЖИМ ДИАГНОСТИКИ (DMD)	З/Ч	Когда бит устанавливается в "1", контроллер отсоединяется от всех накопителей, а в регистр РД размещаются специальные биты (биты O4, O6 O7, O8 и O9)

Стр.

44

3.057.05IPЭ

Изм. Лист № докум. Подп. Дата

Копирован

Продолжение табл. I5

Бит	Наименование	Тип опе-ра-ции	Функциональное назначение
04	ДОРОЖКА 000 (МТКО)	3	Когда бит установлен в "1", контроллер в режимах диагностики имитирует наличие нулевой дорожки накопителя. (При чтении регистра бит не определен)
03	ВЫБРАНА БУФЕРНАЯ ПАМЯТЬ А (РАМА)	4	"1" указывает, что при обращении к регистру РБ будет обращение к памяти А, а при наличии "0" - к памяти В. Изменение состояния можно выполнить записью в I2 бит регистра РКП соответствующего значения
2-00	Не используются	-	При чтении регистра значение битов не определенное

6.25. Регистр положения ошибки РПО является регистром операции чтения и предназначен для хранения информации положения ошибки, которая является результатом успешного выполнения последовательности кода коррекции ошибок (ЕСС). Регистр реализован аппаратными средствами. (В исполнении контроллера без схемы коррекции регистр отсутствует).

В табл. I6 представлено распределение битов регистра.

Таблица I6

Бит	Наименование	Функциональное назначение
I5-I3	Не используются	Биты при чтении не имеют определенного значения
I2-00	ПОЛОЖЕНИЕ ОШИБКИ (EPSI2 - EPS0)	Биты определяют начало расположения пачки ошибок (от одной до II ошибок в пачке) внутри поля данных для 256 слов с последующим выполнением после-

Инд. № подл.	Подп. и дата	Взам. инв. №	Инд. № дубл.	Подп. и дата
17-2173(2)	Ба. 04.13 17-2173			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.05IP3	Стр.
						45

Копировал

Формат А4

Продолжение табл. 16

Бит	Наименование	Функциональное назначение
		довательности коррекции. Эта информация положения ошибки действительная, если ошибка исправима по коду коррекции ошибок (ЕСС).

6.26. Регистр кода коррекции ошибок РККО является регистром операции чтения и содержит 11-и битовую комбинацию коррекции ошибки, задаваемой от генератора полинома кода коррекции ошибок. Эта комбинация действительна, если ошибка исправима по коду коррекции ошибок (ЕСС). Регистр реализован аппаратными средствами. (В исполнении контроллера без схемы коррекции регистр программно не доступен).

В табл. 17 представлено распределение битов регистра.

Таблица 17

Бит	Наименование	Функциональное назначение
15-13	Не используются	При чтении не имеют определенного значения
12-11	Не используются	Всегда "0"
10-00	КОМБИНАЦИЯ КОРРЕКТИРУЮЩЕГО КОДА (EPT10 - EPT0)	Эти биты обеспечивают 11-ти битовую комбинацию корректирующего кода для группы ошибок, которые не превосходят по длине 11 битов и являются исправимыми

6.27. Регистр команд подсистемы РКП или регистр обслуживания 2, предназначен для управления накопителями и схемой связи с накопителем. Регистр реализован аппаратными средствами и программно может только записываться. При чтении регистра программными средствами.

Имя, № докл.	Подп. и дата
Взам. инв. №	Подп. и дата
Имя, № подл.	Подп. и дата

Стр.	3.057.051PЭ				
46		Изм.	Лист	№ докум.	Подп.
					Дата

все биты регистра не имеют определенного значения.

В табл. 18 представлено распределение и значение битов регистра.

Таблица 18

Бит	Наименование	Функциональное назначение
I5	ГОТОВНОСТЬ КОНТРОЛЛЕРА (CRDY)	Устанавливается в "1" во время выполнения команды
I4, I3	Не используются	
I2	ПАМЯТЬ А (RAMA)	Установка в "1" подключает память А для "Общей шины" через регистр РБ. Можно прочитать через регистр диагностики (бит 3)
II	НАПРАВЛЕНИЕ (DIR IN)	Биты с II по 06 задают соответствующую команду накопителю через кабель А
IO-08	ВЫБОР ГОЛОВКИ $2^2-2^0$ (HS2 - HSD)	
07	УМЕНЬШЕННЫЙ ТОК (RWC)	
06	ШАГ (STEP)	
05	РАЗРЕШЕНИЕ ЗАПИСИ (WRG)	Разрешает выдать команду ЗАПИСЬ накопителю
04	ЗАПИСЬ (WREN)	Команда записи для схемы контроллера
03	ЧТЕНИЕ (AMSRCH)	Команда чтения для схемы контроллера, задающая поиск маркера
02	ПОЛНЫЙ БУФЕР (BFULE)	Режим обмена данными, т.е. на полный буфер сектора
01, 00	ВЫБОР НАКОПИТЕЛЯ (DS1, DS0)	Код для выбора требуемого накопителя, по нему дешифруется сигнал выборки требуемого накопителя.

Инд. № подл.	Подп. и дата	Взам. инв. №	Инд. № дубл.	Подп. и дата
17-2173	8. - 27.12.23			

Изм.	Лист	№ докум.	Подп.	Дата

3.057.05IPЭ

Стр.  
47

Копирован

OldPC.su

Формат А4

2 ' 61  
МУЗЕЙ КОМПЬЮТЕРОВ



6.28. Регистр текущего состояния накопителя РСН, или регистр обслуживания 3, предназначен для фиксации текущего состояния накопителя. Регистр программно только считывается. Регистр РСН реализован аппаратными средствами. Значение битов регистра представлено в табл. I9.

Таблица I9

Бит	Наименование	Функциональное назначение
I5-08	Не используются	При чтении регистра не имеют определенного значения
07,06	ТИП НАКОПИТЕЛЯ ( <i>MDI, MDD</i> )	То же, что и I0, 09 биты в регистре РСН
05	НАКОПИТЕЛЬ ГОТОВ ( <i>READY</i> )	Накопитель выбран и готов, отсутствует ошибка записи. В режиме диагностики устанавливается в "I"
04	ОШИБКА ЗАПИСИ ( <i>WRF</i> )	Сигнал выбранного накопителя. В режиме диагностики "0"
03	НАКОПИТЕЛЬ ВЫБРАН ( <i>DRS</i> )	Сигнал накопителя
02	ДОРОЖКА 000 ( <i>TKO</i> )	Сборка сигнала накопителя и (в режиме диагностики) бита 04 регистра РД
01	ИНДЕКС ( <i>IND</i> )	Сборка сигнала накопителя и бита 07 регистра РД в режиме диагностики
00	ПОИСК ЗАКОНЧЕН ( <i>SC</i> )	Сборка сигнала накопителя и бита 06 регистра РД в режиме диагностики

6.29. Вся работа контроллера и дисковой подсистемы осуществляется и отображается через программно-доступные регистры. Управлением движения всей информации через программно-доступные регистры и на дисковую подсистему осуществляет микропрограммная память через микропроцессор. Последовательность выполнения операций отображена в алгоритме работы контроллера (рис. 7 + I5).

Стр.	3.057.05IPЭ				
48		Изм.	Лист	№ докум.	Подп. Дата

Копировал

6.30. Синхронизация работы контроллера осуществлена от синхронизатора на микросхеме К1804 ГТТ, работающей от задающего генератора на кварцевом резонаторе 20 МГц. Цикл синхросистемы 200 ns.

Синхронизация записи данных накопителя осуществляется частотой 10 МГц от делителя частоты на микросхеме К555ТВ6.

6.31. Схема синхронизации контроллера имеет возможность осуществлять останов работы микропрограммы контроллера по любому отрицательному импульсу, перекрывающему тактовый синхрои́мпульс микропроцессора. Для выполнения останова отрицательный импульс должен подаваться на I контакт контрольного разъема X10. Останов будет выполняться в следующем цикле.

6.32. Для запуска после останова необходимо подать отрицательный импульс на 2 контакт контрольного разъема X10.

6.33. Синхронизатор контроллера (микросхема К1804 ГТТ) имеет возможность работы в тактовом режиме, для чего необходимо обрезать связь с корпусом от 2 контакта контрольного разъема X8 и подключить корпус на I контакт разъема X8, а к контрольному разъему X9 подключить кнопку такта, переключающую корпус с I контакта на 2 контакт разъема X9. Переключение кнопки будет запускать синхронизатор на один цикл работы.

6.34. Синхросистема - основной узел декодера данных накопителя представляет адаптивную систему синхронизации, работающую по принципу фазовой автоподстройки частоты, в которой синхрои́мпульсы сигнала VCO привязываются к математическому ожиданию времени появления импульсов сигнала воспроизведения СТСНМЕ. Система состоит (рис. 3) из фазового дискриминатора ФД, фильтра фазовых искажений Ф, токовых ключей ТК, фильтра нижних частот ФНЧ и напряжением управляемого генератора ГУН. Кроме того в систему входят формирователи импульсов Ф1, Ф2 и Ф3.

Име. № подл.	Подп. и дата	Взам. инв. №	Име. № дубл.	Подп. и дата
17-2178	ВЛ-8.12.23			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.051РЭ	Стр.
						49

Копировал

Формат А4

6.35. При наличии фазовых сдвигов  $\Delta\varphi$  между действующими фронтами импульсов сигналов СТЧМЕ и  $VCO$  на выходах ФД вырабатываются импульсы фазовой ошибки и через Ф подаются на ТК. При помощи ТК и ФНЧ эти импульсы преобразовываются в напряжение управления, которое подстраивает частоту ГУНа до значения  $\Delta\varphi = 0$ , т.е. до синфазности действующих фронтов импульсов вышеуказанных сигналов. Таким образом, при колебаниях частоты сигнала воспроизведения СТЧМЕ, которых вызывают колебания скорости вращения дисков накопителей, осуществляется фазовая автоподстройка частоты генератора ГУН. Во время отсутствия команды воспроизведения, синхросистема на номинальной частоте 5 МГц удерживается сигналом Ф1 синхронизатора. Фильтр фазовых искажений Ф укорачивает импульсы фазовой ошибки в режиме синхронизма синхросистемы.

6.36. Сформированный сигнал воспроизведения в виде МЧМ сигнал  $RDS$  поступает на  $D$  вход триггера К531ТМ2, а на вход  $C$  этого триггера через мультиплексор подается сигнал  $VCO$ . С выхода сигнала поступает на схему опознавания маркера  $AI^*$  и через мультиплексор на вход второго триггера, где после опознавания маркера (снятия сигнала  $STOP$ ) происходит преобразование считанного кода МЧМ в код БВН. Таким образом осуществляется декодирование воспроизведенной информации.

6.37. Диагностическая микропрограмма контроллера

6.37.1. Диагностическая микропрограмма предназначена для предварительной проверки исправности ядра контроллера при его включении.

Микропрограммой проверяются:

- микропрограммное устройство управления К1804 ВУ4;
- центральные процессорные элементы К1804 ВС1;
- мультиплексор условий;
- шина данных.

Стр.	3.057.051РЭ				
50		Изм.	Лист	№ докум.	Подп.
				Дата	

Копировал

Объем проверяемой диагностической микропрограммной аппаратуры ограничен объемом свободной области памяти микрокоманд контроллера, а также тем, что используются только рабочие микрооперации.

Объем микропрограммы - 185 микрокоманд.

Микропрограмма разрешена в следующем адресном пространстве памяти микрокоманд: от 002<sub>8</sub> до 273<sub>8</sub>.

6.37.2. Проверка работы ядра контроллера основывается на принципах функционального контроля. Проверяемая микрооперация выполняется с определенным набором операндов и при определенных состояниях элементов структуры. Результаты выполнения микрооперации сравнивается с ожидаемым значением. В случае несовпадения осуществляется динамический останов - заикливание микропрограммы на одной микрокоманде. При правильном выполнении проверяемой микрооперации осуществляется переход к проверке следующей и т.д.

Если все проверяемые элементы контроллера функционируют правильно, осуществляется выход из диагностической микропрограммы - переход к выполнению микропрограммы гашения контроллера и переходит на микропрограмму сканирования.

6.37.3. Адрес динамического останова диагностической микропрограммы позволяет судить о наличии неисправности в определенном элементе контроллера. В диагностической микропрограмме предусмотрены следующие адреса динамического останова (см. табл. 20).

Таблица 20

Адрес (восьмеричн.)	Неисправный элемент
003	Микропрограммное устройство управления (К1804 ВУ4)
006	
007	

Изм. № подл.	Подп. и дата	В зам. инв. №	Име. № дубл.	Подп. и дата
17-2473	ВЛ-87.12.26			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.051PЭ	Стр.
						51

Копировал

Формат Д4

Адрес (восьмеричн.)	Неисправный элемент
010	Мультиплексор условий, шина данных
113	Цепи сдвига или центральные процессорные элементы
116	

6.37.4. В основу определения порядка проверки элементов контроллера положен принцип раскрутки. Проверка начинается с минимально возможного объема аппаратуры и набора микрооперации с постепенным расширением как объема охватываемых проверкой элементов, так и множества проверяемых микроопераций.

Анализ структуры контроллера и множества микроопераций, выполняемых его элементами, позволил определить следующий порядок проверки:

- 1) операция условного перехода;
- 2) логические операции;
- 3) ОЗУ центральных процессорных элементов;
- 4) операции сдвига;
- 5) арифметические операции;
- 6) мультиплексор условий M5;
- 7) остальные операции микропрограммного устройства управления.

Блок схема алгоритма микропрограммной диагностики приведена на рис. 6.

#### 6.38. Тесты микропрограммной диагностики

Ниже представлено краткое описание отдельных тестов, составляющих диагностическую микропрограмму. Для каждого теста приведена следующая информация:

краткое описание его назначения и функций;

шаги теста - последовательность осуществления проверок;

Стр.	3.057.05IPЭ				
52		Изм.	Лист	№ докум.	Подп. Дата

фиксация ошибок, обнаруженных данным тестом.

6.38.1. Тестом проверки условного перехода *CJP* проверяется правильность работы микропрограммного устройства управления при выполнении переходов типа "*CJP*" и "*CONT*". Шаги теста:

- 1) проверка перехода *CJP* при  $CC = 1$  (условие равно 1);
- 2) проверка перехода *CJP* при  $CC = 0$  (условие равно 0).

Ошибки:

1) если заикливание произошло по адресу 003 (*CJP2*), возможны следующие причины:

- ошибка в работе мультиплексора условий ( $CC = 1$ );
- ошибка при инвертировании значения условия (*CH.POL*);
- ошибка выполнения "*CJP*".

2) если заикливание произошло по адресу 006 (*MCUERR*), то возможны следующие причины:

- ошибка в работе мультиплексора условий ( $CC = 0$ );
- ошибка выполнения "*CJP*".

6.38.2. Тестом проверки логических операций проверяется правильность выполнения операций путем проверки правильности выполнения над комбинациями операндов 0000 и *FFFF*, *IIII* и *EEEE*, ..... *FFFF* и 0000, а также над 0000 и "бегущая 1", 0000 и "бегущий 0".

Шаги теста:

- 1) запись константы 0000 в *WRO*, а *FFFF* - в *WR1*;
- 2) проверка операции исключающее ИЛИ *WRO* с *WRO*
- 3) проверка операции исключающее ИЛИ *WRO* с *WR1* и инверсии результата;
- 4) проверка операции исключающее ИЛИ *WRO* с *WR1*;
- 5) проверка операции исключающее ИЛИ *WRO* с *WRO* и инверсия результата;
- 6) увеличение *WRO* на *IIII*, уменьшение *WR1* на *IIII* и повторение 2-5 шагов до достижения значения *WR1* = 0000;

Изм. Лист	№ докум.	Подп.	Дата	Изм. № дубл.	Подп. и дата	Изм. инв. №	Подп. и дата	Изм. № подл.	Подп. и дата
								17-2173	87.12.23

3.057.05IPЭ

Стр.

53

Копировал

Формат А4

- 7) запись 0000 в *WR0*;
- 8) запись инверсии *WR0* в *WR1*;
- 9) проверка операций *WR0 NAM WR0* и *WR0-OR-WR1*;
- 10) проверка операций *WR0-N-WR0* и *WR0-N-WR1*;
- 11) проверка операций инверсия *WR0-N-WR0* и инверсия *WR0-N-WR1*;
- 12) увеличение *WR0* на *IIII* и повторение 8-11 шагов до достижения значения *WR0 =IIII0*.

При любой ошибке происходит заикливание по адресу 007 (*CPUERR*).

6.38.3. Тестом проверки ОЗУ микросхемы *KI804BCI* проверяется правильность адресации и выборки регистров внутреннего ОЗУ микросхемы *KI804BCI*, а также возможность записи и считывания информации ОЗУ. Одновременно частично проверяется операция сложения в АЛУ.

Шаги теста:

1) заполнение ОЗУ константами, используя операцию сложения с константой. Вначале в *WR0(03<sup>v</sup> [0])* записывается константа 0001, а в каждый следующий регистр ОЗУ константа на *IIII* больше, чем в предшествующий. Потом в *WR0* записывается константа на *IIII* больше, чем в *DCR (3У [15])* и т.д. Такая циклическая запись констант, увеличивающихся на *IIII*, продолжается до тех пор, пока в регистре *WR1 (03У [1])* появится константа *110F*. Всего будет сделано 16 циклов;

2) чтение каждого регистра, суммирование их содержимого и проверка суммы.

Ошибки:

при любой ошибке происходит заикливание на адресе 007 (*CPUERR*).

6.38.4. Тестом проверки операции сдвига проверяется правильность выполнения операции сдвига путем проверки правильности выпол-

Стр.	3.057.051PЭ				
54		Изм.	Лист	№ докум.	Подп.
					Дата

Копировал

нения сдвигов вправо и влево констант 8000 и 0001 соответственно.

Шаги теста:

- 1) запись константы 8000 в *WRO* и *D*;
- 2) сдвиг вправо до достижения единиц младшего бита;
- 3) сдвиг влево до достижения единиц старшего бита;
- 4) проверка сдвига вправо только *OЗУ*;
- 5) проверка сдвига влево только *OЗУ*.

Ошибки:

- 1) при ошибке сдвига вправо *OЗУ* и *Q* происходит закливание по адресу *II3 (SHFR)*;
- 2) при ошибке сдвига влево *OЗУ* и *Q* происходит закливание по адресу *II6 (SHFL)*;
- 3) при остальных ошибках происходит закливание по адресу *007 (LPUERR)*.

6.38.5. Тестом проверки арифметических операций проверяется правильность выполнения операций сложения и вычитания путем проверки правильности выполнения этих операций над комбинациями операндов 0000, *IIII* ..... *FFFF*, при этом проверяется и правильность каждой операции при значениях входного переноса равных 0 и 1.

Шаги теста:

- 1) запись константы 0000 в *WRO*;
- 2) совместная проверка операций *R+S* и *S-R*;
- 3) совместная проверка операций *R+S+1* и *R-S-1*;
- 4) совместная проверка операций *R-S* и *S-R-1*;
- 5) совместная проверка операций *R+S* и *S-R*;
- 6) совместная проверка операций *R+S+1* и *S-R-1*;
- 7) увеличение операнда *WRO* на *IIII* и повторение 2-6 шагов до достижения значения *WRO = IIII*.

Име. № подл.	Подп. и дата	Взам. инв. №	Име. № дубл.	Подп. и дата
17-2173	01-87.12.23			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.05IP9	Стр.
						55

Копировал

Формат А4



Ошибки:

при любой ошибке происходит закичивание по адресу 007 (*CPUERR*).

6.38.6. Тестом проверки мультиплексора условий (*MS*) проверяется правильность работы мультиплексора выбора условий для блока микропрограммного управления. Для этого проверяется прохождение значений условий 0 и 1 по линиям флажков *F3*, *C* и *Z* и по линиям шины *BUS 0 - BUS 7*. При этом по возможности на других входах мультиплексера выставляются противоположные значения.

Шаги теста:

1) запись 0001 (бегущей "1") в Q;

2) передача бегущей "1" на внутреннюю шину и проверка "1" на линии *BUS 0*.

Сдвиг "1" влево и повторение этого шага для *BUS 1, BUS 2, ... BUS 7*;

3) проверка "1" на линиях *ZERO, F3* и *C*;

4) проверка "0" на линиях *ZERO, F3* и *C*;

5) запись *FFFE* (бегущего "0") в Q;

6) передача бегущего "0" на внутреннюю шину и проверка "0" на линии *BUS 0*.

Сдвиг "0" влево и повторение этого шага для *BUS 1, BUS 2, ... BUS 7*.

Ошибки:

при любой ошибке БМУ происходит закичивание на адресе 010 (*MSERR*).

6.38.7. Тестом проверки переходов блока микропрограммного управления проверяется правильность работы микропрограммного устройства управления при выполнении всех переходов, кроме "*CJP*".

Переходы типа "*CONT*" и "*CJP*" проверены раньше.

Шаги теста:

1) проверка перехода *CJP* и возврата *CRTN*.

Стр.

3.057.051PЭ

56

Изм. Лист № докум. Подп. Дата

Копировал

Ф.26-01 ГОСТ 2.104-68

- 2) проверка переходов *PUSH, JSRP* и *LDCT*;
- 3) проверка переходов *JRP* и *CJPP*.
- 4) проверка переходов *RFCT* и *RPCT*;
- 5) проверка перехода *LOOP*.

Ошибки:

при любой ошибке БМУ происходит закливание на адресе 006 (MCUERR).

## 7. ПОРЯДОК УСТАНОВКИ

7.1. Контроллер устанавливается и работает в составе вычислительного комплекса в соответствии с рекомендациями, изложенными в руководстве по эксплуатации на вычислительный комплекс СМ I700.

7.2. Запрещается эксплуатировать контроллер в помещении с химически агрессивной средой.

7.3. Съем и установку, а также ремонт контроллера производить только при отключенном питании.

7.4. Произвести внешний осмотр контроллера, убедиться в отсутствии механических повреждений печатной платы, проводников и элементов контроллера.

7.5. По требованию системного программиста или составу вычислительного комплекса на переключателях *SI* установить требуемый адрес вектора прерывания. Для установки "I" соответствующий разряд переключателя выключите (см. табл. 2I).

Изм. № подл.	Подп. и дата	В зам. инв. №	Изм. № дубл.	Подп. и дата
17-2173	ВЛ - 87.12.23			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.05IPЭ	Стр.
						57

Копировал

Формат А4

Таблица 21

Разряды переключателя S1		7	6	5	4	3	2	I	!
Разряды шины данных	I5 I4 I3 I2 II IO 09	08	07	06	05	04	03	02	01 00
Двоичное значение	0 0 0 0 0 0 0	0	I	0	0	0	I	0	0 0
Восьмеричное значение	0 0 0	2		I		0			
16-ричное значение	0		0		9		9		

7.6. По требованию системного программиста или составу вычислительного комплекса на переключателях S2 установите требуемый адрес контроллера (программно-доступных регистров). Для установки "I" соответствующий разряд переключателя выключите (см. табл. 22)

Таблица 22

Разряды переключателя S2		8	7	6	5	4	3	2	I
Разряды шины адреса	I7 I6 I5 I4 I3	I2 II IO 09	08	07	06	05	04	03	02 01 00
Двоичн. значение	I I I I I	I I I I	I	0	0	I	X	X	X X 0
Восьмер. значение	7 7	7		4		4-7		0 - E	
16-ричное значение	F F	F		2-3		0-E			

XXXX - соответствует номеру программно-доступного регистра.

Стр.	3.057.05IPЭ				
58		Изм.	Лист	№ докум.	Подп.
					Дата

Копировал

7.7. По требованиям системного программиста либо составу вычислительного комплекса, установите режим обмена данными с ОБЩЕЙ ШИНОЙ на I и 2 разрядах переключателя S3 в соответствии с табл.23.

Таблица 23

Режим обмена	Разряды переключателя S3	
	Включить	Выключить
I слово	I и 2	-
4 слова	2	I
8 слов	I	2
I6 слов	-	I и 2

7.8. На 3 и 4 разрядах переключателя S3 установите тип подключаемых накопителей в соответствии с табл. 24.

Таблица 24

Тип накопителя	Разряды переключателя S3	
	Включить	Выключить
320 цилиндров, 6 дорожек	3 и 4	-
320 цилиндров, 8 дорожек	4 0	3 1
I100 цилиндров, 7 дорожек	3	4
I064 цилиндров, 8 дорожек	-	3 и 4

7.9. Установите контроллер в соответствующие разъемы монтажной панели вычислительного комплекса или блока расширителя (согласно руководству по эксплуатации вычислительного комплекса СМ I700 I.700.01ЗРЭ.

7.10. С помощью плоских кабелей подключить к контроллеру требуемое число накопителей: магистральный кабель от накопителей подключить к разъему X5, радиальный кабель от накопителя № 0 и № I к

Име. № подл.	Подп. и дата	Взам. инв. №	Име. № дубл.	Подп. и дата
17-2173	21.12.23			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.05IPЭ	Стр.
						59

Копировал

Формат А4

разъему X6 и радиальный кабель от накопителя № 2 и № 3 к разъему X7.

## 8. ПОДГОТОВКА И ПОРЯДОК РАБОТЫ

8.1. Включение питания вычислительного комплекса в контроллере должно запустить режим микродиагностики, о чем свидетельствует зажигание светоизлучающего диода красного цвета на плате контроллера.

8.2. После благополучного завершения микродиагностики светоизлучающий диод гаснет и контроллер готов к работе с вычислительным комплексом, т.е. можно пускать программу или диагностические тесты.

8.3. Если светоизлучающий диод не гаснет, это означает, что микродиагностика не завершена и контроллер требует ремонта. Микропрограмма остановлена на адресе ошибки.

## 9. ИЗМЕРЕНИЕ ПАРАМЕТРОВ, РЕГУЛИРОВАНИЕ И НАСТРОЙКА

9.1. Измерение параметров, регулирование и настройка синхросистемы декодера осуществляются осциллографом, руководствуясь рис.4.

9.2. Проверка и регулировка длительности импульсов сигнала воспроизведения осуществляется осциллографом на контрольном контакте TP2. При этом синхронизация осциллографа внутренняя, а длительность импульсов на  $55\text{ ns}$  регулируется резистором R9.

9.3. Проверка и регулировка длительности импульсов сигнала *RDS* на  $110\text{ ns}$  осуществляется осциллографом на контакте TP3, а при надобности подстройка осуществляется резистором R14. Синхронизация осциллографа - внутренняя.

9.4. Регулировка и проверка длительности импульсов синхросигнала VCO на  $40\text{ ns}$  выполняется осциллографом на контакте TP4. Синхро-

Стр.	3.057.05IPЭ				
60		Изм.	Лист	№ докум.	Подп.

Копировал

низация осциллографа - внутренняя, а регулировка длительности осуществляется резистором R49.

9.5. При выполнении условий по пп. 9.2-9.4, величина постоянного напряжения на контакте ТР1 должна быть от +1,8 до +2,1 V. Если напряжение на ТР1 выше или ниже указанного, отверткой из изоляционного материала регулируя конденсатор С24 на ТР1, выставьте уровень напряжения в пределах от 1,9 до 2,0 V. Замеры уровня напряжения допускается производить с откалиброванным осциллографом.

Примечание. Длительности импульсов замерять на уровне 0,5 амплитуды. Точность выставления длительности импульса  $\pm 10\%$ .

9.6. Проверку функционирования контроллера выполнить в составе ВК СМ 1700 прогоном тестов (EVRWA, EVRWB, EVRWC, EVRWD, EVRWE, EVRA D на сформатированном рабочем накопителе. (Тесты для контроллера без схемы коррекции ошибок выполнять с установленным флагом события №3).

#### 10. ВОЗМОЖНЫЕ НЕИСПРАВНОСТИ И СПОСОБЫ ИХ УСТРАНЕНИЯ

10.1. Возможные неисправности и способы их устранения приведены в табл. 25.

Таблица 25

Наименование неисправности	Вероятная причина	Метод устранения
1. Индикатор диагностики погашен, но контроллер не отвечает на обращение с ОИ	На переключателях S2 не правильно установлен адрес контроллера	Проверить и, если требуется, установить правильный адрес контроллера
2. Программа не получает требуемого	На переключателях S1 не правильно	Проверить и, если требуется, установить правиль-

3.057.05IP3

Стр.

61

Изм. Лист № докум. Подп. Дата

Копировал

Формат А4

Изм. № подл.	Подп. и дата	Взам. инв. №	Изна. № дубл.	Подп. и дата
11-2173A	02.08.04.13	17-2173		

Наименование неисправности	Вероятная причина	Метод устранения
вектора прерывания	установлен адрес вектора прерывания	ный адрес вектора прерывания
3. Не считывается файл дефектных секторов	На 3,4 разрядах переключателя S3 не правильно установлен тип накопителя	Проверить и, если требуется, установить правильный тип накопителя
4. При одновременной работе контроллера с другими устройствами, другие устройства начинают фиксировать "ошибку позднего ответа ОШ"	Перегрузки ОШ	1. Подключить контроллер на более низкий приоритет ОШ 2. Установить на 1,2 разрядах переключателя S3 режим обмена данными с меньшим числом слов
5. Горит индикатор микродиагностики	Неисправность ядра контроллера	Контроллеру требуется ремонт

10.2. Причины неисправностей микродиагностики по адресу останова программы микродиагностики (постоянно горит индикатор микродиагностики).

10.3. Неисправности, фиксируемые в диагностических программах тестов, отображены в описаниях тестов диагностических программ и выводятся на экран дисплея или печатающее устройство.

## II. ТРАНСПОРТИРОВАНИЕ И ХРАНЕНИЕ

II.1. Транспортирование контроллера производить в упакованном виде в транспортной таре всеми видами транспорта на любые расстояния при условии воздействия следующих климатических факторов:

Стр.	3.057.05IPЭ				
62		Изм.	Лист	№ докум.	Подп.

Копировал

- 1) температура окружающего воздуха от минус 50 до плюс 50 °С;
- 2) относительная влажность воздуха при температуре 30 °С до 95 %;
- 3) атмосферное давление от 84 до 107 кПа;
- 4) транспортная тряска с ускорением 3g при частоте ударов от 80 до 120 в минуту.

II.2. Упаковка должна обеспечить сохранность контроллера от всякого рода повреждений при воздействии ударных нагрузок и климатических факторов на весь период транспортирования и хранения у потребителя в пределах гарантийного срока хранения.

II.3. Хранение должно осуществляться в складских помещениях (у изготовителя) в упаковке при температуре от плюс 5 до плюс 35 °С с относительной влажностью воздуха не более 85 %.

В помещениях для хранения не должно быть примесей (паров, кислот, щелочей), вызывающих коррозию.

II.5. Для подготовки к эксплуатации после транспортирования и хранения в зимних условиях предусмотрено время выдержки в нормальных условиях эксплуатации в упаковке в течение 24 ч.

Изм. № подл.	Подп. и дата	Взам. инв. №	Изм. № дубл.	Подп. и дата
17-2173	Вк - 87.12.23			

Изм.	Лист	№ докум.	Подп.	Дата	3.057.051РЭ	Стр.
						83

Копировал

Формат А4



# Лист регистрации изменений

№ докум.	Номера листов (страниц)				Всего листов (страниц) в докум.	№ докум.	Входящий № сопроводительного докум. и дата	Подпись	Дата	
	измененных	замененных	новых	аннулированных						
Стр.	3.057.051PЭ									
64										

Копировал

Формат А4