

КОМПЛЕКС ВЫЧИСЛИТЕЛЬНЫЙ СМ I700

Заводской № 0580 Год выпуска 1989

КОНТРОЛЛЕР СВЯЗИ МНОГОФУНКЦИОНАЛЬНЫЙ  
СМ I700.4304

Руководство по эксплуатации

IЭЭ.055.43I PЭI

Часть 2

Приложение

Книга

OldPC.ru

3 0 2 9

музей компьютеров

Утвержден

З.055.43IP3-IV

КОНТРОЛЛЕР СВЯЗИ МНОГОФУНКЦИОНАЛЬНЫЙ

СМ Г700.4304

Руководство по эксплуатации

Часть 2

Приложение

З.055.43IP3I

Инв. № подл. 17-1601	Подп. и дата 28.04.88	Взем. инв. №	Инв. № дубл.	Подп. и дата
-------------------------	--------------------------	--------------	--------------	--------------

1987



	Лист
Рис. 19. Последовательность управления микропрерыванием . . . . .	16
Рис. 20. Схема формирования адреса MW . . . . .	17
Рис. 21. Микропрограммная память и контроль паритета . . . . .	17
Рис. 22. Основной синхронизатор . . . . .	17
Рис. 23. Схема ALU . . . . .	18
Рис. 24. Схема управления местной памятью . . . . .	18
Рис. 25. Схема чтения регистров DEF . . . . .	19
Рис. 26. Схема записи регистров DEF . . . . .	19
Рис. 27. Схема управления медленным чтением/записью . . . . .	20
Рис. 28. Последовательность управления ПМЛ (D73) медленного чтения/записи . . . . .	20
Рис. 29. Временная диаграмма ПМЛ медленного чтения/записи (D 73)-ASYNC CS FMA . . . . .	21
Рис. 30. Временная диаграмма ПМЛ медленного чтения/записи (D 73)-USRT CS . . . . .	21
Рис. 31. Временная диаграмма ПМЛ медленного чтения/записи (D 73)-BAG CS . . . . .	22
Рис. 32. Блок-схема УПКС . . . . .	23
Рис. 33. Временная диаграмма опознания блокировки на УПКС . . . . .	23
Рис. 34. Временные диаграммы работы УПКС . . . . .	24
Рис. 35. Блок-схема МКСС . . . . .	25
Рис. 36. Временная диаграмма чтения/записи МКСС . . . . .	25
Рис. 37. Начальное установление переключателей . . . . .	26
Рис. 38. Заглушки одноканальные . . . . .	27

Изм. № подл.	Подп. и дата
17-1601	СВ - 8.04.29
Взам. инв. №	Подп. и дата
Изм. № дубл.	Подп. и дата

Общая блок-схема связей МКС

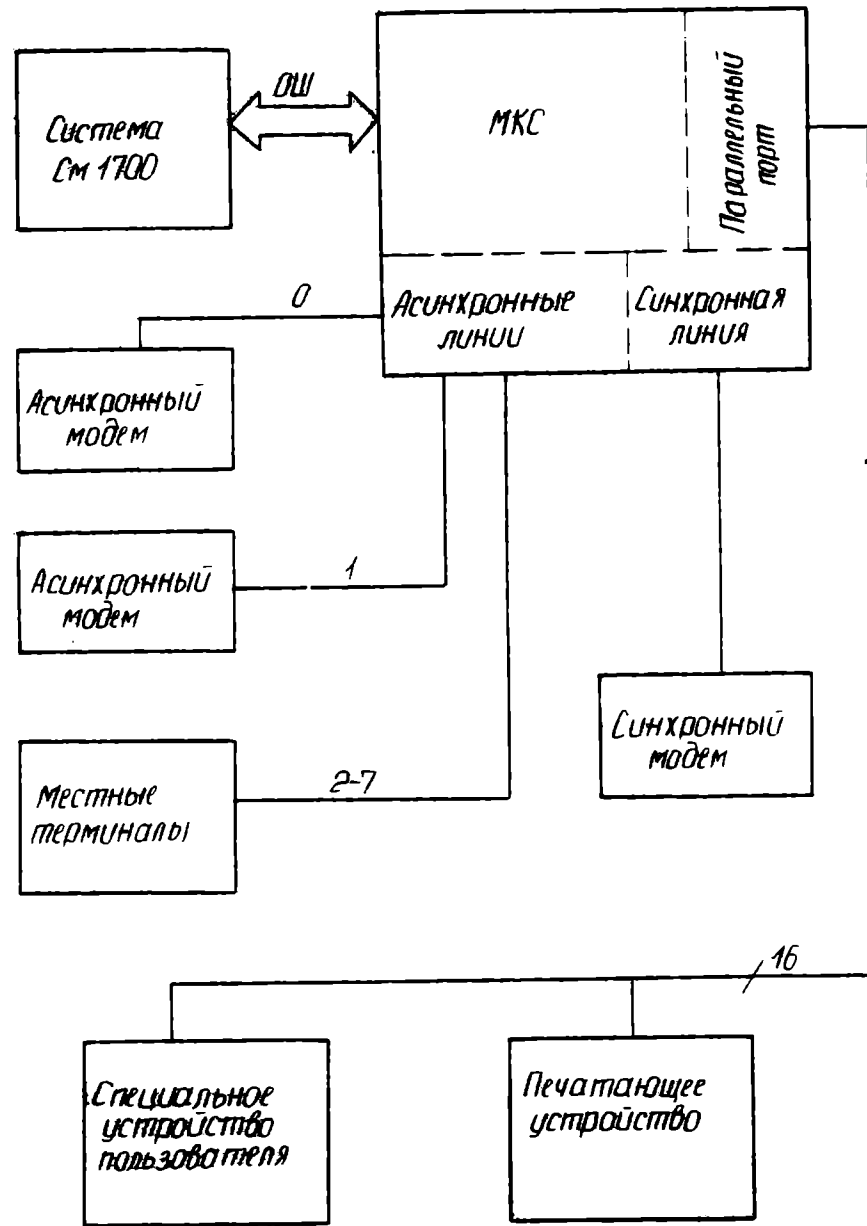


Рис. 1

Компоненты МКС и распределительной панели

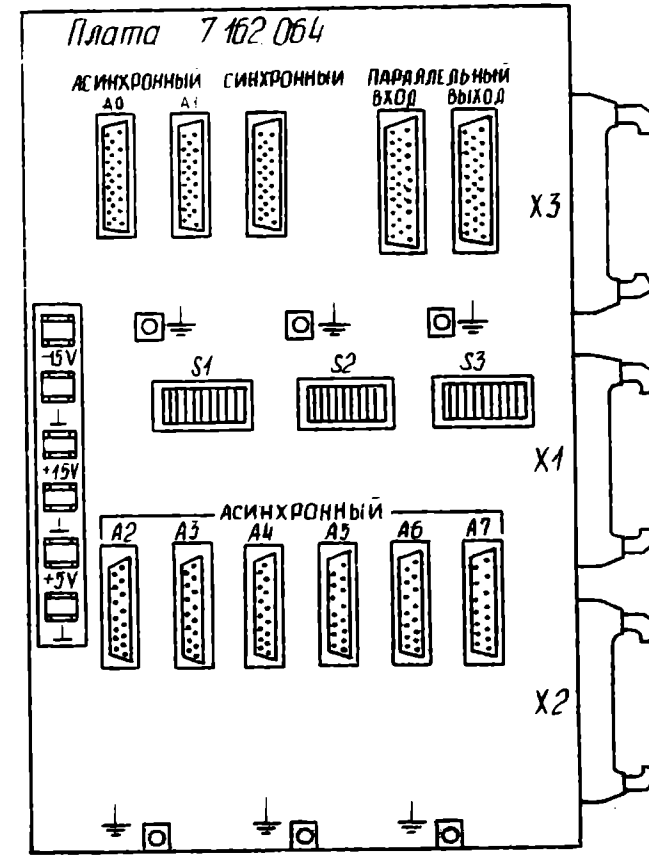
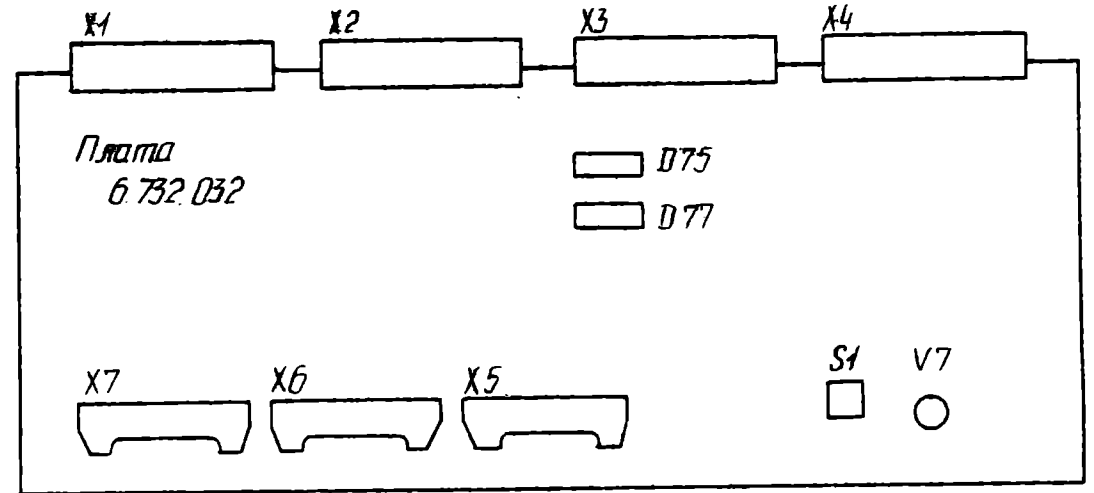


Рис. 2

OldPC.ru  
3029  
Музей компьютеров

Изм. № порол.	Подп. и дата	Взам. инв. №	Изм. № дубл.	Подп. и дата
17-1601	87-04-29			

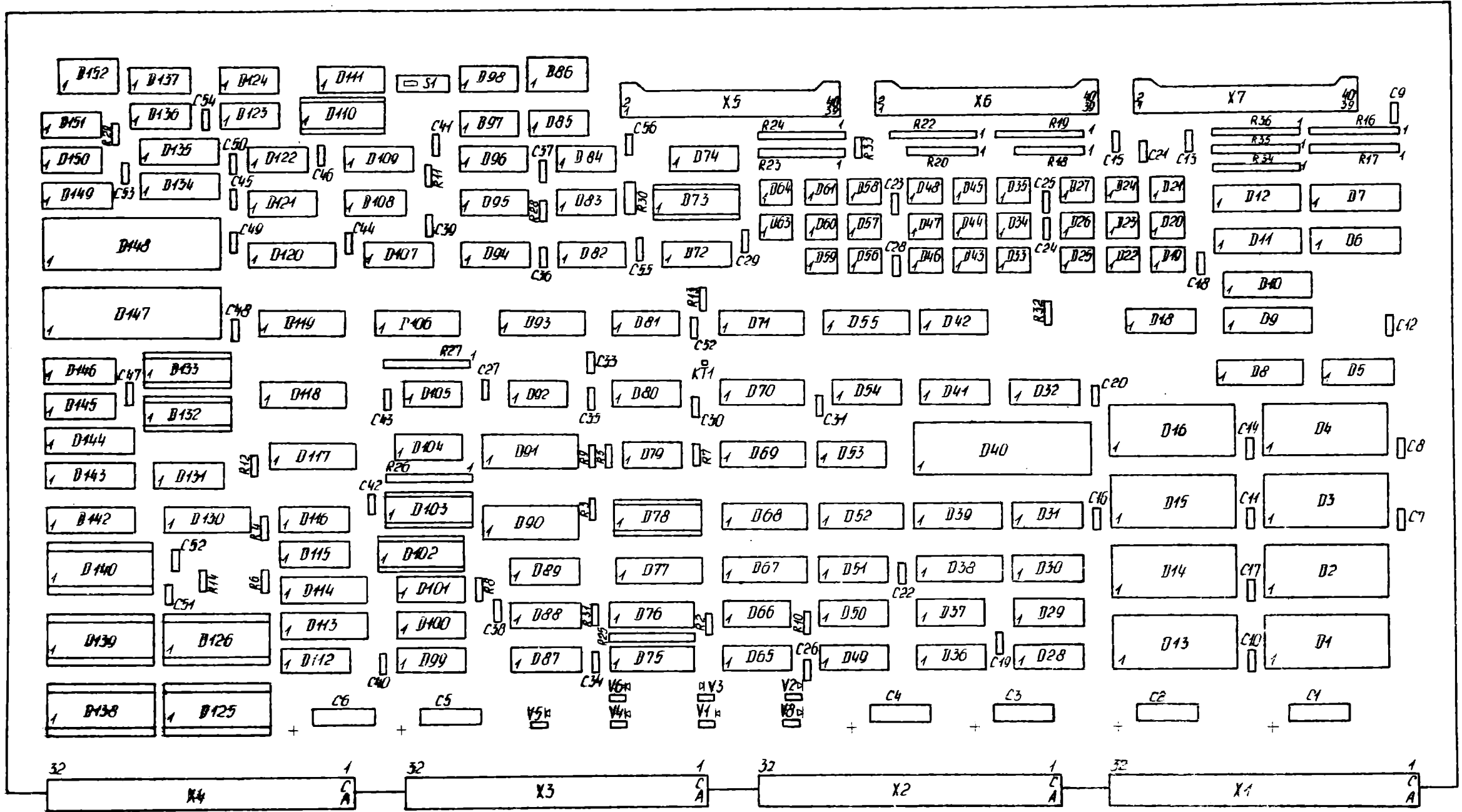


Рис. 3

Имя, № подл. 17-1601  
 Подп. и дата 87.04.88  
 Взам. инв. №  
 Имя, № подл.

Структурная схема МКС

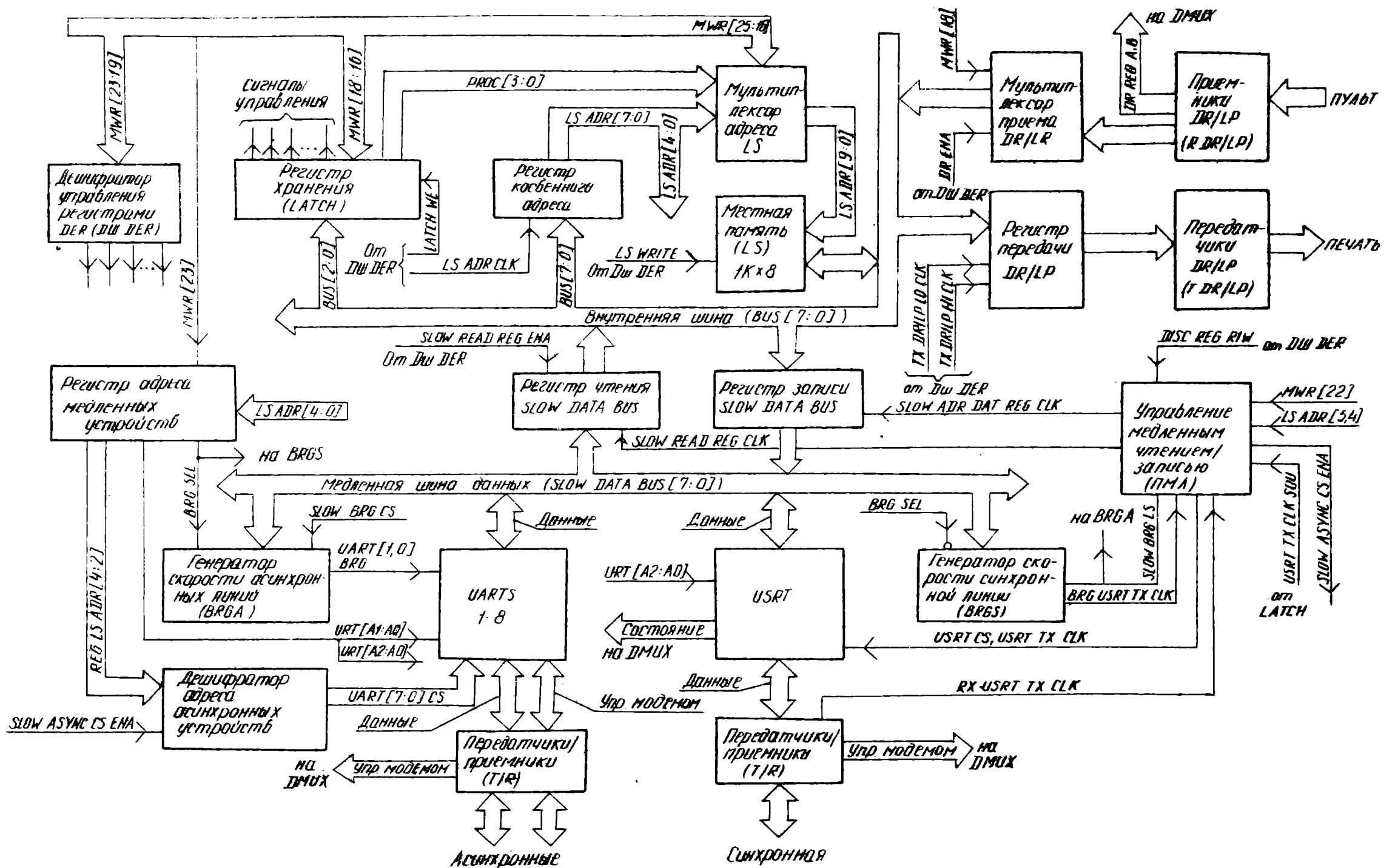


Рис. 4 (лист I)

Изм. № подл. 11-1601 Подп. и дата 01.04.29

Структурная схема МКС

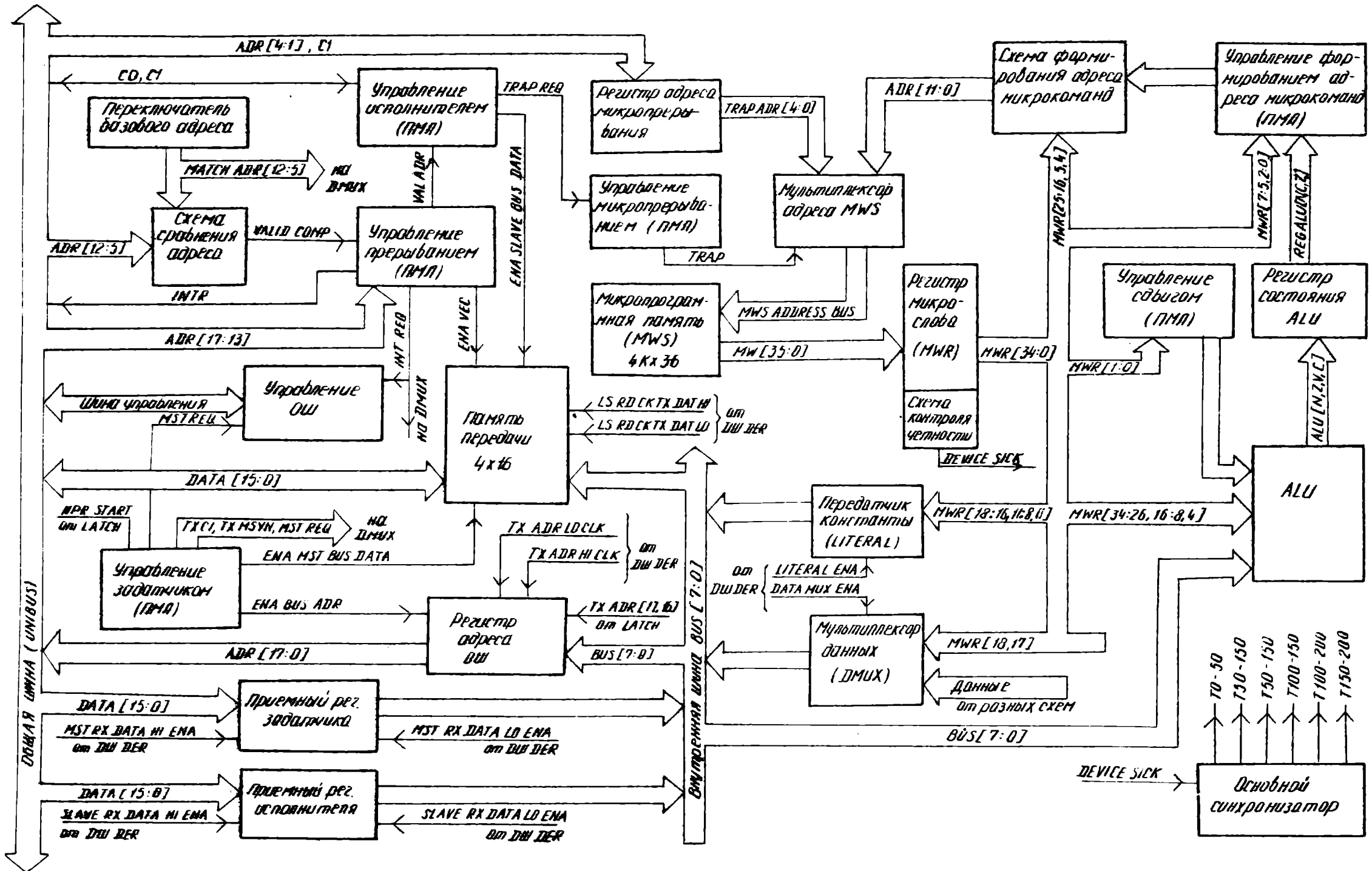


Рис. 4 (лист 2)

Инв. № подл. 17-1601  
 Подп. и дата 04-07-04-29  
 Взам. инв. № Инв. № дубл.  
 Подп. и дата



Схема управления задатчиком ОШ

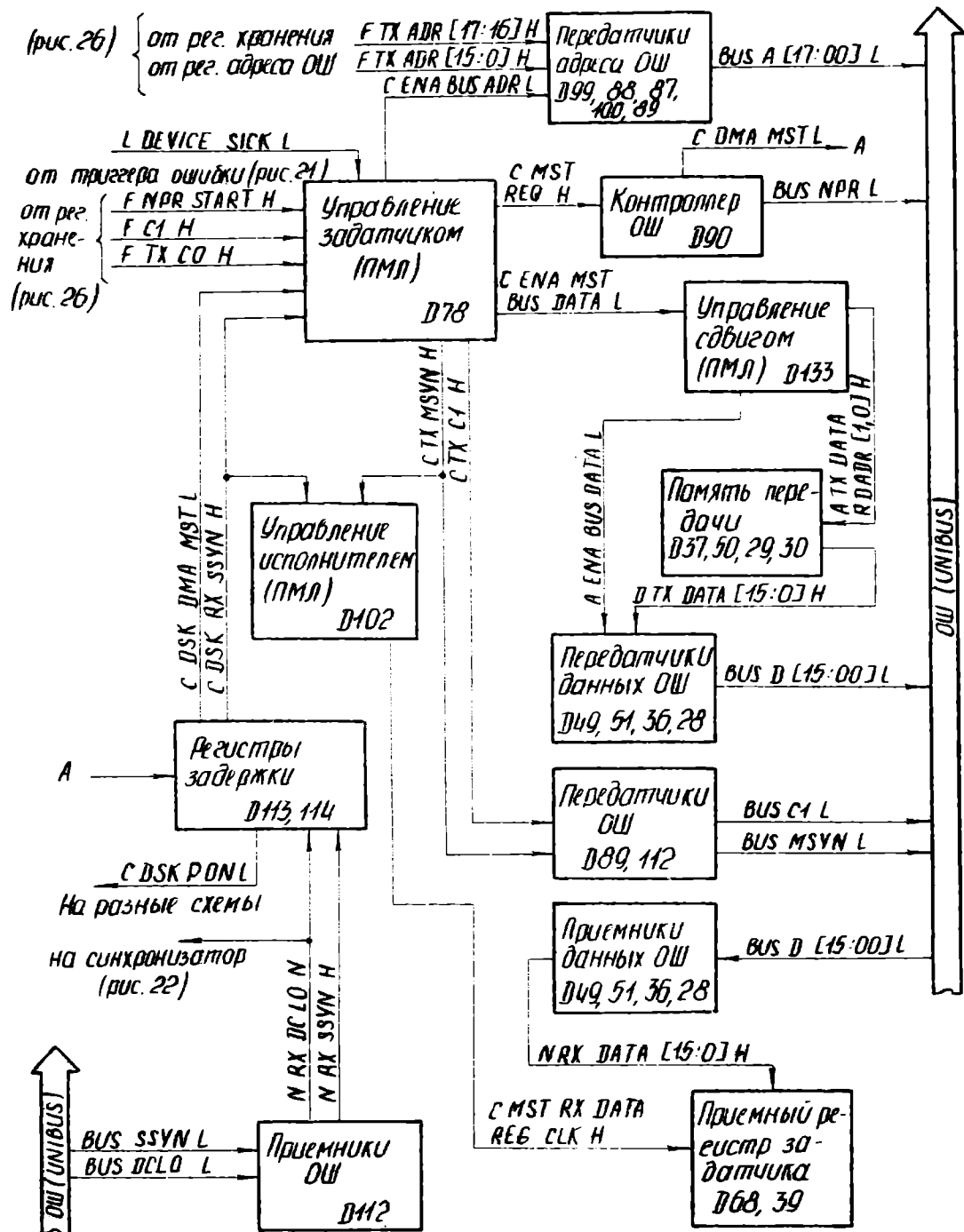


Рис. 5

Последовательность управления задатчиком (ПМЛ D78)

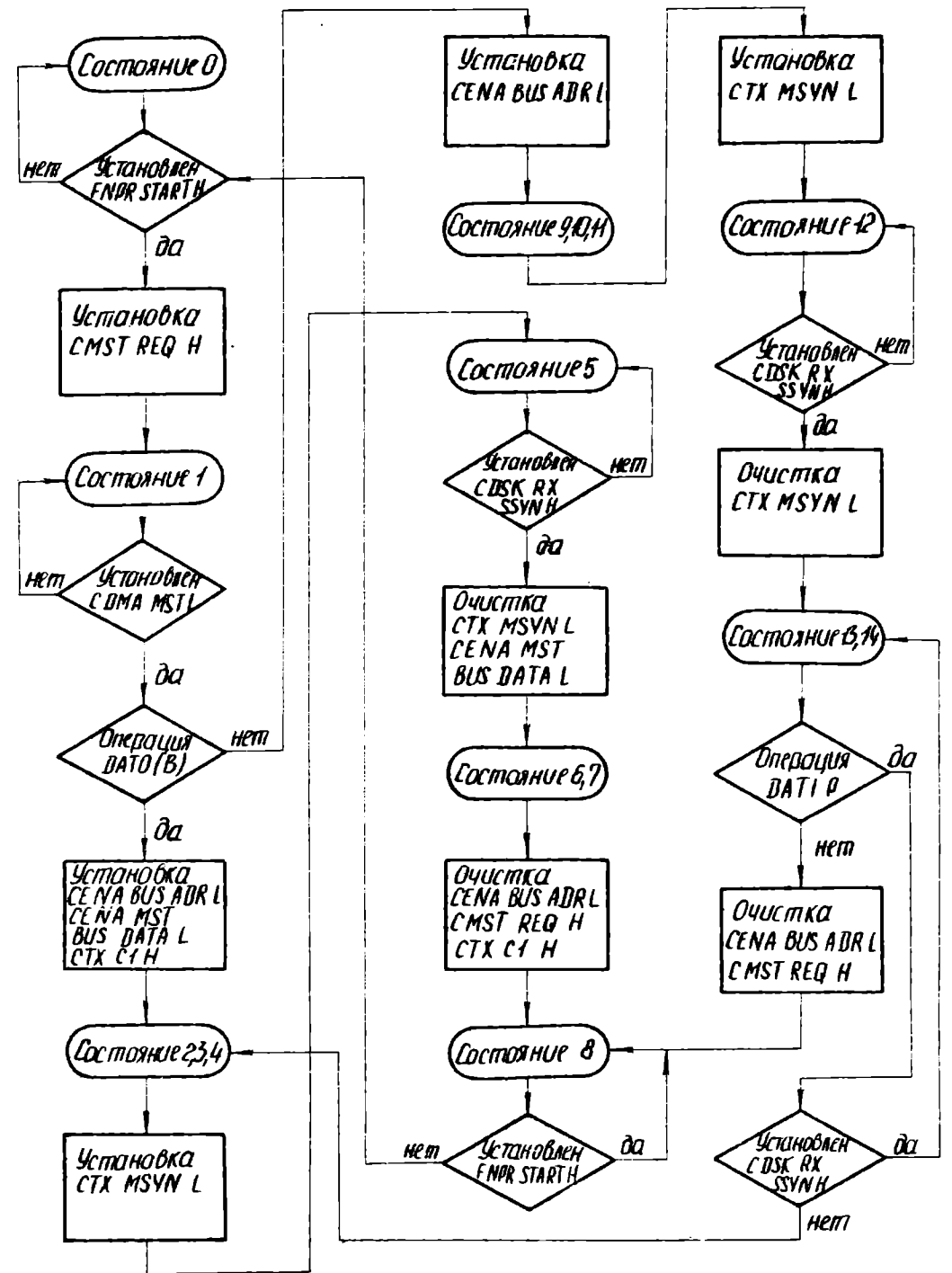


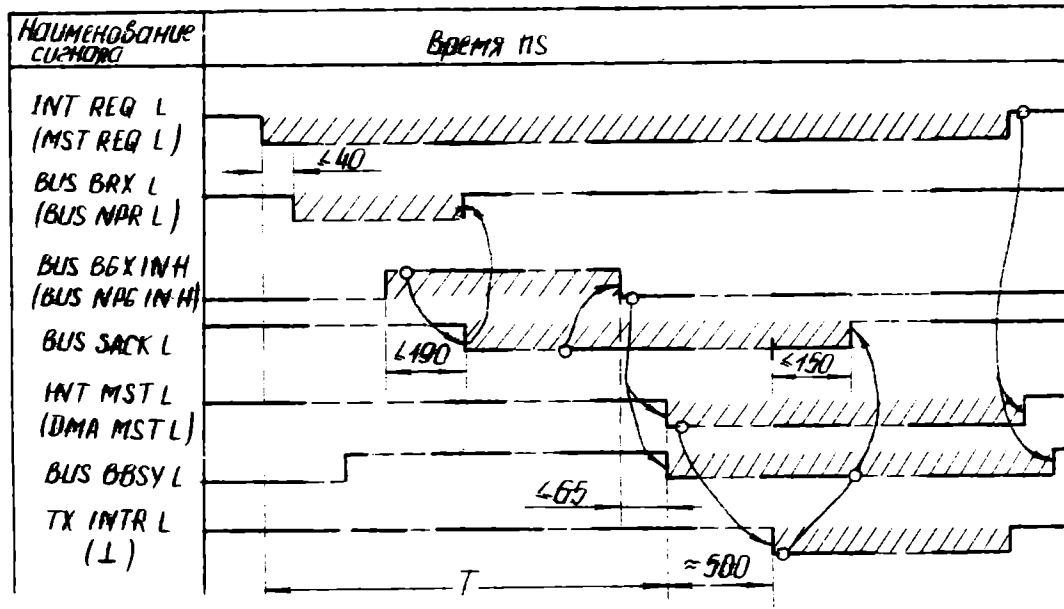
Рис. 6

Имя, № подл.	11-1601
Имя, № дубл.	
Взам. инв. №	
Подп. и дата	

11-1601  
87.01.29

Временная диаграмма контроллера ОШ П90 (D9I)

Временная диаграмма ПММ управления задатчиком (D78) - DАТО(B)



Примечание: Управление сигналом INT REQ (MST REQ)  
TX INTR L см. рис. 8 и рис. 15

Рис. 7

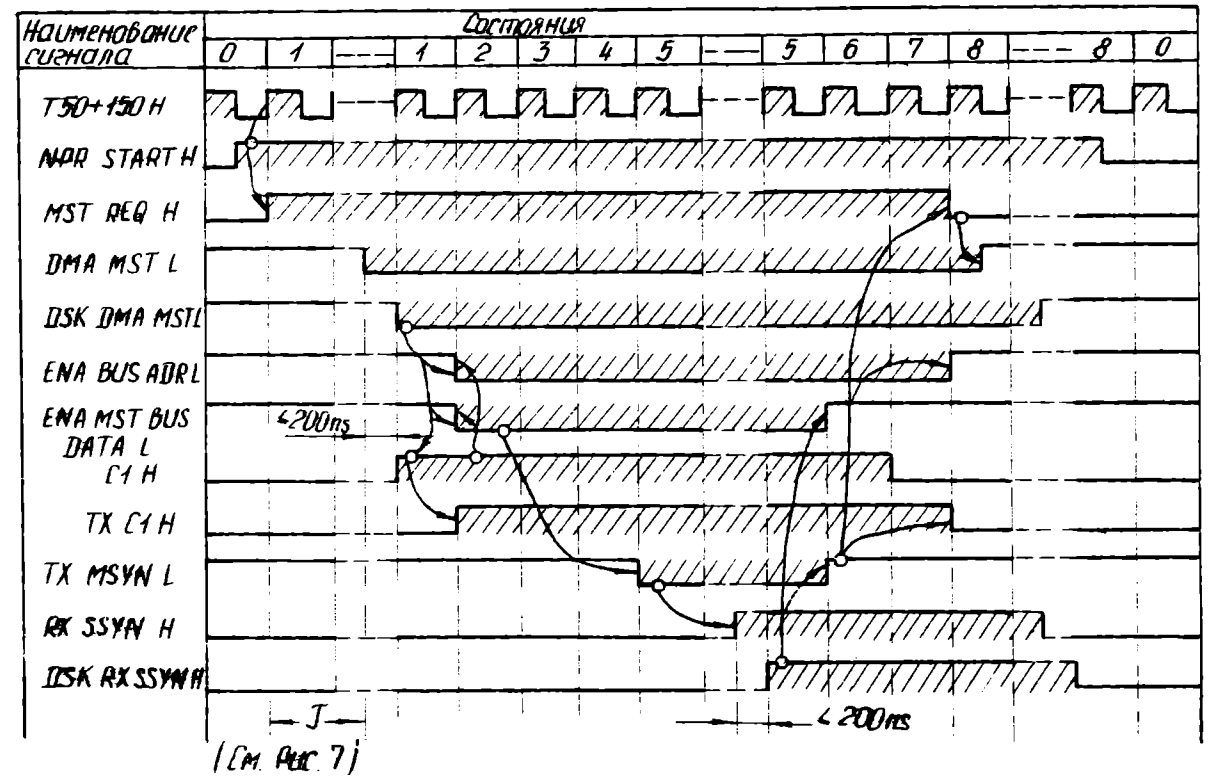


Рис. 8

Изм. № подл.	Подп. и дата	Изм. № дубл.	Подп. и дата
17-1601	87.04.28		

Изм.	Лист	№ докум.	Подп.	Дата

3.055.43IPЭI

Лист

9

Копировал

Формат А3

Временная диаграмма управления зататчиком ( D78) - D AT1

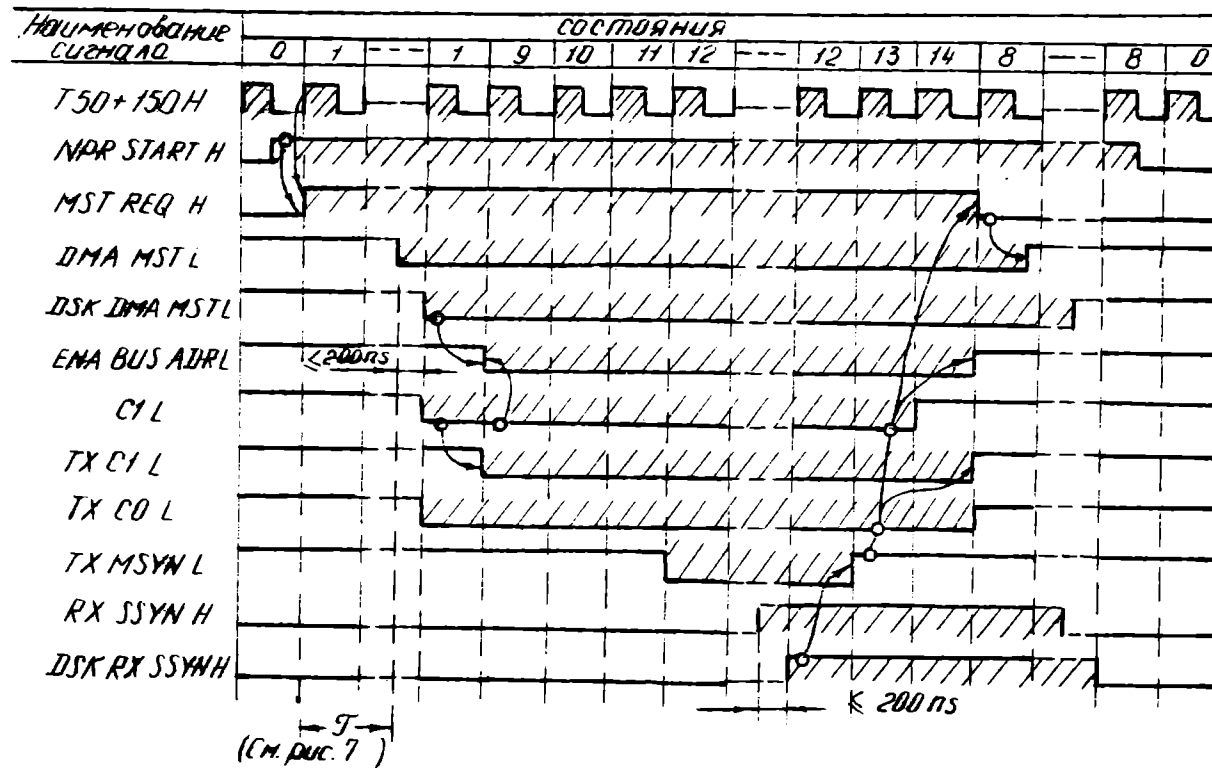


Рис. 9

Имя. № подл.	Подп. и дата	Взам. инв. №	Имя. № дубл.	Подп. и дата
17-1601	8. 8. 81. 04. 29			

Изм.	Лист	№ докум.	Подп.	Дата

3.055.43IPЭ1

Лист  
10

Копировал

Формат А3

Временная диаграмма управления зататчиком (D 78) - PATIP

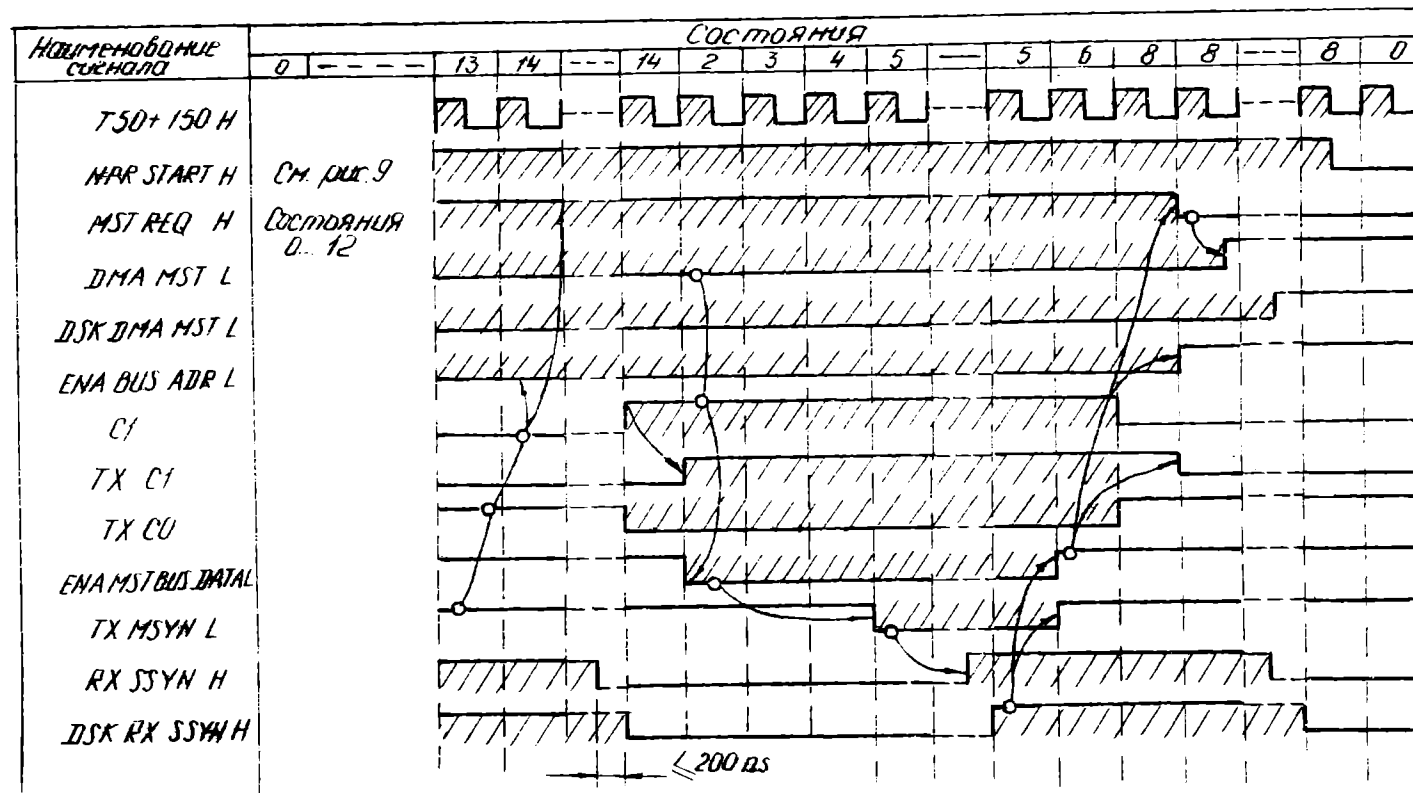


Рис. 10

Изм. № подл.	Подл. и дата	Взам. инв. №	Изм. № дублик.	Подл. и дата
17-1001	88-87.04.29			

Изм. Лист	№ докум.	Подп.	Дата

3.055.43IPЭI

Лист II

Копировал

Формат А3

Схема управления ОШ

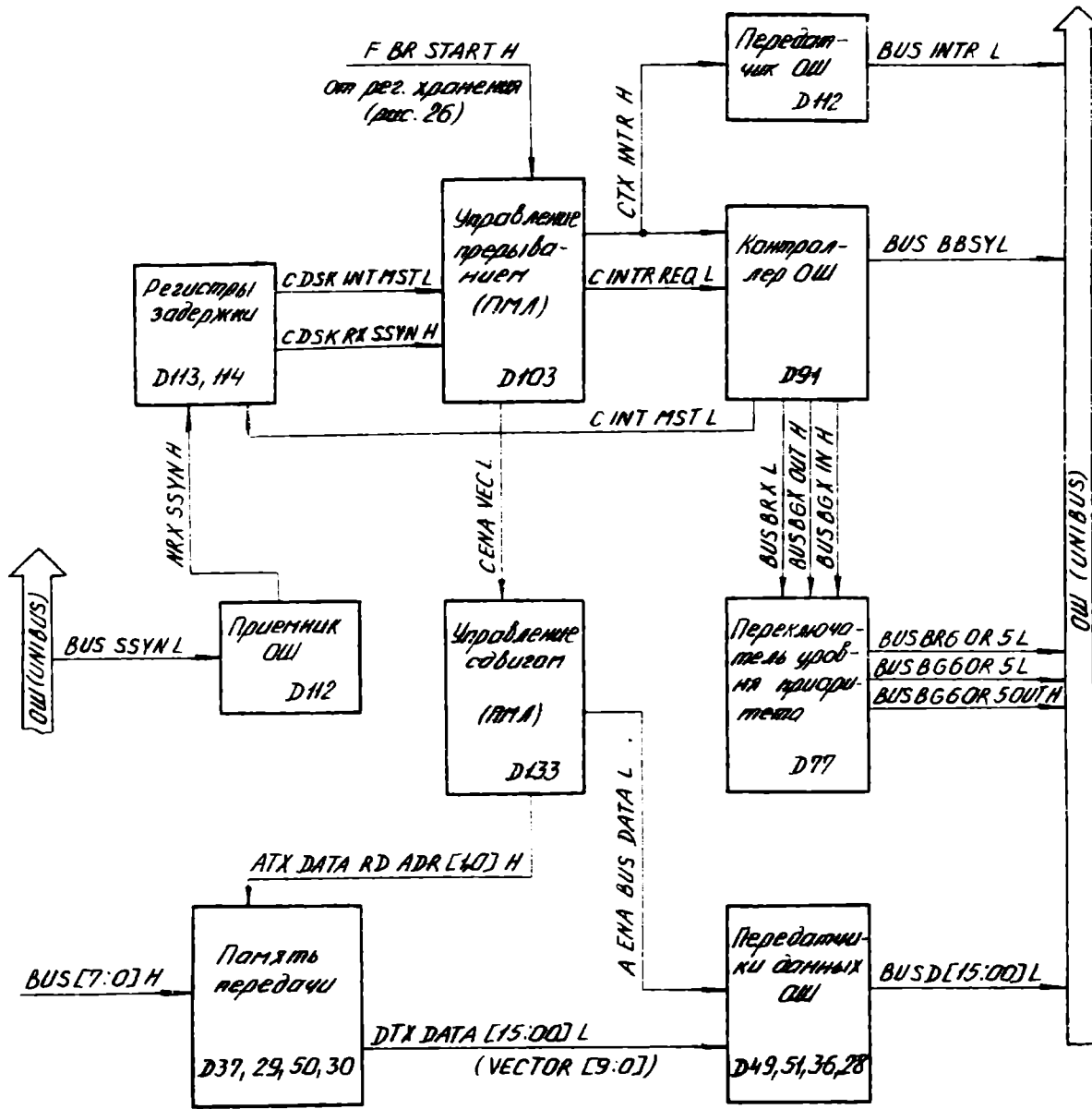


Рис. 11

Последовательность управления прерыванием ОШ

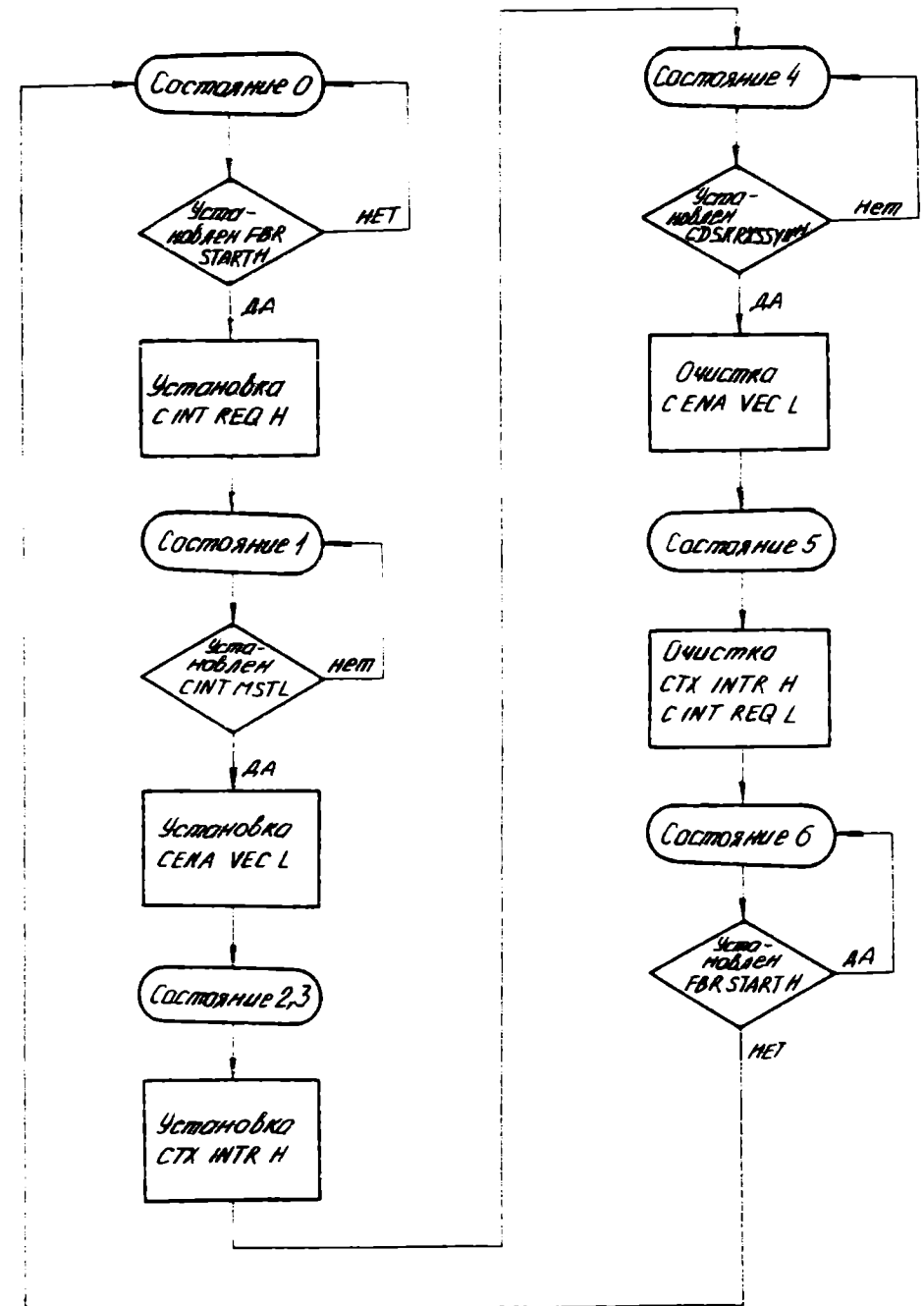


Рис. 12

Име. № подл.	Подп. и дата
17-1801	87.04.28
Взам. инв. №	Име. № дубл.
Подп. и дата	Подп. и дата

Изм.	Лист	№ докум.	Подп.	Дата

3.055.43IPЭИ

Временная диаграмма управления прерыванием (ПМЛ D103)

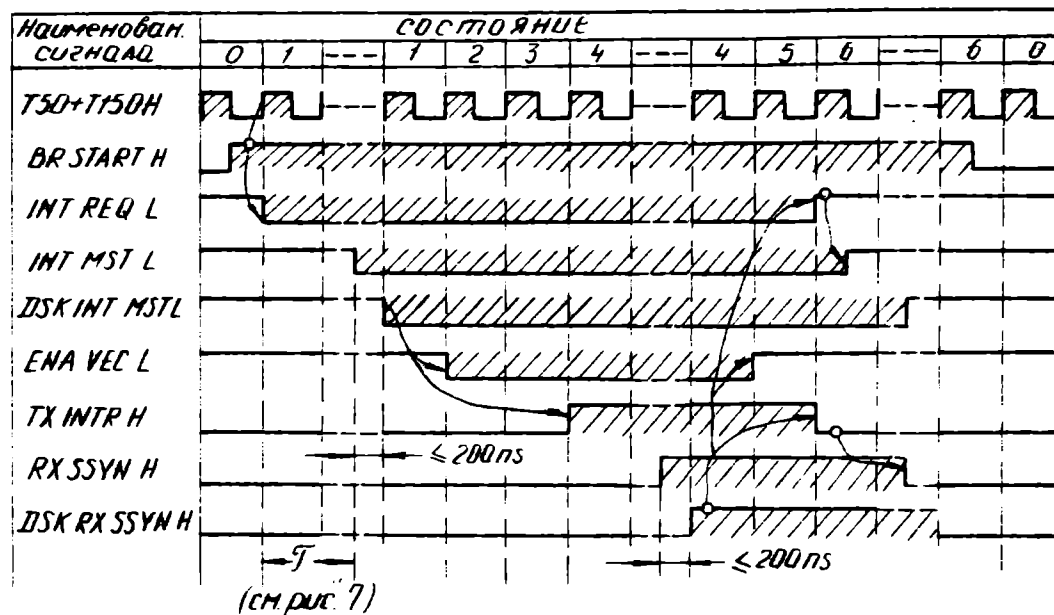


Рис. 13

Имя. № подл.	Подп. и дата	Взам. инв. №	Имя. № дубл.	Подп. и дата
17-1601	88 - 8.1.04.20			

Изм.	Лист	№ докум.	Подп.	Дата

3.055.43IPЭ1

Лист  
13

Копировал

Формат А3

Схема управления исполнителем ОШ

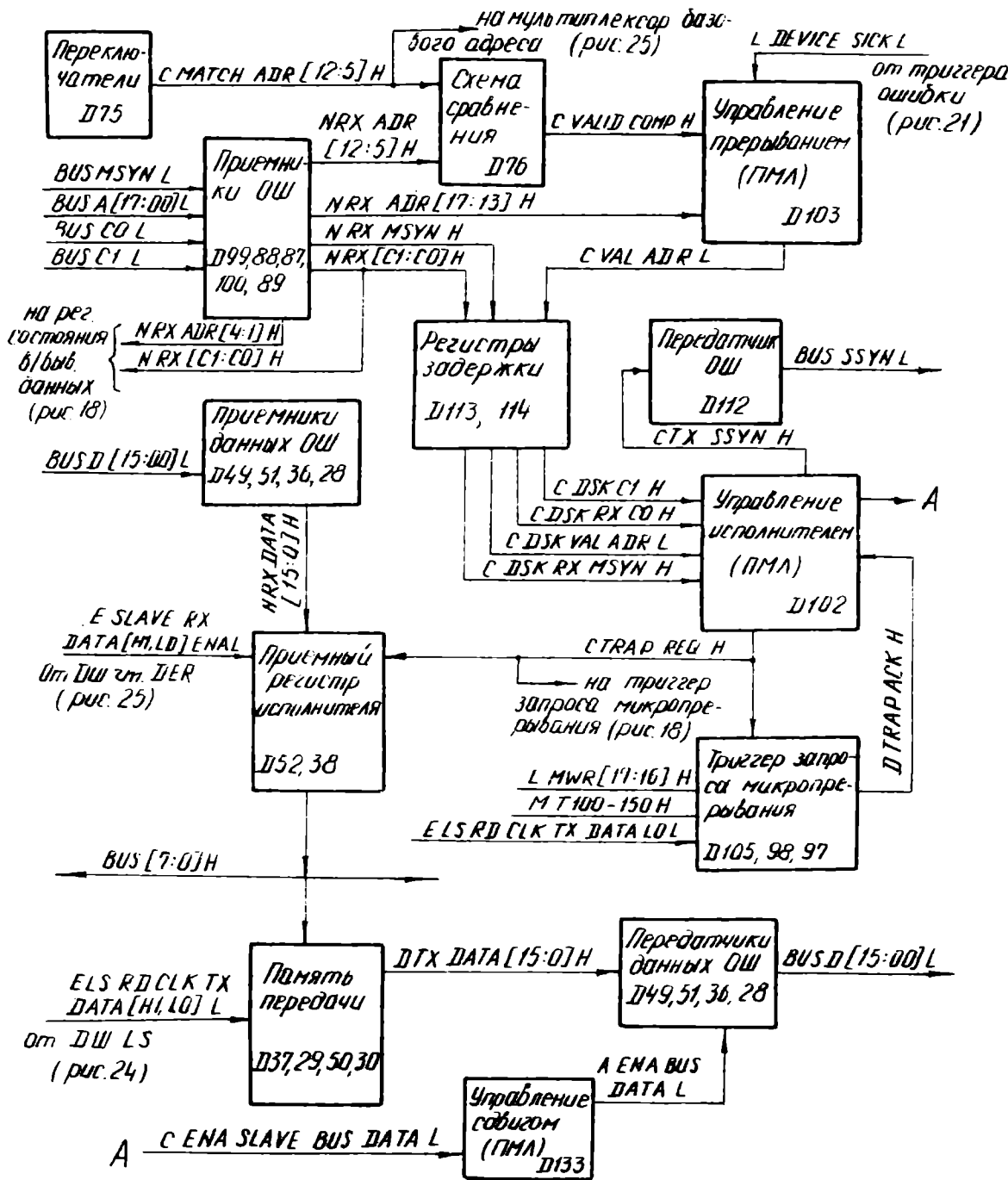


Рис. 14

Последовательность управления исполнителем

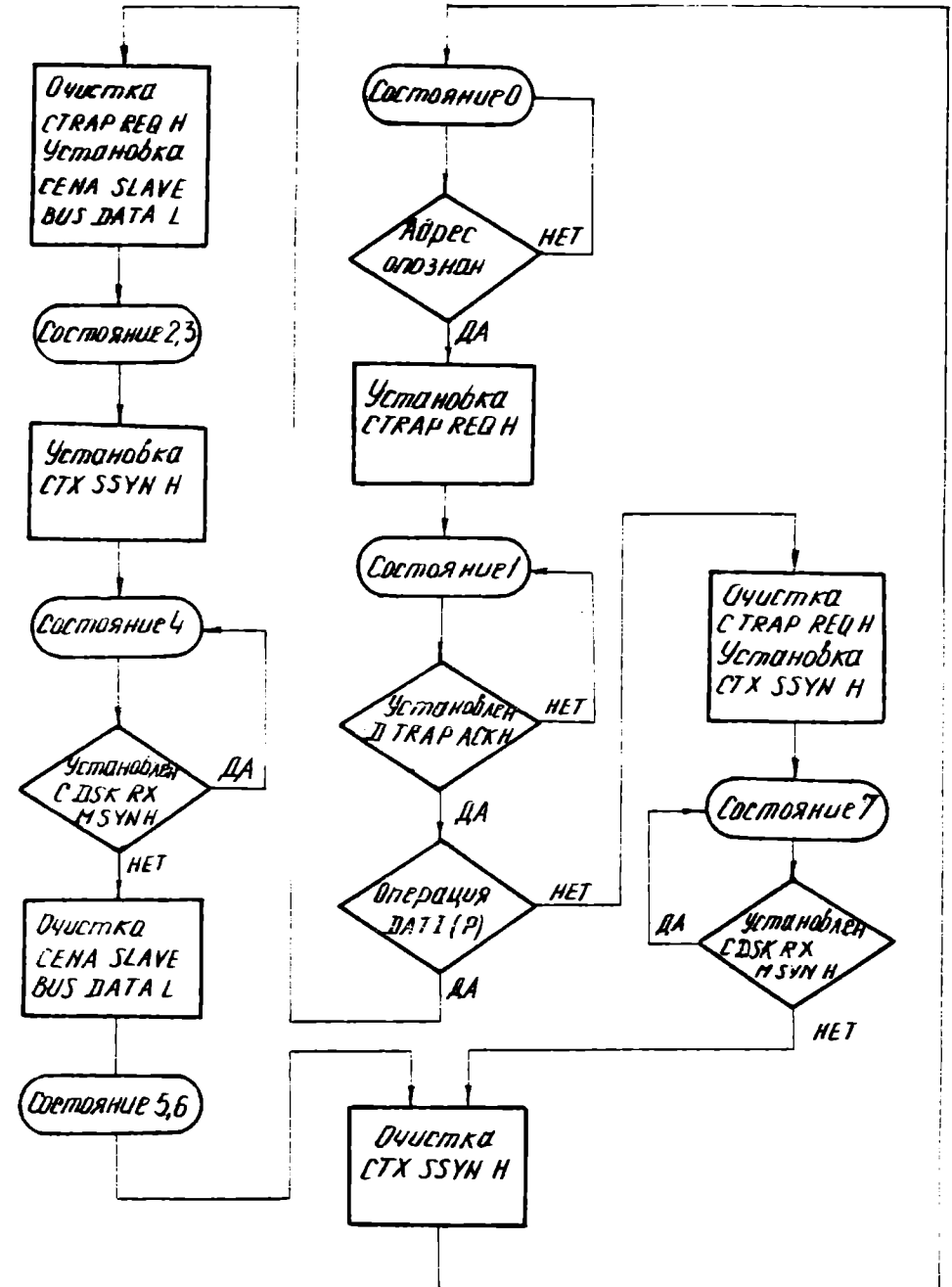


Рис. 15

Имя, № подл.	Подп. и дата
Имя, № инв.	Имя, № дубл.
Взам. инв. №	
Подп. и дата	27.04.28
Имя, № подл.	17-1601

Изм.	Лист	№ докум.	Подп.	Дата

3.055.43IPЭ1

Лист  
14

Копировал

Формат А3

Временная диаграмма управления исполнителем  
(DIO2) - DAT0

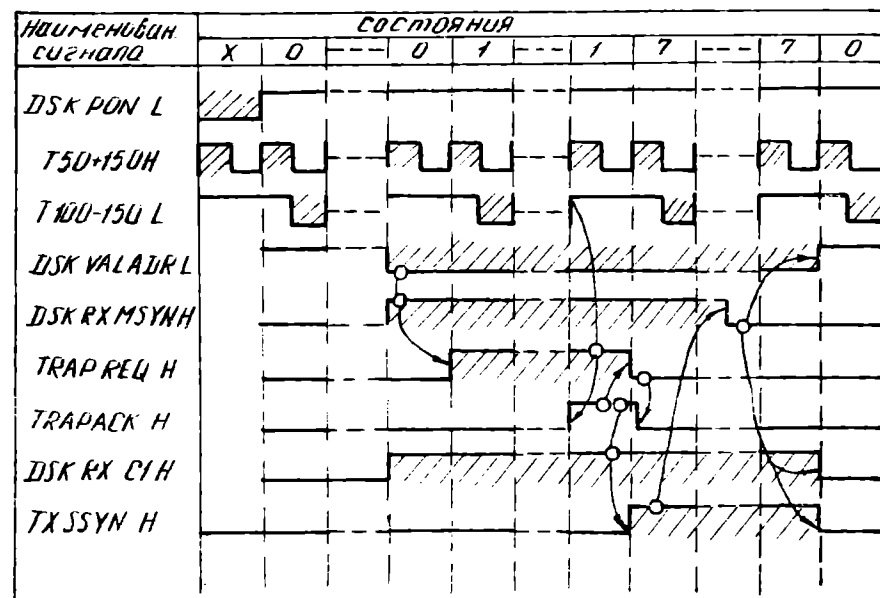


Рис. 16

Временная диаграмма управления исполнителем  
(DIO2) - DAT1

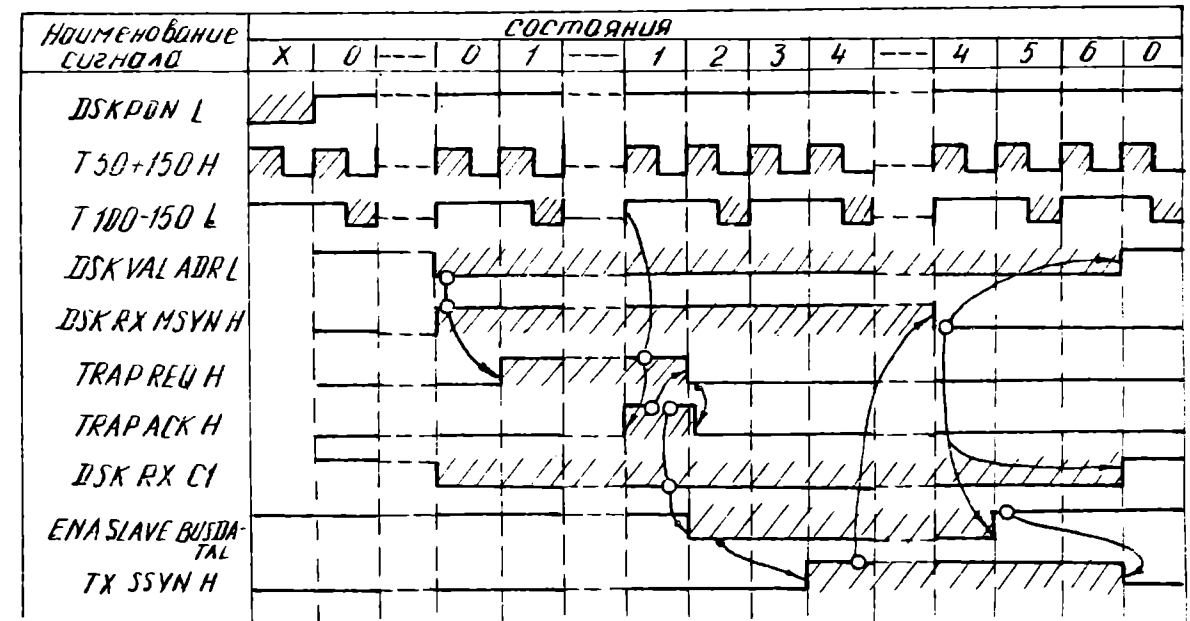


Рис. 17

Изм. № подл. 11-1601  
Подп. и дата 87.04.29  
Взам. инв. №  
Инд. № дубл.  
Подп. и дата  
Изм. инв. №

Изм. Лист № докум. Подп. Дата

3.055.43IPЭI

Лист 15

Копировал

Формат А3



Схема микропрерывания

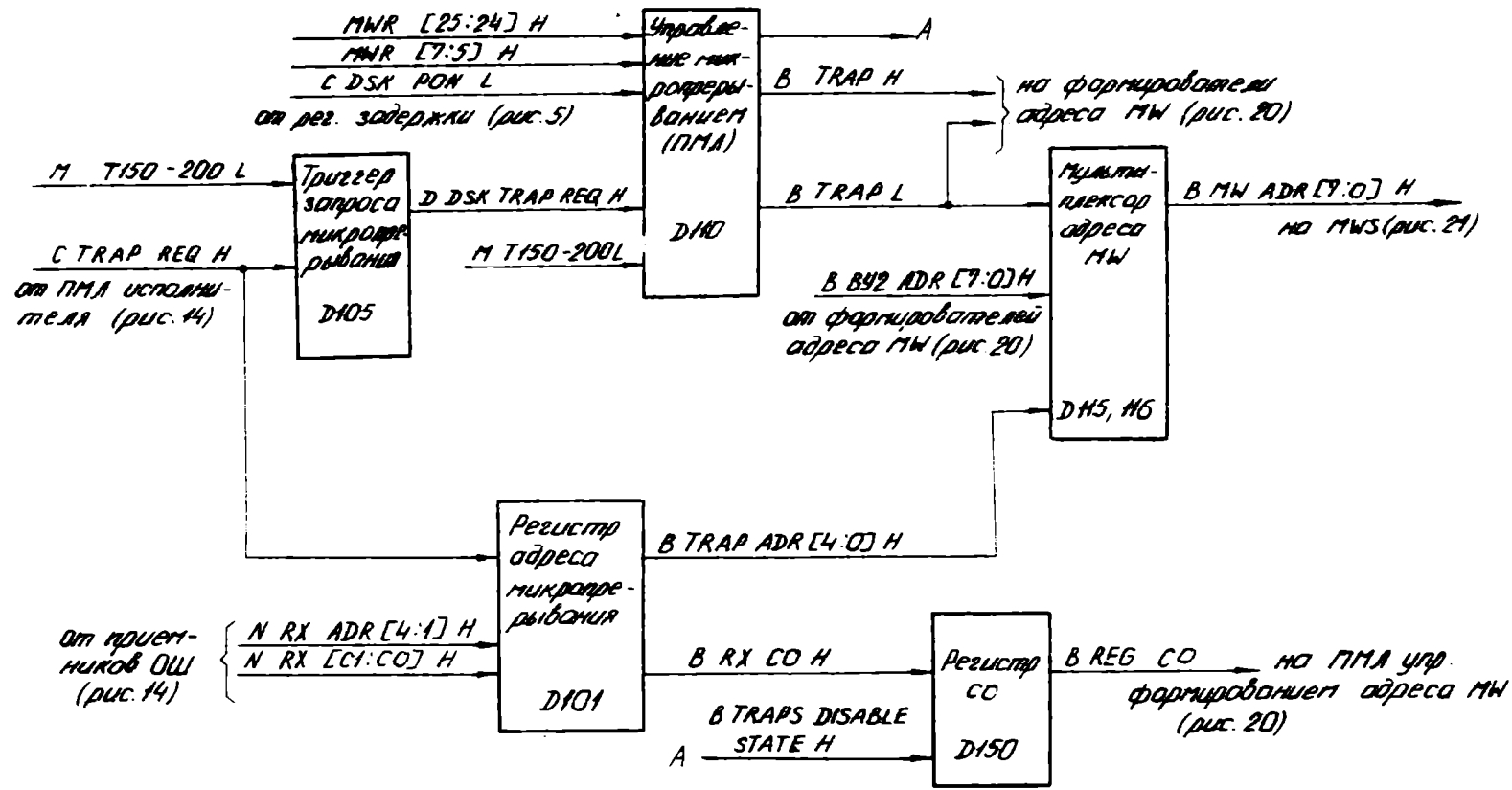


Рис. 18

Последовательность управления микропрерыванием

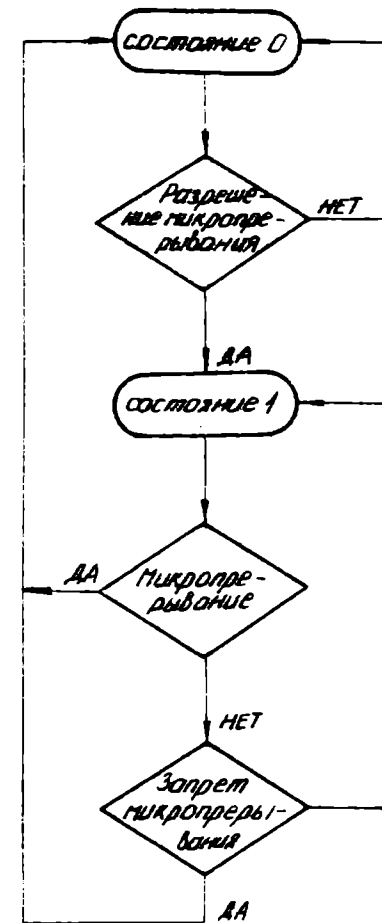


Рис. 19

Имя, № подл.	17-1601
Имя, № дубл.	
Взам. инв. №	
Имя, инв. №	
Подл. и дата	8/1 - 87.04.28
Подл. и дата	

Изм.	Тист	№ докум.	Подл.	Дата

3.055.43IPЭ1

Лист

16

Копировал

Формат А3

Схема формирования адреса ММ

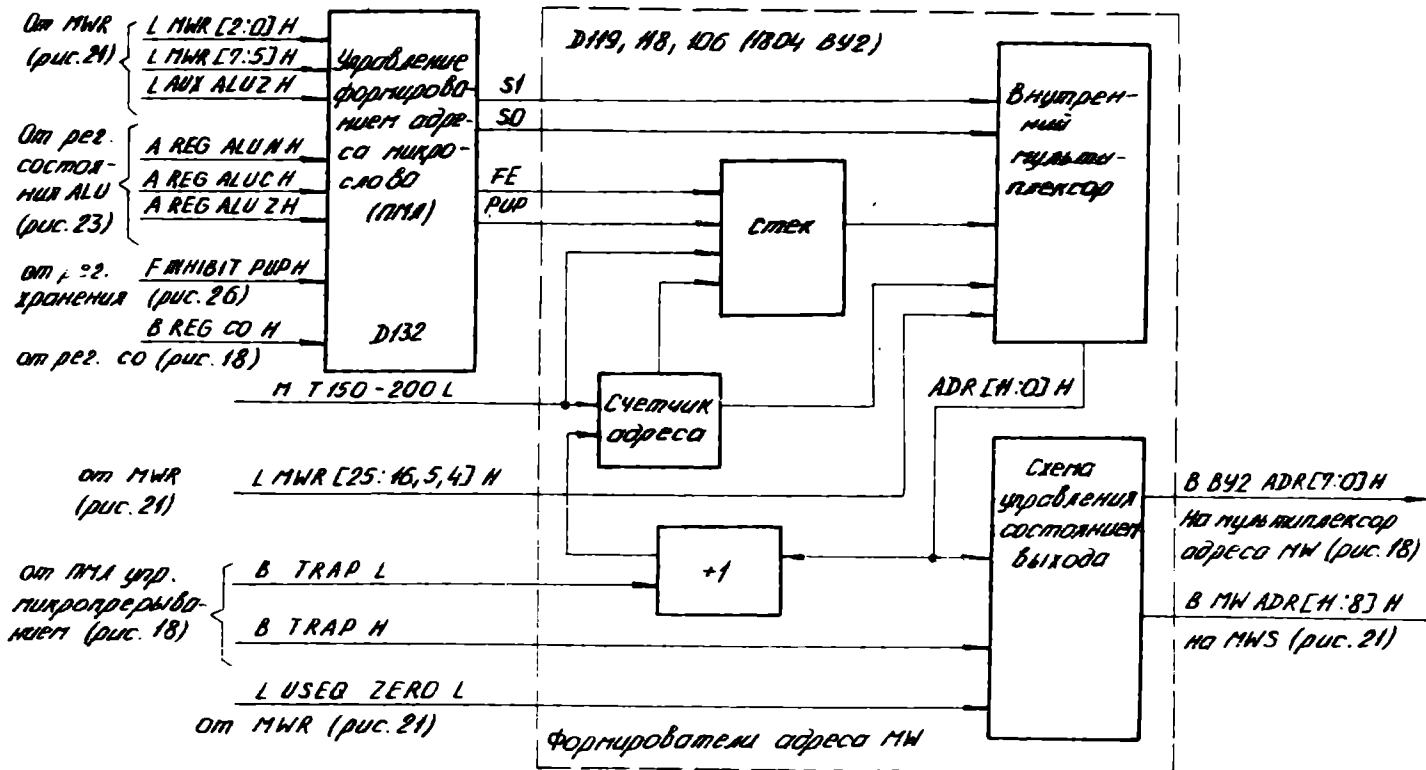


Рис. 20

Основной синхронизатор

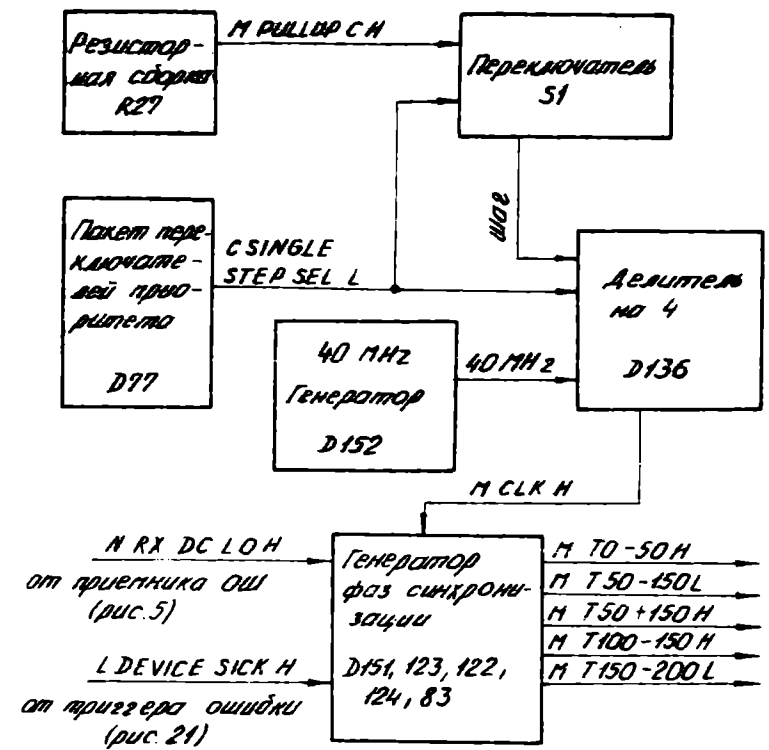


Рис. 22

Микропрограммная память и контроль паритета

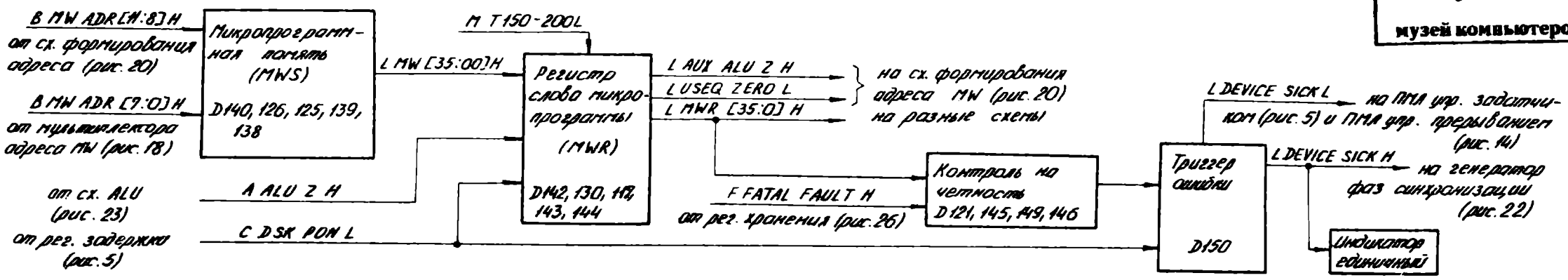


Рис. 21

OldPC.ru  
3029  
музей компьютеров

Изм. № подл. 17-1601  
Подл. и дата 28.01.20  
Взам. инв. №  
Инд. № дубл.  
Подл. и дата

Схема ALU

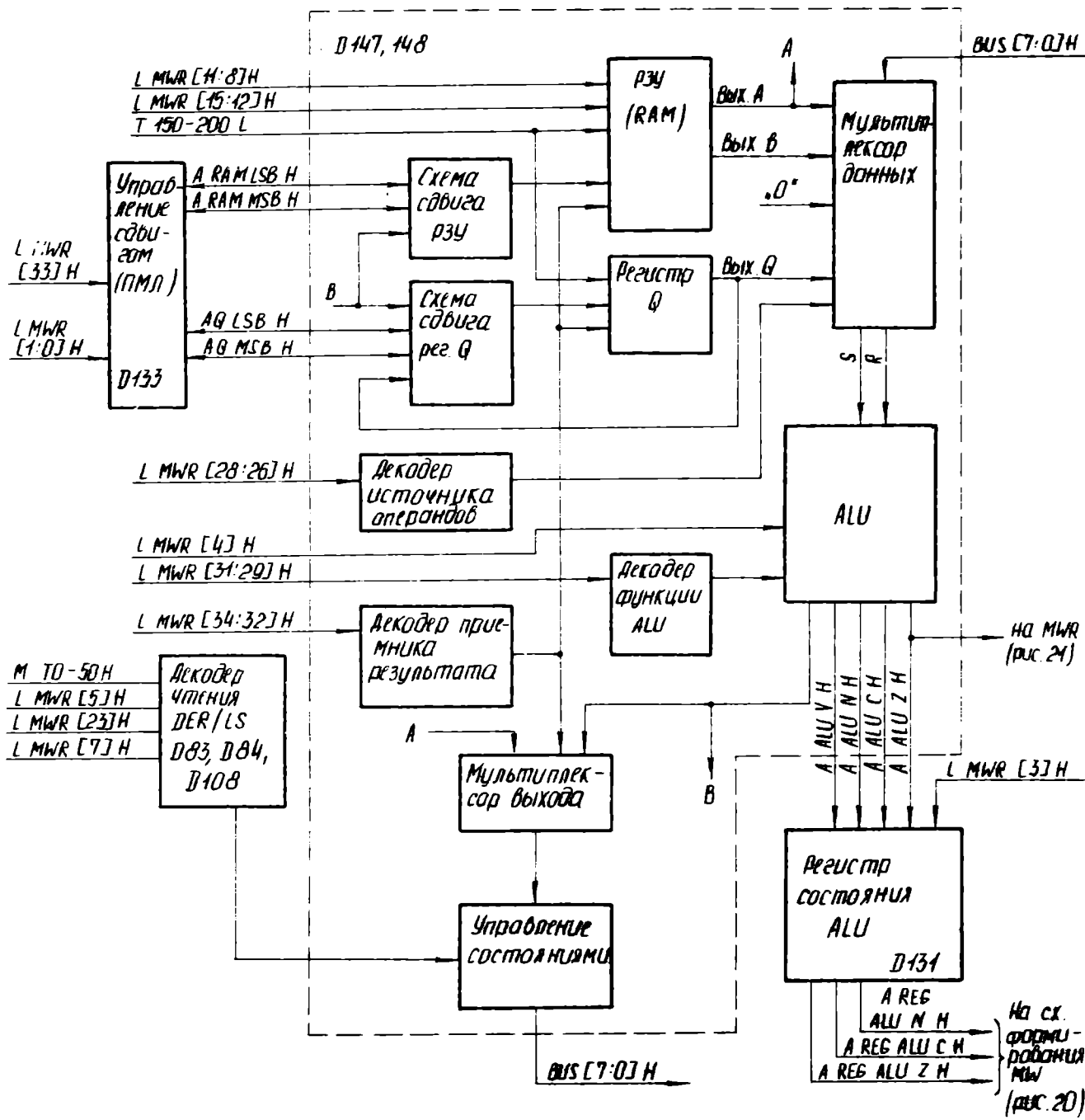


Рис. 23

Схема управления местной памятью

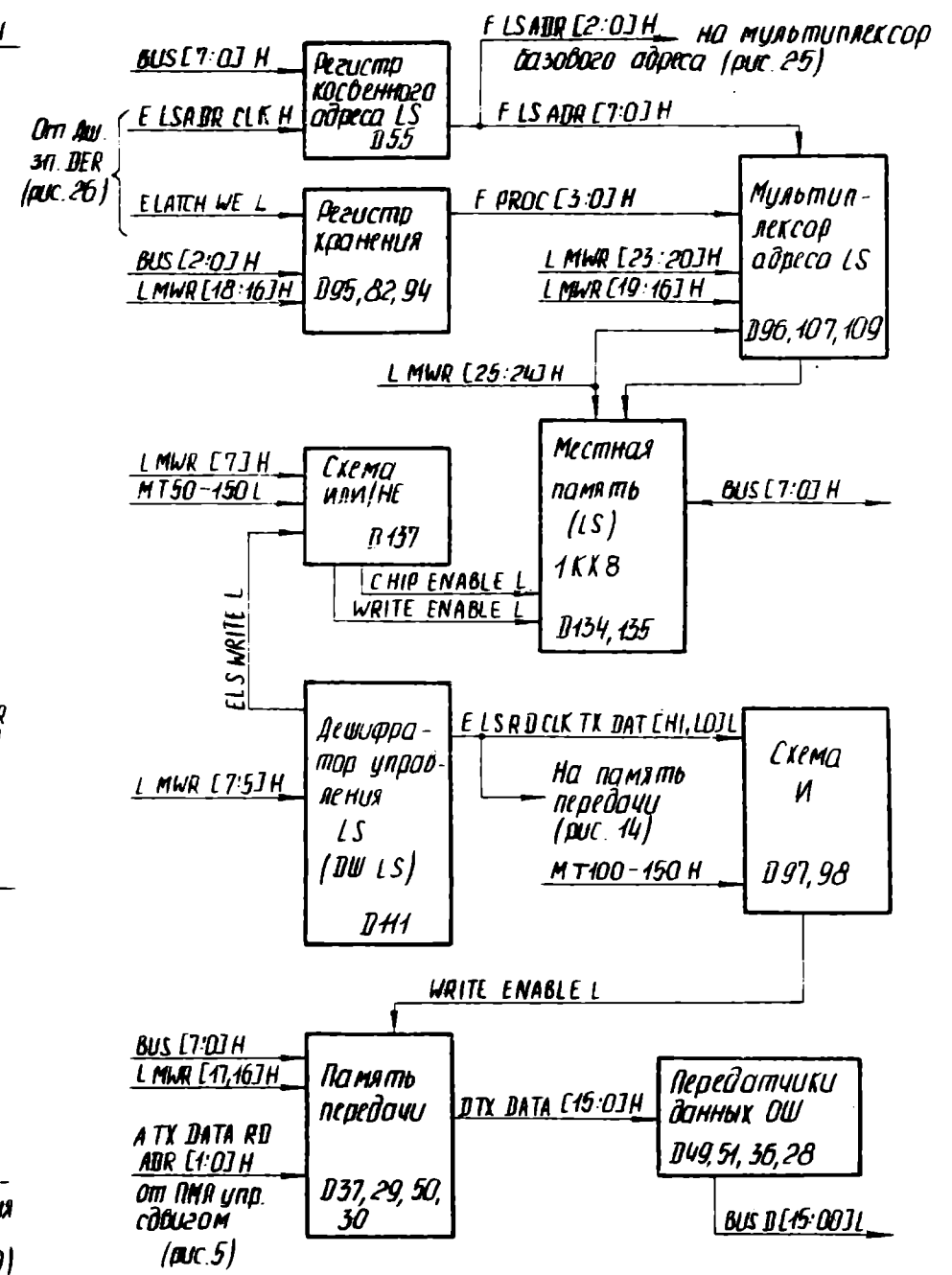


Рис. 24

Инд. № подл.	Подл. и дата
11-1601	87.04.29
В зам. инв. №	Инд. № дубл.
Подл. и дата	Подл. и дата

Схема чтения регистров DER

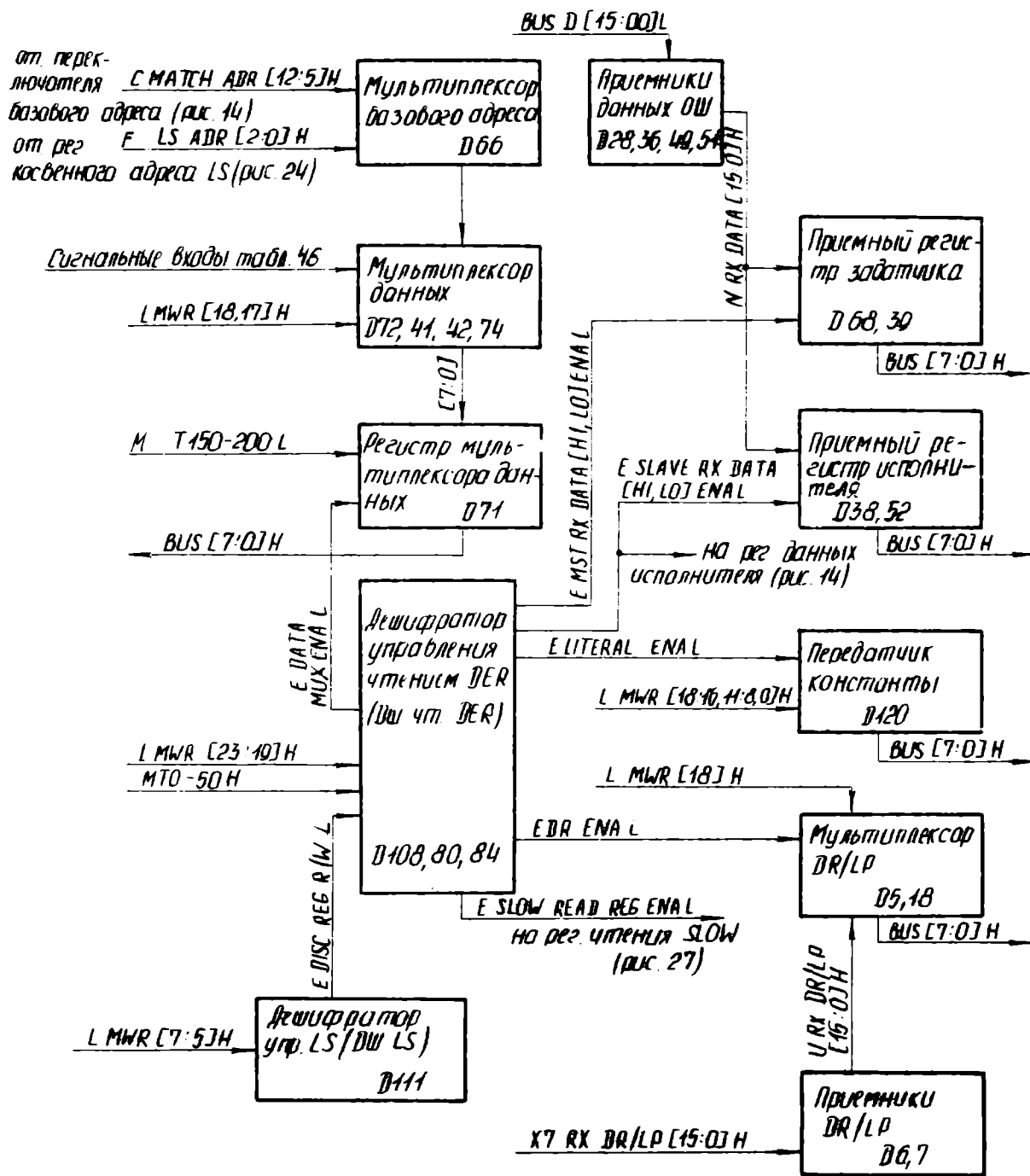


Рис. 25

Схема записи регистров DER

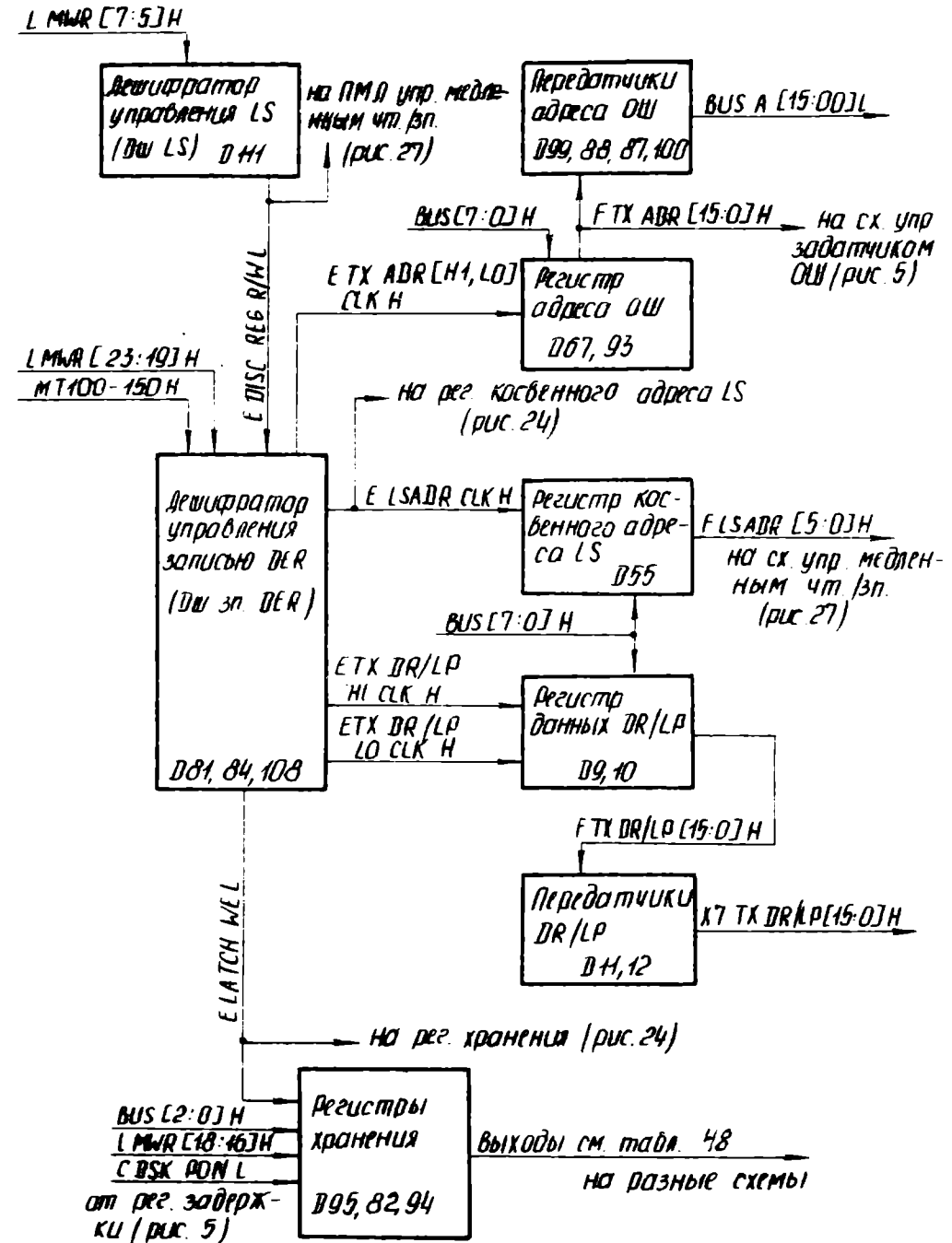


Рис. 26

Инд. № подл.	Подл. и дата
17-1604	87-04-28
Взам. инв. №	Инд. № дубл.
Подл. инв. №	Подл. и дата

Схема управления медленным чтением/записью

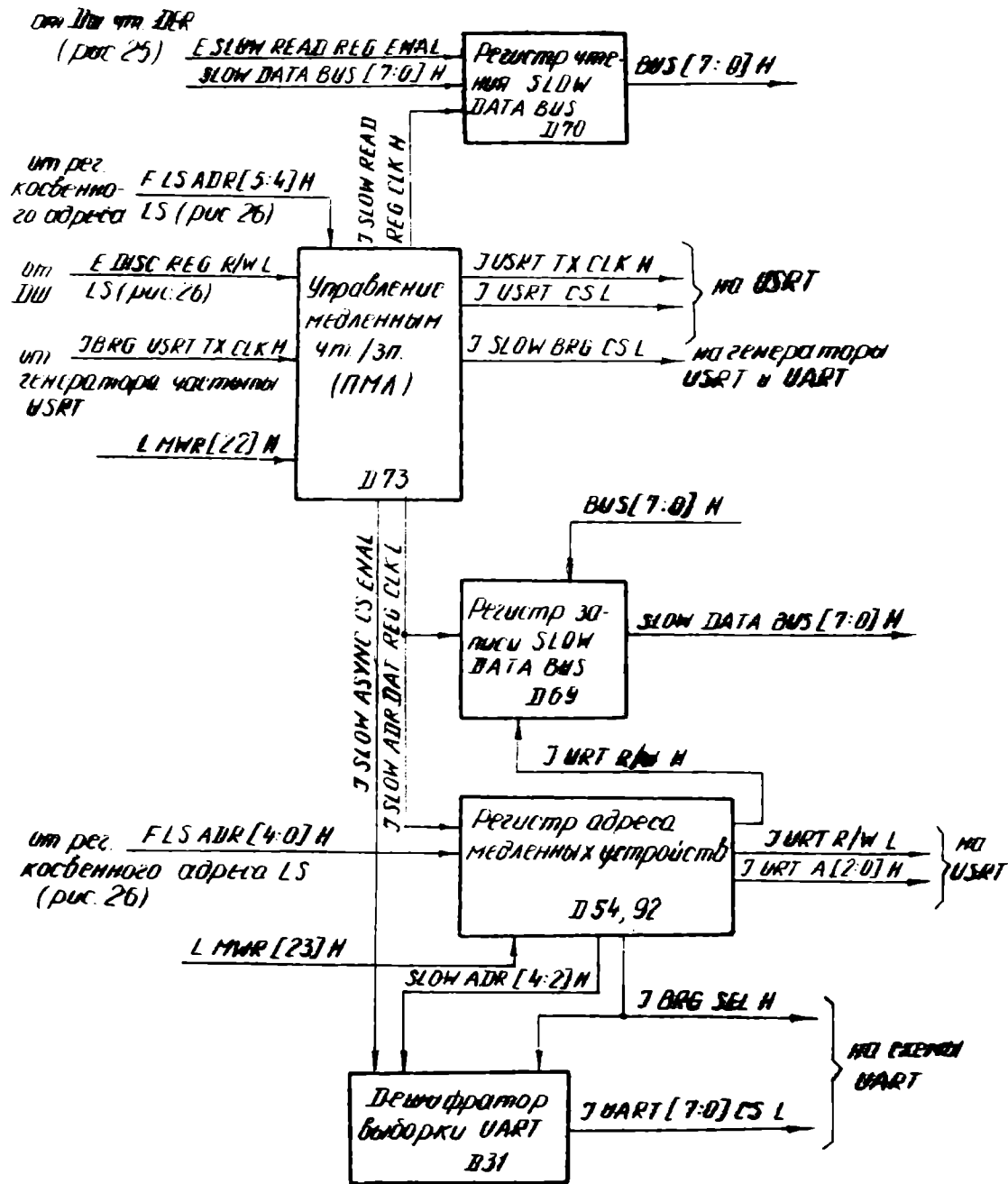


Рис. 27

Последовательность управления ПМЛ (D73) медленного чтения/записи

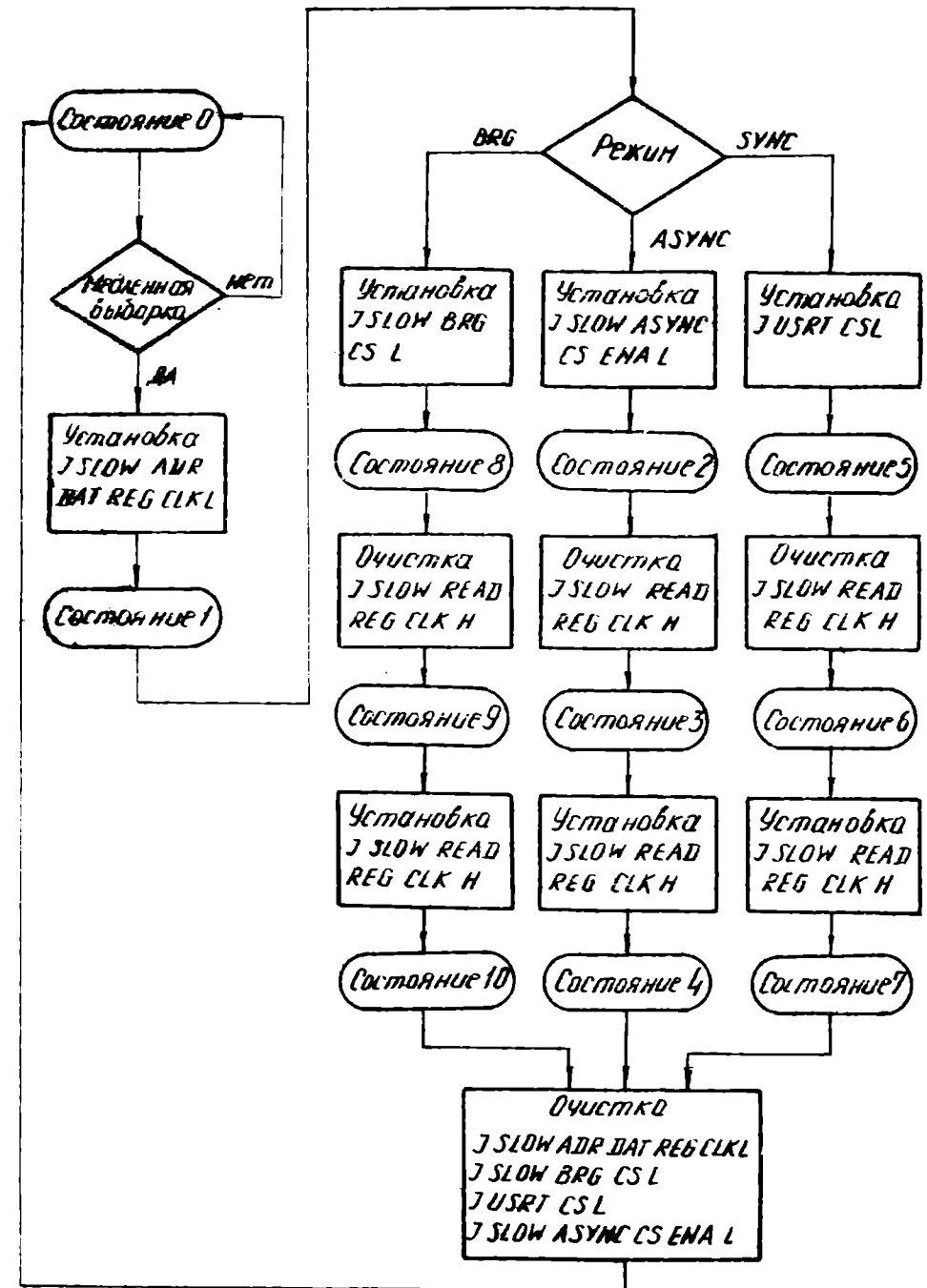


Рис. 28

Имя, № подл.	Подп. и дата
Имя, № дубл.	
Взам. инв. №	
Подп. и дата	01.04.29
Имя, № подл.	17-1604

Изм.	Лист	№ докум.	Подп.	Дата

3.055.431PЭ1

Лист 20

Копировал

Формат А3

Временная диаграмма ПИМ медленного чтения/записи ( D73) - ASYNC CS ENA

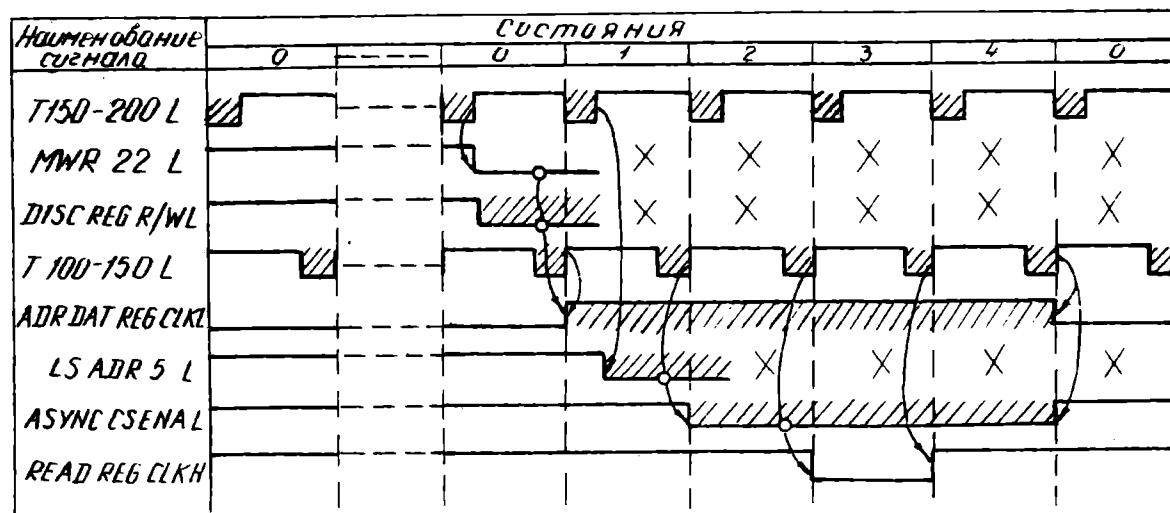


Рис. 29

Временная диаграмма ПИМ медленного чтения/записи (.D73) - USRT CS

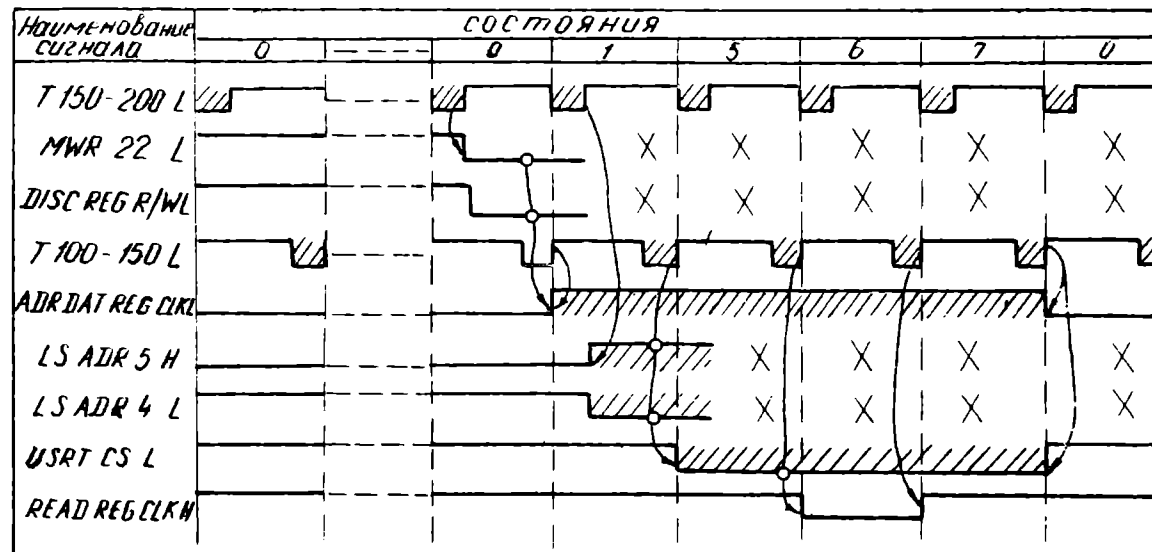


Рис. 30

Имя, № подл.	Подп. и дата
17-1601	09.04.29
Взам. инв. №	Подп. и дата
Имя, № дубл.	Подп. и дата

Имя	Лист	№ докум.	Подп.	Дата
-----	------	----------	-------	------

3.055.43IPЭI

Лист  
2I

Копировал

Формат А3

Временная диаграмма ПЛ медленного чтения/записи - ( D 73) - BRG CS

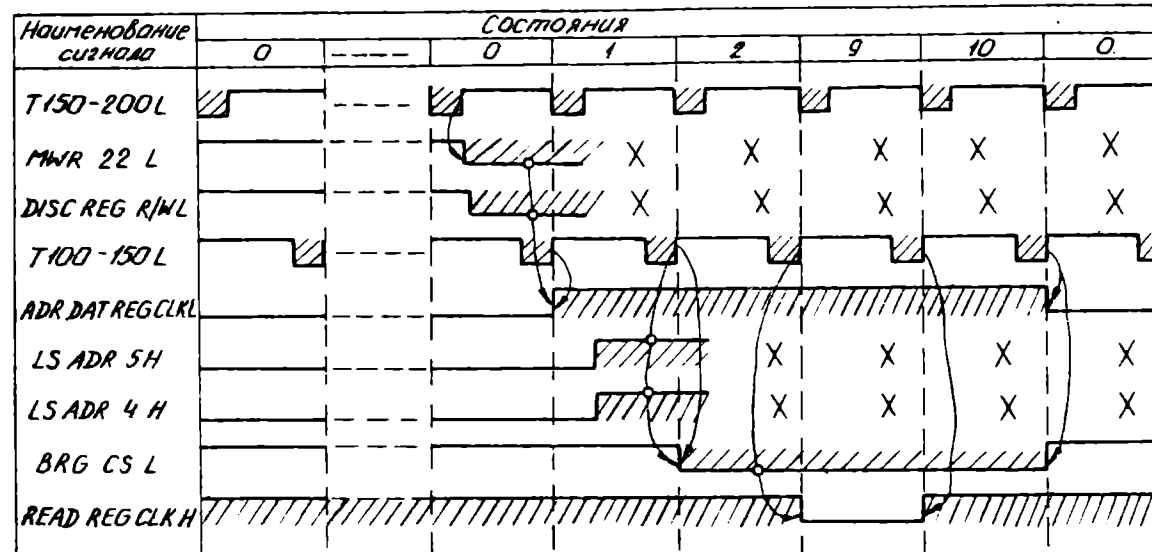


Рис. 3I

Изм. № подл.	Подл. и дата	Взам. инв. №	Изм. № дубл.	Подл. и дата
11-1001	87.04.29			

Изм.	Лист	№ докум.	Подл.	Дата

3.055.43IPЭI

Лист  
22

Копировал

Формат А3

Блок-схема УПКС

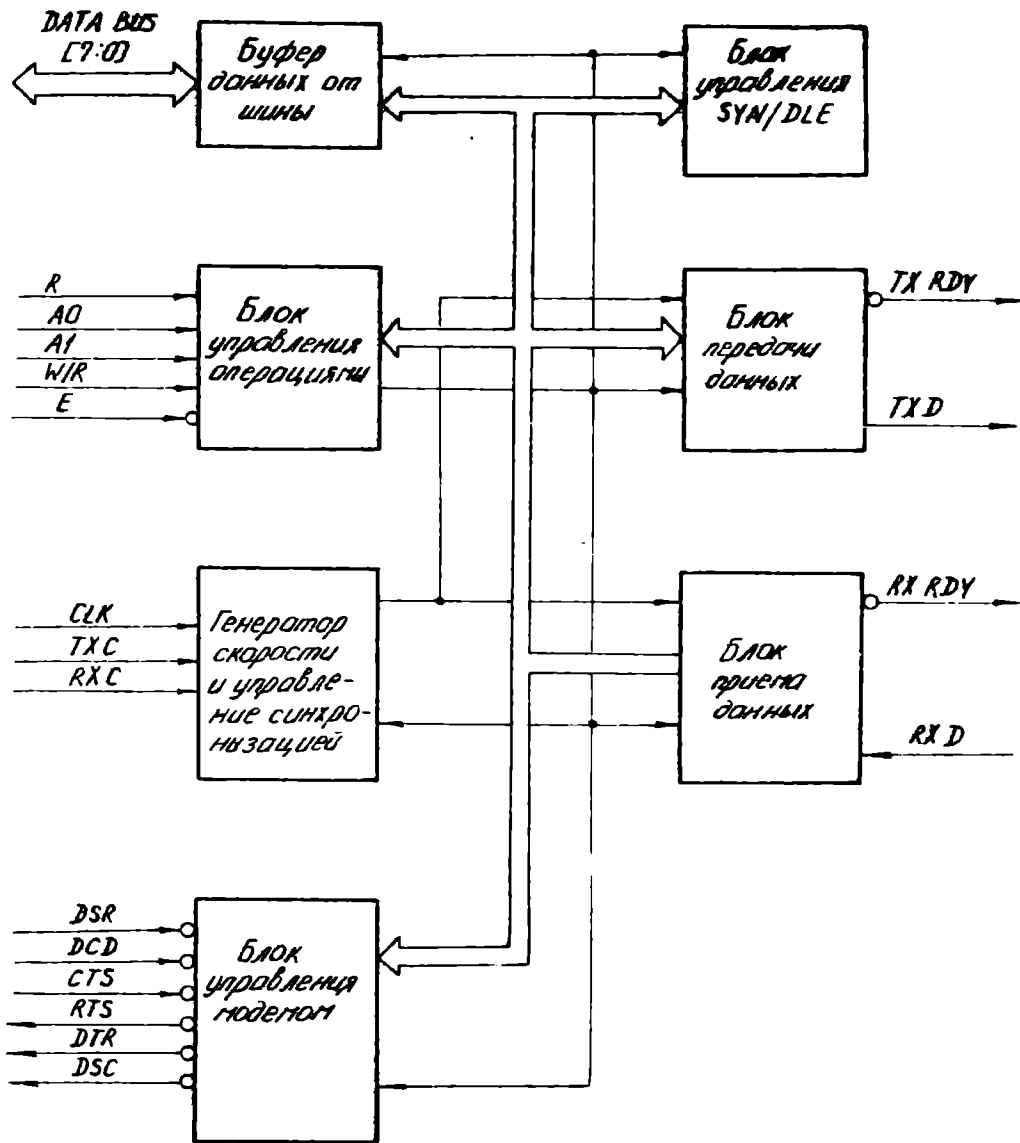
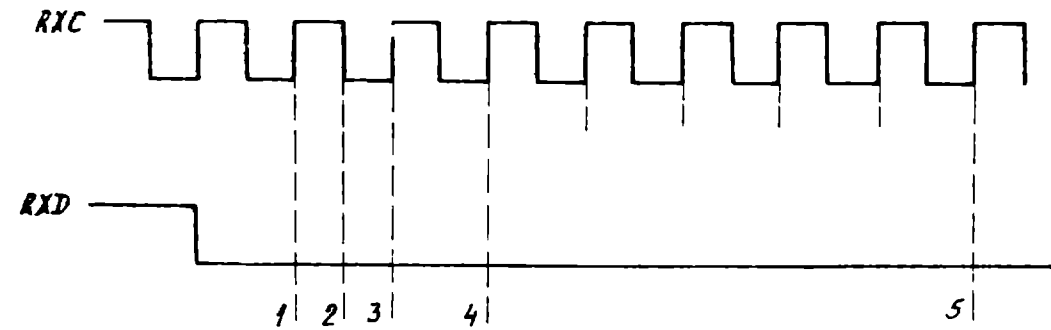


Рис. 32

Временная диаграмма опознавания блокировки на УПКС



- 1-обнаружена ошибка формата
- 2-проверка RXD после задержки на 0,5 бита
- 3-ложный стартовый бит ("Space" на RXD)
- 4-первый бит данных
- 5-опознание стопбита, установка SR5=1 (блокировка)

Рис. 33

Изм. № подл.	Подл. и дата	Взам. инв. №	Изм. № дубл.	Подл. и дата
17-1001	87-04-29			

Изм. № подл.	Изм. № дубл.	Подл. и дата	Взам. инв. №	Изм. № дубл.

3.055.43IPЭI

Лист  
23

Копировал

Формат А3



Временные диаграммы работы УПКС

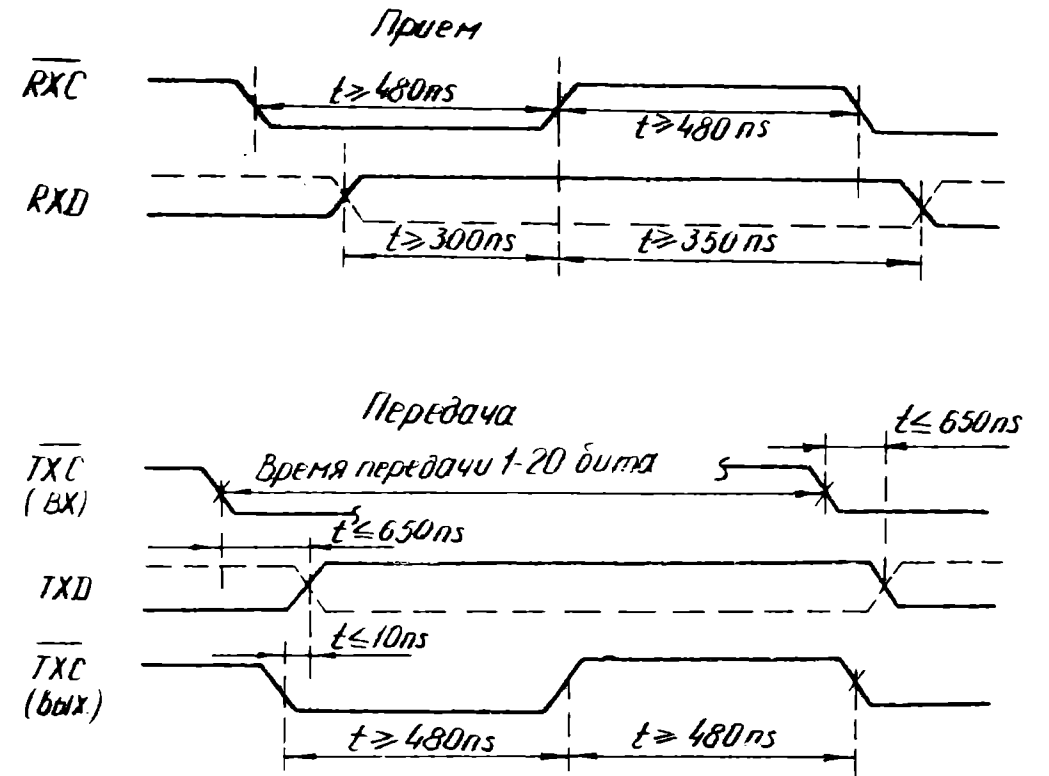
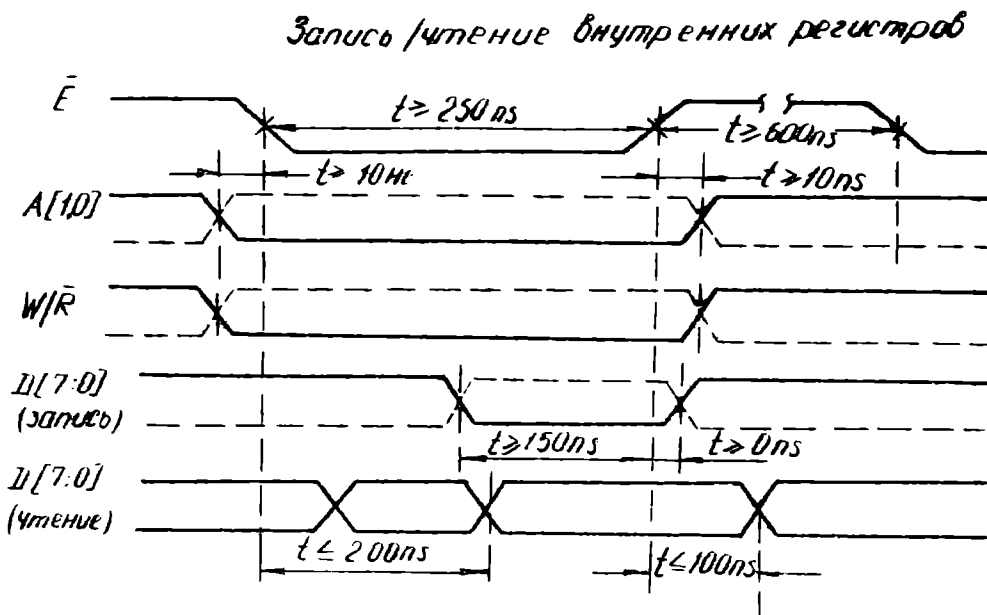


Рис. 34

Инв. № подл.	Подл. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата
17-1601	19.04.29			

Изм.	Лист	№ докум.	Подл.	Дата

Копирован

3.055.43IPЭ1

Блок-схема МКСС

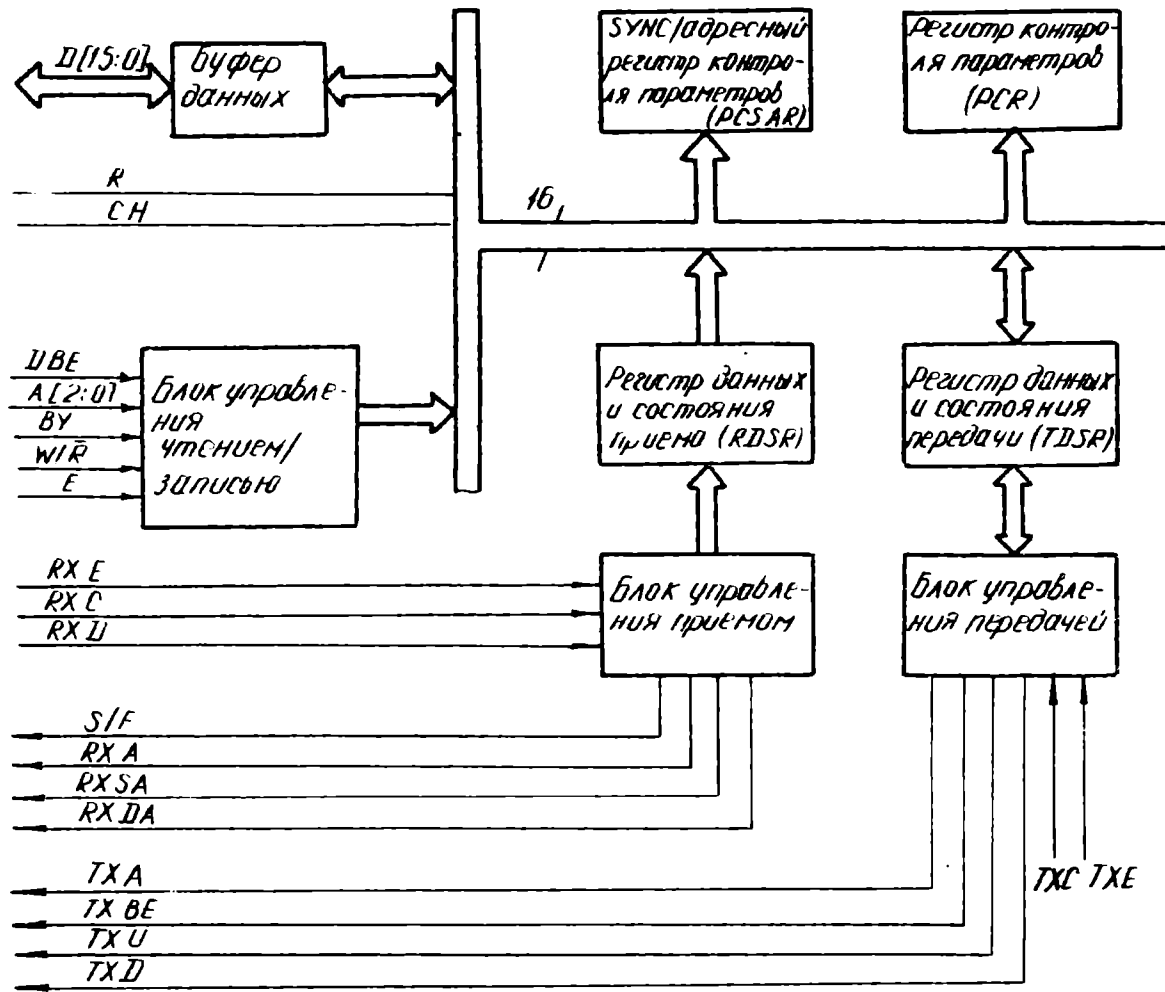


Рис. 35

Временная диаграмма чтения/записи МКСС

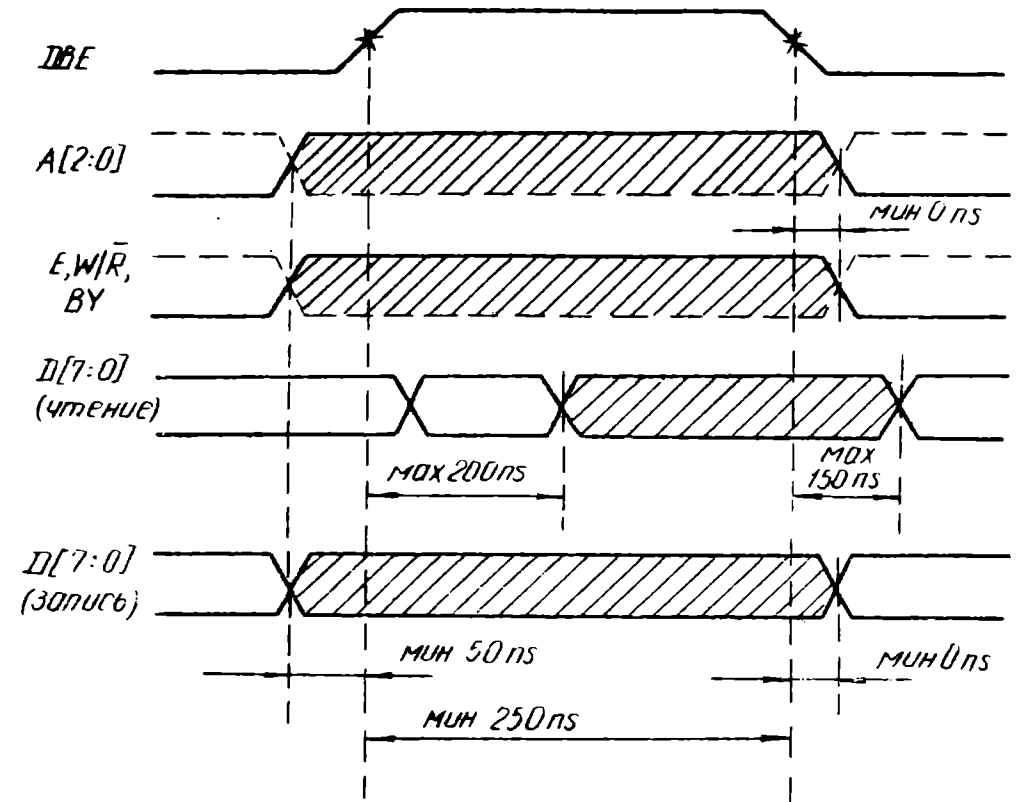


Рис. 36

Имя, № подл.	Подл. и дата	Взам. инв. №	Имя, № дубл.	Подл. и дата
17-1601	8/1 - 81.04.23			

Изм.	Лист	№ докум.	Подл.	Дата

3.055.43IPЭ1

Лист  
25

Копировал

Формат А3

Начальное установление переключателей

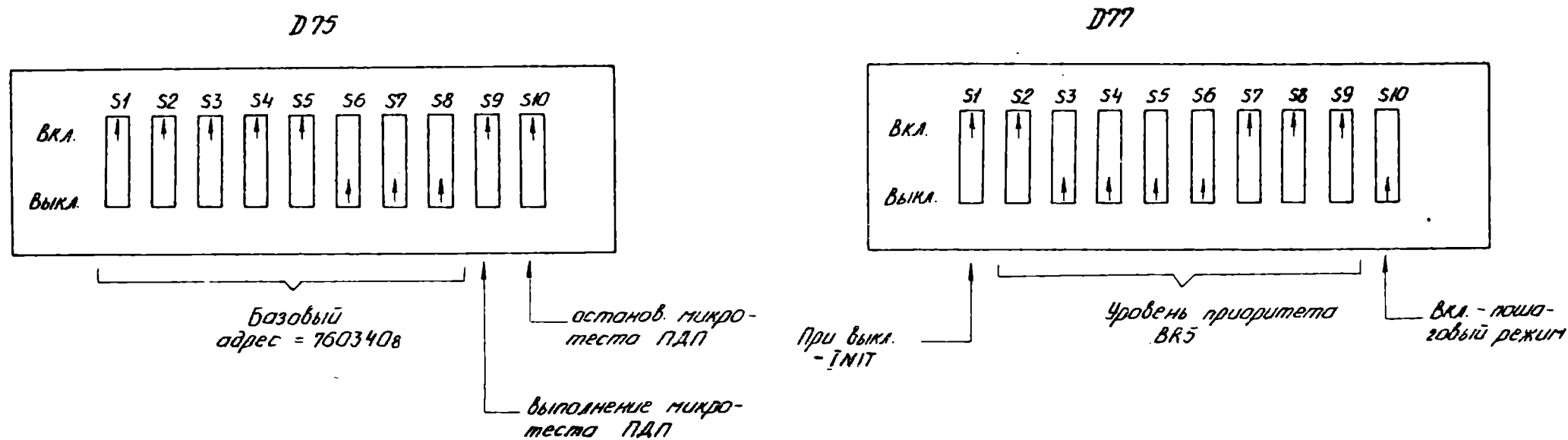


Рис. 37

Изм. № подл.	Подл. и дата	Взам. инв. №	Подл. и дата
17-1601	87.04.23		
		Инд. № дубл.	Подл. и дата

Изм.	Лист	№ докум.	Подл.	Дата

Копировал

3.055.43IPЭI

Заглушки одноканальные

П715-23

Цель	Конт.
UART [1,0] Tx D (USRT TXD)	2
UART [1,0] Rx D (USRT RXD)	3
UART [1,0] RTS (USRT RTS)	4
UART [1,0] CTS (USRT CTS)	5
UART [1,0] CAR (USRT CAR)	8
UART [1,0] DSR (USRT DSR)	6
UART [1,0] DTR (USRT DTR)	20
UART [1,0] S. CAR (USRT DCE RX CLK)	17
UART [1,0] S. RTS (USRT DTE TX CLK)	21
— (USRT DCE TX CLK)	16
UART [1,0] USER TX (USRT USER TX)	18
UART [1,0] USER RX (USRT USER RX)	19
UART [1,0] RI (USRT RI)	22
UART [1,0] DSRS (USRT DSRS)	23

П715-15

Цель	Конт.
UART [7:2] TXD	2
UART [7:2] RXD	3

Рис. 38

Инд. № подл.	Подл. и дата
17-1601	02.04.20
Взам. инв. №	Инд. № дубл.
Подл. и дата	Подп. и дата
02.04.20	

Изм.	Лист	№ докум.	Подл.	Дата

3.055.431РЭ1

Лист  
27

