

Zentrale Verarbeitungseinheit – CPU

Центральное перерабатывающее устройство (CPU)

U 880 D Mikroprozessor in n-Kanal-Silicon-Gate-Technologie für den Einsatz innerhalb des Systems der II. Leistungsklasse mit folgenden Eigenschaften:

- Der Befehlssatz enthält 158 Befehle mit 16-, 8-, 4- und Einzel-Bit-Instruktionen sowie zusätzliche Adressierweisen (indizierte, relative und Bit-Adressierung)
- Die minimale Befehlsausführzeit beträgt $1,6 \mu\text{s}$ bei einer maximalen Taktfrequenz von 2,5 MHz
- die CPU enthält 21 interne Register und einen Befehlszähler
- es existieren:
3 schnelle Interrupt-Behandlungsarten und außerdem ein zusätzlicher, nicht maskierbarer Interrupt
- 5 V-Einphasentakt und eine Standard-5 V-Gleichspannungsversorgung
- Der Anschluß von dynamischen oder statischen Standardspeicherchips ist möglich
- Integrierte dynamische Refresh-Hardware
- Die Eingänge sind voll TTL-kompatibel, die Ausgänge können eine Standard-TTL-Last treiben

Befehlsgruppen

- 8-Bit Ladebefehle
- Registertausch
- 8-Bit arithmetische und logische Befehle
- Rotations- und Schiebe-Befehle
- Ein- und Ausgabebefehle
- Rückkehrbefehle
- 16 Bit arithmetische Befehle
- 16 Bit Ladebefehle
- Blocktransport- und Suchbefehle
- Steuerbefehle
- Bitoperationen
- Rufbefehle
- Sprungbefehle

Чиповая технология применяемая для системы II-го класса мощности со следующими характерными качествами:

- Набор команд содержит 158 команд с 16-, 8-, 4- и однобитными инструкциями, а так же дополнительные способы адресирования (индикаторное, относительное и битное адресирование)
- Минимальное время выполнения команд $1,6 \mu\text{s}$ при максимальной частоте такта 2,5 мГц
- Центральное перерабатывающее устройство содержит 21 внутренних регистров и командных счетчиков
- Существует:
3 быстрых возможностей прерывания, а так же одно дополнительное нетрафаретное прерывание
- 5 V-однофазный такт и 5 V-питание постоянного стандартного напряжения
- Возможно подключение стандартных динамических и статических чипов памяти
- Интегрированная динамическая память при которой необходимо периодическое возобновление информации
- Входы полностью совместимы с TTL, нагрузочная способность выходов – одна стандартная TTL-нагрузка

Группы команд

- 8-битные зарядные команды
- регистр обмена
- 8-битные арифметические и логические команды
- ротационные команды и команды сдвига
- вводные и выводные команды
- команды возвращения
- 16-битные арифметические команды
- 16-битные зарядные команды
- блок транспортных и поисковых команд
- битные операции
- команда вызова
- команды перехода от одной к другой программы

Grenzdaten

Предельные значения

U_{CC}	=	-0,5 ... 7 V
U_I	=	-0,5 ... 7 V
ϑ_a	=	0 ... 70 °C
ϑ_{stg}	=	-55 ... 125 °C
P_V	=	1,1 W

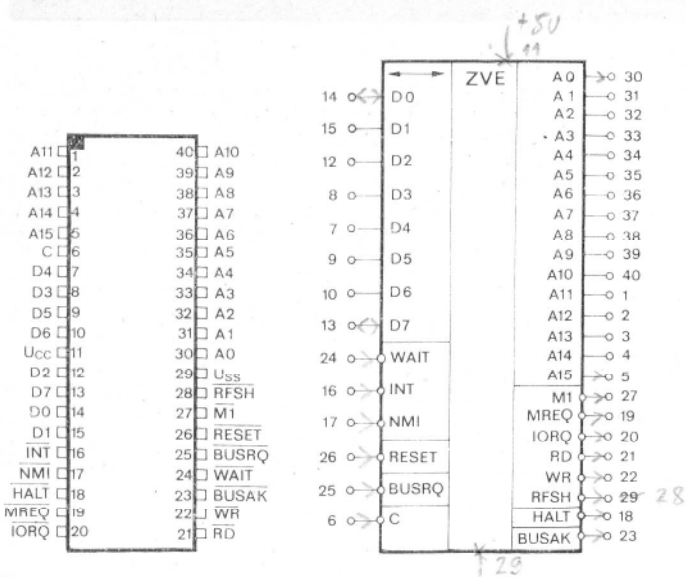
Informationsdaten bei $U_{CC} = 5 \text{ V}$ $\vartheta_a = 0 \dots 70 \text{ °C}$

Информационные данные при

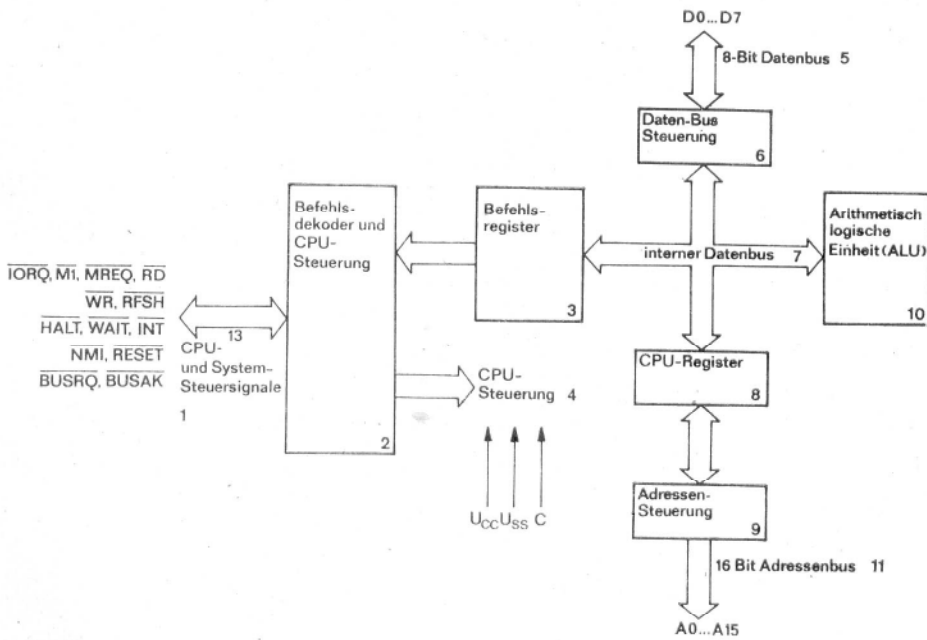
U_{CC}	=	4,75 ... 5,25 V
U_{IL}	=	-0,5 ... 0,8 V
U_{IH}	=	2,0 ... U_{CC} V
U_{ILC}	=	-0,5 ... 0,45 V
U_{IHC}	=	$U_{CC} - 0,2 \dots U_{CC}$ V
U_{OL}	\leq	0,4 V
U_{OH}	\geq	2,4 V
I_{CC}	=	200 mA
I_{LI}	\leq	10 μA
t_c	=	400 ... ¹⁾ ns
$t_{w(CH)}$	=	180 ... 2000 ns
$t_{w(CL)}$	=	180 ... 2000 ns
t_r, t_f	\leq	30 ns

¹⁾ $t_c = t_{w(CH)} + t_{w(CL)} + t_r + t_f$

Z-80 CPU

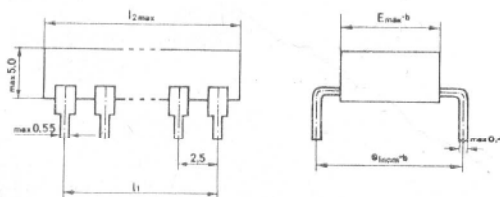


U 880 D



- 1 сигналы управления центральным перерабатывающим устройством (CPU) и системой
- 2 декодирующее устройство команд и управление центрального перерабатывающего устройства
- 3 регистр команд
- 4 управление центрального перерабатывающего устройства
- 5 8-битная линия информации
- 6 управление линии информации
- 7 внутренняя линия информации
- 8 регистр центрального перерабатывающего устройства
- 9 адресное управление
- 10 арифметический и логический блок
- 11 16-битная адресная линия информации

U 880 D
Blockschaltung
Блок схема



Pin-Anzahl
Количество выводов

n	l_1	l_{2max}	b	Typ	Тип
40	47,5	52,0	15,0	U 880 D	