

Микропроцессорный комплект БИС I²L серии K584

Микропрограммируемый микроцессорный комплект (МПК) интегральных схем серии К564 предназначен для построения микроМИК-384 контроллеров различной архитектуры с быстродействием до 400 тысяч коротких операций в секунду. Микросхемы выполнены на основе технологии интегральной монолитной логики.

БИС МК по электрическим параметрам совместимы со всеми серийными ТЛС-схемами и предназначены для работы в диапазоне температур от -10 до +70°C. Модульная архитектура МК, микропрограммируемость и развитая система микроконтроллеров обеспечивают высокую эффективность, простоту использования БИС. Возможность альтернативных структур, высчитываемых устройств и их систематических коммутаций к специфическим решениям задач, а также простота наращивания высчитываемой

мощности и производительности микро-ЭВМ отыскивают широкие возможности применения И П К в различных сферах. В комплект ЕБС входит:

- ЦПЭ - центральный процессорный элемент;
- БМУ - блок микропрограммного управления;
- КС - контроллер состояния;
- МПИ - магистральный приемо-передатчик.

Система синхронизации всех БИС комплекта организована по единому принципу и обеспечивает возможность их совместного использования с БИС комплекта серии 583. В таблице I приведены основные электрические и эксплуатационные параметры БИС микропроцессорного комплекта серии 584.

| Таблица I.

Микросхема		ИМЭ	БМУ	КН	МПН
Параметр					
Разрядность/емкость, бит		4	I6/I0	I6	8
Число выводов		48	48	48	48
Время цикла/задержка, нсек		1000	500	500	100
Напряжение питания, В		$1,2 \pm 10\%$	$1,2 \pm 10\%$	$1,2 \pm 10\%$	$5 \pm 10\%$
Максимальный ток потребления, мА		150	100	100	250

ШЭ - четырехразрядный параллельный микропрограммируемый центральный процессорный элемент с секционной организацией. Предназначен для приема, декодирования и трансформации информации, представляемой в двоичном дополнительном коде. Структура ВМС приведена на рис. 1. ШЭ содержит:
-десятки четырехразрядных регистров (Р0...Р7, РF и РР);
-параллельное АЛУ выполненного

- 16 арифметических и 6 логических операций;
- блок инкремента содержит РСУ;
- блок управления, в который входят в процессоре;
- мультиплексоры М1 + М2, два из которых являются сдвиговыми (М1 и М2);
- двадцатиразрядный регистр макропамяти (РМ1);
- программы, учёму логической математике (ПЛМ).

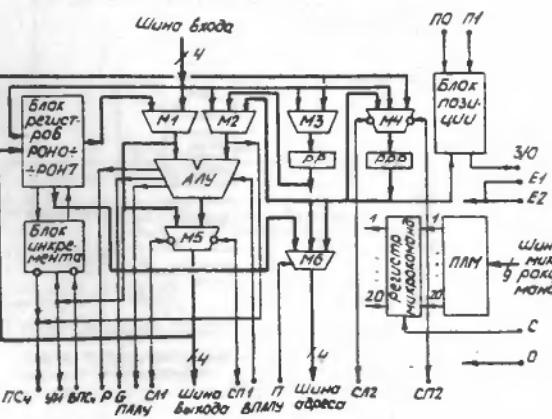


FIG. I.

Работа БМС управляется девятью заранее заданными микрокомандами, поступающими по шине микрокоманды и синхронизирующимися одной синхросигналом. Отличительными особенностями ШИС являются трехшинная организация (шина микропрограмм, шина языка и шина памяти), возможность сменения во времени работы АЛУ и наличия микрокоманд сдвигов слов двойной длины, занесенных в РР и РП. Система микрокоманд БМС включает 499 операций и отличается сложностью производимых за такт действий. Трехшинная архитектура ЦП позволяет в максимумальной степени использовать быстродействие АЛУ, сознаваемое во времени операций в АЛУ и счетчика в РЧИ, сконцентрировав время выполнения микропрограмм короткими командами типа регистр-оператор и регистр-сдвиг по двум-четырем тактам, а использование сдвигов слов двойной длины позволяет разрабатывать элегантные микропрограммами обработки словных языков-математических операций (например, умножения и деления), которые не выполняются с быстродействием один такт на звук.

Микросхема содержит около 3000 транзисторов и интегрально обрамлена в 40- выводном корпусе.

БУ - блок микропрограммного управления, определяющий последовательность адресов вызываемых ячеек микропрограммного ЗУ. Структурная схема БУ представлена на рис. 2. БУ содержит:

- и «домашний» регистр комманд, система обработки адресов микроокоманд;
 - блок модемизации адреса;
 - двухуровневый стек регистров адреса микроокоманд;
 - 14-разрядный регистр микроокоманд;
 - сканер контроля питания.

Будет работать в четырех основных режимах:

 - адресации с анализом младшего байта регистра комманд;
 - адресации с анализом старшего байта регистра комманд;
 - прямущительной адресации;
 - последовательного перевода адресов МКР/ОКОМАНД.

Условные переходы в макро-программах осуществляются между линиями заданного адреса в зависимости от кода на выходе из цикла. Если же в цикле нет команд условных переходов, управление может идти, можно в любом микропрограммном цикле совершить переход в четырех точках: А, Б, Г, Д.

Регистр команд пред назначен не только для хранения и анализа управляемых слов, но и для образования на их основе различных констант, называемых в двунадцатеричной форме языком машинных команд.

Однотипной особенностью БИС БМ является наличие в ее составе схемы контроля питания (СКП), которая распознает моменты включения и обрыв питания

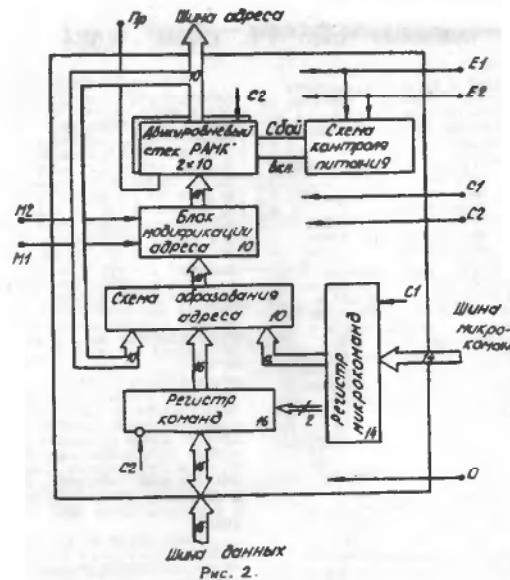


Рис. 2.

программируемой длительности. В БИС реализована трехходовая неаварийная прерывания с установкой приоритета от "высочайшего" до "само" и внешнего вызова (Ш.). Благодаря наличию стека регистров адреса микрокоманды БИС позволяет обрабатывать прерывания и подавлять импульсы на микропрограммном уровне.

Работа БИС синхронизируется двумя синхросигналами и управляет 14-ю различными каналами микрокоманд. Для сокращения системы адресуемого поля для микрокоманд возможен соединение длинных универсальных инструкций БИС.

Микросхема содержит около 1500 транзисторов и конструктивно оформлена в 48-выводном корпусе.

БИС - контроллер состояний. Предназначен для обработки 16 иззнаков восьмичленной программы и микропрограммы, формирования и хранения вектора состояния микроСИД, подсчета циклов и логической обработки данных.

Структура БИС приведена на рис. 3. КО содержит:

- восемьразрядный регистр состояния;
- декодер numa;
- блок битовых операций;
- два восемьразрядных таймера;
- семиходовый коммутатор условий;
- десятиразрядный регистр микрокоманд;
- схему формирования признаков.

БИС работает с восьмидцатиразрядной линией данных и позволяет обрабатывать десяти входов условий (У1...У10). допускается наращивание разрядности данных, разрядности таймеров и числа обрабатываемых условий.

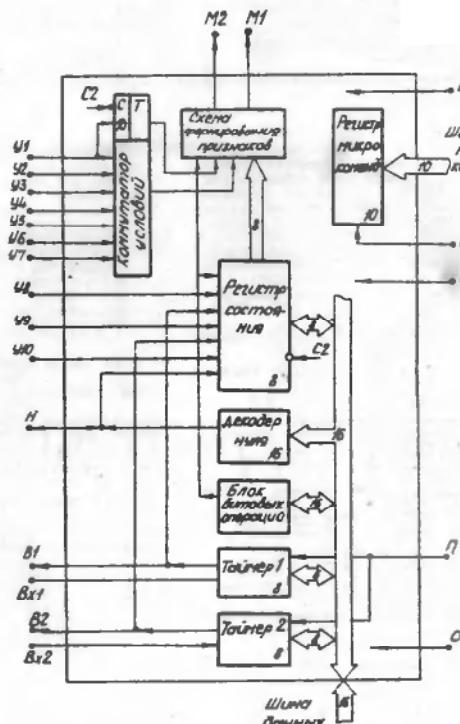


Рис. 3

БИС может использоваться совместно с ЕМУ для управления условными переходами в микропрограммах по входам M2, M1. Совместно с ШИЗ для управления счетом в РОН7 по выходу управления инкрементом (У1) и выходу программного счетчика (ВПСЧ) для автономно в качестве контроллера различных памерийных устройств.

Работа БИС синхронизируется двумя синхросигналами и управляет десятиразрядным кодом микрокоманд.

Микросхема содержит около 1500 транзисторов и конструктивно оформлена в 48-выводном корпусе.

СТРУКТУРА МИКРО-ЭВМ НА ОСНОВЕ БИС КОМПЛЕКТА

Основные принципы использования БИС для рассмотренных национальных, азиатских и южно-европейских микросхем с классической структурой (рис. 3). На наборе центральных процессорных элементов ИСБИС используется центральный процессор, двухканальная обработка и оперативное хранение информации на внутренних регистрах. БИС контролирует состояния, подключенные к шине выходов (ШВХ) и ШИЗ, анализирует результат выполнения операций и различные условия, подавляемые специальными входами. БИС осуществляет также кодекцию и хранит информацию о состоянии процессора, код на выходах (M1 и M2), БИС управляет манипуляциями адресами и имеет в своем составе (ШВХ) наборы ШИЗ, синхронизируемые во внутренней ячейкой, команды инструкции, считываемые из основной памяти. На основе кодов команд производится адресация и начальном инициализации микрокоманд и обработка операций, хранящихся в базе микрокоманд, а также БИС имеет генераторы плавающих единиц и блоки управления переключением восьмичленных линий шин адреса и данных передачи, выходов и управлений цепей, а также выходов таймеров для замыкания от ШИЗ через линии обратной связи. БИС имеет возможность синхронизации канала ШИЗ и имеет доступ ко всем памяти со стороны внешних устройств.

Процессор имеет память, включая микропрограммную, с емкостью до 400 ячеек, которая обеспечивает в секунду со временем доступа 10-120 нс. БИС имеет возможность 13+20 бит и может быть реализован на плате размером 160 x 230 мм.

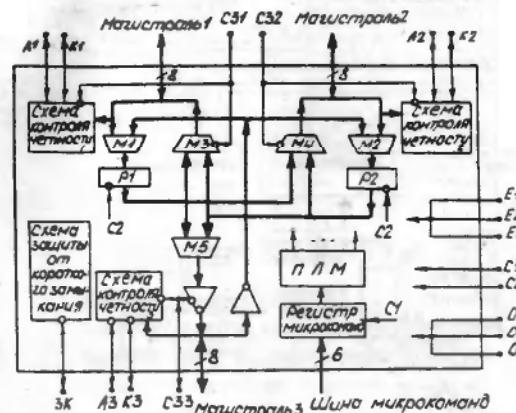


Рис. 4

ШИЗ - магистральный приемо-передатчик осуществляет двухканальные передачи данных между всеми магистральными, которые проходят через регистры, и могут выполняться как в один, так и в две трансформации. Единство ШИЗ является контуром на четность или нечетность передач в всех магистральных и автоматическая замыкания от короткого замыкания. Работа БИС управляется вестигиальным микрокомандой и синхронизируется тремя синхросигналами, причем одна из них предназначена для каждого из магистралей, что обеспечивает различные возможности использования БИС.

Микросхема содержит около 1200 транзисторов и конструктивно оформлена в 40-выводном корпусе.

Наименование параметра	Бл. наз.	Обозначение	Значение		
			Мин.	Ном.	Макс.
Температура окружающей среды	°C	Токр	-10	+25	+70
Выходное напряжение логического нуля	В	U ₀ логк			0.4
Выходное напряжение логической единицы	В	U ₁ логк	2.4		
Входное пороговое напряжение логического нуля	В	U _{пор. н}			0.8
Входное пороговое напряжение логической единицы	В	U _{пор. е}	2.0		

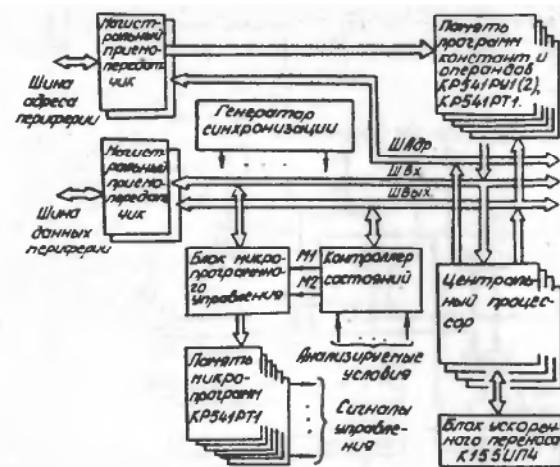


Рис. 5.

МАТЕМАТИЧЕСКОЕ ОБЕСПЕЧЕНИЕ КОМПЛЕКТА

Программные средства математического обеспечения комплекса БИС серии 384 разделены на три группы:

- математические модели БИС;
- микропрограммное обеспечение;
- прог. языковое серийное обеспечение.

Математические модели БИС представляют собой программные модули, воспроизводящие работу альгебраических принципиальных схем со всеми присущими им временными паузами. Альгебраические модели математических моделей в качестве языка описания корп. курсов мин. схемы пользователь может не выбирать, он не имеет права уединяться в ее изучении и самостоятельной отладке микропрограмм.

К микропрограммному математическому обеспечению относятся набор алгоритмов и микропрограммы обработки различных операций (калькуляция, умножение, деление, преобразование двоичных кодов в двоично-десятичные), а также табличные данные на языке машинной языке БИС МИК, наряду с этим имеет место полный перечень подмикропрограмм для шестнадцатиразрядной микроЭВМ с архитектурой аналогичной приведенной на рис. 3.

В состав сервисного матобое-
печения входят:
- кросс-ассемблер;
- кросс-интерпретатор (моде-
лирующая программа микро -
цифров с размытыми средствами
отладки);
- кросс-загрузчик.
Все модули матобоеобеспече-
ния комплекта ориентированы
на использование ЕС языка и ра-
ботают под управлением локаль-
ной операционной системы. Испо-
льзование поддерживаемого
матобоеобеспечения комплекта по-
зволяет сократить сроки раз-
работки среды ВТ с исключе-
нием ЕС на базе серий 584.